

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.  
G09G 3/36 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200810184708.1

[43] 公开日 2009 年 7 月 1 日

[11] 公开号 CN 101471051A

[22] 申请日 2008.12.29

[21] 申请号 200810184708.1

[30] 优先权

[32] 2007.12.28 [33] JP [31] 341085/07

[71] 申请人 罗姆股份有限公司

地址 日本京都府

[72] 发明人 矢熊宏司 上村井明夫

[74] 专利代理机构 北京市柳沈律师事务所  
代理人 郭定辉

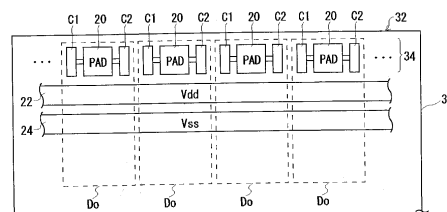
权利要求书 1 页 说明书 5 页 附图 3 页

## [54] 发明名称

源极驱动器电路

## [57] 摘要

本发明提供一种能缩减芯片面积的源极驱动器电路。多个源极放大器(Do)是按多条数据线分别而设的,生成与表示像素的亮度的亮度数据相应的驱动电压,提供给对应的数据线。各源极放大器的输出端子(20)与对应的数据线相连接。高侧晶体管设置在电源线(22)与输出端子之间,低侧晶体管设置在接地线(24)与输出端子(20)之间。第1电容器(C1)设置在输出端子与高侧晶体管的栅极之间,第2电容器(C2)设置在输出端子与低侧晶体管的栅极之间。将作为各源极放大器的输出端子而发挥作用的各焊盘(PAD)沿集成源极驱动器的半导体衬底(30)的一个边(32)来配置。将第1电容器和第2电容器沿一个边配置在与焊盘相邻的位置。



1.一种驱动液晶面板的多条数据线的源极驱动器电路，其特征在于，具有多个源极放大器，该多个源极放大器是按上述多条数据线分别而设的，生成与表示像素的亮度的亮度数据相应的驱动电压，提供给对应的数据线；

各源极放大器包括：

与对应的数据线相连接的输出端子，

设置在第1电源线与上述输出端子之间的高侧晶体管，

设置在第2电源线与上述输出端子之间的低侧晶体管，

设置在上述输出端子与上述高侧晶体管的控制端子之间的第1电容器，以及

设置在上述输出端子与上述低侧晶体管的控制端子之间的第2电容器；

将作为上述多个源极放大器的输出端子而发挥作用的多个焊盘沿集成本源极驱动器的半导体衬底的至少一个边来配置，并将上述第1电容器和上述第2电容器沿上述一个边配置在与上述焊盘相邻的位置。

2.根据权利要求1所述的源极驱动器电路，其特征在于：

将各源极放大器的上述第1电容器、上述第2电容器配置在作为该源极放大器的输出端子而发挥作用的焊盘的两侧。

## 源极驱动器电路

### 技术领域

本发明涉及液晶面板的驱动技术，特别涉及驱动数据线的源极驱动器。

### 背景技术

液晶面板具有多条数据线、与数据线正交配置的多条扫描线、以及矩阵状地配置在数据线和扫描线的交点的多个 TFT (Thin-Film Transistor: 薄膜晶体管)。为驱动液晶面板，设有对多条扫描线顺次进行选择的栅极驱动器电路、和对各数据线施加与亮度相应的电压的源极驱动器电路。

源极驱动器电路沿液晶面板的一边具有按各数据线分别而设的多个源极放大器，被集成在一个半导体衬底上。各源极放大器接收从定时 (timing) 控制器输出的符合 RSDS (Reduced Swing Differential Signaling: 小幅度摆动差动信号) 标准等的差动信号的亮度数据，驱动数据线。

专利文献 1: 特开 2002-176350 号公报

### 发明内容

#### 〔发明所要解决的课题〕

各源极放大器的输出端子设有用于连接数据线的焊盘。随着液晶面板的大型化、高像素化，焊盘的数量在增加，所以构成源极放大器的电路元件和焊盘的布局就会对 IC 整体的芯片面积带来较大的影响。电路面积直接关系到成本，所以希望通过高效的布局来进行芯片紧缩 (chip shrink)。

本发明是鉴于这样的情况而设计的，其目的在于提供一种具有高效的布局的源极驱动器。

#### 〔用于解决课题的手段〕

本发明的一个方案涉及一种驱动液晶面板的多条数据线的源极驱动器。该源极驱动器具有多个源极放大器，该多个源极放大器是按多条数据线分别而设的，生成与表示像素的亮度的亮度数据相应的驱动电压，提供

给对应的数据线。各源极放大器包括：与对应的数据线相连接的输出端子；设置在第1电源线与输出端子之间的高侧晶体管；设置在第2电源线与输出端子之间的低侧晶体管；设置在输出端子与高侧晶体的控制端子之间的第1电容器；设置在输出端子与低侧晶体的控制端子之间的第2电容器。作为多个源极放大器的输出端子而发挥作用的多个焊盘被沿集成本源极驱动器的半导体衬底的至少一个边来配置。第1电容器和第2电容器被沿上述一个边配置在与上述焊盘相邻的位置。

根据该方案，通过将电容器配置在焊盘所处的外周区域，能够有效利用空间。

也可以将各源极放大器的第1电容器、第2电容器配置在作为该源极放大器的输出端子而发挥作用的焊盘的两侧。此时，能够使第1、第2电容器与输出端子的焊盘之间的连线高效化。

另外，将以上结构要件的任意组合、本发明的结构要件以及表现形式在方法、装置、系统等之间相互转换的方案，作为本发明的实施方式也是有效的。

#### 〔发明效果〕

通过本发明，能够使液晶面板的源极驱动器电路的布局高效化。

#### 附图说明

图1是表示具有实施方式的源极驱动器的液晶显示器的结构的电路图。

图2的(a)和(b)是表示实施方式的源极驱动器的结构的电路图。

图3是表示具有图2的源极放大器的源极驱动器的布局图。

#### 〔标号说明〕

10...输入驱动器，12...控制部，Do...源极放大器，20...输出端子，22...电源线，24...接地线，MH...高侧晶体管，ML...低侧晶体管，C1...第1电容器，R1...第1电阻，C2...第2电容器，R2...第2电阻，40...驱动部，100...源极驱动器，110...栅极驱动器，120...液晶面板，130...定时控制器，200...液晶显示器，30...半导体衬底，32...一个边，34...外周部。

#### 具体实施方式

以下，基于优选的实施方式，参照附图说明本发明。对于各附图中所示的相同或等同的结构要件、部件、处理标注相同的标号，并适当省略重复的说明。另外，实施方式只是例示，并非限定本发明，实施方式中所记述的所有特征及其组合，不一定就是发明的本质特征。

在本说明书中，所谓“部件A与部件B相连接的状态”，包括部件A与部件B物理地直接连接的情形，以及部件A与部件B经由不对电连接状态产生影响的其他部件间接相连接的情形。同样地，所谓“部件C被设置在部件A与部件B之间的状态”，除部件A与部件C、或部件B与部件C直接相连的情形外，还包括经由不对电连接状态产生影响的其他部件间接相连接的情形。

图1是表示具有实施方式的源极驱动器100的液晶显示器200的结构的电路图。液晶显示器200具有源极驱动器100、栅极驱动器110、液晶面板120、定时控制器(TCON)130。

液晶面板120具有多条数据线和多条扫描线，还设有在数据线和扫描线的交点矩阵状地配置的像素电路。栅极驱动器110接收来自定时控制器130的数据，对多条扫描线顺次提供电压，进行选择。源极驱动器100接收从定时控制器130输出的表示各像素的亮度的亮度数据DL和与亮度数据DL同步的时钟CK，驱动液晶面板120的多条数据线。

沿液晶面板120的一个边配置源极驱动器100<sub>1</sub>~100<sub>m</sub>。源极驱动器100的个数m由液晶面板120的分辨率决定。源极驱动器100是一体集成在一个半导体衬底上的功能IC。源极驱动器100的多个输出端子分别与数据线相连接。另外，源极驱动器100的数据输入端子被输入来自定时控制器130的各像素的亮度数据。

图2的(a)和(b)是表示实施方式的源极驱动器100的结构的电路图。图2的(b)表示源极驱动器100的整体结构。

源极驱动器100从定时控制器130接收R、G、B的亮度数据DL(DR1~DR3、DG1~DG3、DB1~DB3)和时钟CK。各亮度数据DL和时钟CK是作为符合RSDS标准的差动信号被输入的。各亮度数据DL在时钟CK的上升沿和下降沿两者时被锁存。因此，在图1的源极驱动器100中，R、G、B分别具有6比特的数据量。本发明不限于此，可以扩展为任意的比特数。另外，数据传输方式也不限于RSDS标准。

源极驱动器 100 具有输入驱动器 10、控制部 12、驱动部 40。在图 2 的 (b) 中, 仅表示出了关于亮度数据 DR 的电路块, 省略了关于亮度数据 DG、DB 的电路块。

输入驱动器 10 包括将差动信号的亮度数据转换为单端 (single end) 信号的多个数据用输入驱动器 Di, 和将差动信号的时钟转换为单端信号的时钟用驱动器 Dck。各驱动器的输出信号被输入到控制部 12。

控制部 12 接收来自输入驱动器 10 的输出信号。控制部 12 接收亮度数据的各比特 DR1 ~ DR3、DG1 ~ DG3、DB1 ~ DB3, 以数字信号的形式生成各数据线的驱动信号。

驱动部 40 具有按多条数据线 LD 分别而设的数模转换器 DAC 和输出驱动器 (源极放大器) Do。各数据线的数字形式的亮度数据被锁存地输入到各数模转换器 DAC。数模转换器 DAC 对对应的亮度数据进行数字-模拟转换。输出驱动器 Do 将数模转换器 DAC 的输出电压提供给数据线 LD。基于各像素的亮度数据的数据线 LD 的驱动电路使用公知技术即可。

图 2 的 (a) 是表示源极放大器 Do 的结构电路图。图 2 的 (a) 仅表示出源极放大器 Do 的输出级, 省略了设在初级的差动放大器、设在中级的放大级、以及它们的偏置电路。被省略的电路的结构和布局是任意的。

源极放大器 Do 具有输出端子 20、第 1 电源线 (以下称电源线) 22、第 2 电源线 (以下称接地线) 24、高侧晶体管 MH、低侧晶体管 ML、第 1 电容器 C1、第 1 电阻 R1、第 2 电容器 C2、第 2 电阻 R2。

各源极放大器 Do 的输出端子 20 与对应的数据线 DL 相连接。高侧晶体管 MH 是 P 沟道 MOSFET (Metal Oxide Semiconductor Field Effect Transistor: 金属氧化物半导体场效应晶体管), 被设置在电源线 22 与输出端子 20 之间。低侧晶体管 ML 是 N 沟道 MOSFET, 被设置在接地线 24 与输出端子 20 之间。高侧晶体管 MH、低侧晶体管 ML 形成所谓推挽形式的输出级。

第 1 电容器 C1 被设置在输出端子 20 与高侧晶体管 MH 的控制端子 (栅极) 之间。第 1 电阻 R1 与第 1 电容器 C1 串联设置。同样地, 第 2 电容器 C2 被设置在输出端子 20 与低侧晶体管 ML 的栅极之间。第 2 电阻 R2 与第 2 电容器 C2 串联设置。第 1 电容器 C1、第 2 电容器 C2、第 1 电阻 R1、第 2 电阻 R2 是以补偿相位为目的而设的。

图3是具有图2的源极放大器Do的源极驱动器100的布局图。多个源极放大器Do沿半导体衬底30的一个边32配置。

多个焊盘PAD作为多个源极放大器Do的输出端子20来发挥作用。多个焊盘PAD在集成源极驱动器100的半导体衬底30的外周部34沿半导体衬底30的一个边32配置。

在形成焊盘PAD的区域的内侧，相邻地形成电源线22和接地线24。

第1电容器C1和第2电容器C2是MIM(Metal Insulator Metal:金属-绝缘体-金属)电容，在半导体衬底30的外周部，沿一个边32配置在与焊盘PAD相邻的位置。图3中表示出MIM电容的上电极。

下面讨论本实施方式的布局的效率。为进行比较，若将第1电容器C1和第2电容器C2形成在焊盘PAD与电源线22之间的区域，则此时在多个相邻的焊盘之间会存在无用的空间。

与此不同，若采用图3的布局，则在相邻的焊盘PAD之间的空间配置两个电容器，所以能够减少空间的浪费。通过减少空间的浪费，能够实现芯片紧缩，进而能够削减芯片的成本。

优选的是，将各源极放大器Do的第1电容器C1、第2电容器C2配置在作为该源极放大器Do的输出端子20而发挥作用的焊盘PAD的两侧。第1电容器C1、第2电容器C2需要分别经由布线电连接于输出端子20。因此，通过配置在输出端子20的两端，能够最短、且等距离地布设第1电容器C1和第2电容器C2各自的布线。

以上基于实施方式说明了本发明，但显然实施方式仅是表示本发明的原理、应用，在不脱离权利要求书所规定的本发明的思想的范围内，可以对实施方式进行很多变形以及配置的变更。

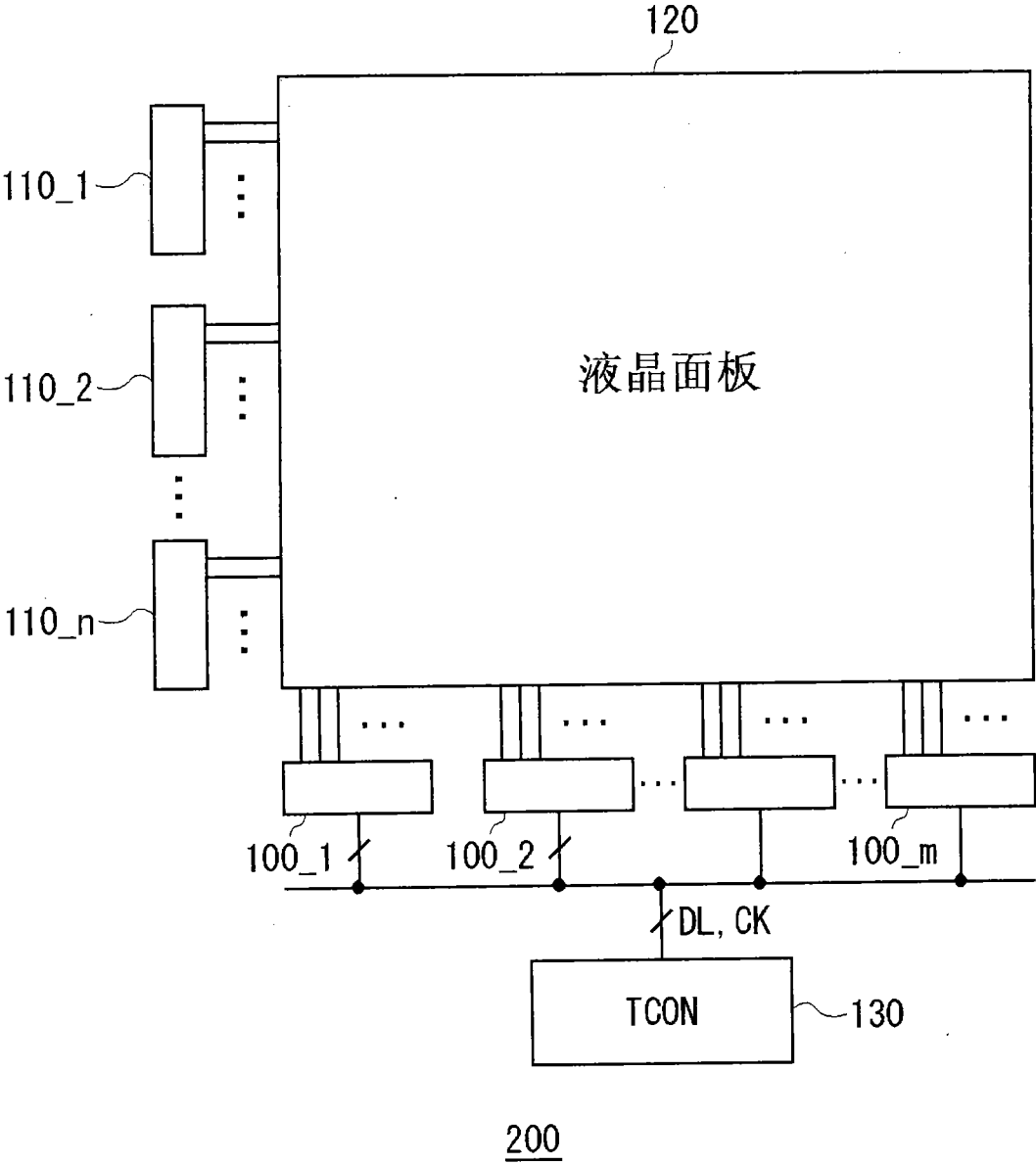


图 1



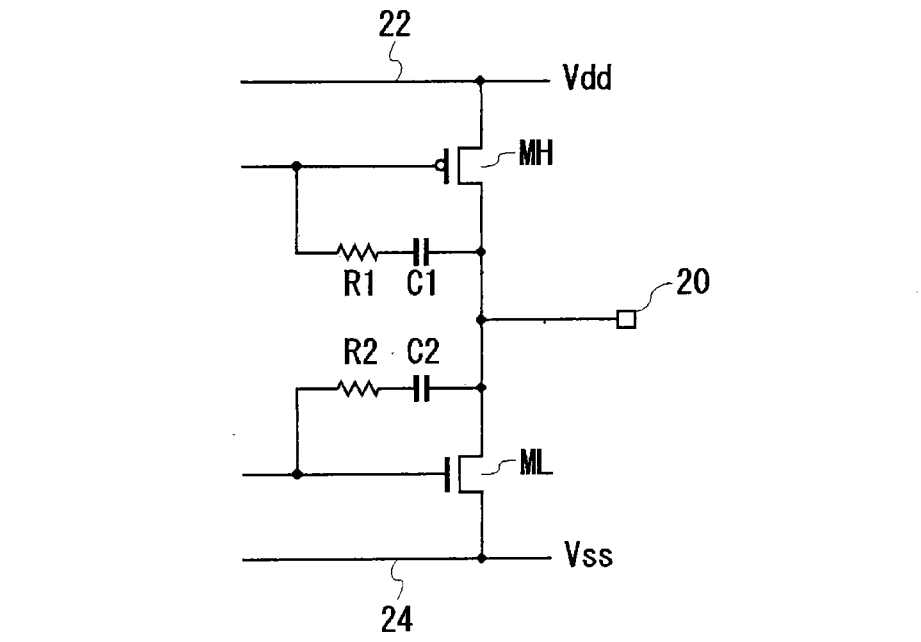


图 2(a)

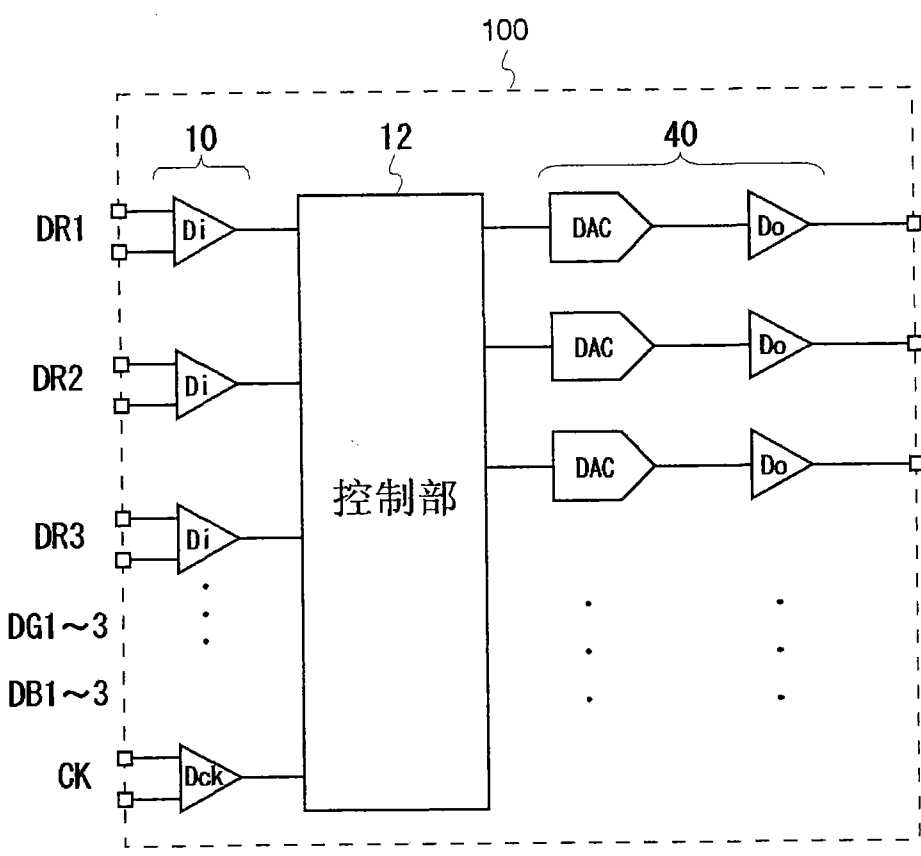


图 2(b)

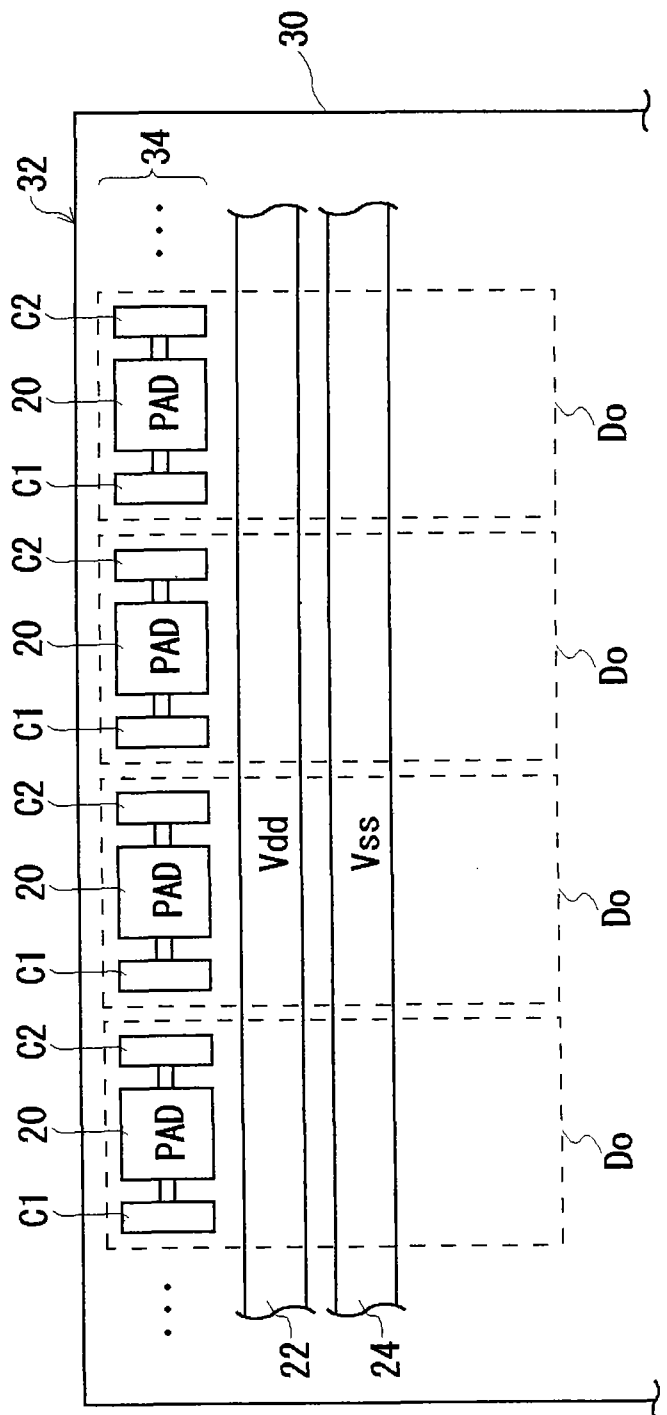


图3