

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年1月7日(07.01.2010)

PCT

(10) 国際公開番号
WO 2010/001503 A1

- (51) 国際特許分類:
H01L 23/02 (2006.01) H01L 23/04 (2006.01)
- (21) 国際出願番号: PCT/JP2009/000608
- (22) 国際出願日: 2009年2月16日(16.02.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-172109 2008年7月1日(01.07.2008) JP
- (71) 出願人(米国を除く全ての指定国について): オムロン株式会社 (OMRON CORPORATION) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 Kyoto (JP).
- (72) 発明者: および
- (75) 発明者/出願人(米国についてのみ): 大野和幸 (ONO, Kazuyuki) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP). 田中祥雄 (TANAKA, Yoshio) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP). 中島清 (NAKAJIMA, Kiyoshi) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP).

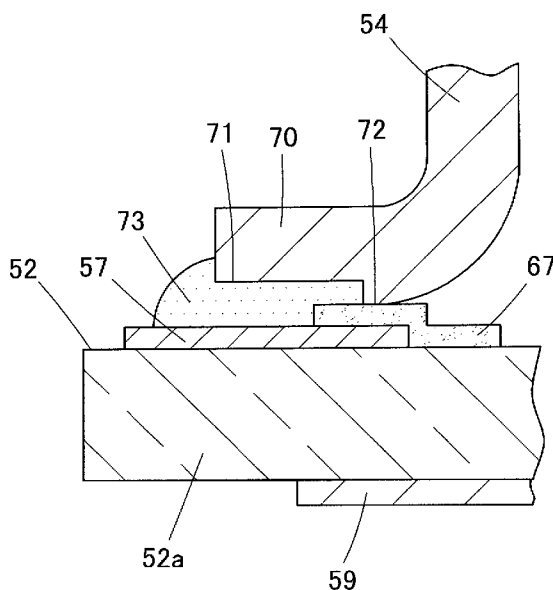
- 1番地 オムロン株式会社内 Kyoto (JP). 鞍谷直人(KURATANI, Naoto) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP). 前川智史(MAEKAWA, Tomofumi) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP).
- (74) 代理人: 中野雅房 (NAKANO, Masayoshi); 〒5400012 大阪府大阪市中央区谷町1丁目3番5号 オグラ天満橋ビル Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア

[続葉有]

(54) Title: ELECTRONIC COMPONENT

(54) 発明の名称: 電子部品

[図5]



(57) Abstract: A package for storing a semiconductor element mounted on an upper surface of a substrate (52) is configured by a substrate (52) and a conductive cap (54). A grounding electrode (57) is annularly formed on an upper surface outer circumferential section of the substrate (52). An upper surface of an inner circumferential section of the grounding electrode (57) is covered with a solder resist (67). On an outer circumference lower end surface of the conductive cap (54), a flange (70) substantially horizontally bent is formed. The conductive cap (54) is arranged on the upper surface of the substrate (52), and a lower surface of the flange (70) is permitted to abut to an upper surface of the solder resist (67). Furthermore, on a further outer circumferential side from the solder resist (67), a space formed between the lower surface of the flange (70) and the grounding electrode (57) is filled with a conductive bonding member (73), and the conductive cap (54) is bonded to the substrate (52).

(57) 要約: 基板52と導電性キャップ54により、基板52上面に実装した半導体素子を収納するためのパッケージを構成する。基板52の上面外周部に接地電極57を環状に形成する。接地電極57の内周部上面をソルダーレジスト67によって覆う。導電性キャップ54の外周下端面には略水平に屈曲したフランジ70が形成されている。導電性キャップ54を基板52の上面に配置し、フランジ70の下面をソルダーレジスト67の上面に当接させる。さらに、ソルダーレジスト67よりも外周側において、フランジ70の下面と接地電極57との間に形成された空間に導電性接合部材73を充填して導電性キャップ54を基板52に接合させる。



(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,
NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD,
TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

電子部品

技術分野

[0001] 本発明は電子部品に関する。具体的には、センサチップや電子回路等の半導体素子をパッケージ内に納めた電子部品に関するものである。

背景技術

[0002] 半導体素子を高周波用パッケージに納めた電子部品としては、例えば特許文献１に開示されたものがある。図１及び図２は特許文献１に開示された電子部品１１の分解斜視図及び断面図である。この電子部品１１は、基板１２の上面に実装された半導体素子１３の上方を金属キャップ１４で覆ったものである。基板１２の上面に実装された半導体素子１３は、ボンディングワイヤ１５によってパッド１６に接続されており、パッド１６はビアホール２２によって裏面の引き出し電極１８に接続されている。基板１２の上面外周部には、回路領域を囲むようにして環状の接地電極１９が設けられており、接地電極１９はビアホール１７によって基板１２の裏面の接地パターン２０につながっている。金属キャップ１４は導電性樹脂接着剤２１によって接地電極１９に接着され、接地電極１９に機械的に固定されると共に接地電極１９に電氣的に接続される。そして、金属キャップ１４を接続するための接地電極１９を基板１２の上面に設けることで、引き出し電極１８と金属キャップ１４との間の電気容量Ｃによる回路機能への悪影響を抑制している。

[0003] しかしながら、特許文献１のような構造の電子部品１１では、導電性樹脂接着剤２１が内側へ流れ出して導電性樹脂接着剤２１によって半導体素子１３を短絡させることがあった。すなわち、基板１２に金属キャップ１４を固定する際には、シリンジから吐出させた導電性樹脂接着剤２１を接地電極１９に沿って塗布し、接地電極１９と金属キャップ１４の外周部下面との間に導電性樹脂接着剤２１を挟み込むようにして基板１２の上に金属キャップ１４を重ね、さらに金属キャップ１４を押さえ付けている。そのため、金属キ

ヤップ 14 を接地電極 19 に押さえ付けたときに導電性樹脂接着剤 21 が接地電極 19 と金属キャップ 14 との間から押し出され、内側へ流れ出した導電性樹脂接着剤 21 が信号入出力用や給電用のパッド 16 に触れる可能性があった。導電性樹脂接着剤 21 は接地電極 19 に接触していてグランド電位となっているから、パッド 16 に触れると回路を短絡させることになり、解決すべき課題となっていた。

[0004] このような不具合を回避するため、従来においては、半導体素子 13 やパッド 16 を設けている領域と接地電極 19 との距離に十分な余裕を持たせるようにしている。しかし、この距離を大きくすると、結局電子部品 11 の設置面積 (footprint) が大きくなり、電子部品 11 のサイズが大きくなる。反対に、電子部品 11 のサイズを小さくすると、導電性樹脂接着剤 21 による短絡が発生しやすくなる。このため、電子部品 11 の小型化と短絡防止とは、トレードオフの関係にあった。

[0005] また、特許文献 1 のような構造の電子部品 11 では、導電性樹脂接着剤 21 の厚みばらつきにより電子部品 11 の高さにもばらつきが発生しやすかった。すなわち、金属キャップ 14 を導電性樹脂接着剤 21 で接着する際に金属キャップ 14 を強く押さえると上記のように導電性樹脂接着剤 21 が内側へ流れ出て短絡を発生させる可能性があるので、金属キャップ 14 の接着時に金属キャップ 14 を十分に押圧することができず、そのため導電性樹脂接着剤 21 の厚みにばらつきが生じていた。電子部品 11 の高さは、基板 12 の厚みと、金属キャップ 14 の高さ、導電性樹脂接着剤 21 の厚みとの合計で決まるから、導電性樹脂接着剤 21 の厚みがばらつくと電子部品 11 の高さが一定に揃わなくなる。そして、導電性樹脂接着剤 21 の厚みが大きなものについては電子部品 11 を低背化する妨げとなる。また、厚みが小さすぎるものについては樹脂量不足や気泡の発生により接着強度の低下を招くという問題があった。

[0006] 図 3 は特許文献 2 に開示された電子部品 31 を示す断面図である。この電子部品 31 にあっては、基板 32 の上面に設けられたアイランド部 33 に高

周波用の半導体素子 34 が実装されており、アイランド部 33 はビアホール 35 を介して裏面の引き出し電極 36 に接続されている。さらに、半導体素子 34 の電極はボンディングワイヤ 37 によって基板 32 の上のパッド 38 に接続されており、パッド 38 はビアホール 39 を介して裏面の引き出し電極 40 に接続されている。基板 32 の上面外周部には、ダイシングブレードで切削することによって溝部 41 が設けられており、この溝部 41 の上に樹脂キャップ 42 を重ねたとき、溝部 41 と樹脂キャップ 42 との間に樹脂溜まり 43 が形成されるようにしている。よって、樹脂キャップ 42 の下面と溝部 41 とを接着樹脂 44 で接着するとき、余分な接着樹脂 44 を樹脂溜まり 43 で保持し、内部の半導体素子 34 側へ流れ出るのを防いでいる。

[0007] しかしながら、このような構造の電子部品 31 では、基板 32 をダイシングブレードによって機械的に加工して溝部 41 を作製しなければならないので、製造コストが高つく。また、基板 32 の作製後に溝部 41 を設けるため、接着部である溝部 41 に導電パターンを設けることが難しく、金属キャップと基板の導電パターン（接地電極）との導電を伴う接合には向かない。さらに、溝部 41 の機械加工ばらつきにより電子部品 31 の高さのばらつきも大きくなるという問題があった。

[0008] 特許文献1：特開 2002-134639 号公報

特許文献2：特開 2002-110833 号公報

発明の開示

発明が解決しようとする課題

[0009] 本発明は、上記のような技術的課題に鑑みてなされたものであって、その目的とするところは、基板に設けた接地電極に導電性接合部材で導電性キャップを接合させることによって半導体素子のパッケージを構成した電子部品において、安価な手段によって導電性接着樹脂が内部に流れ出るのを防ぐことができ、さらに高さのばらつきを小さくすることのできる電子部品を提供することにある。

課題を解決するための手段

- [0010] 本発明の電子部品は、基板の上面に半導体素子を実装し、前記基板の上面の前記半導体素子を囲む領域に接地電極を形成し、前記半導体素子を覆うようにして前記基板の上に導電性キャップを重ねて導電性接合部材により前記導電性キャップの下面全周を前記接地電極に接合させた電子部品において、前記導電性キャップは下面の一部に押し当て部を有し、前記押し当て部よりも外周側において前記導電性キャップの下面と前記接地電極とを前記導電性接合部材によって接合させたことを特徴としている。
- [0011] 本発明の電子部品にあっては、基板の上面に実装した半導体素子を基板と導電性キャップからなるパッケージにより覆って導電性キャップを接地電極に導通させているので、内部の半導体素子を外部の高周波ノイズから遮蔽することができる。また、導電性キャップの下面の一部に押し当て部を設け、この押し当て部よりも外周側において導電性キャップの下面と接地電極とを導電性接合部材によって接合させているので、導電性キャップの下面と接地電極との間の導電性接合部材は導電性キャップの押し当て部で止められ、それよりも内側まで流れ込むことがなく、あるいは押し当て部を超えて導電性接合部材が内側まで浸入したとしても、少量となるように抑制される。よって、導電性接合部材が接地電極よりも内側に浸入して内部の回路を短絡させることを防止できる。また、導電性キャップを基板に対して十分に押し付けることができるので、電子部品の高さはほぼ基板の厚みと導電性キャップの高さとの和で決まり、電子部品の高さばらつきを低減させることができる。
- [0012] 本発明の電子部品のある実施態様は、前記接地電極の一部を溶剤レジストやシルクパターン等の被覆部材により覆って当該被覆部材で覆われた領域よりも外周側において前記接地電極の一部を当該被覆部材から露出させ、前記押し当て部を前記被覆部材の上面に配したことを特徴としている。かかる実施態様によれば、導電性キャップ下面と接地電極との間の導電性接合部材の厚みを、押し当て部を接地電極の上面に配する場合よりも被覆部材の厚み分だけ厚くすることができ、導電性キャップをより確実かつ強固に接地電極に接合させることができる。

[0013] 本発明の電子部品の別な実施態様は、前記導電性キャップ下面の前記押し当て部よりも外周側において、前記導電性キャップの下面を前記押し当て部よりも上方へ窪ませたことを特徴としている。かかる実施態様によれば、導電性キャップ下面と接地電極との間の導電性接合部材の厚みを、導電性キャップ下面が窪んでいる分だけ厚くすることができ、導電性キャップをより確実かつ強固に接地電極に接合させることができる。

[0014] 本発明の電子部品のさらに別な実施態様は、前記押し当て部よりも外周側へ向かうに従って、前記導電性キャップの下面と前記接地電極との間の隙間が次第に大きくなるようにしたことを特徴としている。かかる実施態様によれば、導電性キャップ下面と接地電極との間の導電性接合部材の厚みを、導電性キャップ下面と接地電極の間の隙間が次第に大きくなっている分だけ厚くすることができ、導電性キャップをより確実かつ強固に接地電極に接合させることができる。

[0015] また、これら実施態様においては、前記押し当て部を前記接地電極の上面に配してあってもよい。前記実施態様においては、導電性キャップの下面が窪んでいたり、導電性キャップ下面と接地電極の間の隙間が次第に大きくなっていたりするので、押し当て部を接地電極の上面に配している場合であっても、導電性キャップ下面と接地電極との間に導電性接合部材を保持させるための空間を得ることができる。

[0016] なお、本発明における前記課題を解決するための手段は、以上説明した構成要素を適宜組み合せた特徴を有するものであり、本発明はかかる構成要素の組合せによる多くのバリエーションを可能とするものである。

図面の簡単な説明

[0017] [図1] 図1は、特許文献1に開示された電子部品の分解斜視図である。

[図2] 図2は、同上の電子部品の断面図である。

[図3] 図3は、特許文献2に開示された電子部品の断面図である。

[図4] 図4は、本発明の実施形態1による電子部品の構造を示す断面図である。

。

[図5] 図5は、図4のX部拡大図である。

[図6] 図6は、電子部品の基板を示す上面図である。

[図7] 図7は、同上の基板から溶剤レジストを除いた状態の上面図である。

[図8] 図8は、電子部品の基板の下面図である。

[図9] 図9は、導電性接着樹脂の塗布方法を説明するための断面図である。

[図10] 図10は、実施形態1の変形例による電子部品の一部を示す断面図である。

[図11] 図11は、本発明の実施形態2による電子部品の構造を示す断面図である。

[図12] 図12は、図11のY部拡大図である。

[図13] 図13は、実施形態2の電子部品の異なる組立状態を示す部分断面図である。

[図14] 図14は、実施形態2の変形例による電子部品の一部を示す断面図である。

[図15] 図15は、本発明の実施形態3による電子部品の構造を示す断面図である。

[図16] 図16は、本発明の実施形態4による電子部品の構造を示す断面図である。

[図17] 図17は、実施形態4の変形例による電子部品の一部を示す断面図である。

[図18] 図18は、本発明の実施形態5による電子部品の構造を示す断面図である。

[図19] 図19は、本発明の実施形態6による電子部品の構造を示す断面図である。

[図20] 図20は、実施形態6の電子部品の基板を示す上面図である。

[図21] 図21は、同上の基板から溶剤レジストを除いた状態の上面図である。

[図22] 図 2 2 は、本発明の実施形態 7 による電子部品の構造を示す部分断面図である。

符号の説明

[0018]	5 1	電子部品
	5 2	基板
	5 3	半導体素子
	5 4	導電性キャップ
	5 5	アイランド部
	5 7	接地電極
	5 9	引き出し電極
	6 7	ソルダーレジスト
	6 8	ダイボンド樹脂
	6 9	ボンディングワイヤ
	7 0	フランジ
	7 1	凹部
	7 2	押し当て部
	7 3	導電性接合部材
	8 1	電子部品
	8 2	メッキ層

発明を実施するための最良の形態

[0019] 以下、添付図面を参照しながら本発明の好適な実施形態を説明する。

[0020] (第 1 の実施形態)

図 4 は本発明の実施形態 1 による電子部品の構造を示す断面図、図 5 は図 4 の X 部拡大図である。また、図 6 は基板の上面図、図 7 はソルダーレジスト（被覆部材）を除いた状態の基板の上面図、図 8 は基板の下面図である。ここに示す電子部品 5 1 は、基板 5 2 の上面に半導体素子 5 3 を実装し、基板 5 2 と導電性キャップ 5 4 からなるパッケージ（ファラデーケージ）内に半導体素子 5 3 を納めたものである。

[0021] 基板 5 2 はプリント基板によって構成されており、図 7 に示すように、基板 5 2 の上面には、絶縁板 5 2 a の上面に貼られた Cu 等の金属薄膜をパターンニングすることにより、アイランド部 5 5、パッド 5 6、接地電極 5 7 が形成されている。接地電極 5 7 は、基板 5 2 の外周部において、アイランド部 5 5 やパッド 5 6 を囲むように形成されており、パッド 5 6 はアイランド部 5 5 の近傍に配置されている。また、接地電極 5 7 内の領域のうち、アイランド部 5 5 やパッド 5 6 の無い領域には、表面側接地パターン 5 8 が形成されている。これらのアイランド部 5 5、パッド 5 6、接地電極 5 7、表面側接地パターン 5 8 は、溝 6 1、6 2、6 3 によって互いに分離されている。

[0022] 図 6 に示すように、アイランド部 5 5 の外周部を除く領域は、金属薄膜の表面を保護するためのソルダーレジスト 6 7 によって覆われている。表面側接地パターン 5 8 の表面もソルダーレジスト 6 7 によって覆われている。さらに、接地電極 5 7 の内周部から溝 6 3 内の絶縁板 5 2 a が露出した部分にかかる領域にもソルダーレジスト 6 7 が形成されている。例えば、幅 0.25 mm の接地電極 5 7 に対しては、接地電極 5 7 の内周部の幅 0.10 mm の範囲をソルダーレジスト 6 7 により覆っている。これらのソルダーレジスト 6 7 は、熔融状態のソルダーレジストをスクリーン印刷することによって基板 5 2 の表面に均一な厚みに塗布した後、加熱することによって硬化させてある。なお、実施形態においては被覆部材としてソルダーレジストを用いているが、これ以外にもシルクパターンなどを用いてもよい。

[0023] また、図 8 に示すように、基板 5 2 の下面には、絶縁板 5 2 a の下面に貼られた Cu 等の金属薄膜をパターンニングすることにより、引き出し電極 5 9 と裏面側接地パターン 6 0 とが形成されている。この引き出し電極 5 9 と裏面側接地パターン 6 0 は、溝 6 4 によって互いに分離されている。これらの引き出し電極 5 9 や裏面側接地パターン 6 0 は、電子部品 5 1 を実装するための基板（例えば携帯電話用のマザーボード）にハンダ実装するためのパターンである。

[0024] 図4に示すように、絶縁板52aには表裏に貫通するようにビアホールが設けられており、パッド56はビアホール65によって引き出し電極59に電氣的に接続されており、アイランド部55及び接地電極57はビアホール66によって裏面側接地パターン60に接続されている。なお、表面側接地パターン58は、同じくビアホールによって裏面側接地パターン60に接続されていてもよく、あるいは電氣的にグランドから浮いていてもよく、あるいは無くてもよい。もっとも、表裏の金属薄膜の面積をほぼ等しくすることにより基板52の反りを防ぐことができるので、表面側接地パターン58を設けてあることが望ましい。

[0025] 半導体素子53は、各種センシング用のセンサチップ、LSI、ASICなどの素子であって、ダイボンド樹脂68によってアイランド部55及びその上面のソルダーレジスト67の上に接着固定されている。ダイボンド樹脂68としてはシリコーン、エポキシ等の接着樹脂が用いられており、ダイボンド樹脂68は外部環境からの余分な力を遮断している。半導体素子53の端子とパッド56とはボンディングワイヤ69によって結線されており、よって半導体素子53の端子は下面の引き出し電極59に導通している。なお、基板52の上面には、複数個の半導体素子が実装されていてもよく、また他の電気電子部品も実装されていてもよい。さらに、金属薄膜のパターンは、実装される半導体素子や電気電子部品などの形態に応じて適宜自由に設計しうる。

[0026] 導電性キャップ54は、比抵抗の小さな金属材料によってキャップ状に形成されており、下面には半導体素子53等を收容するための空間が形成されている。導電性キャップ54の下端部全周には略水平に延びたフランジ70が形成されている。フランジ70の下面の先端側には全周にわたって凹部71を設けてあり、フランジ70の下面において凹部71の奥（導電性キャップ54の内部側）には全周にわたって凸部状の押し当て部72が形成されている。

[0027] この導電性キャップ54は金属板をプレス加工することによって作製され

ており、凹部 7 1 もプレス加工時に同時に形成されている。よって、切削加工によって凹部 7 1 を形成する場合に比べれば、安価に、かつ小さな寸法ばらつきで凹部 7 1 を形成することができる。

[0028] 導電性キャップ 5 4 は半導体素子 5 3 等を覆うようにして基板 5 2 の上に載置され、フランジ 7 0 下面の押し当て部 7 2 が全周にわたって接地電極 5 7 の上のソルダーレジスト 6 7 に当接している。そして、フランジ 7 0 の凹部 7 1 と接地電極 5 7 及びソルダーレジスト 6 7 との間の空間に導電性接合部材 7 3 を充填させてあり、導電性キャップ 5 4 は導電性接合部材 7 3 によって接地電極 5 7 に接合固定されると共に、導電性接合部材 7 3 の導電性によって接地電極 5 7 に電氣的に接続されて下面の裏面側接地パターン 6 0 と同電位（グランド電位）となる。導電性接合部材 7 3 としては、導電性エポキシ樹脂（例えば、銀フィラーを含有したエポキシ樹脂）やはんだ等の材料を用いる。

[0029] しかし、このような電子部品 5 1 によれば、グランドに接続される導電性キャップ 5 4 とグランドに接続される裏面側接地パターン 6 0 を有する基板 5 2 によってファラデーケージが構成されるので、外部からの高周波ノイズを遮断することができ、半導体素子 5 3 の外部ノイズによる影響を低減することができる。また、パッケージは、収容する半導体素子 5 3 の種類に応じて密閉構造となってもよく、密閉構造でなくてもよい。例えば、耐湿性、耐薬品性を必要とする場合には、パッケージは気密性を持たせることが望ましい。あるいは、外部からのゴミ、光などを遮断すればよい場合には、パッケージで半導体素子 5 3 等を覆ってあればよく、必ずしも気密性まで要求されない。あるいは、半導体素子 5 3 として音響センサなどが実装されている場合には、導電性キャップ 5 4 の頂部などに音響振動を通過させるための孔があいていてもよい。

[0030] 導電性接合部材 7 3 にはボイド等でパッケージの外側と内側がつながる程度の孔が発生することがある。しかし、この実施形態のように導電性キャップ 5 4 と基板 5 2 が直接接触しており、しかもその外周側にしっかりとした

接合部材溜まり（フィレット）が形成されていると、導電性キャップ５４と基板５２との接合部分における通気を遮断することができる。よって、パッケージに気密性を持たせたい場合には、その気密性を向上させることができる。

[0031] また、この電子部品５１では、図５に示すように、フランジ７０の下面の押し当て部７２が溶ダーレジスト６７に当接して押し当て部７２及び溶ダーレジスト６７が導電性接合部材７３の内側で壁となるので、導電性キャップ５４を接合する際に熔融状態の導電性接合部材７３が内部へ流れ込むのを阻止することができ、内部に流れ込んだ導電性接合部材７３がパッド５６などの回路部分に触れて短絡を起こすのを防止できる。さらに、導電性接合部材７３を充填する空間の厚みは、溶ダーレジスト６７の厚さと凹部７１の高さの和となるので、導電性接合部材７３の厚みを稼ぐことができ、十分な量の導電性接合部材７３で接合を行えとともに気泡の発生を防ぐことができ導電性キャップ５４を基板５２に強固に接合させることができる。さらに、フランジ７０の押し当て部７２が直接溶ダーレジスト６７の上面に当接しているので、電子部品５１の高さは導電性接合部材７３の厚みに関係なく基板５２の厚みと導電性キャップ５４の高さによって決まり、しかも、溶ダーレジスト６７の厚みはスクリーン印刷時のスクリーン厚により精度を出すことができるので、電子部品５１の高さ寸法のばらつきを低減し、電子部品５１の高さ精度を得ることができる。

[0032] 接地電極５７の一部を溶ダーレジスト６７から露出させているのは、導電性接合部材７３によって接地電極５７と導電性キャップ５４とを電氣的に導通させるためである。また、導電性接合部材７３は溶ダーレジスト６７に対しては濡れ角が小さいので、接地電極５７の外側の端まで溶ダーレジスト６７で覆っていると、導電性接合部材７３が導電性接合部材７３の外周側へ流れ出る恐れがある。導電性接合部材７３は、溶ダーレジスト６７よりも接地電極５７（無機材料）に対して濡れ角が大きいので、この実施形態のように接地電極５７の外周側を溶ダーレジスト６７から露出させている

と、導電性接合部材 7 3 が接地電極 5 7 の外周側へ漏れにくくなる。

[0033] 図 9 は、基板 5 2 に導電性キャップ 5 4 を接合させて電子部品 5 1 を組み立てる手順を説明するための断面図である。図 9 (a) に一部を示すスタンパ 7 4 (転写ピン) は、接地電極 5 7 の形状に合わせて環状ないし筒状に形成されたものである。導電性接合部材 7 3 は、図 9 (a) のようにスタンパ 7 4 の下面に塗布された後、接地電極 5 7 の溶剤レジスト 6 7 で覆われていない領域にスタンパ 7 4 を押し付けることによって当該領域に転写される。ついで、フランジ 7 0 を接地電極 5 7 に位置合わせした状態で導電性キャップ 5 4 を基板 5 2 に重ね、図 9 (b) のように凹部 7 1 で導電性接合部材 7 3 を押さえ、図 9 (c) のように押し当て部 7 2 を溶剤レジスト 6 7 の上面に当接させる。このとき、導電性接合部材 7 3 はフランジ 7 0 で押さえられて凹部 7 1 と接地電極 5 7 との間の空間に広がるが、当該空間の内側の端は押し当て部 7 2 と溶剤レジスト 6 7 によって形成された壁で塞がれているので、導電性接合部材 7 3 が導電性キャップ 5 4 の内側へ流れ込むことがない。

[0034] なお、導電性接合部材 7 3 は、シリンジなどによって接地電極 5 7 に沿って塗布するようにしてもよい。

[0035] (第 1 の実施形態の変形例)

図 10 は、実施形態 1 の変形例による電子部品の一部を示す断面図である。この変形例では、引き出し電極 5 9 を覆う溶剤レジスト 6 7 を除いてあり、フランジ 7 0 の押し当て部 7 2 を引き出し電極 5 9 の表面に当接させている。このような形態では、フランジ 7 0 と引き出し電極 5 9 の間に充填された導電性接合部材 7 3 の厚みは、凹部 7 1 の高さと同しくなり、実施形態 1 の場合よりもやや薄くなる。また、フランジ 7 0 と引き出し電極 5 9 の間に充填された導電性接合部材 7 3 は、その内側に位置する押し当て部 7 2 が壁となるので、導電性キャップ 5 4 の内側へ流れ込むことがない。

[0036] なお、実施形態 1 においては、引き出し電極 5 9 の溶剤レジスト 6 7 から露出している面を Au メッキ等のメッキ層で覆っておいてもよい。変形

例においても、引き出し電極 5 9 の表面を Au メッキ等のメッキ層で覆っておいてもよい。

[0037] (第 2 の実施形態)

図 1 1 は、本発明の実施形態 2 による電子部品の構造を示す断面図である。また、図 1 2 は、図 1 1 の Y 部拡大図である。実施形態 2 の電子部品 8 1 と実施形態 1 の電子部品 5 1 との違いは、実施形態 2 の電子部品 8 1 では、導電性キャップ 5 4 のフランジ 7 0 に凹部 7 1 が設けられておらず、押し当て部 7 2 が平坦になっている点だけである。

[0038] 実施形態 2 の電子部品 8 1 では、フランジ 7 0 下面の屈曲部近傍が押し当て部 7 2 となっており、この押し当て部 7 2 を溶ダーレジスト 6 7 の上面に当接させてあり、フランジ 7 0 と接地電極 5 7 との間に挟みこまれた導電性接合部材 7 3 によって導電性キャップ 5 4 を接地電極 5 7 に接合すると共に電氣的に接続している。

[0039] よって、この構成では導電性接合部材 7 3 の厚みは、溶ダーレジスト 6 7 とほぼ同じ程度の厚み（およそ $20\mu\text{m}$ 程度）となり、実施形態 1 の場合よりもやや薄くなる。しかし、この場合も溶ダーレジスト 6 7 よりも内側では、溶ダーレジスト 6 7 の端面が壁となって溶ダーレジスト 6 7 が導電性キャップ 5 4 の内部へ流れ込むのを防止しているので、内部に流れ込んだ導電性接合部材 7 3 によって短絡が起きる恐れがない。また、この場合も、フランジ 7 0 が溶ダーレジスト 6 7 に当接していて、電子部品 8 1 の高さは導電性接合部材 7 3 の厚みに関係なく基板 5 2 の厚みと導電性キャップ 5 4 の高さによって決まるので、電子部品 8 1 の高さばらつきを低減させることができる。

[0040] なお、導電性キャップ 5 4 の接合の仕方によっては、フランジ 7 0 の一部または全周において、図 1 3 に示すように導電性接合部材 7 3 が毛細管現象などで押し当て部 7 2 と溶ダーレジスト 6 7 との間に浸入することがある。この場合には、厳密な意味では押し当て部 7 2 は溶ダーレジスト 6 7 に当接していない。しかし、導電性接合部材 7 3 は押し当て部 7 2 よりも外側

に塗布されており、しかも押し当て部 7 2 は溶剤レジスト 6 7 に十分強く押し付けられるので、導電性接合部材 7 3 が押し当て部 7 2 と溶剤レジスト 6 7 との間に浸入したとしても、その膜厚は非常に薄くて導電性接合部材 7 3 は表面張力によって押し当て部 7 2 と溶剤レジスト 6 7 との間に保持されるので、内側へ流れ込んで半導体素子 5 3 等を短絡させる恐れはほとんどない。また、導電性接合部材 7 3 が押し当て部 7 2 と溶剤レジスト 6 7 との間に浸入したとしても導電性接合部材 7 3 が短絡を引き起こす恐れがないので、導電性キャップ 5 4 を十分に強く基板 5 2 に押し付けることができ、浸入した導電性接合部材 7 3 の膜厚を十分に薄くできる。そのため、実質的には押し当て部 7 2 が溶剤レジスト 6 7 に当接していると言うことができ、この場合にも電子部品 5 1 の高さのバラツキを小さくすることができる。（これらの点については、実施形態 1 等の他の実施形態についても同様である。）

[0041] （第 2 の実施形態の変形例）

図 1 4 は、実施形態 2 の変形例による電子部品の一部を示す断面図である。この変形例では、接地電極 5 7 の表面のうち溶剤レジスト 6 7 から露出している領域を Au メッキ等の不銹性の金属からなるメッキ層 8 2 によって覆い、接地電極 5 7 を保護している。

[0042] （第 3 の実施形態）

図 1 5 は、本発明の実施形態 3 による電子部品の構造を示す断面図である。この電子部品においては、フランジ 7 0 の先端（外周端縁）を斜め上方へ向けて傾斜もしくは湾曲させ（1 点鎖線はフランジ 7 0 の下面を延長した線分である。）、フランジ 7 0 基部の押し当て部 7 2 を溶剤レジスト 6 7 の上面に当接させている。よって、フランジ 7 0 の下面と接地電極 5 7 の上のメッキ層 8 2 との間の空間の厚みを溶剤レジスト 6 7 の厚みよりも大きくすることができる。その結果、導電性接合部材 7 3 の厚みを大きくでき、導電性キャップ 5 4 の接合強度を高めることができる。

[0043] なお、この実施形態においても、接地電極 5 7 を覆っている溶剤レジ

スト67を無くしても差し支えない。フランジ70が傾斜もしくは湾曲しているので、フランジ70基部の押し当て部72を直接接地電極57に当接させても、フランジ70の外周部と接地電極57との間に空間（隙間）が生じ、この空間に導電性接合部材73を充填させて導電性キャップ54を基板52に接合させることができるからである。

[0044] （第4の実施形態）

図16は、本発明の実施形態4による電子部品の構造を示す断面図である。この実施形態においては、フランジ70に凹部71と押し当て部72を形成された導電性キャップ54を用いている。そして、導電性キャップ54の押し当て部72を、接地電極57よりも内側において絶縁板52aの表面に当接させている。当接部分よりも外周側においては、接地電極57を覆うように塗布された導電性接合部材73によって凹部71の内面と基板52とを接合させている。

[0045] （第4の実施形態の変形例）

図17は、実施形態4の変形例による電子部品の一部を示す断面図である。この変形例においては、接地電極57の内周側において接地電極57から離して絶縁板52aの上面に溶剤レジスト67を形成してある。この溶剤レジスト67は、接地電極57と平行となるようにして環状に形成されている。そして、フランジ70の基部の押し当て部72を溶剤レジスト67の上面に当接させ、溶剤レジスト67の外周側において、接地電極57を覆うように塗布された導電性接合部材73によって押し当て部72と基板52とを接合させている。

[0046] （第5の実施形態）

図18は、本発明の実施形態5による電子部品の構造を示す断面図である。この実施形態の電子部品91においては、樹脂（例えば、液晶ポリマー）を用いてキャップ形状に成形された樹脂モールド品のキャップ本体92の表面全体（外面及び内面）を導電膜93（例えば、1層または複数層のメッキ膜）で被覆して導電性キャップ54を構成している。

[0047] また、図示しないが、導電膜 9 3 はキャップ本体 9 2 の全面にわたってキャップ本体 9 2 の内部に設けられていてもよい。この場合には、導電膜 9 3 の一部をフランジ 7 0 の下面に露出させておいて接地電極 5 7 と導通させられるようにしておけばよい。

[0048] (第 6 の実施形態)

図 1 9 は、本発明の実施形態 6 による電子部品の構造を示す断面図である。図 2 0 は、半導体素子 5 3 を実装された基板 5 2 を示す上面図、図 2 1 はソルダーレジスト 6 7 を形成する前の基板 5 2 を示す上面図である。この実施形態の電子部品 1 0 1 に用いる基板 5 2 では、図 2 1 に示すように、アイランド部 5 5 と表面側接地パターン 5 8 と接地電極 5 7 を一体に形成している。すなわち、実施形態 1 における溝 6 1、6 3 を無くしている。この結果、パッド 5 6 だけが溝 6 2 によって分離されている。これに伴って、ソルダーレジスト 6 7 も、図 2 0 に示すように、接地電極 5 7 の外周部（導電性接合部材 7 3 を塗布する領域）とパッド 5 6 を除く金属薄膜領域の全体に形成している。

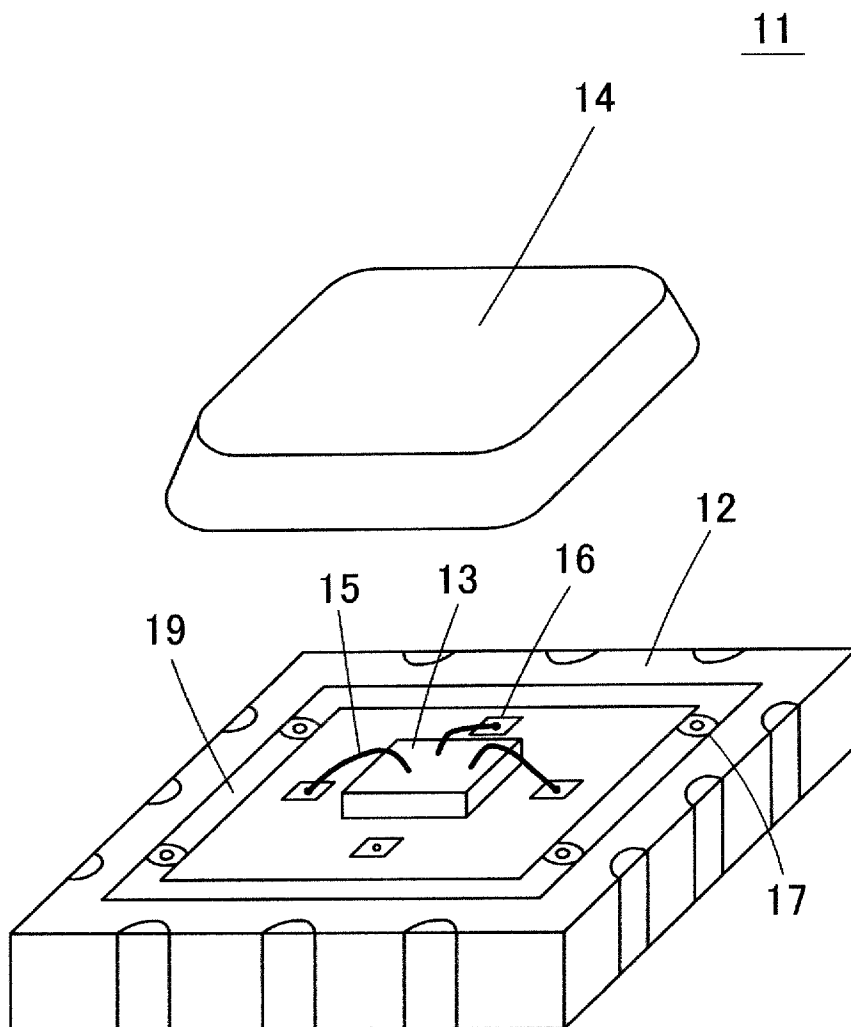
[0049] (第 7 の実施形態)

図 2 2 は、本発明の実施形態 7 による電子部品の構造を示す部分断面図である。この実施形態では、導電性キャップ 5 4 の下端部を外周側に向けてやや屈曲または湾曲させて曲げ部 1 0 2 を設けてあり、曲げ部 1 0 2 の先端部下面を押し当て部 7 2 としている。この実施形態では水平なフランジ 7 0 が存在せず、押し当て部 7 2 の外周側には十分に長い領域が存在していないが、この場合でも、図 2 2 に示すように、押し当て部 7 2 よりも外周側の曲げ部 1 0 2 先端面と接地電極 5 7 との間に導電性接合部材 7 3 を保持させて導電性キャップ 5 4 を接地電極 5 7 に接合させることができる。

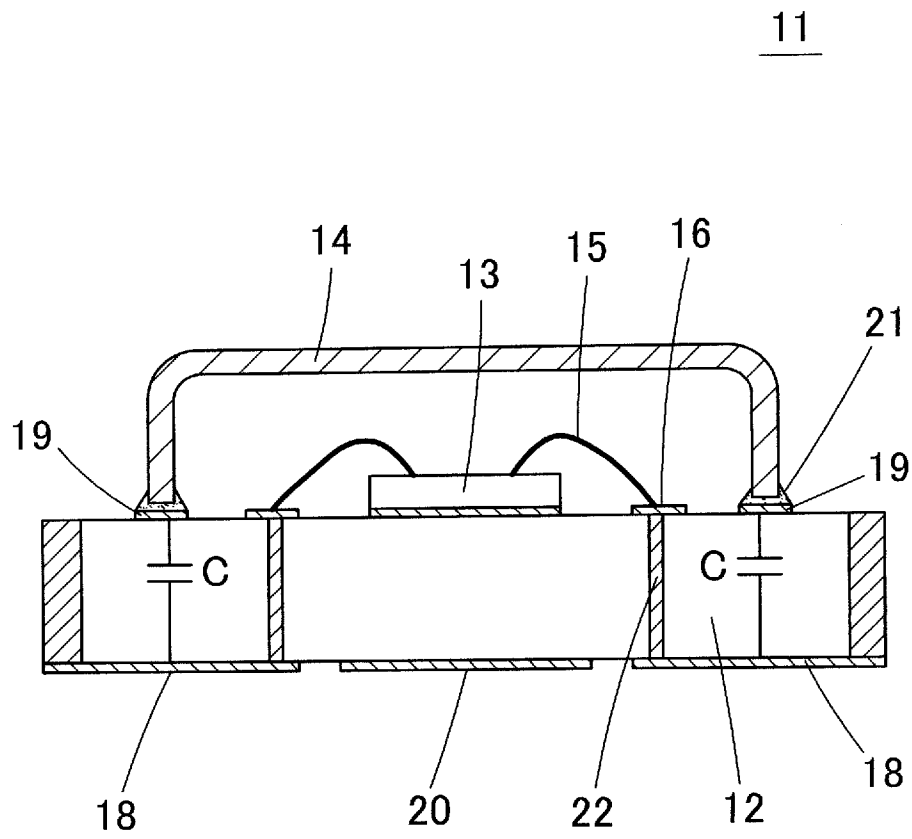
請求の範囲

- [1] 基板の上面に半導体素子を実装し、前記基板の上面の前記半導体素子を囲む領域に接地電極を形成し、前記半導体素子を覆うようにして前記基板の上に導電性キャップを重ねて導電性接合部材により前記導電性キャップの下面全周を前記接地電極に接合させた電子部品において、
- 前記導電性キャップは下面の一部に押し当て部を有し、前記押し当て部よりも外周側において前記導電性キャップの下面と前記接地電極とを前記導電性接合部材によって接合させたことを特徴とする電子部品。
- [2] 前記接地電極の一部を被覆部材により覆って当該被覆部材で覆われた領域よりも外周側において前記接地電極の一部を当該被覆部材から露出させ、前記押し当て部を前記被覆部材の上面に配したことを特徴とする、請求項 1 に記載の電子部品。
- [3] 前記導電性キャップ下面の前記押し当て部よりも外周側において、前記導電性キャップの下面を前記押し当て部よりも上方へ窪ませたことを特徴とする、請求項 1 に記載の電子部品。
- [4] 前記押し当て部よりも外周側へ向かうに従って、前記導電性キャップの下面と前記接地電極との間の隙間が次第に大きくなるようにしたことを特徴とする、請求項 1 に記載の電子部品。
- [5] 前記押し当て部を前記接地電極の上面に配したことを特徴とする、請求項 3 または 4 に記載の電子部品。

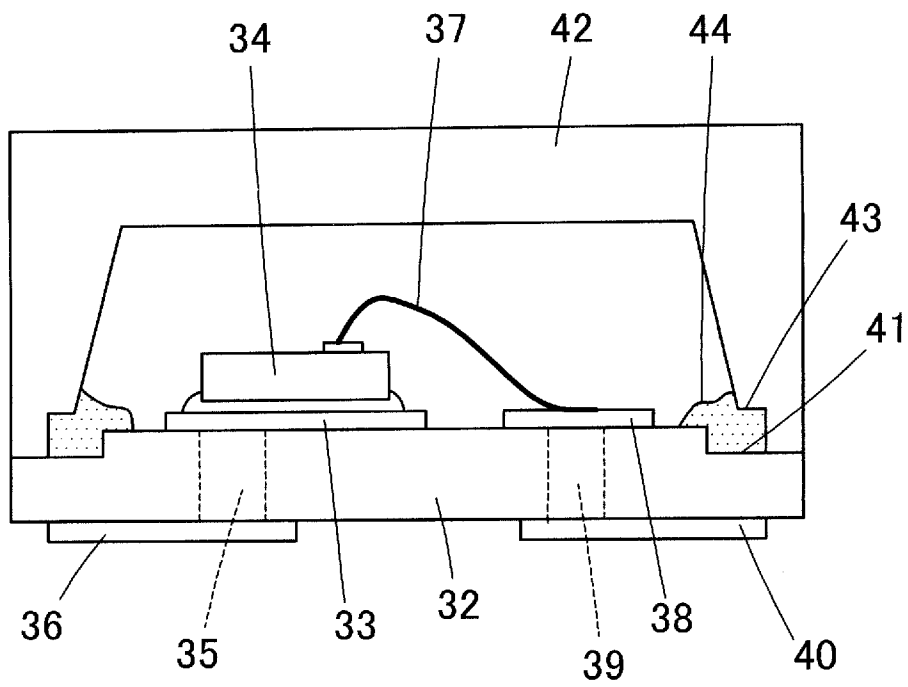
[図1]



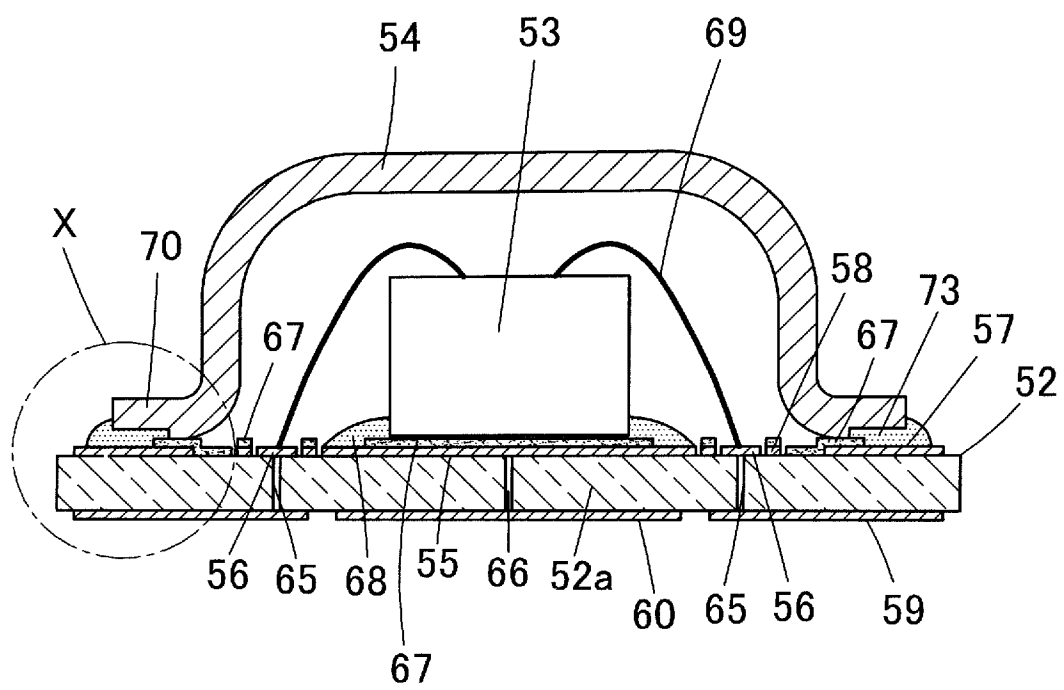
[図2]



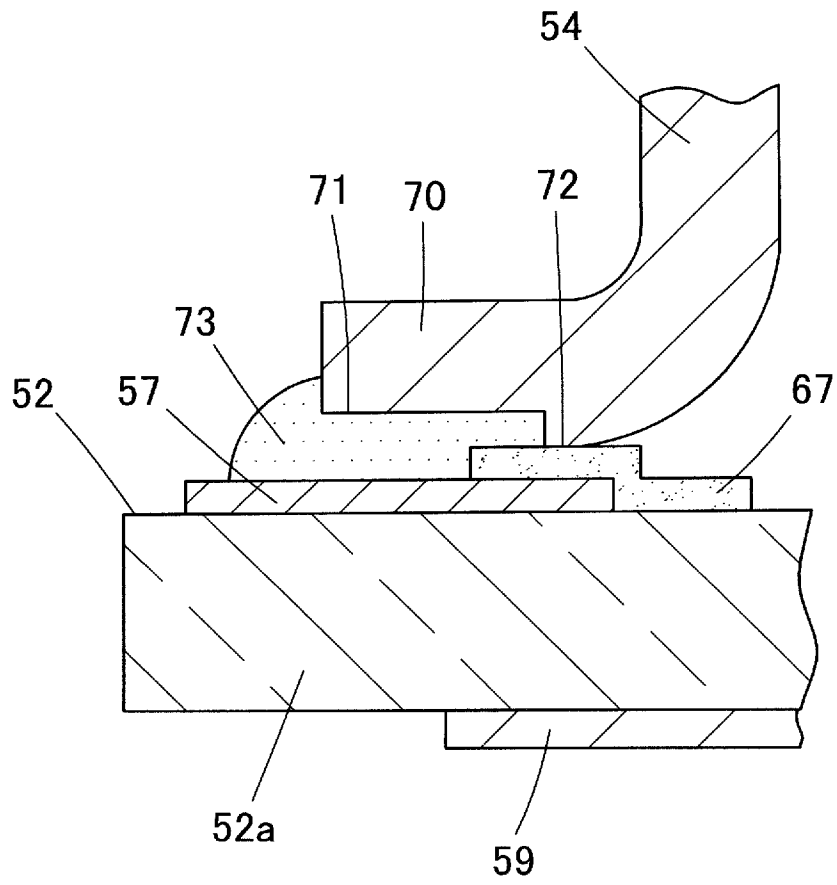
[図3]

31

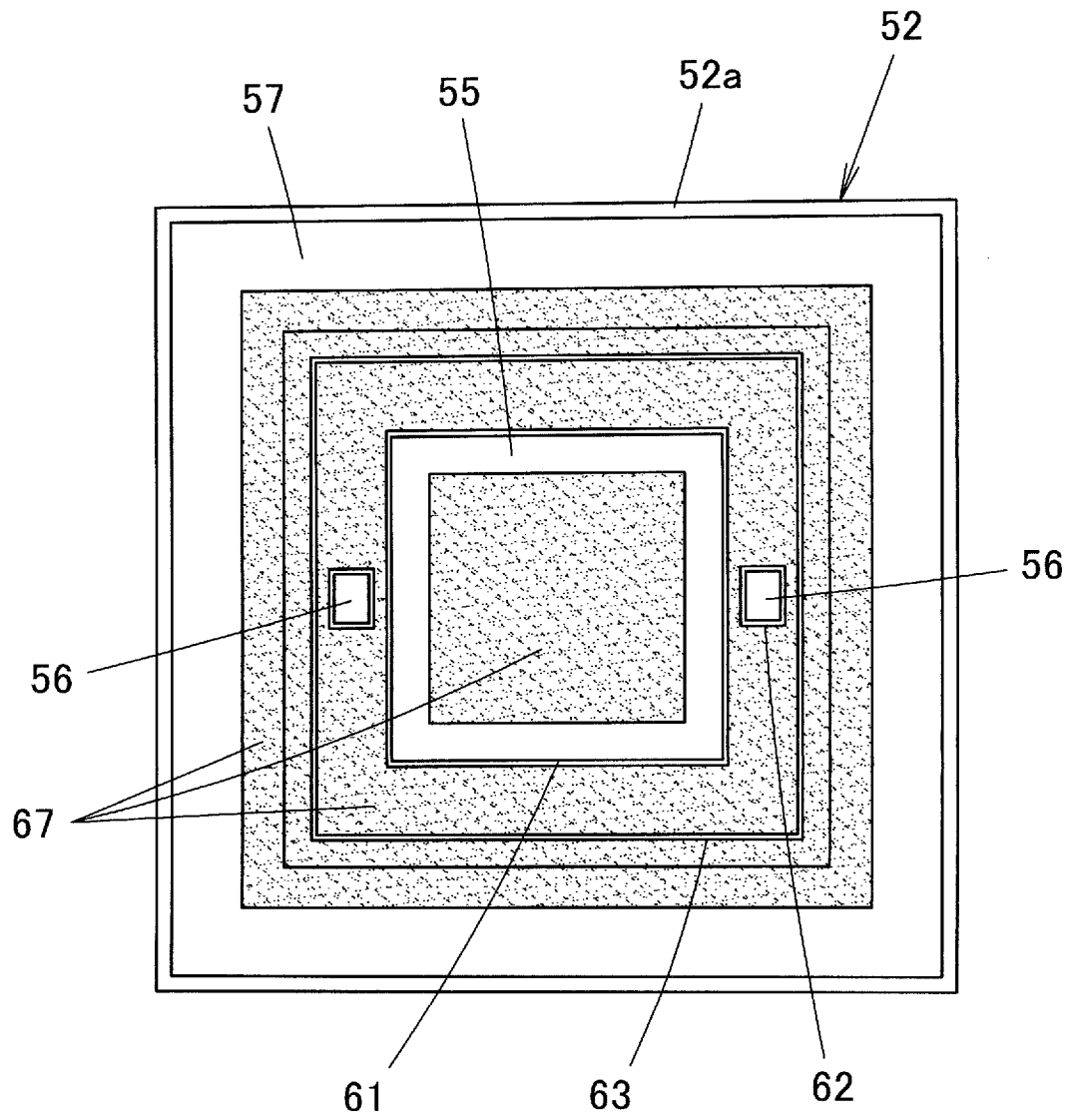
[図4]

51

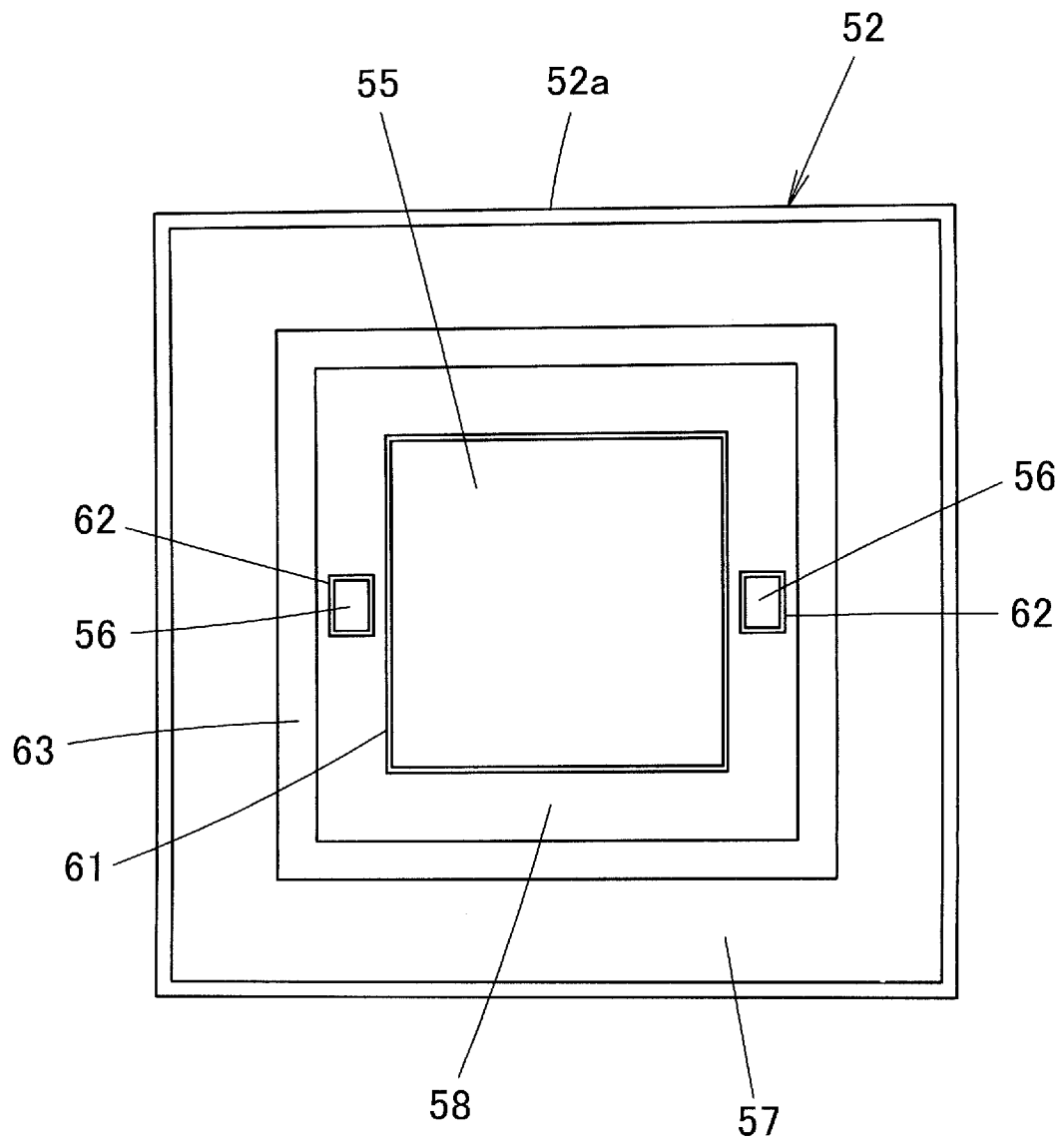
[図5]



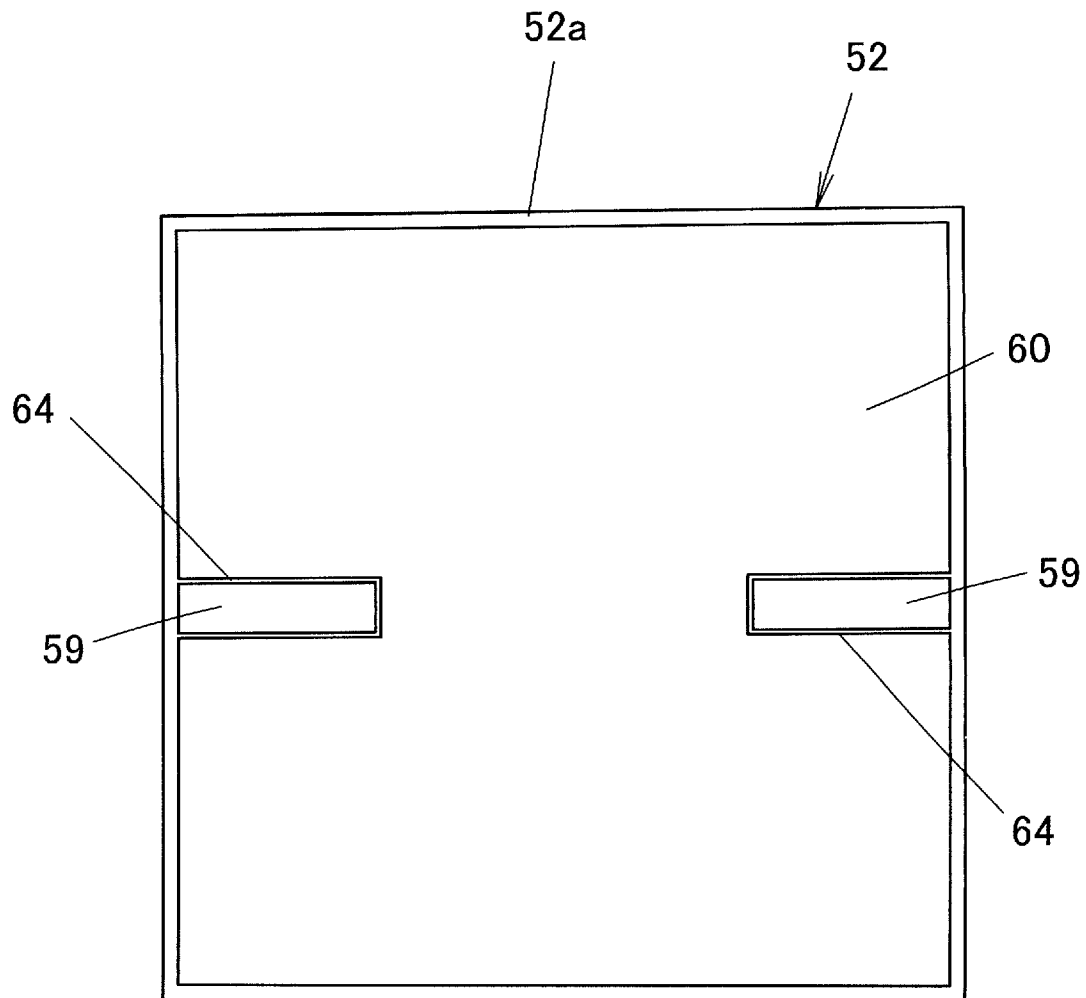
[図6]



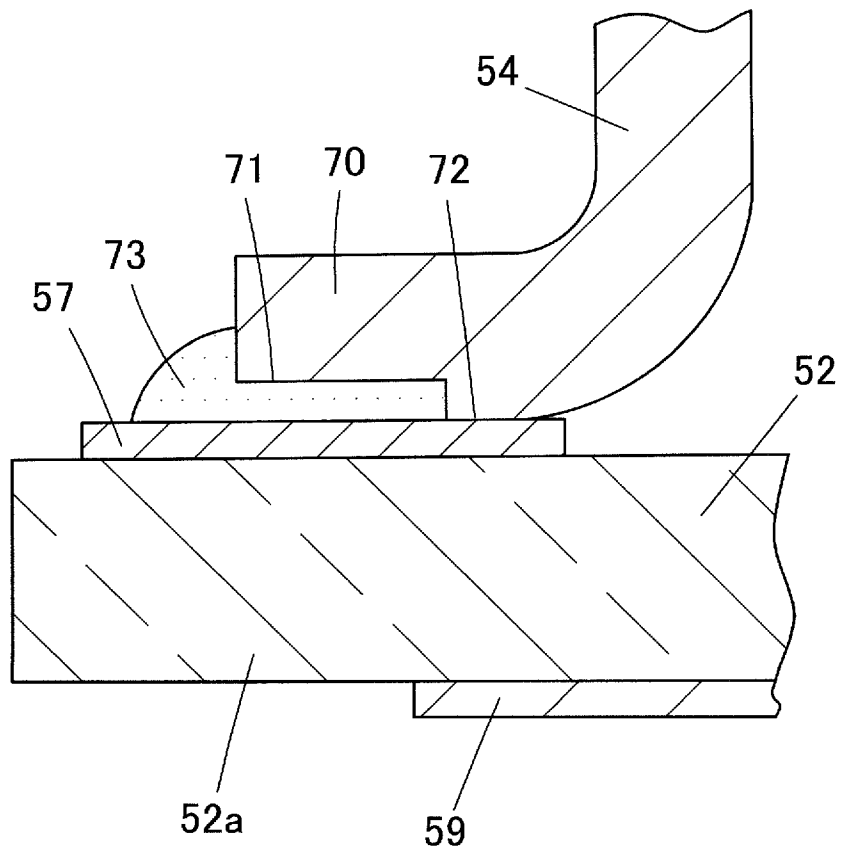
[図7]



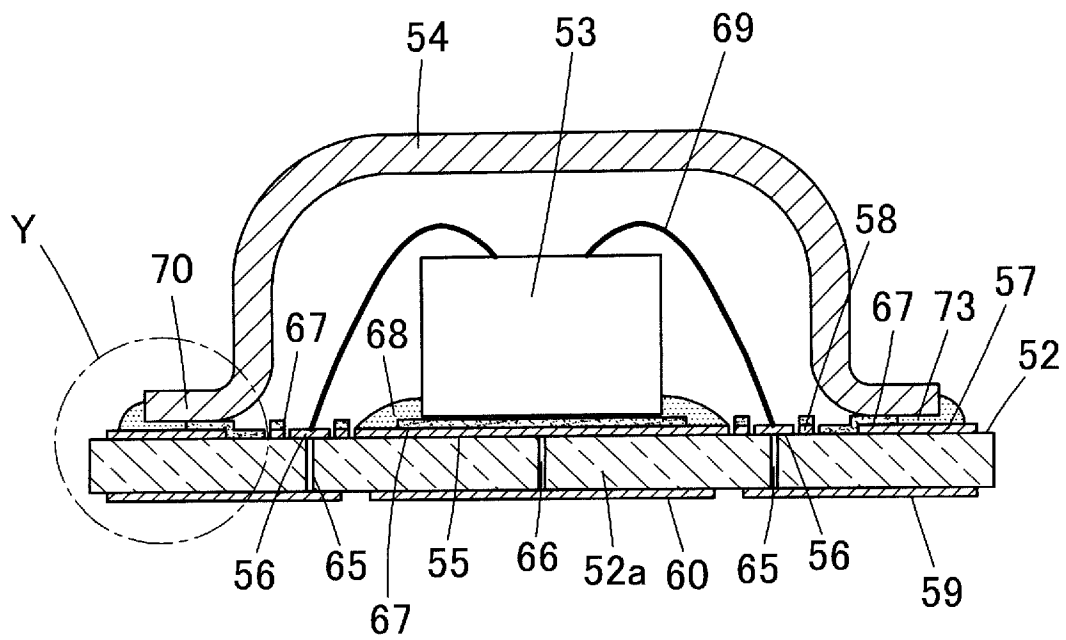
[図8]



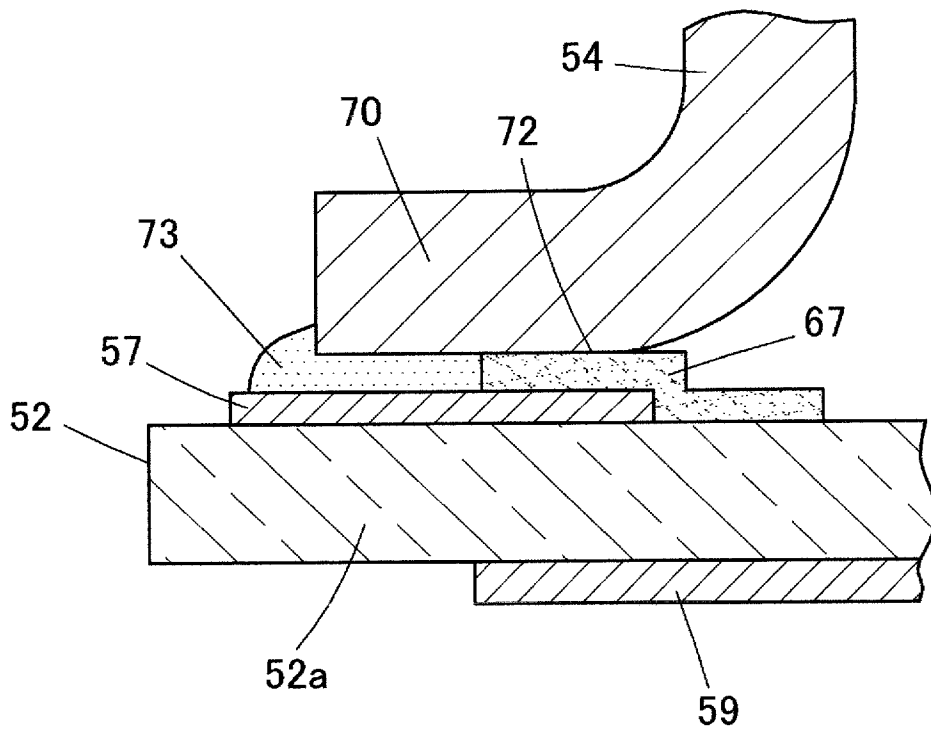
[図10]



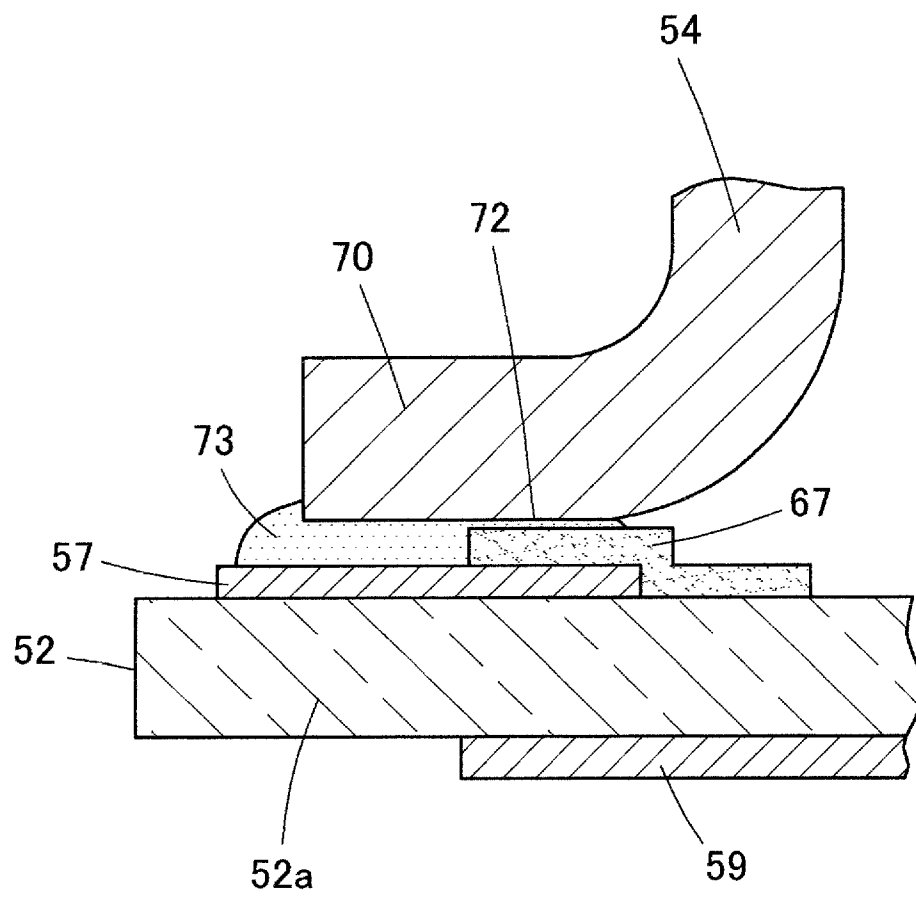
[図11]

81

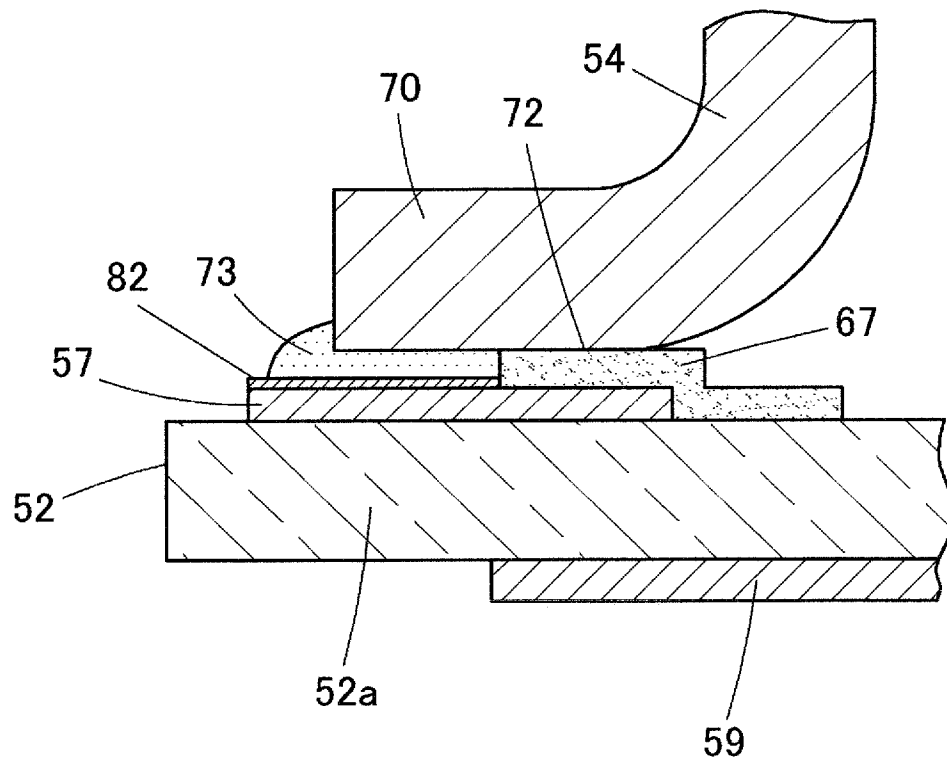
[図12]



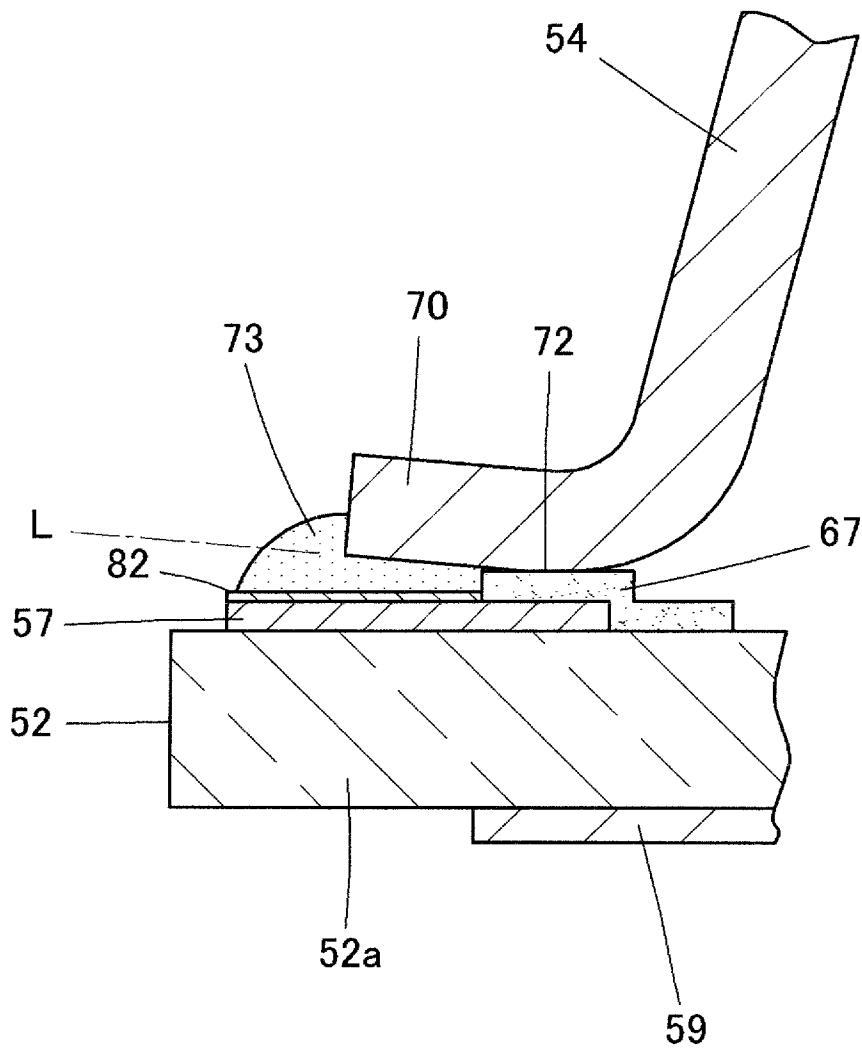
[図13]



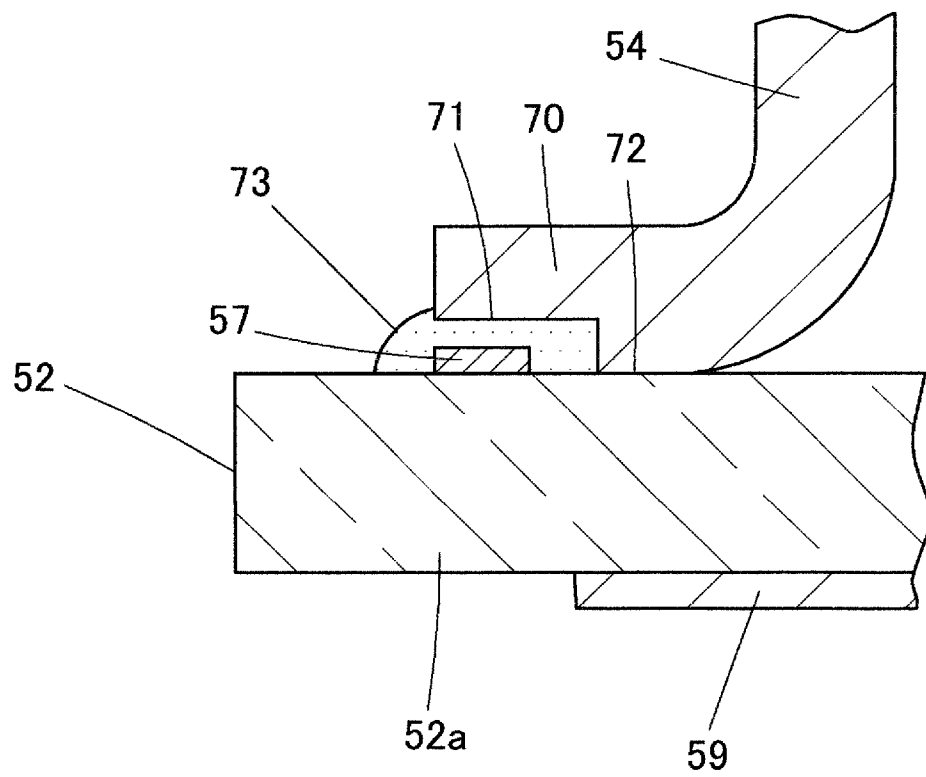
[図14]



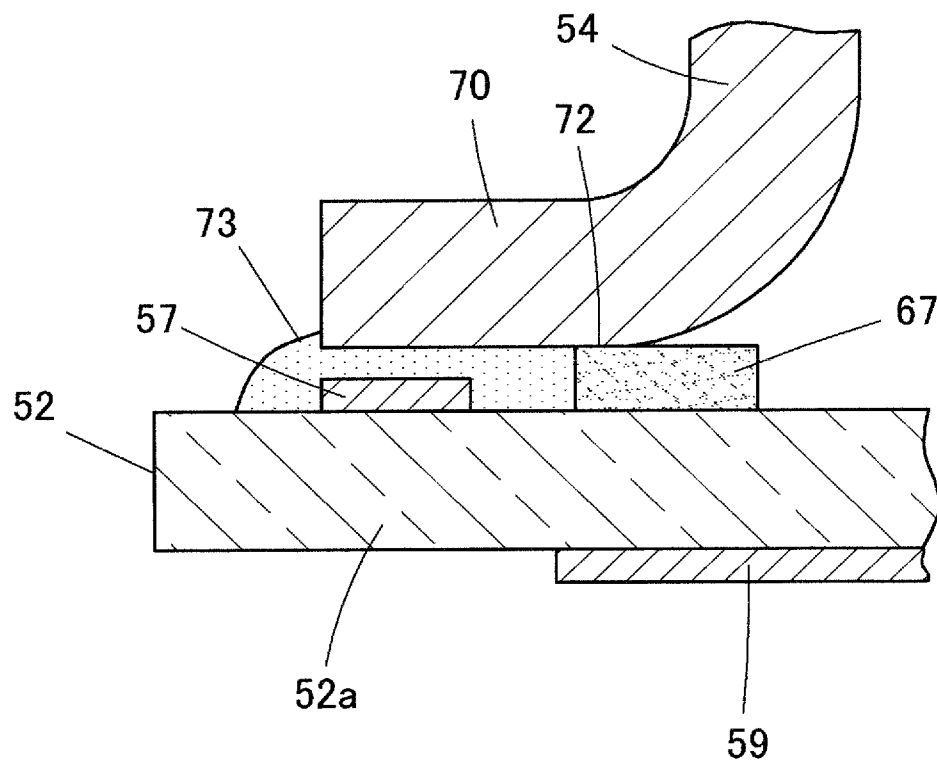
[図15]



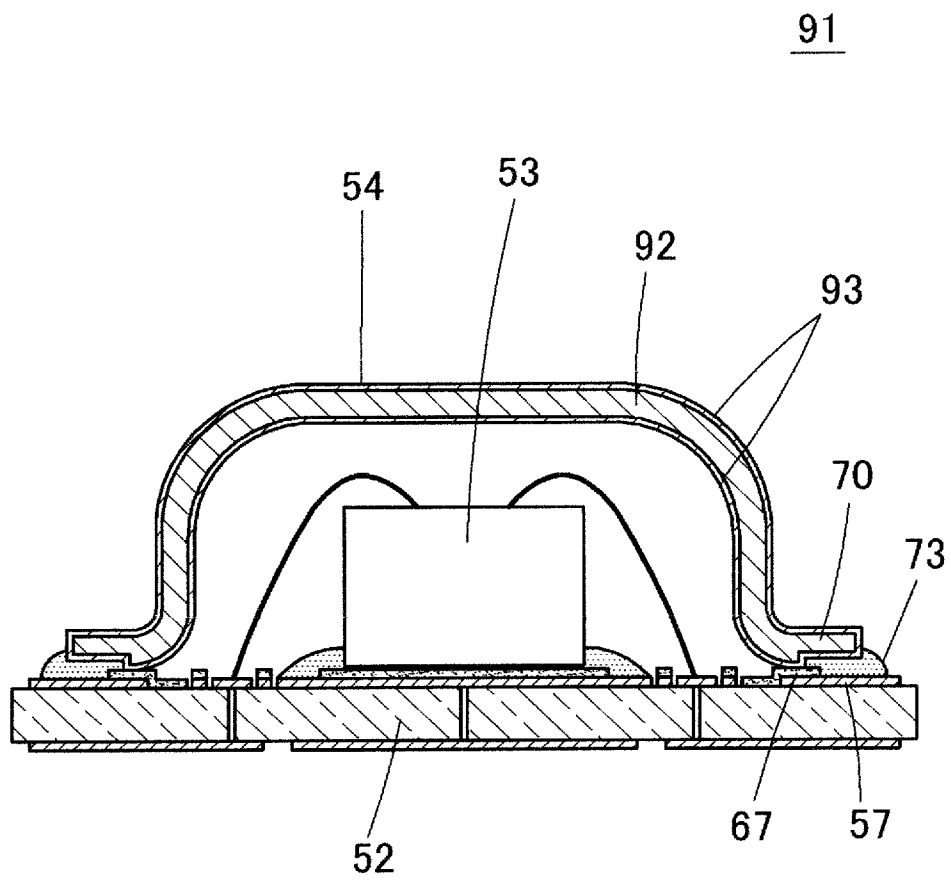
[図16]



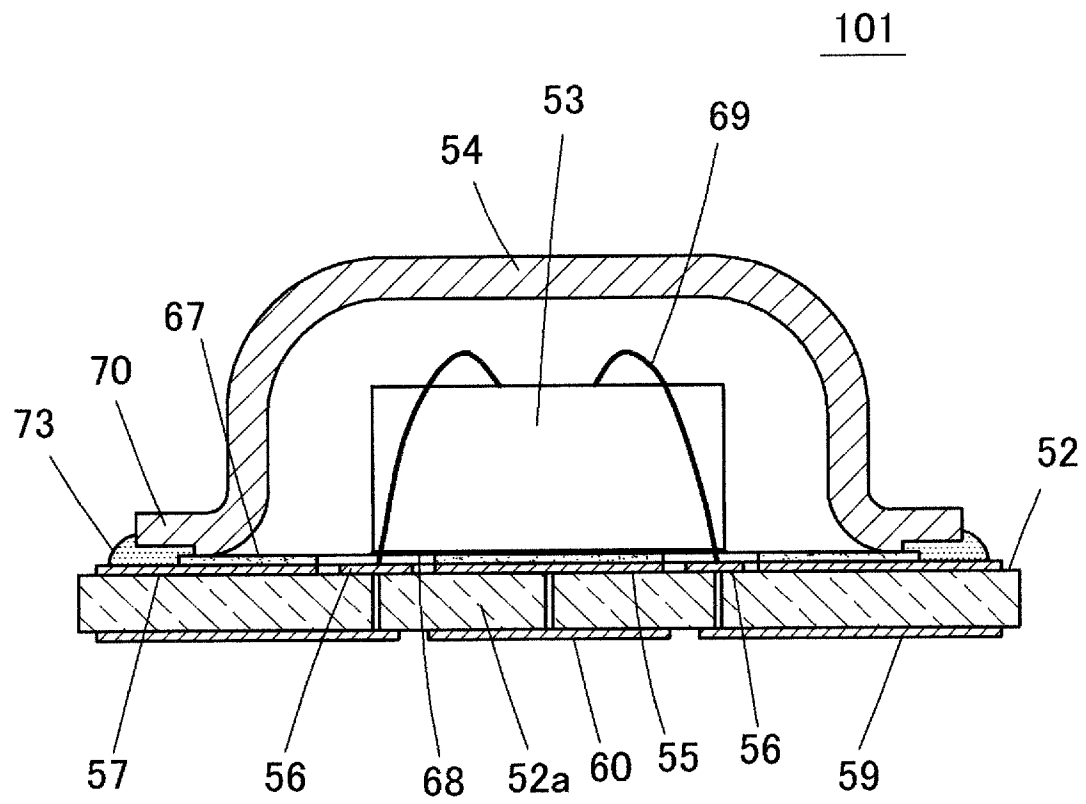
[図17]



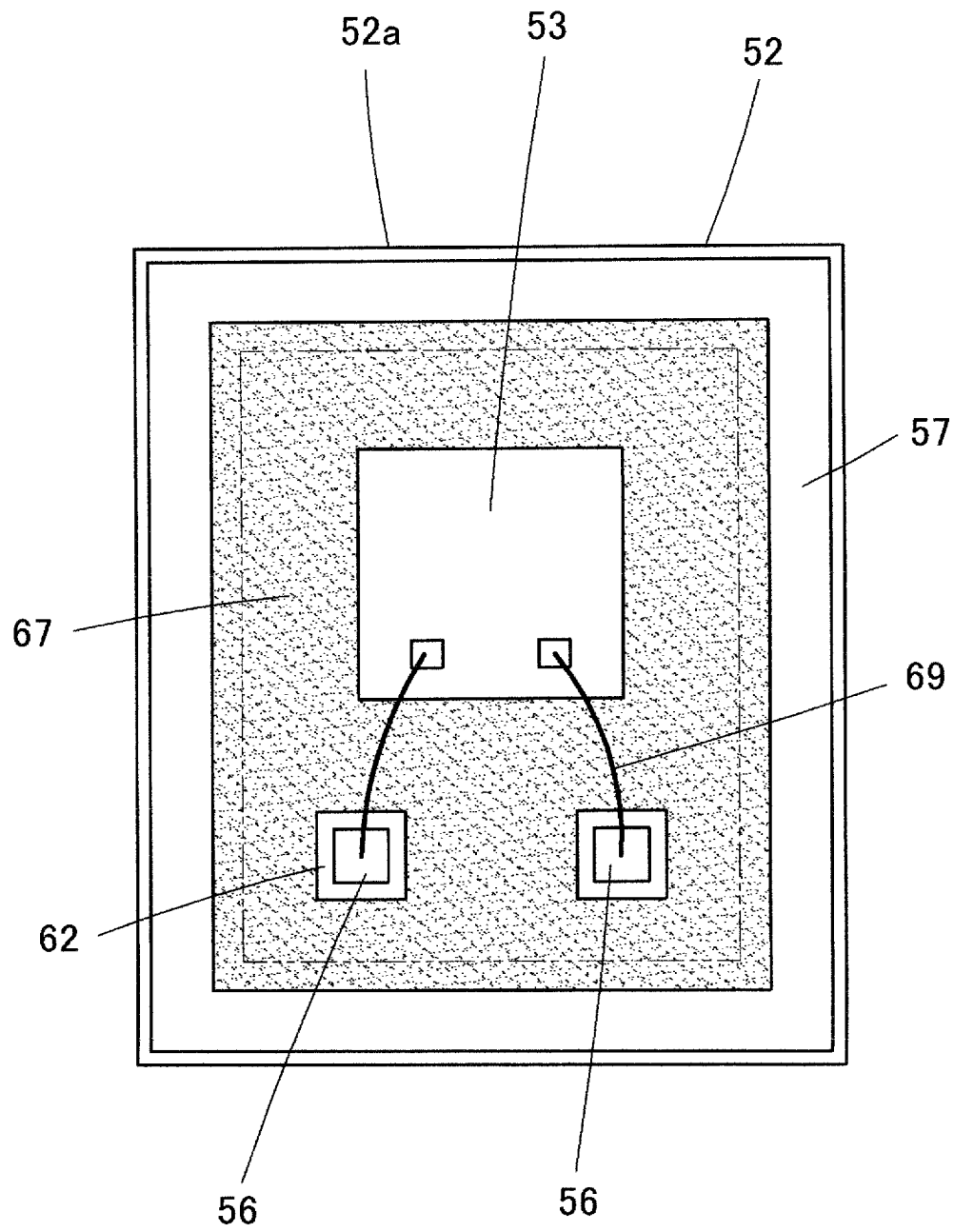
[図18]



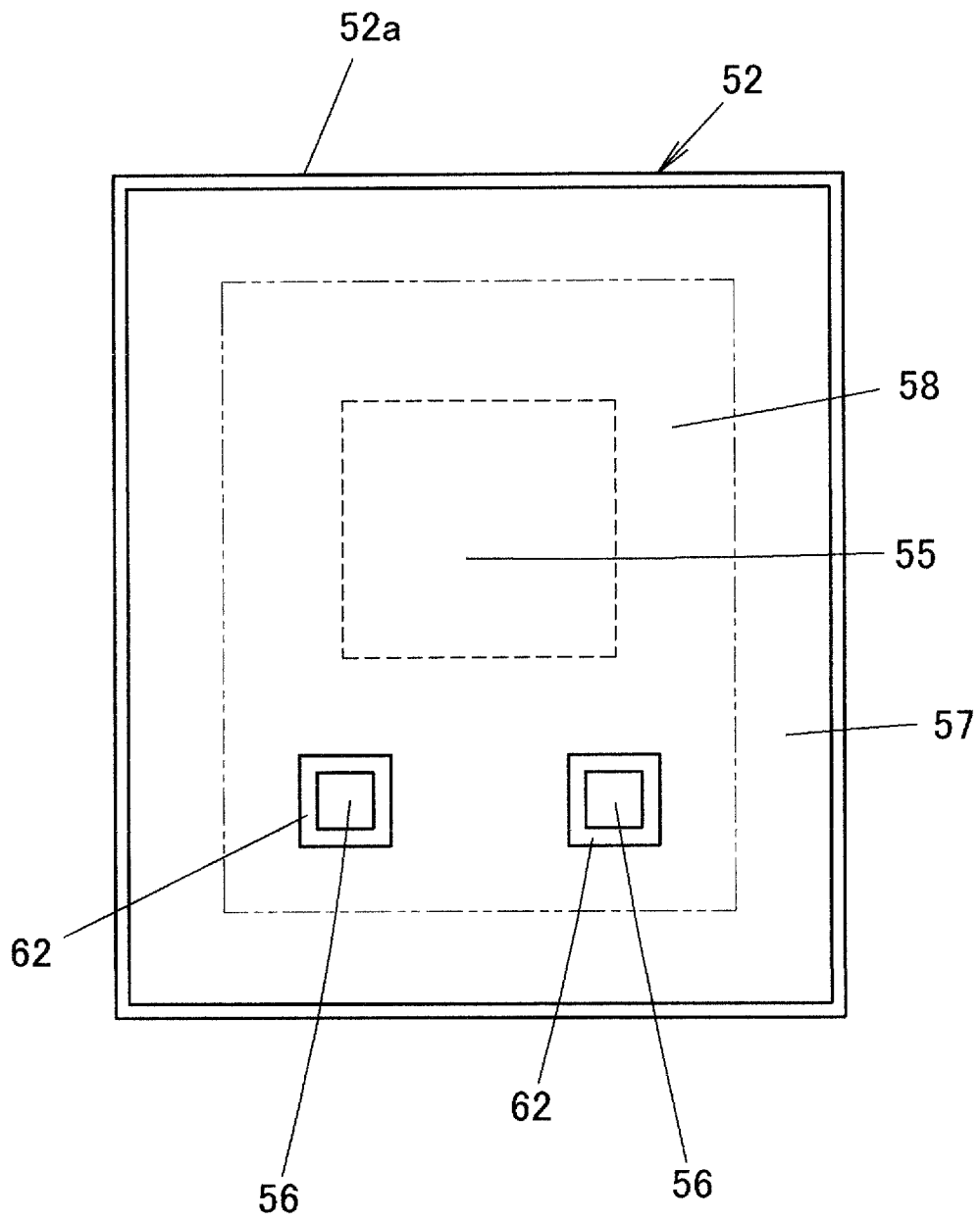
[図19]



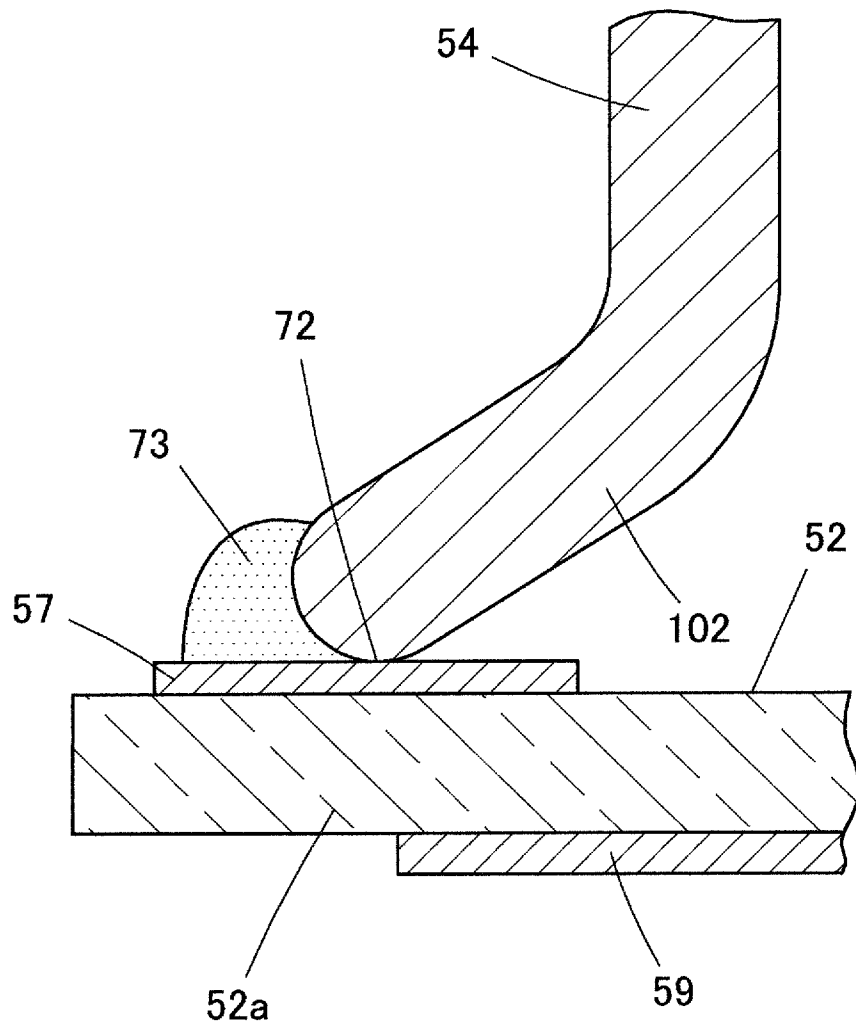
[図20]



[図21]



[図22]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/000608

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/02(2006.01) i, H01L23/04(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/02-H01L23/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-134639 A (Murata Mfg. Co., Ltd.), 10 May, 2002 (10.05.02), Par. Nos. [0008] to [0016]; Figs. 1 to 6 (Family: none)	1, 3-5
Y	JP 2004-64013 A (Kinseki Kabushiki Kaisha), 26 February, 2004 (26.02.04), Par. Nos. [0010] to [0021]; Fig. 1 (Family: none)	1, 3-5
A	JP 2006-59872 A (Murata Mfg. Co., Ltd.), 02 March, 2006 (02.03.06), Par. Nos. [0040] to [0110]; Figs. 1 to 15 (Family: none)	1-5

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
08 May, 2009 (08.05.09)

Date of mailing of the international search report
19 May, 2009 (19.05.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/000608

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 62-149155 A (Hitachi, Ltd.), 03 July, 1987 (03.07.87), Figs. 1 to 3 (Family: none)	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L23/02 (2006.01)i, H01L23/04 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/02-H01L23/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2002-134639 A（株式会社村田製作所）2002.05.10, [0008]-[0016], 図 1-6（ファミリーなし）	1, 3-5
Y	JP 2004-64013 A（キンセキ株式会社）2004.02.26, [0010]-[0021], 図 1（ファミリーなし）	1, 3-5
A	JP 2006-59872 A（株式会社村田製作所）2006.03.02, [0040]-[0110], 図 1-15（ファミリーなし）	1-5

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日
0 8 . 0 5 . 2 0 0 9

国際調査報告の発送日
1 9 . 0 5 . 2 0 0 9

国際調査機関の名称及びあて先
日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）	4 R	9 6 3 1
酒井 英夫		
電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1		

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 62-149155 A (株式会社日立製作所) 1987.07.03, 第 1-3 図 (ファミリーなし)	1-5