

發明專利說明書 200301924

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：91130720 ※IPC分類：H01L22/00, H01L22/88

※申請日期：91 11 19

壹、發明名稱

(中文) 半導體薄膜及形成其之方法，以及半導體裝置與使用該半導體薄膜之顯示裝置

(英文) SEMICONDUCTOR FILM AND METHOD OF FORMING THE SAME, AND SEMICONDUCTOR DEVICE AND DISPLAY APPARATUS USING THE SEMICONDUCTOR FILM

貳、發明人 (共 2 人)

發明人 1 (如發明人超過一人，請填**說明書發明人續頁**)

姓名：(中文) 水木 敏雄

(英文) TOSHIO MIZUKI

住居所地址：(中文) 日本國奈良縣奈市神殿町 182-29

(英文) 182-29, KODONOCHO, NARA-SHI, NARA JAPAN

國籍：(中文) 日本 (英文) JAPAN

參、申請人 (共 1 人)

申請人 1 (如申請人超過一人，請填**說明書申請人續頁**)

姓名或名稱：(中文) 日商夏普股份有限公司

(英文) SHARP KABUSHIKI KAISHA

住居所或營業所地址：(中文) 日本國大阪府大阪市阿倍野區長池町 22 番 22 號

(英文) 22-22, NAGAIKECHO, ABENO-KU, OSAKA-SHI, OSAKA 545-8522, JAPAN

國籍：(中文) 日本 (英文) JAPAN

代表人：(中文) 町田 勝彥

(英文) KATSUHIKO MACHIDA

發明人 2

姓名：(中文) 中村 好伸

(英文) YOSHINOBU NAKAMURA

住居所地址：(中文) 日本國大阪府大東市赤井 1-15-6

(英文) 1-15-6, AKAI, DAITO-SHI, OSAKA JAPAN

國籍：(中文) 日本 (英文) JAPAN

捌、聲明事項

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為：_____

本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

- 1. 日本；2002年01月11日；特願 2002-005403
- 2. 日本；2002年09月17日；特願 2002-270726
- 3. _____

主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

- 1. 日本；2002年01月11日；特願 2002-005403
- 2. 日本；2002年09月17日；特願 2002-270726
- 3. _____
- 4. _____
- 5. _____
- 6. _____
- 7. _____
- 8. _____
- 9. _____
- 10. _____

主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

- 1. _____
- 2. _____
- 3. _____

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

- 1. _____
- 2. _____
- 3. _____

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

- 1. _____
- 2. _____
- 3. _____

熟習該項技術者易於獲得，不須寄存。

(1)

玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

技術領域

本發明係關於一種形成多晶半導體薄膜的方法，以及關於使用該方法製造一半導體裝置及一顯示裝置。更明確地說，本發明係關於一種在非單晶絕緣膜或非單晶絕緣基板上形成具有少量晶體缺陷的多晶半導體薄膜的方法。該多晶半導體薄膜係利用在非晶體半導體薄膜上施加熱能及光能(極強的輻射)。同時本發明係關於一種半導體裝置(例如，液晶驅動器、半導體記憶體、半導體邏輯電路及類似的裝置)，其包括利用該方法所構成的多晶半導體薄膜。而且本發明關於一種顯示裝置，其包括該半導體裝置。

先前技術

依照慣例，已經有一種熟知的方法可利用施加能量的方式，對位於非單晶絕緣膜或基板上的非晶體半導體薄膜進行晶化。

此方法的其中一種範例發表於 TECHNICAL REPORT OF IEICE (the Institute of Electronics, Information and Communication Engineers), Vo1.100, No. 2, ED2000-14 (2000年4月)第27-32頁(後面將稱為習用範例1)。明確地說，其係利用PE-CVD(電漿增強式化學氣相沉積)在玻璃基板上形成厚度為45-50 nm的非晶矽薄膜，然後以準分子雷射照射該非晶矽薄膜，因而便可將該薄膜晶化成具有700 nm晶粒尺寸的多晶矽薄膜。在習用範例1中，當將利用此方法所形成的多晶矽薄膜用於製造薄膜電晶體(TFT)時，可將移動率改良

(2)

至高達 $320 \text{ cm}^2/\text{V}\cdot\text{sec}$ 。

在日本專利特許公開申請案第 2000-150382 號中發表一種晶化的方法(後面將稱為習用範例 2)。明確地說，該方法係將催化性物質引入非晶矽薄膜的表面中，以熱處理的方式對所產生的非晶矽薄膜進行晶化，然後再以雷射光照射，因而便可取得改良結晶性的多晶矽薄膜。

圖 7 所示的係一用以解釋習用範例 2 中所述的晶化方法之概略圖。

在習用範例 2 的方法中，會利用 PE-CVD 在玻璃基板 1 上形成厚度為 100 nm 的非晶矽薄膜 2，然後在非晶矽薄膜 2 之上形成厚度約 2 nm 的氧化矽薄膜 3，以便改良其可濕性。

然後再將含鎳的溶液(其為催化性物質，用以加快晶化速度)塗敷於氧化矽薄膜 3 上，隨即進行旋轉及烘乾，以便在氧化矽薄膜 3 之上形成溶液薄膜 4。

然後，便可在此狀態下，於 550°C 溫度下進行 4 個小時的退火處理，以晶化該非晶矽薄膜 2。

然後，便可以波長為 248 nm 且能量強度為 $200\text{-}350 \text{ mJ}/\text{cm}^2$ 的 KrF 準分子雷射來照射該非晶矽薄膜 2，以改良其結晶性。

在習用範例 2 的此種晶化方法中，因為已經利用催化性物質來加快晶化速度，因此可在短時間內於低溫下取得多晶矽薄膜。

不過，習用範例 1 的方法具有以下的缺點。以雷射光對非晶矽薄膜進行照射並無法最佳化，因此會出現直徑為數

(3)

微米之晶粒，因而可能會造成含有許多晶粒邊界的多晶矽薄膜。晶粒邊界就如同一再結合中心，其會對載子提供一捕陷位準。所以，當利用含有許多晶粒邊界的多晶體來製造 TFT 時，該 TFT 的移動率便會降低。

習用範例 1 的方法還具有以下的缺點。因為很難以極穩定的雷射光均勻地照射大面積基板的整個表面，所以難以形成具均勻結晶性的矽薄膜。

習用範例 2 的方法具有以下的缺點。在該方法中，係利用雷射光照射已經被引入催化性物質的矽薄膜 2，以改良其結晶性。但是卻未揭露該雷射光照射的最佳條件。因此，在利用該方法所形成的矽薄膜中便可能會出現許多晶體缺陷。

如果利用此具有許多晶體缺陷的矽薄膜來製造半導體裝置(電晶體)的話(例如，液晶驅動器、半導體記憶體、半導體邏輯電路及類似的裝置)，便會產生各項問題，例如載子移動率很低、臨界電壓很高以及其它類似的問題。再者，還會發生下面的問題：在以液晶驅動器所製造而成的各種半導體裝置(電晶體)之間的載子移動率及臨界電壓會過度分散，或是其它類似的問題。

發明內容

根據本發明的一項觀點，本發明提供一種半導體薄膜，其包括在一具有一絕緣面的基板上配備一多晶矽半導體薄膜。幾乎所有介於構成該多晶半導體薄膜之相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間。

(4)

在本發明的其中一具體實施例中，介於 1° - 10° 或 58° - 62° 範圍之間的相鄰晶粒間的晶體方位角差的比例為0.5-1。

在本發明的其中一具體實施例中，該多晶半導體薄膜係由矽所構成的。

根據本發明的另一項觀點，本發明提供一種形成半導體薄膜的方法，其包括下面的步驟：在一具有一絕緣面的基板上形成一非晶體半導體薄膜；將用以加速晶化的催化性物質引入該非晶矽薄膜的表面中；施加第一能量至該非晶體半導體薄膜以便將其晶化成晶體半導體薄膜；以及施加第二能量至該晶體半導體薄膜，以便讓幾乎所有介於相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間。該晶體半導體薄膜的結晶性會增加，轉變成多晶半導體薄膜。

在本發明的其中一具體實施例中，該第一能量是熱能，而該第二能量則是強光。

在本發明的其中一具體實施例中，該強光的能量強度必須在經過其照射之後，能夠讓在小於 10° 或 58° - 62° 範圍之間的相鄰晶粒間的晶體方位角差的比例為最高。

在本發明的其中一具體實施例中，該半導體薄膜係由矽所構成的。

在本發明的其中一具體實施例中，該催化性物質係從下面元素所組成的群中選擇出來的金屬：鐵(Fe)、鈷(Co)、鎳(Ni)、銅(Cu)、鍺(Ge)、鈀(Pd)以及金(Au)；或是含有該些金屬中至少一種的化合物；或是該些金屬中至少一種

(5)

及含有該些金屬中至少一種的化合物的組合。

在本發明的其中一具體實施例中，在該非晶體半導體薄膜表面中的催化性物質濃度為大於或等於 1×10^{11} atoms/cm² 且小於或等於 1×10^{16} atoms/cm²。

在本發明的其中一具體實施例中，該強光為準分子雷射光。

根據本發明的另一項觀點，本發明提供一種半導體裝置，其包括上述的半導體薄膜。

根據本發明的另一項觀點，本發明提供一種顯示裝置，其包括上述的半導體裝置。

因此，本發明於本文所述的部分句下面的優點：其提供一種形成半導體薄膜的方法，該薄膜具有極少的晶體缺陷及良好的結晶性；以及提供以該方法製造而成的半導體裝置及顯示裝置。

只要熟習本技術之專業人士詳讀並瞭解下文中參考附圖的詳細說明，將可明白本發明的這些及其它優點。

實施方式

本案的發明人非常注意準分子雷射照設的合宜條件，當藉由在非晶矽薄膜中引入加速用的催化性物質且提高溫度以便對該非晶矽薄膜進行晶化時，便可以準分子雷射照射該薄膜，以改良其結晶性。本案發明人經由實驗發現，如果在適當的條件下以準分子雷射照射晶體半導體薄膜（其晶化係以引入催化性物質及後續的熱處理等方式來進行）的話，那麼幾乎所有介於相鄰晶粒之間的晶體方位差

(6)

便都會小於 10° 或介於 58° - 62° 範圍之間，也就是，結晶性極佳，晶體缺陷非常的少。

下面將詳細地說明此項實驗。

利用PE-CVD在玻璃基板上形成一厚度為50 nm的非晶矽薄膜，其中薄膜成長溫度為 300°C ，並且會使用到 SiH_4 氣體。

然後，利用噴濺方式在該非晶矽薄膜上形成一層鎳薄膜，其中在該薄膜表面中的鎳原子濃度介於 1×10^{13} - $5 \times 10^{13}/\text{cm}^2$ 之間。

然後，將所產生的非晶矽薄膜於電氣熔爐中以 550°C 的溫度加熱4個小時。此項熱處理可讓所引入的鎳與該非晶矽薄膜中的矽進行反應，因而會在該非晶矽薄膜的整個表面上隨意地形成矽化鎳。接著，該矽化鎳便可充當晶體核，加快該非晶矽薄膜的晶化速度。該矽化鎳會於橫向移動，晶化該非晶矽。在矽化鎳通過的地方便會形成結晶矽薄膜。

隨即，為改良以矽化鎳晶化而成的結晶矽薄膜之結晶性，必須利用XeCl準分子雷射照射該薄膜，以形成多晶矽薄膜(為清楚起見，本文將經過熱處理的矽薄膜稱為結晶矽薄膜，將經過準分子雷射照射的矽薄膜稱為多晶矽薄膜)。

該準分子雷射(其係用以照射經過熱處理的結晶矽薄膜，以改良其結晶性)的能量強度之變化範圍介於 $280 \text{ mJ}/\text{cm}^2$ - $380 \text{ mJ}/\text{cm}^2$ 之間，因此可探尋該準分子雷射能量

(7)

強度之適宜條件。

經過熱處理而取得的結晶矽薄膜以及經過準分子雷射照射而取得的多晶矽薄膜的晶體方位可以EBSP(電子背散射繞射圖案)方法來測量。在EBSP方法中，會將電子束射入欲測量晶體方位的樣本中。利用被該樣本散射後的電子束之電子背散射(Kikuchi)繞射圖案，便可測量其晶體方位，其角度精確度在 $\pm 1^\circ$ 以內。

根據EBSP方法，面積為 $4\ \mu\text{m} \times 12\ \mu\text{m}$ 的矽薄膜可以 $0.05\ \mu\text{m}$ 的測量間距以電子束進行掃描，便可測量出相鄰的測量點之間的晶體方位中的角度差(即方位差)。

圖6所示的係經過熱處理之後，結晶矽薄膜中所出現的方位差數量與晶體方位的關係圖，其已經被轉換成長度。

參考圖6，該方位差長度的分布介於 1° (其為測量精確度的下限)到約 65° 之間。在 $1^\circ-10^\circ$ 及 $58^\circ-62^\circ$ 範圍間的方位差長度比較大。

在 $1^\circ-10^\circ$ 範圍間的方位差長度會比較大的原因咸信係由下面所造成。

當該含有被引入的鎳的非晶矽薄膜進行熱處理時，鎳會與矽進行反應，因而會在該非晶矽薄膜的整個表面上隨意地形成矽化鎳。所形成的矽化鎳可充當晶體核，用以晶化該非晶矽薄膜。相對於該基板而言，晶化係從該晶體核朝橫向進行。

在以該矽化鎳充當晶體核的晶化中，該非晶矽薄膜中的晶體會以針狀或柱狀延伸的方式進行成長。在晶體成長過

(8)

程中，晶體方位會逐漸改變，以釋放應力。因此，會有許多小角度的方位差，所以在 1° - 10° 範圍間的方位差長度會比較大。

在 58° - 62° 範圍間的方位差長度會比較大的原因或係由下面所造成。

藉由對含有被引入之鎳的非晶矽薄膜進行熱處理所產生的結晶矽薄膜，必須以準分子雷射照射，以改良其結晶性。

當該準分子雷射的能量強度很高時，會有部分的結晶矽薄膜被局部熔化。當已經熔化的晶體重新晶化後，便會形成微小的晶粒。該等微小的晶粒便是 58° - 62° 範圍間形成方位差的主要原因。請注意，研究在 58° - 62° 範圍間造成方位差的晶體結構之後發現，該結構為雙晶結構。該雙晶結構係由晶體方位相對於 $\langle 111 \rangle$ 方位旋轉軸旋轉 58° - 62° 的晶體以及具有旋轉之前的晶體方位的晶體所構成的。在該兩個晶體間的邊界實質上並不具有再結合中心。

下面表1所式的係多晶矽薄膜之方位差長度的測量結晶性果，其中該準分子雷射(其係用以照射經過熱處理的結晶矽薄膜)的能量強度之變化範圍介於 280 mJ/cm^2 - 380 mJ/cm^2 之間。表1中顯示出三個方位差角區域(即 1° - 10° 、 58° - 62° 及 1° - 62°)中的方位差長度。

表1中的欄(d)顯示的係N通道TFT之移動率，該TFT係利用經過具各種能量強度範圍的準分子雷射照射產生的多晶矽薄膜製作而成。

表 1

(a) 雷射能 量強度 (mJ/cm ²)	(b) 方位差長度(μm)			(c) 方位差長度比例			(d) 移 動 率 (cm ² /V·sec)
	1°-10°	58°-62°	1°-65°	1°-10°	58°-62°	1°-10°, 58°-62°	
380	200	160	1500	0.13	0.11	0.24	-
370	160	170	1300	0.12	0.13	0.25	-
360	210	180	800	0.26	0.23	0.49	180
350	220	220	750	0.29	0.29	0.59	200
340	220	180	790	0.28	0.23	0.51	210
330	390	180	800	0.49	0.23	0.71	220
320	380	20	500	0.76	0.04	0.8	235
310	390	20	570	0.68	0.04	0.72	225
300	500	20	700	0.71	0.03	0.74	220
280	550	20	750	0.73	0.03	0.76	195
0	600	20	800	0.75	0.03	0.78	60

參考表 1，當該準分子雷射的能量強度介於 280 mJ/cm²-320 mJ/cm²範圍之間時，大部分的方位差都會出現在 1°-10°範圍之間。威信當低方位差角相當小的時候，晶格缺陷的數量便非常少，而移動率便非常高。當該準分子雷射的能量強度由 280 mJ/cm²-320 mJ/cm²範圍之間提高時，方位差長度會縮短，結晶性可獲得改良。進一步地說，移動率具有隨著結晶性增加而提高的趨勢。

當該準分子雷射的能量強度由 320 mJ/cm²-330 mJ/cm²範圍之間提高時，介於 58°-62°範圍之間的方位差數量會急速地增加。當準分子雷射的能量強度為 330 mJ/cm²時，可視為該結晶矽薄膜會從其表面完全地局部熔化至該基板介面處，並且會開始重新晶化。

當該準分子雷射的能量強度介於 330 mJ/cm²-360 mJ/cm²範圍之間時，大部分的方位差都會出現在 1°-10°或 58°-62°範圍之間。在任一種晶體結構中，再結合中心的

(10)

數量都非常少，因此電氣特性不會降低，因而可獲得極高的移動率。

當以能量強度為 320 mJ/cm^2 (略低於該結晶矽薄膜會從其表面完全地局部熔化至該基板介面處時的最低能量強度，參看表 1 的情形) 的準分子雷射照射多晶矽薄膜時，方位差長度會非常小，因此可將其視為最高品質。此時的移動率同樣具有最大值。

當能量強度超過 370 mJ/cm^2 時，方位差角為 1° - 10° 及 58° - 62° 範圍之間的方位差長度實質上是相同的，反之，方位差角為 1° - 62° 範圍之間的方位差長度則非常大。其原因係因為，在該結晶矽完全熔化之後，該結晶矽便會凝結成非常小的晶體。此時，便會產生許多方位差角不在 1° - 10° 及 58° - 62° 範圍之間的方位差，因此便會形成許多再結合中心。因此，可將該等再結合中心視為一捕陷位準，而導致 TFT 的移動率下降。

根據表 1，對移動率為 $200 \text{ cm}^2/\text{V}\cdot\text{sec}$ 的 TFT 來說，最佳的準分子雷射能量強度係介於 300 mJ/cm^2 - 350 mJ/cm^2 範圍之間。當於此條件下以準分子雷射照射進行多晶矽薄膜的晶化時，大部分的方位差便都會出現在 1° - 10° 或 58° - 62° 範圍之間。

相鄰晶粒間的晶體方位差的比例 (P) 可以下面的運算式 (1) 來表示，而其比例則顯示在上面的表 1 中。

當該準分子雷射的能量強度介於 300 mJ/cm^2 - 350 mJ/cm^2 範圍之間時，在 1° - 10° 或 58° - 62° 範圍之間的相鄰晶

(11)

粒間的晶體方位差的比例至少為0.5。所以，其比例介於0.5-1之間。

當在 1° - 10° 或 58° - 62° 範圍之間的相鄰晶粒間的晶體方位差的比例最大時，便可獲得最高的移動率。

$$P = \frac{\text{misor.}(1^{\circ}-10^{\circ}) + \text{misor.}(58^{\circ}-62^{\circ})}{\text{misor.}(1^{\circ}-65^{\circ})} \quad \dots (1)$$

其中，P代表在 1° - 10° 或 58° - 62° 範圍之間的相鄰晶粒間的晶體方位差的比例； $\text{misor.}(1^{\circ}-10^{\circ})$ 代表方位差 1° - 10° 間的方位差長度； $\text{misor.}(58^{\circ}-62^{\circ})$ 代表方位差 58° - 62° 間的方位差長度；而 $\text{misor.}(1^{\circ}-65^{\circ})$ 代表方位差 1° - 65° 間的方位差長度。

接下來，將藉由特定的範例並參考所附圖式來說明根據本發明用以形成多晶半導體薄膜的方法。不過，本發明並不受限於下面的範例1至4。

(範例1)

圖1所示的係一剖面圖，用以解釋根據本發明範例1形成晶體半導體薄膜的方法。

利用PE-CVD在玻璃基板11的整個表面上形成一厚度為50 nm的非晶矽薄膜12。以 SiH_4 氣體作為材料氣體用以形成薄膜，而基板溫度為 300°C 。

然後，藉由噴濺方法來沉積鎳(Ni)，在該非晶矽薄膜12的整個表面上形成一層鎳薄膜13。在範例1中，鎳薄膜13中的鎳原子濃度為 $1 \times 10^{13}/\text{cm}^2$ 。

然後，便利用電氣熔爐進行熱處理。舉例來說，該熱處

(12)

理的條件為：溫度 550°C ，進行4個小時。該項熱處理可讓鎳薄膜13中的鎳與該非晶矽薄膜12中的矽進行反應，因而會形成矽化鎳。接著，以該矽化鎳充當晶體核，從而進行晶化。

然後，以XeCl準分子雷射照射經由加溫而被晶化的矽薄膜12，從而改良其結晶性。此時，該準分子雷射的能量強度係設定在 $300\text{-}350\text{ mJ/cm}^2$ 範圍之間。

利用上述的步驟，便可形成一種多晶矽薄膜，使得幾乎所有介於相鄰晶粒之間的晶體方位角差都小於 10° 或介於 $58^{\circ}\text{-}62^{\circ}$ 範圍之間。

(範例2)

圖2A及2B所示的係一剖面圖，用以解釋根據本發明範例2形成晶體半導體薄膜的方法。

如圖2A所示，利用PE-CVD及 SiH_4 氣體，在玻璃基板11的整個表面上形成一厚度為50 nm的非晶矽薄膜12。

然後，在整個非晶矽薄膜12之上形成一厚度為100 nm的 SiO_2 薄膜14。然後，利用RIE方法移除預設部份的 SiO_2 薄膜14，然後利用該部分作為催化性物質引入區15。舉例來說，該催化性物質引入區15的形狀為10 μm 寬的線形。

然後，如圖2B所示，利用噴濺方法，在該 SiO_2 薄膜14之上形成一鎳薄膜13。在範例2中，鎳薄膜13中的鎳原子濃度為 $5\times 10^{13}/\text{cm}^2$ 。

然後，便利用電氣熔爐進行熱處理。該熱處理的條件為：溫度 550°C ，進行4個小時。該項熱處理可讓催化性物

(13)

質引入區 15 中的鎳與該非晶矽薄膜 12 中的矽進行反應，因而會形成矽化鎳。接著，以該矽化鎳充當晶體核，從而進行晶化。相對於該基板表面而言，該矽化鎳會於橫向移動，以便讓該非晶矽薄膜 12 中的矽進行晶化。在被移動中的矽化鎳掃過的地方便會形成結晶矽薄膜。

然後，從經由加熱而變成結晶矽的矽薄膜 12 中移除該 SiO_2 薄膜 14。

然後，以 XeCl 準分子雷射照射該矽薄膜 12，從而改良其結晶性。此時，該準分子雷射的能量強度係設定在 $300\text{-}350\text{ mJ/cm}^2$ 範圍之間。

利用上述的步驟，便可形成一種多晶矽薄膜，使得幾乎所有介於相鄰晶粒之間的晶體方位角差都小於 10° 或介於 $58^\circ\text{-}62^\circ$ 範圍之間。

(範例 3)

圖 3 所示的係一剖面圖，用以解釋根據本發明範例 3 形成晶體半導體薄膜的方法。

利用 PE-CVD 在玻璃基板 11 的整個表面上形成一厚度為 50 nm 的非晶矽薄膜 12。以 SiH_4 氣體作為材料氣體用以形成薄膜，而基板溫度為 300°C 。

然後，藉由噴濺方法來沉積鎳 (Ni)，在該非晶矽薄膜 12 的整個表面上形成一層鎳薄膜 13。在範例 3 中，鎳薄膜 13 中的鎳原子濃度為 $1 \times 10^{13}/\text{cm}^2$ 。

然後，便利用電氣熔爐進行熱處理。舉例來說，該熱處理的條件為：溫度 550°C ，進行 4 個小時。該項熱處理可讓

(14)

鎳薄膜 13 中的鎳與該非晶矽薄膜 12 中的矽進行反應，因而會形成矽化鎳。接著，以該矽化鎳充當晶體核，從而進行晶化。

然後，便進行高溫熱處理 (900-1000°C)，從而改良其結晶性。該高溫熱處理係希望施加熱能於非晶矽薄膜 12 中，用以取代雷射能量，以便改良其結晶性。該高溫熱處理並不會將矽熔化。所得到的方位差分布實質上就如同被能量強度 300 mJ/cm^2 - 320 mJ/cm^2 的準分子雷射照射過的多晶矽薄膜的方位差分布。

利用上述的步驟，便可形成一種多晶矽薄膜，使得幾乎所有介於相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間。

(範例 4)

圖 4 所示的係一剖面圖，用以解釋根據本發明範例 4 製造半導體裝置的方法。

在範例 4 中，會使用範例 1 至 3 中任一範例所述的結晶矽薄膜來形成該半導體裝置，例如薄膜電晶體或類似的裝置。範例 4 中所製造的半導體裝置可用於液晶驅動器、半導體記憶體、半導體邏輯電路或類似的裝置中。

下面將參考圖 4，對範例 4 作明確的說明。

使用範例 1 至 3 中任一範例所述的製造晶體半導體薄膜的方法，在玻璃基板 21 上形成一多晶矽薄膜。然後，利用 CF_4 氣體及 O_2 氣體，以 RIE 方法對該多晶矽薄膜進行圖案處理，使其變成預設的形狀，因而會形成一島狀的多晶矽

(15)

薄膜 22。然後，利用 TEOS(四乙基正硅酸酯)氣體及 O_3 氣體對該具有多晶矽薄膜 22 的整個基板表面進行電漿式 CVD，從而形成一閘極 SiO_2 薄膜 23。

然後，利用噴濺方法，在已經形成該閘極 SiO_2 薄膜 23 的玻璃基板 21 上形成一 WSi_2 層。然後，利用 CF_4 氣體及 O_2 氣體，以 RIE 方法對該結晶矽薄膜 22 的實質中央部分進行蝕刻，以便產生一種圖案可使得該 WSi_2 層僅會殘留在該實質中央部分上。因此，便可形成一 WSi_2 多晶閘極電極 24。

然後，藉由離子摻雜方法將雜質引入該結晶矽薄膜 22 之中，以便形成薄膜電晶體的源極與汲極區。在範例 4 中，當引入雜質時，係以上述的 WSi_2 多晶閘極電極 24 當作光罩。因此，可將雜質引入具備 WSi_2 多晶閘極電極 24 的部分以外的結晶矽薄膜 22 之中。當形成 n 型電晶體時，所引入的雜質為磷 (P)。當形成 p 型電晶體時，所引入的雜質為硼 (B)。

然後，利用 TEOS 氣體及 O_3 氣體，以電漿式 CVD 方法在該玻璃基板 21 的整個表面上形成一層 SiO_2 薄膜 25。然後，利用 CF_4 氣體及 CHF_3 氣體，以 RIE 方法在部分的結晶矽薄膜 22 之中形成接觸孔 26，作為源極與汲極區。

然後，利用噴濺方法在整個基板表面上沉積鋁。然後，利用 BCl_3 氣體及 Cl_2 氣體，以 RIE 方法形成鋁導體 27，其可透過 SiO_2 薄膜 25 中的接觸孔 26 與結晶矽薄膜 22 產生電性連接。

(16)

然後，利用 SiH_4 氣體、 NH_3 氣體或 N_2 氣體，以電漿式 CVD 方法在整個基板表面上形成一 SiN 保護薄膜 28。然後，利用 CF_4 氣體及 CHF_3 氣體，對一部份的 SiN 保護薄膜 28 進行蝕刻，以便形成一穿透孔 29，其可電性連接至鋁導體 27。因此，便可完成半導體裝置，其包括半導體電晶體、電阻器、電容器及類似的裝置。

(範例 5)

圖 5A 及 5B 所示的係一剖面圖，用以解釋製造包含根據範例 4 之半導體裝置的顯示裝置的方法。

範例 5 說明的是一種用以製造顯示裝置(例如液晶顯示器裝置或類似的裝置)的方法，該顯示裝置包括以相同於範例 4 中所述之方法製造而成的半導體裝置。

下面將參考圖 5A 及 5B 來說明範例 5。

根據範例 4 的方法，會在絕緣基板 21(例如玻璃基板)上製造一半導體裝置。請注意，在範例 4 及 5 中，相同的元件符號代表相同的部件，而對於該絕緣基板 21 上的半導體裝置之每個部件則不再詳細說明。

然後，在已經具備 SiN 保護薄膜 28 的整個基板表面上形成一 ITO 薄膜。然後，利用 HCl 氣體及 FeCl_3 氣體，對所產生的結構進行蝕刻圖案處理，以形成像素電極 30，其可透過 SiN 保護薄膜 28 中的穿透孔 29 電性連接至該半導體裝置的鋁導體 27。

然後，利用 SiH_4 氣體、 NH_3 氣體或 N_2 氣體，以電漿式 CVD 方法在整個基板表面上形成一 SiN 薄膜 31。進一步，可利

用膠版印刷方法在該SiN薄膜31上形成一聚亞醯胺薄膜32。對該聚亞醯胺薄膜32進行摩擦處理，使其可當作校準薄膜。

相反地，如圖5B所示，藉由熱壓縮黏著的方式，將具有R(紅)、G(綠)及B(藍)感光樹脂薄膜的薄膜轉印至另一個玻璃基板41中。以微影蝕刻法對所產生的結構進行圖案處理。接著，在該等R、G及B感光區之間形成黑矩陣部分(用以阻隔光線)。因此，便可製造出彩色濾光片42。

利用噴濺方法在該彩色濾光片42的整個表面上形成一ITO薄膜(反電極43)。利用膠版印刷方法在該反電極43上形成一聚亞醯胺薄膜44，隨即進行摩擦處理。

該含有彩色濾光片42及類似結構的玻璃基板41(圖5B)以及該含有該半導體裝置及類似裝置的玻璃基板21(圖5A)可以密封樹脂相互黏接，其中，該兩個基板41及21之經過摩擦的面係相互面對。此時，該兩個玻璃基板41及21之間會分布著球狀的二氧化矽顆粒，因此玻璃基板41及21兩者之間的間隔非常均勻。在該兩個玻璃基板41及21之間的空間中射入液晶(顯示媒介)，然後在每一個玻璃基板41及21的外側上黏貼一偏光板。將驅動IC及類似的元件安置於該兩個玻璃基板41及21的周圍，因此，便完成了一液晶顯示器。

接著，將說明本發明的範疇。

在範例1至3中，構成該半導體薄膜的基板是玻璃基板或石英基板。不過，可以利用含有一SiO₂薄膜及一SiN薄膜

之矽晶圓作為該基板。

在範例 1 至 3 中，係以矽薄膜作為以本發明之方法製作而成的半導體薄膜之特定範例。根據本發明之製造晶體半導體薄膜的方法並不限於矽薄膜，其亦能應用於 SiGe 薄膜及類似的薄膜中。

在範例 1 至 3 中，係利用 SiH_4 氣體以 PE-CVD 方法形成一非晶矽薄膜。不過，亦可使用其它的方法，例如利用 Si_2H_6 氣體以低壓 CVD 來進行、以噴濺方法來進行及以類似的方法來進行。

在範例 1 至 3 中，該半導體薄膜的厚度為 50 nm。不過，根據本發明用以形成半導體薄膜的方法亦可應用於形成厚度介於 50-150 nm 之間的半導體薄膜。

在範例 1 至 3 中，係利用噴濺方法，以沉積的方式將鎳引入作為催化性物質。不過，亦可使用其它的方法，例如真空沉積法、電鍍法、離子摻雜法、CVD 法、旋塗法及類似的方法。當利用旋塗方法來引入催化性物質時，含有該催化性物質之溶液較合宜的係包含從下面各物所組成的群中選擇出來的溶劑：水、甲醇、乙醇、n 型 - 丙烷以及丙酮。當以鎳作為催化性物質時，便可將醋酸鎳溶解於上述的溶劑中，然後便可將所產生的溶劑塗敷於絕緣基板或非晶矽薄膜之上。

在範例 1 至 3 中，係利用鎳作為催化性物質，以加速晶化。不過，亦可使用下面的催化性物質：從下面元素所組成的群中選擇出來的金屬，鐵 (Fe)、鈷 (Co)、鎳 (Ni)、銅

(Cu)、鍺(Ge)、鈀(Pd)以及金(Au)；或是含有該些金屬中至少一種的化合物；或是該些金屬中至少一種及含有該些金屬中至少一種的化合物的組合。

用以照射半導體薄膜的雷射範例包括：波長區對應於紫外光的準分子雷射以及波長區對應於可見光·紫外光的YAG雷射。可依照半導體薄膜的種類及厚度來選用該些雷射。舉例來說，因為矽對於紫外光的吸收係數非常高，所以適合使用波長區對應於紫外光的準分子雷射來熔化一薄的矽薄膜。因為矽對於可見光·紫外光的吸收係數非常低，所以適合使用波長區對應於可見光·紫外光的YAG雷射來熔化一厚的矽薄膜。在範例1至3中，因為該矽薄膜的厚度為50 nm的薄膜，因此適合使用準分子雷射。

如上所述，本發明的半導體薄膜係以下面的步驟形成：在一具有一絕緣面的基板上形成一非晶體半導體薄膜；將用以加速晶化的催化性物質引入該非晶矽薄膜的表面中；施加第一能量至該非晶體半導體薄膜以便將其晶化；以及施加第二能量至該晶體半導體薄膜，以便讓幾乎所有介於相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間，其中，該晶體半導體薄膜的結晶性會增加，轉變成多晶半導體薄膜。因此，可形成一種具極少量缺陷的多晶半導體薄膜，使得幾乎所有介於相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間。此具改良結晶性之半導體薄膜可用於半導體裝置(例如TFT)中，從而可提供一種具較高效能的半導體裝置。

熟習本技術的人士應明白本發明的各種修改並且容易對其進行修改，而不會脫離本發明的範疇與精神。因此，隨附的申請專利範圍並不希望受限於本文中提供的說明中，而應對該等申請專利範圍作廣泛的解釋。

圖式簡單說明

圖1所示的係一剖面圖，用以解釋根據本發明範例1形成晶體半導體薄膜的方法。

圖2A及2B所示的係一剖面圖，用以解釋根據本發明範例2形成晶體半導體薄膜的方法。

圖3所示的係一剖面圖，用以解釋根據本發明範例3形成晶體半導體薄膜的方法。

圖4所示的係一剖面圖，用以解釋根據本發明範例4形成半導體裝置的方法。

圖5A及5B所示的係一剖面圖，用以解釋製造包含根據範例4之半導體裝置的顯示裝置的方法。

圖6所示的係經過熱處理之後，結晶矽薄膜中的方位差長度與晶體方位的關係圖。

圖7所示的係一用以解釋習用範例2中所述的晶化方法之概略圖。

〈圖式代表符號說明〉

- | | |
|---------------|-------|
| 1, 11, 21, 41 | 玻璃基板 |
| 2, 12 | 非晶矽薄膜 |
| 3 | 氧化矽薄膜 |
| 4 | 溶液薄膜 |

(21)

13	鎳薄膜
14, 25	二氧化矽薄膜
15	催化性物質引入區
22	多晶矽薄膜
23	閘極二氧化矽薄膜
24	多晶閘極電極
26	接觸孔
27	鋁導體
28	SiN保護薄膜
29	穿透孔
30	像素電極
31	SiN薄膜
32, 44	聚亞醯胺薄膜
42	彩色濾光片
43	反電極

肆、中文發明摘要

本發明揭示一種半導體薄膜，其包括在一具有一絕緣面的基板上配備一多晶半導體薄膜。其中，幾乎所有介於構成該多晶半導體薄膜之相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間。

伍、英文發明摘要

A semiconductor film comprising a polycrystalline semiconductor film provided on a substrate having an insulating surface. Nearly all crystal orientation angle differences between adjacent crystal grains constituting the polycrystalline semiconductor film are present in the ranges of less than 10° or 58° - 62° .

拾、申請專利範圍

1. 一種半導體薄膜，其包括：

一多晶半導體薄膜，其係位於具有一絕緣面的一基板上，

其中，幾乎所有介於構成該多晶半導體薄膜之相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間。

2. 如申請專利範圍第1項之半導體薄膜，其中介於 1° - 10° 或 58° - 62° 範圍之間的相鄰晶粒間的晶體方位角差的比例為0.5-1。

3. 如申請專利範圍第1項之半導體薄膜，其中該多晶半導體薄膜係由矽所構成的。

4. 一種形成一半導體薄膜之方法，其包含以下的步驟：

在一具有一絕緣面的基板上形成一非晶體半導體薄膜；

將用以加速晶化的一催化性物質引入該非晶體半導體薄膜的一表面中；

施加第一能量至該非晶體半導體薄膜以便將該非晶體半導體薄膜晶化成晶體半導體薄膜；及

施加第二能量至該晶體半導體薄膜，以便讓幾乎所有介於相鄰晶粒之間的晶體方位角差都小於 10° 或介於 58° - 62° 範圍之間，其中該晶體半導體薄膜的結晶性會增加，轉變成一多晶半導體薄膜。

5. 如申請專利範圍第4項之方法，其中該第一能量是熱能，而該第二能量則是強光。

6. 如申請專利範圍第5項之方法，其中該強光的能量強度必須在經過其照射之後，能夠讓在小於 10° 或 58° - 62° 範圍之間的相鄰晶粒間的晶體方位角差的比例為最高。
7. 如申請專利範圍第4項之方法，其中該半導體薄膜係由矽所構成的。
8. 如申請專利範圍第4項之方法，其中該催化性物質係從下面元素所組成的群中選擇出來的一金屬：鐵(Fe)、鈷(Co)、鎳(Ni)、銅(Cu)、鍺(Ge)、鈀(Pd)以及金(Au)；或是含有該些金屬中至少一種的化合物；或是該些金屬中至少一種及含有該些金屬中至少一種的化合物的組合。
9. 如申請專利範圍第4項之方法，其中在該非晶體半導體薄膜一表面中的催化性物質濃度為大於或等於 1×10^{11} atoms/cm²且小於或等於 1×10^{16} atoms/cm²。
10. 如申請專利範圍第5項之方法，其中該強光為準分子雷射光。
11. 一種半導體裝置，其包括如申請專利範圍第1項之一半導體薄膜。
12. 一種顯示裝置，其包括如申請專利範圍第11項之一半導體裝置。

拾壹、圖式

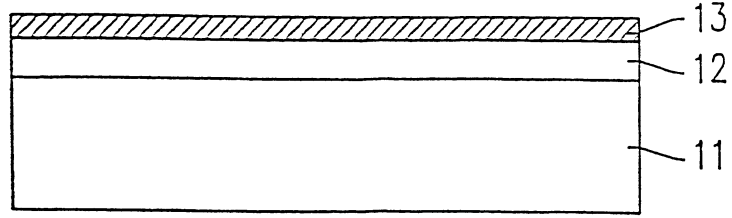


圖 1

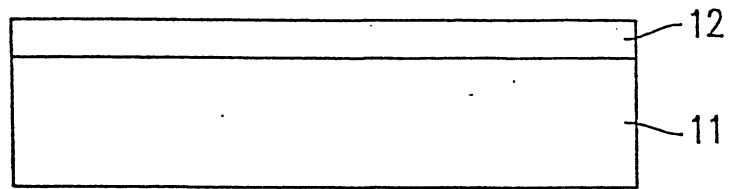


圖 2A

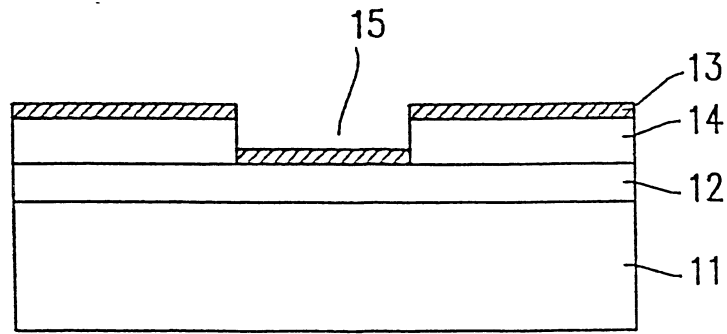


圖 2B

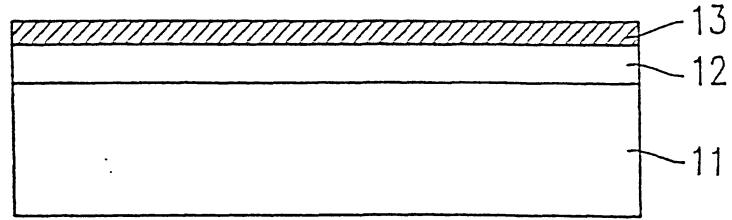


圖 3

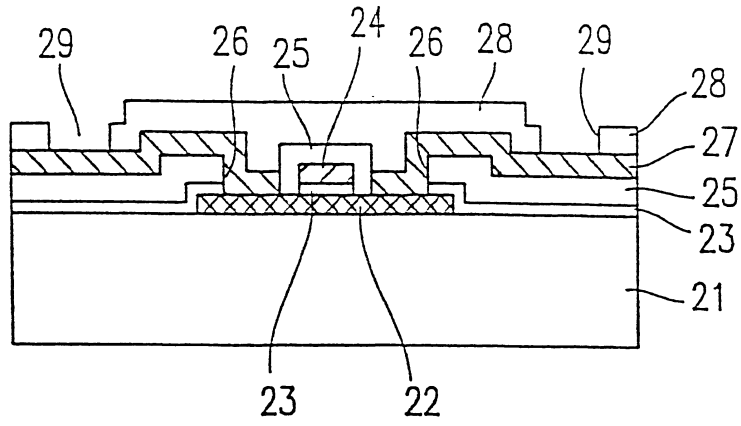


圖 4

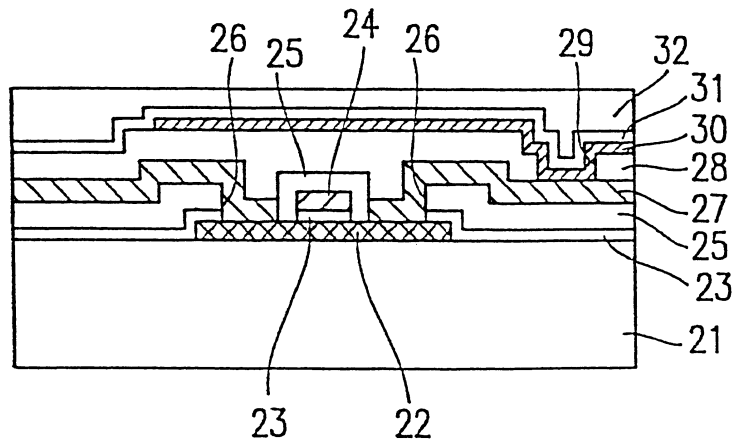


圖 5A

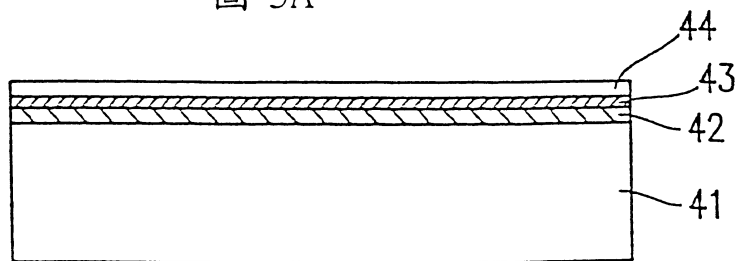


圖 5B

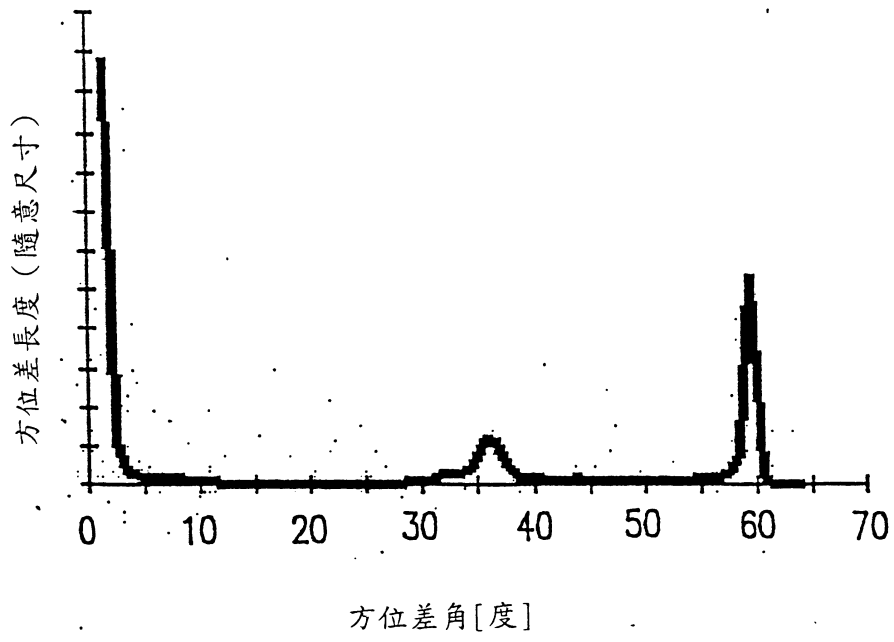
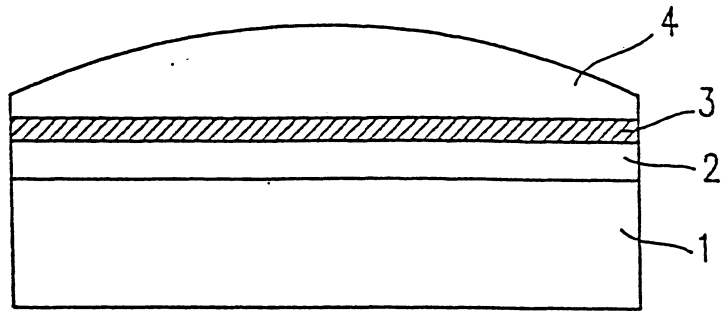


圖 6



先前技術

圖 7

陸、(一)、本案指定代表圖為：第1圖

(二)、本代表圖之元件代表符號簡單說明：

- 11 玻璃基板
- 12 非晶矽薄膜
- 13 鎳薄膜

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式