

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 16 年 9 月 9 日 (2004.9.9)

【公開番号】特開 2000-236234 (P2000-236234A)

【公開日】平成 12 年 8 月 29 日 (2000.8.29)

【出願番号】特願 平 11-362900

【国際特許分類第 7 版】

H 0 3 K 3/03

// G 0 9 G 3/20

【F I】

H 0 3 K 3/03

G 0 9 G 3/20 6 1 2 K

【手続補正書】

【提出日】平成 15 年 8 月 28 日 (2003.8.28)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

クロック入力および N 個の段を含むスタティッククロックパルス発振器であって、該スタティッククロックパルス発振器は、
 該段の各 i 番目の段が、第 $(i - 1)$ 段のゲート回路出力からセット信号を受け取るセット入力および第 $(i + a)$ 段 (ここで a は 1 以上) からリセット信号を受け取るリセット入力を有するリセット - セットフリップフロップと、
 該フリップフロップがセットされた場合に、該クロック入力に接続された該ゲート回路の少なくとも一つのクロック信号入力から該ゲート回路の出力へとクロックパルスを渡すゲート回路 $(1 < i \leq (N - a))$ とを含み、各々のゲート回路の各々のクロック信号入力は、該ゲート回路のパスゲートの主要伝導経路の末端に、該ゲート回路内で、排他的に接続されている、スタティッククロックパルス発振器。

【請求項 2】

前記ゲート回路は、前記フリップフロップがリセットされた場合に、該ゲート回路の出力をインアクティブな状態に維持するように構成されている、請求項 1 に記載の発振器。

【請求項 3】

各 i 番目の段の前記フリップフロップの前記リセット入力は、第 $(i + 2)$ 段のフリップフロップの出力からリセット信号を受け取るように構成されている、請求項 1 に記載の発振器。

【請求項 4】

各 i 番目の段の前記フリップフロップの前記リセット入力は、第 $(i + 1)$ 段のゲート回路の出力からリセット信号を受け取るように構成されている、請求項 1 に記載の発振器。

【請求項 5】

各 i 番目の段のゲート回路の出力は、遅延回路を介して、第 $(i + 1)$ 段のフリップフロップのセット入力に接続されている、請求項 1 に記載の発振器。

【請求項 6】

前記遅延回路の各々が、複数の縦列接続されたインバータを含む、請求項 5 に記載の発振器。

【請求項 7】

第 1 段が、

前記第 $(1 + a)$ 段からスタートパルスを受け取るセット入力、および該第 $(1 + a)$ 段からリセット信号を受け取るリセット入力を有するリセット - セットフリップフロップと、
該フリップフロップがセットされた場合に、前記クロック入力から次の段へとクロックパルスを渡すゲート回路と、
を含む、請求項 1 に記載の発振器。

【請求項 8】

前記第 1 段が、第 2 段のゲート回路出力からのセット入力信号を前記フリップフロップセット入力に選択的に受け取らせ、かつ、第 1 段のゲート回路からのクロックパルスを前記フリップフロップリセット入力に選択的に受け取らせる第 2 のスイッチ装置を含む、請求項 7 に記載の発振器。

【請求項 9】

第 N 段が、

前記第 $(N - 1)$ 段の前記ゲート回路出力からセット信号を受け取るセット入力とリセット入力とを有するリセット - セットフリップフロップと、
前記クロック入力から第 N 段および第 $(N - 1)$ 段の該フリップフロップのリセット入力へとクロックパルスを渡すゲート回路と、
を含む、請求項 1 に記載の発振器。

【請求項 10】

前記第 N 段が、第 $(N - 1)$ 段からのスタートパルスを前記フリップフロップセット入力に選択的に受け取らせ、かつ、第 $(N - 1)$ 段からのリセット信号を前記フリップフロップリセット入力に選択的に受け取らせる第 3 のスイッチ装置を含む、請求項 8 に記載の発振器。

【請求項 11】

各第 i 段が、第 $(i + 1)$ 段のゲート回路からのセット信号を前記フリップフロップセット入力に選択的に受け取らせ、かつ、第 $(i - a)$ 段からのリセット信号を前記フリップフロップリセット入力に選択的に受け取らせる第 1 のスイッチ装置を含む、請求項 1 に記載の発振器。

【請求項 12】

前記ゲート回路出力の少なくともいくつか、前記発振器の出力を構成する、請求項 1 に記載の発振器。

【請求項 13】

前記フリップフロップの出力の少なくともいくつか、前記発振器の出力を構成する、請求項 1 に記載の発振器。

【請求項 14】

前記ゲート回路の各々が、パスゲートと、前記フリップフロップがリセットされた場合に該パスゲートの出力をインアクティブな状態に保持する保持デバイスとを含む、請求項 1 に記載の発振器。

【請求項 15】

前記パスゲートの各々が、ソース - ドレインパスがアンチパラレルに接続され、かつ、ゲートが前記フリップフロップの直接出力および補完出力に接続された、相反する導電型の金属酸化膜シリコン電界効果トランジスタを含むトランスミッションゲートである、請求項 14 に記載の発振器。

【請求項 16】

連続する段の前記パスゲートを通過した前記クロックパルスが、相反する極性を有する、請求項 14 に記載の発振器。

【請求項 17】

前記段の前記保持デバイスが、交互にプルダウントランジスタとプルアップトランジスタとを有し、各プルダウントランジスタの前記制御電極が前記関連するフリップフロップの

前記補完出力に接続され、かつ、各プルアップトランジスタの前記制御電極が該関連するフリップフロップの前記直接出力に接続される、請求項 1 6 に記載の発振器。

【請求項 1 8】

前記クロック入力が 2 相クロック入力である、請求項 1 に記載の発振器。

【請求項 1 9】

連続する段のパスゲート入力、異なるクロック入力相に接続される、請求項 1 に記載の発振器。

【請求項 2 0】

前記段の前記パスゲートを通過した前記クロックパルスが、同じ極性を有する、請求項 1 9 に記載の発振器。

【請求項 2 1】

各段の前記保持デバイスが、制御電極が前記フリップフロップの出力または前記補完出力に接続されたプルダウントランジスタを含む、請求項 2 0 に記載の発振器。

【請求項 2 2】

各段の前記保持デバイスは、制御電極が前記フリップフロップの出力または前記直接出力に接続されたプルアップトランジスタを含む、請求項 2 0 に記載の発振器。

【請求項 2 3】

前記クロック入力、単相クロック入力である、請求項 1 に記載の発振器。

【請求項 2 4】

前記ゲート回路の各々が、前記パスゲートまたはパスゲートの各々を備えるゲート型センス増幅器を含む、請求項 1 に記載の発振器。

【請求項 2 5】

前記ゲート回路の各々が、前記パスゲートまたはパスゲートの各々を備えるゲート型レベルシフタを含む、請求項 1 に記載の発振器。

【請求項 2 6】

前記フリップフロップの各々が、

第 1 のインバータであって、該第 1 のインバータの入力および出力の一方が前記フリップフロップの出力を構成する、第 1 のインバータと、

第 2 の制御可能インバータであって、該第 2 の制御可能インバータの入力および出力が該第 1 のインバータの入力および出力にそれぞれ接続された、第 2 の制御可能インバータと、

該フリップフロップの入力を構成する第 1 および第 2 の入力を有する入力回路と、
を含み、

該入力回路は、該第 1 のインバータの該入力に、該第 1 および第 2 の入力の状態に対応する信号を供給し、かつ、該第 1 または第 2 の入力がアクティブ信号を受け取る場合に、該第 2 のインバータの該出力を高インピーダンス状態に切り換えるように該第 2 のインバータを制御するように構成されている、

請求項 1 に記載の発振器。

【請求項 2 7】

前記第 1 の入力がアクティブハイ入力であり、かつ、前記第 2 の入力がアクティブロー入力である、請求項 2 6 に記載の発振器。

【請求項 2 8】

前記入力回路が、

第 1 の電源入力と前記第 1 のインバータの前記入力との間に接続され、前記第 2 の入力を構成する制御電極を有する、第 1 のアクティブデバイスと、

該第 1 のアクティブデバイスと反対の導電型を有し、第 2 の電源入力と該第 1 のインバータの該入力との間に接続され、前記第 1 の入力を構成する制御電極を有する、第 2 のアクティブデバイスと、

を含む入力回路である、請求項 2 7 に記載の発振器。

【請求項 2 9】

前記第 1 および第 2 のアクティブデバイスが、逆の構成に接続される、請求項 2 8 に記載の発振器。

【請求項 3 0】

前記入力回路が、前記第 1 および第 2 のアクティブデバイスのうちの一方のアクティブデバイスと同じ導電型を有し、該第 1 および第 2 のアクティブデバイスのうちの一方のアクティブデバイスと直列に接続され、かつ、該第 1 および第 2 のアクティブデバイスのうちの他方のアクティブデバイスの前記制御電極に接続された制御電極を有するさらなるアクティブデバイスを含む、請求項 2 8 に記載の発振器。

【請求項 3 1】

前記第 2 のインバータが、

第 1 の電源入力または前記第 1 の電源入力と該第 2 のインバータの出力との間に直列に接続された、第 1 の導電型を有する第 3 および第 4 のアクティブデバイスと、
第 2 の電源入力または前記第 2 の電源入力と該第 2 のインバータの出力との間に直列に接続された、第 1 の導電型を有する第 5 および第 6 のアクティブデバイスと、
を含む第 2 のインバータであって、

該第 3 および第 5 のアクティブデバイスが、該第 2 のインバータの入力に接続された制御電極を有し、

該第 4 および第 6 のアクティブデバイスが、該第 1 および第 2 の入力に接続された制御電極を有する、

請求項 2 7 に記載の発振器。

【請求項 3 2】

前記第 3 および第 5 のアクティブデバイスの少なくとも一方の前記制御電極が、さらなるアクティブデバイスを介して、前記第 2 のインバータの入力に接続される、請求項 3 1 に記載の発振器。

【請求項 3 3】

前記さらなるアクティブデバイスまたは各さらなるアクティブデバイスが、前記第 1 または第 2 の電源入力に接続された制御電極を有する、請求項 3 2 に記載の発振器。

【請求項 3 4】

前記第 1 のインバータが、

第 1 の電源入力または前記第 1 の電源入力と前記第 1 のインバータの出力との間に接続された第 7 のアクティブデバイスと、

該第 7 のアクティブデバイスと反対の導電型を有し、第 2 の電源入力または前記第 2 の電源入力と前記第 1 のインバータの出力との間に接続された、第 8 のアクティブデバイスと、
、

を含み、

第 7 および第 8 のアクティブデバイスは、該第 1 のインバータの入力に接続された制御電極を有する、

請求項 2 6 に記載の発振器。

【請求項 3 5】

C M O S 内蔵回路をさらに含む、請求項 1 に記載の発振器。

【請求項 3 6】

請求項 1 に記載の発振器をさらに含む、空間光変調器。

【請求項 3 7】

液晶デバイスをさらに含む、請求項 3 6 に記載の変調器。

【請求項 3 8】

請求項 3 6 に記載の変調器をさらに含むディスプレイ。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 8

【補正方法】変更

【補正の内容】

【0008】

【課題を解決するための手段】

本発明の第一の局面による、スタティッククロックパルス発振器は、クロック入力およびN個の段を含み、該スタティッククロックパルス発振器は、該段の各i番目の段が、第(i - 1)段のゲート回路出力からセット信号を受け取るセット入力および第(i + a)段(ここでaは1以上)からリセット信号を受け取るリセット入力を有するリセット - セットフリップフロップと、該フリップフロップがセットされた場合に、該クロック入力に接続された該ゲート回路の少なくとも一つのクロック信号入力から該ゲート回路の出力へとクロックパルスを渡すゲート回路(1 < i (N - a))とを含み、各々のゲート回路の各々のクロック信号入力は、該ゲート回路のパスゲートの主要伝導経路の末端に、該ゲート回路内で、排他的に接続されているスタティッククロックパルス発振器であって、そのことにより上記目的が達成される。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

ゲート回路の各々が、パスゲートまたはパスゲートの各々を備えるゲート型センス増幅器を含んでもよい。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正の内容】

【0035】

前記ゲート回路の各々が、前記パスゲートまたはパスゲートの各々を備えるゲート型レベルシフタを含んでもよい。