

1. 一种驱动电路,其特征在于,包括:

驱动模块,输出端耦接继电器,在使能时给所述继电器的线包通电,使所述继电器的开关吸合导通,以产生第一电源信号;

微控制模块,耦接所述驱动模块的使能端,用于在所述驱动电路正常上电时输出相应的使能控制信号,以使能所述驱动模块;

锁存模块,耦接在所述微控制模块的输出端和所述驱动模块的使能端之间,用于接收所述微控制模块输出的使能控制信号,并将使能所述驱动模块的状态锁存,以在所述驱动电路发生短时掉电或者微控制模块故障时,根据锁存的状态使能所述驱动模块,使得所述继电器的开关保持吸合导通;

短时掉电保持模块,耦接所述驱动模块的电源端,用于在所述驱动电路发生短时掉电之后,向所述驱动模块供电,使得所述锁存模块根据锁存的状态持续使能所述驱动模块,维持所述继电器的开关持续吸合导通直至短时掉电恢复;

跛行控制模块,耦接所述继电器的开关和所述驱动模块的使能端,用于在所述微控制模块故障时被触发,且从所述第一电源信号中取电,并输出跛行使能信号来使能所述驱动模块。

2. 如权利要求1所述的驱动电路,其特征在于,所述驱动模块的电源端和所述继电器的开关的一端均耦接为所述驱动电路供电的电源的正极,所述短时掉电保持模块包括第一电容,所述第一电容的一端耦接所述驱动模块的电源端和所述电源的正极,所述第一电容的另一端耦接所述电源的负极。

3. 如权利要求1所述的驱动电路,其特征在于,所述锁存模块包括:

第一锁存电路,耦接所述微控制模块的一输出端和所述驱动模块的使能端,用于在所述微控制模块正常上电工作时,接收所述微控制模块输出的第一使能控制信号,并将使能所述驱动模块的状态锁存;

第二锁存电路,耦接所述微控制模块的另一输出端、所述驱动模块的输出端以及所述第一锁存电路,用于接收所述微控制模块输出的第二使能控制信号,在所述微控制模块正常上电工作且所述驱动模块被使能后,和所述第一锁存电路相互备份,以在所述微控制模块发生故障后,利用和所述第一锁存电路的相互备份来使能所述驱动模块。

4. 如权利要求3所述的驱动电路,其特征在于,所述第一锁存电路包括第一至第三开关、第一电阻和第二电容;第一开关的第一端和第二开关的控制端均耦接所述微控制模块,以接收所述微控制模块输出的第一使能控制信号,所述第一开关的第二端耦接所述驱动模块的使能端和所述第一电阻的一端,所述第一开关的控制端耦接所述第二开关的第二端和所述第二开关的第二端,所述第三开关的控制端耦接所述第一电阻的另一端和所述第二电容的一端,所述第二开关的第一端、所述第三开关的第一端和所述第一电容的另一端均接地。

5. 如权利要求3所述的驱动电路,其特征在于,所述第二锁存电路包括第四开关、第五开关、第三电阻和第三电容;所述第四开关的控制端耦接所述第三电阻的一端和第三电容的一端,所述第四开关的第二端耦接所述第三电阻的另一端和所述驱动模块的输出端,所述第四开关的第一端耦接第五开关的第二端并形成所述第二锁存电路的输出端,且耦接所述第一锁存电路,所述第五开关的第一端接地,所述第五开关的控制端耦接所述微控制模

块的另一输出端,以接收所述第二使能控制信号。

6.如权利要求5所述的驱动电路,其特征在于,所述第二锁存电路还包括第一二极管和第二二极管,所述第一二极管的阳极耦接所述驱动电路的输出端,所述第一二极管的阴极耦接所述第四开关的第二端,所述第二二极管的阴极耦接所述第四开关的控制端,所述第二二极管的阳极接地。

7.如权利要求3-6中任一项所述的驱动电路,其特征在于,所述锁存电路还包括第二或逻辑模块,所述第二或逻辑模块的第一输入端耦接所述第二锁存电路的输出端,所述第二或逻辑模块的第二输入端耦接所述微控制模块以接收所述第一使能控制信号,所述第二或逻辑模块的输出端耦接所述第一锁存电路。

8.如权利要求1所述的驱动电路,其特征在于,还包括第一或逻辑模块,第一输入端耦接所述锁存模块的输出端以接收所述使能控制信号,第二输入端耦接所述跛行控制模块的输出端以接收所述跛行使能信号,输出端耦接所述驱动模块的控制端。

9.如权利要求1所述的驱动电路,其特征在于,还包括系统基础芯片模块,耦接所述微控制模块和所述跛行控制模块,用于在所述微控制模块故障时触发所述跛行控制模块工作。

10.如权利要求1所述的驱动电路,其特征在于,所述驱动电路还包括板内电容,所述板内电容的一端耦接所述系统基础芯片模块的电源端,所述板内电容的另一端接地。

11.如权利要求1所述的驱动电路,其特征在于,所述驱动模块包括运算放大器和驱动开关,所述运算放大器的第一输入端为所述驱动模块的使能端,所述运算放大器的第二输入端接收一阈值电压,所述运算放大器的输出端耦接所述驱动开关的控制端,所述驱动开关的第一端耦接所述短时掉电保持模块,所述驱动开关的第二端为所述驱动模块的输出端。

12.一种控制器,其特征在于,包括如权利要求1-11中任一项所述的驱动电路。

13.一种汽车,其特征在于,包括:如权利要求12所述的控制器,以及,与所述控制器分别耦接的电源和继电器;且所述控制器在正常上电时从所述电源取电,并给所述继电器的线包通电,使所述继电器的开关吸合导通。

驱动电路、控制器和汽车

技术领域

[0001] 本发明涉及汽车驱动技术领域,特别涉及一种驱动电路、控制器和汽车。

背景技术

[0002] 随着自动驾驶、新能源和智能网联等技术在汽车领域的应用发展,以及,芯片处理能力的提升,目前汽车的电子电气架构一般是基于功能域的电子电气架构,按整车的功能特性划分为车身控制域、动力控制域、底盘控制域、信息娱乐域、辅助驾驶域和三电控制域等多个功能域,每个功能域的执行器和传感器需要通过总线或者硬线连接到该域对应的控制器(即区域控制器,Zone control unit,ZCU)。此外,汽车上还设有设置在车载电源(例如整车蓄电池)和相应的区域控制器之间的继电器,用于保证汽车启动、行驶及停车等操作的安全,以及分断电气系统和车载电源,以保证电气系统的安全。

[0003] 请参考图1,现有的一种驱动电路中,控制器ZCU的电源通过电源线KL30连接车载电源Battery的正极“+”,通过信号地线SGND回到车载电源Battery的负极“-”。在汽车正常启动(即正常上电)后,控制器ZCU中的微控制模块MCU输出使能控制信号MCU_EN以使能驱动模块HSD(high-side driver),进而使得开关M0导通,进而给继电器U0的线包KL152通电,使继电器U0的开关KL151吸合,输出第一电源信号KL15(可以称为发动机硬线唤醒信号或者汽车点火信号)来给跛行控制模块Limp home供电。

[0004] 汽车实车工况比较复杂,可能会发生故障,比如在汽车启动瞬间(Crank)电源线KL30的电压出现短暂跌落,或者在汽车发生碰撞(Crash)瞬间电源线KL30可能存在短时掉电等故障,以及,控制器ZCU中发生微控制模块MCU复位(Reset)及驱动模块HSD的输出电压OUT过欠压等故障。当发生MCU程序跑飞或复位等故障时,控制器ZCU中的系统基础芯片SBC(system basic chip)喂狗失败并进入故障输出(Fail output)模式,使得继电器U0的开关KL151和触发开关KL150闭合,开关KL151给跛行控制模块Limp home供电,跛行控制模块limp home输出跛行使能信号Limp home_EN至驱动模块HSD(high-side driver),由此,跛行控制模块Limp home接替MCU来使能驱动模块HSD,使汽车进入跛行模式,进而使得控制器ZCU必须控制的负载(例如用于保证汽车上的人身安全相关的负载)按照既定的逻辑正常运行,保证汽车的基本功能,使得汽车仍能以最低要求的性能水平安全行驶到维修地点维修,避免出事汽车在行驶过程中出现二次事故。

[0005] 现有的继电器驱动电路主要存在以下缺陷,进而使得汽车存在安全隐患:

[0006] (1) 请参考图9,当MCU程序跑飞时,使能控制信号MCU_EN状态不可控(为高电平、低电平或悬空),同时跛行控制模块Limp home的供电来自继电器U0的开关KL151,因此无法确保汽车能够正常进入跛行模式,一旦使能控制信号MCU_EN因MCU程序跑飞而变为低电平或悬空,其就无法使能驱动模块HSD,进而存在继电器U0下电(即开关KL151断开,KL15变为低电平)的风险。

[0007] (2) 请参考图10,在汽车启动瞬间(Crank)的工况和汽车发生碰撞(Crash)的工况,电源线KL30(有高水平变为低电平)短时掉电,即使有板内电容C0供电使得MCU_EN能维持高

电平,但是电源线KL30掉电无法保证驱动模块HSD的电源以及开关KL151的电源,进而无法保证开关KL151会持续闭合至电源线KL30电力恢复,依旧存在继电器U0下电(即开关KL151断开,KL15变为低电平)的风险。

发明内容

[0008] 本发明的目的在于提供一种驱动电路、控制器和汽车,在发生微控制模块故障或者短时掉电时,仍然可以保证继电器开关等吸合导通,确保汽车的安全性能。

[0009] 为实现上述目的,本发明提供一种驱动电路,其包括:

[0010] 驱动模块,输出端耦接继电器,在使能时给所述继电器的线包通电,使所述继电器的开关吸合导通,以产生第一电源信号;

[0011] 微控制模块,耦接所述驱动模块的使能端,用于在所述驱动电路正常上电时输出相应的使能控制信号,以使能所述驱动模块;

[0012] 锁存模块,耦接在所述微控制模块的输出端和所述驱动模块的使能端之间,用于接收所述微控制模块输出的使能控制信号,并将使能所述驱动模块的状态锁存,以在所述驱动电路发生短时掉电或所述微控制模块故障时,根据锁存的状态使能所述驱动模块,使得所述继电器的开关保持吸合导通;

[0013] 短时掉电保持模块,耦接所述驱动模块的电源端,用于在所述驱动电路发生短时掉电之后,向所述驱动模块供电,使得所述锁存模块根据锁存的状态持续使能所述驱动模块,维持所述继电器的开关持续吸合导通直至短时掉电恢复;

[0014] 跛行控制模块,耦接所述继电器的开关和所述驱动模块的使能端,用于在所述微控制模块故障时被触发,且从所述第一电源信号中取电,并输出跛行使能信号来使能所述驱动模块。

[0015] 可选地,所述驱动模块的电源端和所述继电器的开关的一端均耦接为所述驱动电路供电的电源的正极,所述短时掉电保持模块包括第一电容,所述第一电容的一端耦接所述驱动模块的电源端和所述电源的正极,所述第一电容的另一端耦接所述电源的负极。

[0016] 可选地,所述锁存模块包括:

[0017] 第一锁存电路,耦接所述微控制模块的一输出端和所述驱动模块的使能端,用于在所述微控制模块正常上电工作时,接收所述微控制模块输出的第一使能控制信号,并将使能所述驱动模块的状态锁存;

[0018] 第二锁存电路,耦接所述微控制模块的另一输出端、所述驱动模块的输出端以及所述第一锁存电路,用于接收所述微控制模块输出的第二使能控制信号,在所述微控制模块正常上电工作且所述驱动模块被使能后,和所述第一锁存电路相互备份,以在所述微控制模块发生故障后,利用和所述第一锁存电路的相互备份来使能所述驱动模块。

[0019] 可选地,所述第一锁存电路包括第一至第三开关、第一电阻和第二电容;第一开关的第一端和第二开关的控制端均耦接所述微控制模块,以接收所述微控制模块输出的第一使能控制信号,所述第一开关的第二端耦接所述驱动模块的使能端和所述第一电阻的一端,所述第一开关的控制端耦接所述第二开关的第二端和所述第二开关的第二端,所述第三开关的控制端耦接所述第一电阻的另一端和所述第二电容的一端,所述第二开关的第一端、所述第三开关的第一端和所述第一电容的另一端均接地。

[0020] 可选地,所述第二锁存电路包括第四开关、第五开关、第三电阻和第三电容;所述第四开关的控制端耦接所述第三电阻的一端和第三电容的一端,所述第四开关的第二端耦接所述第三电阻的另一端和所述驱动模块的输出端,所述第四开关的第一端耦接第五开关的第二端并形成所述第二锁存电路的输出端,且耦接所述第一锁存电路,所述第五开关的第一端接地,所述第五开关的控制端耦接所述微控制模块的另一输出端,以接收所述第二使能控制信号。

[0021] 可选地,所述第二锁存电路还包括第一二极管和第二二极管,所述第一二极管的阳极耦接所述驱动电路的输出端,所述第一二极管的阴极耦接所述第四开关的第二端,所述第二二极管的阴极耦接所述第四开关的控制端,所述第二二极管的阳极接地。

[0022] 可选地,所述锁存电路还包括第二或逻辑模块,所述第二或逻辑模块的第一输入端耦接所述第二锁存电路的输出端,所述第二或逻辑模块的第二输入端耦接所述微控制模块以接收所述第一使能控制信号,所述第二或逻辑模块的输出端耦接所述第一锁存电路。

[0023] 可选地,所述的驱动电路还包括第一或逻辑模块,第一输入端耦接所述锁存模块的输出端以接收所述使能控制信号,第二输入端耦接所述跛行控制模块的输出端以接收所述跛行使能信号,输出端耦接所述驱动模块的控制端。

[0024] 可选地,所述的驱动电路还包括系统基础芯片模块,耦接所述微控制模块和所述跛行控制模块,用于在所述微控制模块故障时触发所述跛行控制模块工作。

[0025] 可选地,所述驱动电路还包括板内电容,所述板内电容的一端耦接所述系统基础芯片模块的电源端,所述板内电容的另一端接地。

[0026] 可选地,所述驱动模块包括运算放大器和驱动开关,所述运算放大器的第一输入端为所述驱动模块的使能端,所述运算放大器的第二输入端接收一阈值电压,所述运算放大器的输出端耦接所述驱动开关的控制端,所述驱动开关的第一端耦接所述短时掉电保持模块,所述驱动开关的第二端为所述驱动模块的输出端。

[0027] 基于同一发明构思,本发明还提供一种控制器,其包括本发明所述的驱动电路。

[0028] 基于同一发明构思,本发明还提供一种汽车,其包括:本发明所述的控制器,以及,与所述控制器分别耦接的电源和继电器;且所述控制器在正常上电时从所述电源取电,并给所述继电器的线包通电,使所述继电器的开关吸合导通。

[0029] 与现有技术相比,本发明的技术方案至少具有以下有益效果之一:

[0030] (1) 在原有的驱动电路中的微控制模块MCU和驱动模块HSD之间增设锁存模块,当所述驱动电路正常上电工作时,不仅正常使能驱动模块HSD,还能将使能驱动模块HSD的状态锁存,由此在发生微控制模块MCU故障时,可以利用锁存模块使能驱动模块HSD,保证继电器的开关吸合导通,能够保证进入跛行模式由此避免了在微控制模块故障时继电器下电而无法进入跛行模式的风险;

[0031] (2) 进一步增设短时掉电保持模块,在所述驱动电路发生短时掉电时,进一步利用短时掉电保持模块来使得锁存模块能持续使能驱动模块,直至掉电恢复,由此避免了短时掉电瞬间继电器的开关断开的风险,保证汽车的使用安全。

附图说明

[0032] 本领域的普通技术人员将会理解,提供的附图用于更好地理解本发明,而不对本

发明的范围构成任何限定。其中：

- [0033] 图1是现有的一种驱动电路的系统架构示意图。
- [0034] 图2是本发明一实施例的驱动电路的架构示意图。
- [0035] 图3是图2所示的驱动电路的一种具体电路设计示例示意图。
- [0036] 图4是图2所示的驱动电路的另一种具体电路设计示例示意图。
- [0037] 图5是图2所示的驱动电路中的驱动模块的具体电路设计示例示意图。
- [0038] 图6是图2所示的驱动电路中的跛行控制模块的具体电路设计示例示意图。
- [0039] 图7是图3所示的驱动电路在正常上电且MCU故障时的工作时序示意图。
- [0040] 图8是图3所示的驱动电路在发生短时掉电时的工作时序示意图。
- [0041] 图9是现有的驱动电路在正常上电且MCU故障时的工作时序图。
- [0042] 图10是现有的驱动电路在发生短时掉电时的工作时序图。

具体实施方式

[0043] 在下文的描述中,给出了大量具体的细节以便提供对本发明更为彻底的理解。然而,对于本领域技术人员而言显而易见的是,本发明可以无需一个或多个这些细节而得以实施。在其他的例子中,为了避免与本发明发生混淆,对于本领域公知的一些技术特征未进行描述。应当理解的是,本发明能够以不同形式实施,而不应当解释为局限于这里提出的实施例。相反地,提供这些实施例将使公开彻底和完全,并且将本发明的范围完全地传递给本领域技术人员。自始至终相同附图标记表示相同的元件。应当明白,当元件被称为“连接到”、“耦接”其它元件时,其可以直接地连接其它元件,或者可以存在居间的元件。相反,当元件被称为“直接连接到”其它元件时,则不存在居间的元件。在此使用时,单数形式的“一”、“一个”和“所述/该”也意图包括复数形式,除非上下文清楚的指出另外的方式。还应明白术语“包括”用于确定可以特征、步骤、操作、元件和/或部件的存在,但不排除一个或更多其它的特征、步骤、操作、元件、部件和/或组的存在或添加。在此使用时,术语“和/或”包括相关所列项目的任何及所有组合。

[0044] 以下结合附图和具体实施例对本发明提出的技术方案作进一步详细说明。根据下面说明,本发明的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施例的目的。

[0045] 请参考图2,本发明一实施例提供一种驱动电路,可以集成于车载的区域控制器ZCU中,该驱动电路包括系统基础芯片模块SBC、微控制模块MCU、锁存模块Elatch、第一或逻辑模块OR1、驱动模块HSD、触发开关KL150、跛行控制模块Limp home和短时掉电保持模块U1。

[0046] 其中,微控制模块MCU、锁存模块Elatch、第一或逻辑模块OR1的第一输入端依次耦接,第一或逻辑模块OR1的输出端耦接驱动模块HSD的使能端,第一或逻辑模块OR1的第二输入端耦接跛行控制模块Limp home的输出端,跛行控制模块Limp home的电源端(未图示)耦接继电器U0的开关KL151,驱动模块HSD的输出端耦接继电器U0的线包KL152。驱动模块HSD的电源端和短时掉电保持模块U1的一端耦接且通过电源线KL30连接控制器ZCU外部的电源Battery的正极“+”,系统基础芯片模块SBC的电源端和继电器的开关KL151的一端也通过电源线KL30连接电源Battery的正极“+”,控制器ZCU的接地端SGND连接电源Battery的负极

“-”。系统基础芯片模块SBC还耦接微控制模块MCU的电源端以及触发开关KL150的控制端，系统基础芯片模块SBC为微控制模块MCU供电，并控制触发开关KL150的导通或断开。

[0047] 微控制模块MCU用于在驱动电路正常上电(即控制器ZCU正常上电)时，输出相应的使能控制信号(即第一使能控制信号MCU_EN1和第二使能控制信号MCU_EN2)，以使能驱动模块HSD。

[0048] 驱动模块HSD在被使能后，能给继电器U0的线包152通电，使继电器U0的开关KL151吸合导通，继电器U0的开关KL151输出第一电源信号KL15。

[0049] 锁存模块Elatch用于接收微控制模块MCU在驱动电路正常上电输出的第一使能控制信号MCU_EN1和第二使能控制信号MCU_EN2，并将使能驱动模块HSD的状态锁存，以在驱动电路发生短时掉电或微控制模块MCU故障(例如复位或者程序跑飞)时，根据锁存的状态使能驱动模块HSD，进而保证继电器U0的开关KL151仍能保持吸合导通。

[0050] 跛行控制模块Limp home用于在微控制模块MCU故障时被系统基础芯片模块SBC触发而工作，且从第一电源信号KL15中取电，并输出跛行使能信号Limp home_EN，第一或逻辑模块OR1此时根据跛行使能信号Limp home_EN来使能驱动模块HSD。

[0051] 短时掉电保持模块U0耦接驱动模块HSD的电源端，用于在驱动电路发生短时掉电(即电源线KL30短时掉电或者短时欠压)之后，向驱动模块HSD持续供电，使得锁存模块Elatch能持续使能驱动模块HSD，维持继电器U0的开关KL151持续吸合导通直至短时掉电恢复。

[0052] 可选地，所述驱动电路还包括板内电容C0和二极管D0，二极管D0的阳极连接至电源线KL30，阴极连接板内电容C0的一端和系统基础芯片模块SBC的电源端，板内电容的另一端接地SGND。

[0053] 本实施例的驱动电路的工作原理具体如下：

[0054] 首先，请结合图2和图7，在汽车正常启动(即正常上电)后，电源线KL30为上高电平，即电源Battery的电力通过电源线KL30输送至系统基础芯片模块SBC、继电器U0的开关KL151和驱动模块HSD。系统基础芯片模块SBC向微控制模块MCU供电，微控制模块MCU输出的第一使能控制信号MCU_EN1为高电平，第二使能控制信号MCU_EN2为低电平，锁存模块Elatch导通并锁存第一使能控制信号MCU_EN1，且第一使能控制信号MCU_EN1经锁存模块Elatch和第一或逻辑模块OR1传递后输出至驱动模块HSD的使能端，使能驱动模块HSD，进而驱动模块HSD给继电器U0的线包KL152通电，使继电器U0的开关KL151吸合，输出第一电源信号KL15(可以称为发动机硬线唤醒信号或者汽车点火信号)，以给控制器ZUC外部耦接的相应负载供电，使这些负载工作，实现相应的功能。

[0055] 请继续结合图2和图7，当控制器ZCU中发生微控制模块MCU复位(Reset)或程序跑飞及驱动模块HSD的输出电压OUT过欠压等故障时，系统基础芯片SBC(system basic chip)喂狗失败(即将看门狗定时器清零失败)并进入故障输出(Fail output)模式，并控制触发开关KL150闭合，使得闭合的继电器U0的KL151能给跛行控制模块Limp home供电，跛行控制模块Limp home由此被触发工作，并输出高电平的跛行使能信号Limp home_EN至第一或逻辑模块OR1，此时微控制模块MCU输出的第一使能控制信号MCU_EN1变为低电平，但是由于锁存模块Elatch的锁存作用，其输出至第一或逻辑模块OR1的信号仍为高电平，因此，第一或逻辑模块OR1根据高电平的跛行使能信号Limp home_EN和锁存模块Elatch输出的高电平信

号来使能驱动模块HSD (high-side driver)。也就是说,在发生微控制模块MCU复位 (Reset) 或程序跑飞等故障时,由于锁存模块Elatch的设置,可以保证继电器U0的开关KL151保持吸合导通,避免了第一电源信号KL15下电的风险,进而保证这种情况下第一电源信号KL15能给跛行控制模块Limp home供电,从而确保汽车(或者说控制器ZCU)能正常进入跛行模式。进入跛行模式后,实际上相当于跛行控制模块Limp home接替微控制模块MCU来使能驱动模块HSD,进而使得控制器ZCU必须控制的负载(例如用于保证汽车上的人身安全相关的负载)按照既定的逻辑正常运行,保证汽车的基本功能,使得汽车仍能以最低要求的性能水平安全行驶到维修地点维修,避免出事汽车在行驶过程中出现二次事故。

[0056] 请结合图2和图9,在电源线KL30发生短时掉电(即KL30由高电平变为低电平)时,板内电容C0给系统基础芯片模块SBC模块供电,第一使能控制信号MCU_EN1延迟一段时间后又变为低电平。在短时掉电发生后,从第一使能控制信号MCU_EN1为高电平变为低电平且短时掉电恢复时的时间段内,第二使能控制信号MCU_EN2持续为低电平,锁存模块Elatch的锁存功能使其输出信号保持为高电平,同时由于短时掉电保持模块U1(即图2中的第一电容C1)在短时掉电发生后持续给驱动模块HSD供电,因此使得驱动模块HSD能在短时掉电发生时到短时掉电恢复的时间段内持续使能,由此在电源线KL30短时掉电情况下,仍能维持继电器U0的开关KL151吸合导通,避免了短时掉电而导致继电器U0的开关KL151断开的风险,保证了短时掉电时汽车的使用安全。

[0057] 应当理解的是,本实施例的驱动电路中的系统基础芯片模块SBC、微控制模块MCU、锁存模块Elatch、第一或逻辑模块OR1、驱动模块HSD、触发开关KL150、跛行控制模块Limp home和短时掉电保持模块U1等模块可以采用任意合适的电路设计来实现,只要能够实现该模块的功能即可,本发明对此不做具体限定。

[0058] 例如第一或逻辑模块OR1采用两个二极管来实现,其中一个二极管的阳极耦接锁存模块Elatch的输出端,另一二极管阳极耦接跛行控制模块Limp home的输出端,两个二极管的阴极共接形成第一或逻辑模块OR1的输出端。

[0059] 再例如,本实施例的锁存模块Elatch包括第二或逻辑电路OR2、第一锁存电路U2和第二锁存电路U3。

[0060] 第一锁存电路U2的一输入端耦接微控制模块MCU的一输出端和第二或逻辑电路OR2的一输入端,第一锁存电路U2的另一输入端耦接第二或逻辑电路OR2的输出端,第一锁存电路U2的输出端驱动模块HSD的使能端。第一锁存电路U2用于在微控制模块MCU正常上电工作时,接收微控制模块MCU输出的第一使能控制信号MCU_EN1,并将使能驱动模块HSD的状态锁存

[0061] 请参考图3,作为一种示例,第一锁存电路U2包括第一至第三开关T1~T3、第一电阻R1、第二电阻R2和第二电容C2。T1~T3可以是MOS晶体管或者三极管等开关元件,也可以是任意合适的开关集成电路。下面以T1为PNP三极管,T2~T3为NPN三极管,T1~T3的第一端均为三极管的发射极,T1~T3的控制端均为三极管的基极,T1~T3的第二端为三极管的集电极为例,详细说明第一锁存电路U2中的电子元件的连接关系。具体地,T1的发射极耦接第二或逻辑模块OR1的输出端,T1的集电极耦接R1的一端、电阻R2的一端,R2的另一端耦接驱动模块HSD的使能端IN,T1的基极耦接T2的集电极和T3的集电极,T2的基极耦接微控制模块MCU和第二或逻辑电路OR2的一输入端,以接收第一使能控制信号MCU_EN1,T3的基极耦接R1

的另一端和C2的一端,T2的发射极、T3的发射极和C2的另一端均接地SGND。

[0062] 进一步可选地,请参考图4,第一锁存电路U2还包括电阻R4~R9。其中R4一端耦接微控制模块MCU和第二或逻辑电路OR2的一输入端,以接收第一使能控制信号MCU_EN1,R4的另一端耦接R5的一端和T2的基极,R5的另一端接地,R4和R5用于对输入到T2的基极的第一使能控制信号MCU_EN1进行分压,避免其高出T2的承受能力。R6一端耦接R1和C2的连接节点,R6的另一端耦接R7的一端和T3的基极,R7的另一端接地,R6和R7用于对输入到T3的基极的信号进行分压,避免其高出T3的承受能力。R8一端耦接第二或逻辑电路OR2和T1发射极的连接节点,R8的另一端耦接R9的一端和T1的基极,R9耦接在T1的基极与T2集电极和T3的集电极的连接节点之间,R8和R9用于对T1的基极的信号进行分压和限制,避免其高出T1~T3的承受能力。

[0063] 第二锁存电路U3的第一输入端耦接微控制模块MCU的另一输出端,第二输入端耦接驱动模块HSD的输出端OUT,第二锁存电路U3的输出端耦接第二或逻辑电路OR2的另一输入端,第二锁存电路U3用于接收微控制模块MCU输出的第二使能控制信号MCU_EN2,在微控制模块MCU正常上电工作且驱动模块HSD被使能后,和第一锁存电路U2相互备份,以在微控制模块MCU发生故障后,利用和第一锁存电路U2的相互备份来使能驱动模块HSD。

[0064] 作为一种示例,第二锁存电路U3包括第四开关T4、第五开关T5、第一二极管D1、第二二极管D2、第三电阻R3和第三电容C3。T4~T5可以是MOS晶体管或者三极管等开关元件,也可以是任意合适的开关集成电路。下面以T4~T5为NPN三极管,T4~T5的第一端均为三极管的发射极,T4~T5的控制端均为三极管的基极,T4~T5的第二端为三极管的集电极为例,详细说明第二锁存电路U3中的电子元件的连接关系。具体地,T4的基极耦接D2的阴极、C3的一端以及R3的一端,T4的集电极耦接R3的另一端和D1的阴极,D1的阳极耦接驱动模块HSD的输出端OUT,T4的发射极耦接T5的集电极和第二或逻辑电路OR2的另一输入端。T5的基底耦接微控制模块MCU的另一输出端,以接收第二使能控制信号MCU_EN2。T5的发射极、D2的阳极和C3的另一端均接地SGND。

[0065] 可选地,请参考图4,第二锁存电路U3还包括电阻R10~R12以及电容C4,其中,R10一端耦接微控制模块MCU的另一输出端,R10的另一端耦接R11的一端和T5的基极,R11的另一端接地,R10和R11用于对T5的基极的信号进行分压和限制,避免其高出T5的承受能力。R12耦接在T4的发射极和T5的集电极之间,用于限流。C4的一端耦接R12与T4的连接节点,C4的另一端接地。

[0066] 又例如,请参考图5,驱动模块HSD包括驱动开关M0和运算放大器U4、电阻R13和二二极管D4,M0可以为MOS管或者三极管等开关元件,其输入端(例如NMOS管的漏极)耦接短时掉电保持模块U1和电源线KL30,输出端(例如NMOS管的源极)耦接继电器U0的线包KL152和二二极管D4的阳极,控制端(例如NMOS管的栅极)耦接运算放大器U4的输出端、电阻R3的一端和二二极管D4的阴极,电阻R3的另一端接收电压信号V1,该电压信号V1来源于电源Battery。运算放大器U4的一输入端为驱动模块HSD的使能端IN,耦接第一或逻辑模块OR1(该模块未在图3和图4中示出)的输出端,运算放大器U4的另一输入端接收一阈值电压V_{th}。运算放大器U4比较两输入端的信号大小来控制驱动开关M0的控制端电压,进而使得驱动开关M0导通或者断开。

[0067] 还例如,请参考图2至图5,短时掉电保持模块U1包括二极管D3和第一电容C1,C1的

一端耦接D3的阴极,D3的阳极耦接电源线KL30,C1的另一端接地SGND。

[0068] 再例如,请参考图6,跛行控制模块Limp home包括二极管D5~D6和电阻R14,D6的阳极为跛行控制模块Limp home的电源端,用于接入电源信号KL15,D6的阴极连接R14的一端,R14的另一端连接D5的阴极且输出跛行使能信号Limp home_EN,D5的阳极接地SGND。

[0069] 请结合图2至图4,当微控制模块MCU正常上电工作时,MCU_EN1为高电平,MCU_EN1为低电平,T1导通,此时T1导通的状态被T3导通锁存,驱动模块HSD被使能,驱动模块HSD中的驱动开关M0导通,驱动模块HSD的输出端OUT有电(即继电器U0的开关KL151吸合导通),T4导通,将T1导通的状态锁存,保证驱动开关M0处于导通状态。当后续发生以下两个工况时:

[0070] (1) 工况一:在正常启动后,MCU程序跑飞或复位(Reset)时,MCU_EN1从输出高电平变成不确定状态(高电平或低电平或悬空),MCU_EN2仍为低电平,但是由于驱动模块HSD的输出端OUT有电,T4保持导通,其锁存的状态可以使得T1保持导通,进而保持驱动模块HSD使能,输出端OUT保持有电,控制开关KL151不断电,进而保证能给跛行控制模块Limp home正常供电,使其能输出跛行使能信号Limp home_EN,继而能正常进入跛行模式,由此避免了MCU故障情况下KL151下电的风险。另外,由于两个锁存电路U2和U3可以相互备份,且MCU程序跑飞导致MCU_EN1输出为低,MCU_EN2输出为高的翻转情况的概率很低,因此可以提高系统的可靠性。

[0071] (2) 工况二:在正常启动后,由于碰撞或者颠簸路面导致电源线KL30松动而短时掉电,第一电容C1可以在KL30短时掉电的情况下,不受KL30前端挂载负载影响,能持续短时给驱动模块HSD和继电器的开关KL151供电,由此保证锁存模块能持续保证开关KL151吸合导通直至KL30恢复电力,由此避免了在KL30掉电瞬间开关KL151断开的风险。

[0072] 应当理解的是,第一电容C1的储能能力取决于KL30短时掉电的时长,例如KL30短时掉电的时长取决于KL30挂负载情况,例如为10ms,而第一电容C1可以在KL30掉电时持续供电输出50ms。

[0073] 此外,本实施例中的驱动电路主要说明了与本发明的技术目的相关的电路结构,其并不限定本发明的驱动电路的结构仅仅包括这些,在本发明的其他实施例中,该驱动电路还可以包含其他电路结构,例如还可以包括耦接驱动模块HSD的反馈模块,该模块包括电阻R15、R16和电容C5,R15的一端和R16的一端耦接驱动模块HSD的一端IS,R15的一端和C5的一端均接地SGND,R16的另一端耦接C5的另一端以及微控制模块MCU的反馈端,以使得微控制模块MCU能根据驱动模块HSD的反馈输出使能控制信号MCU_EN1和MCU_EN2。

[0074] 请参考图2,本发明一实施例还提供一种控制器ZCU,其包括本发明任意实施例的所述的驱动电路。

[0075] 本发明一实施例还提供一种汽车,其包括:本发明所述的控制器ZCU,以及,与所述控制器ZCU分别耦接的电源Battery和继电器U0;且所述控制器ZCU在正常上电时从所述电源Battery取电,并给所述继电器U0的线包KL152通电,使所述继电器U0的开关KL151吸合导通。

[0076] 综上所述,本发明的驱动电路、控制器和汽车,相对传统方案,实现了使能驱动模块HSD状态的锁存和短时掉电持续工作的功能,避免了在Crank或者Crash等故障工况下无法正常进入跛行(limp home)模式和短时掉电继电器的开关断开的风险。

[0077] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发

明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于本发明技术方案的保护范围。

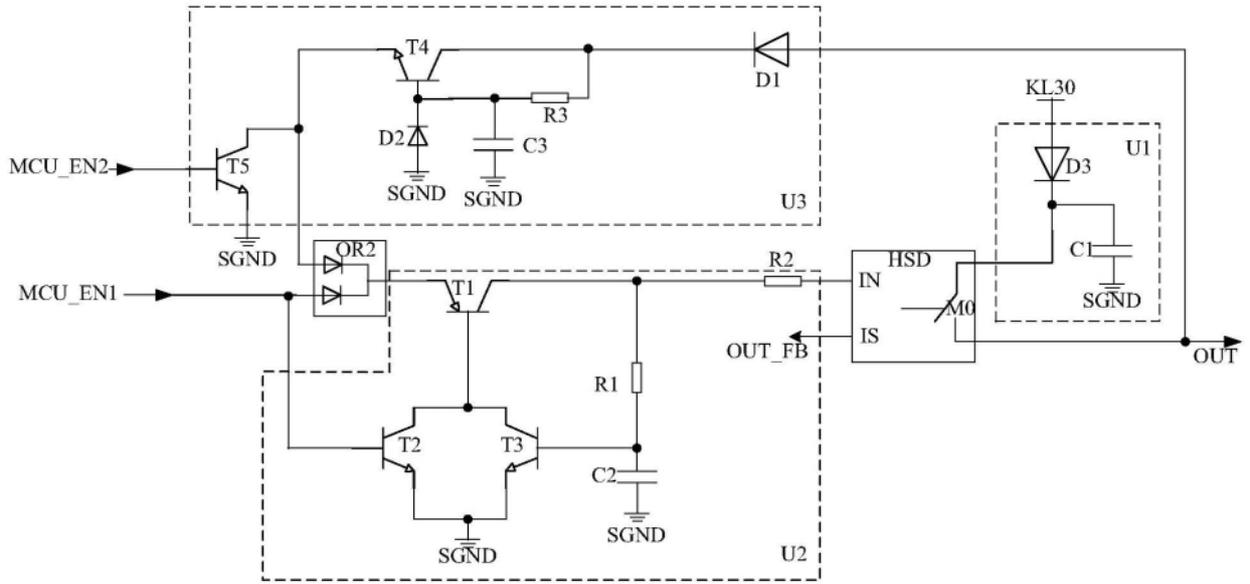


图3

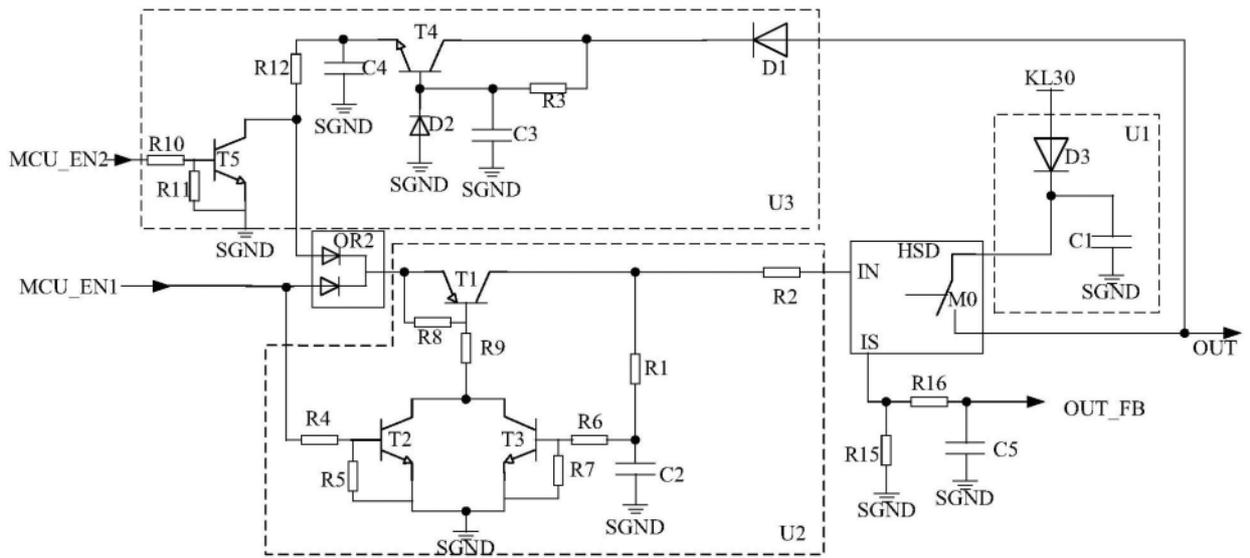


图4

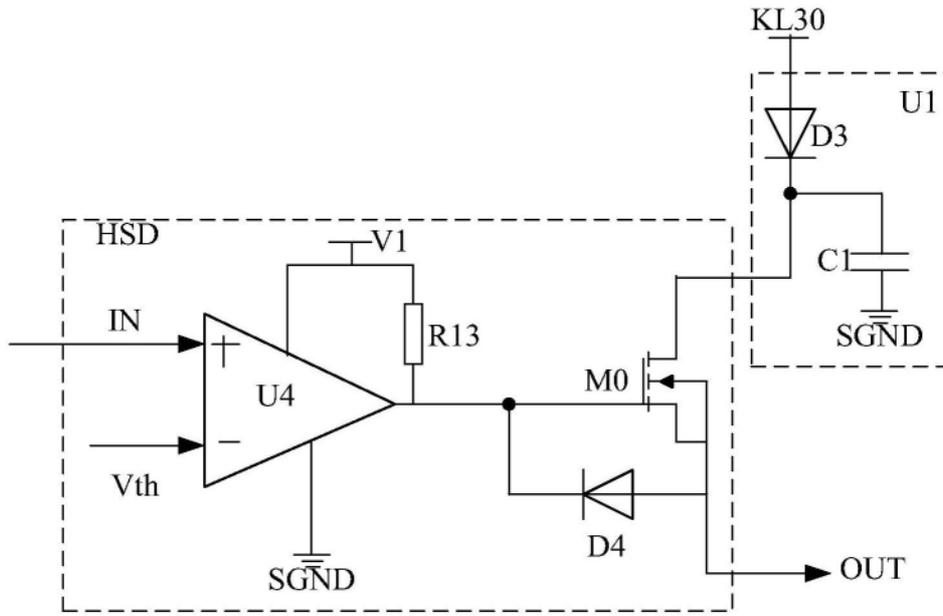


图5

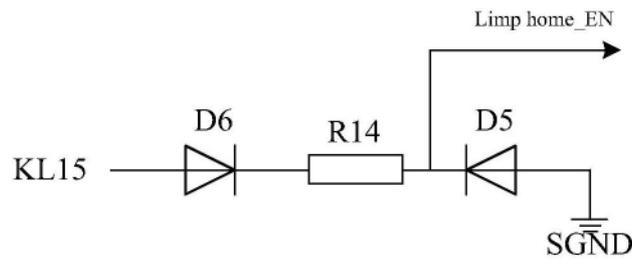


图6

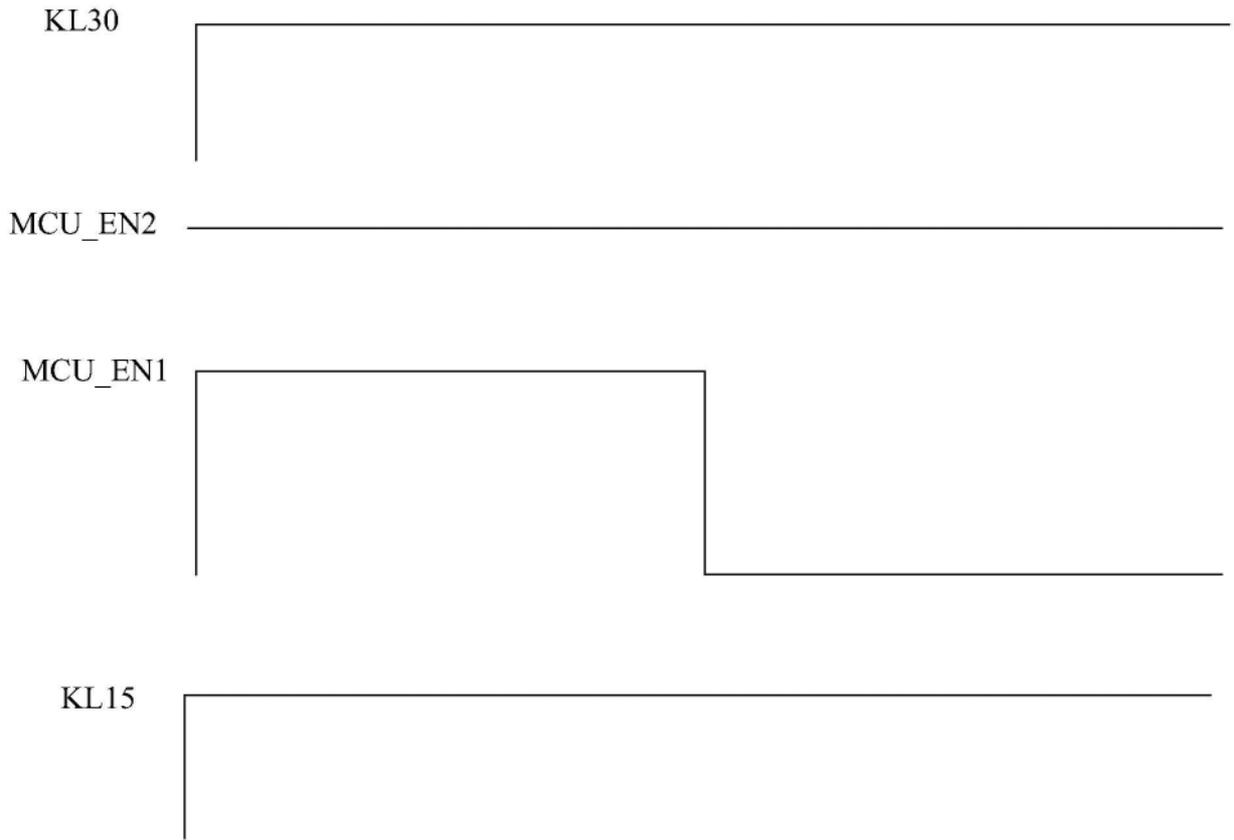


图7

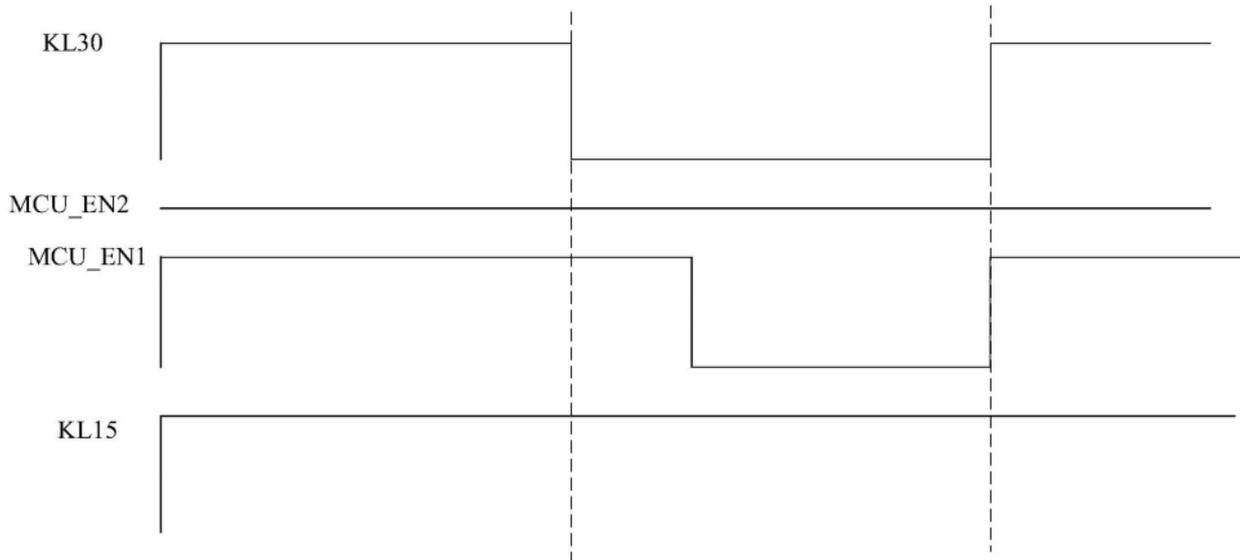


图8

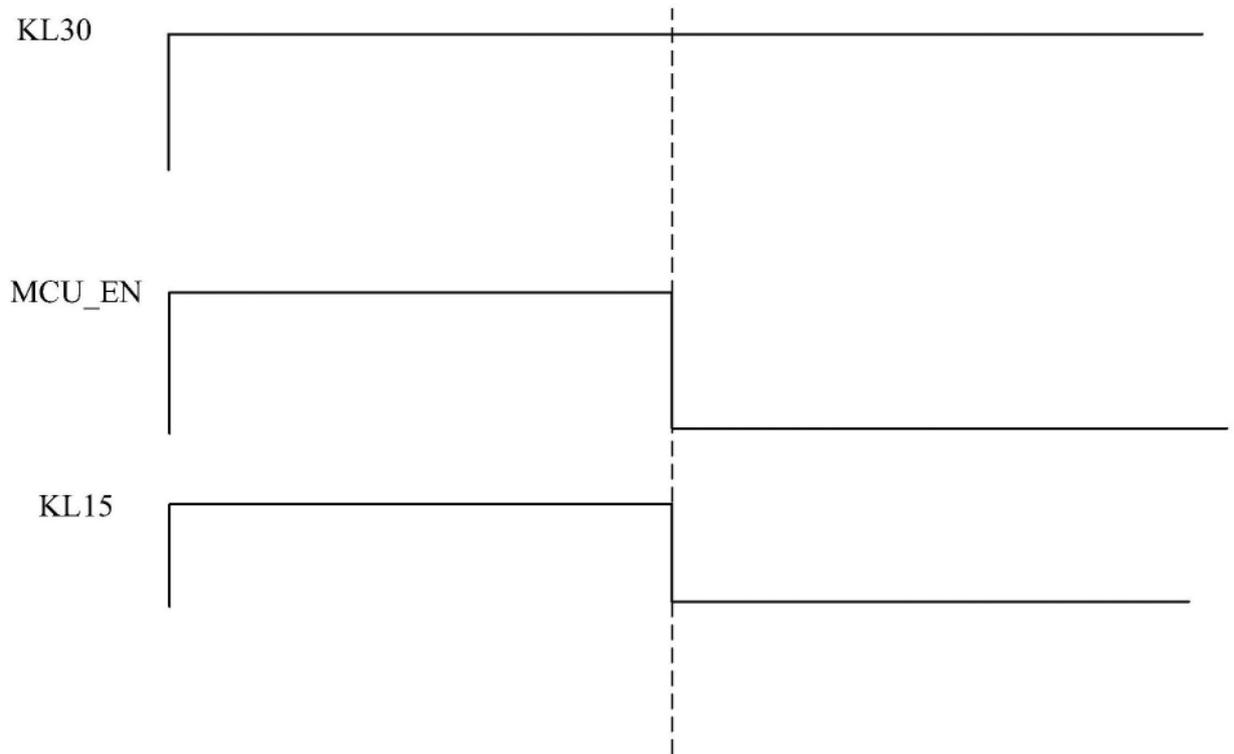


图9

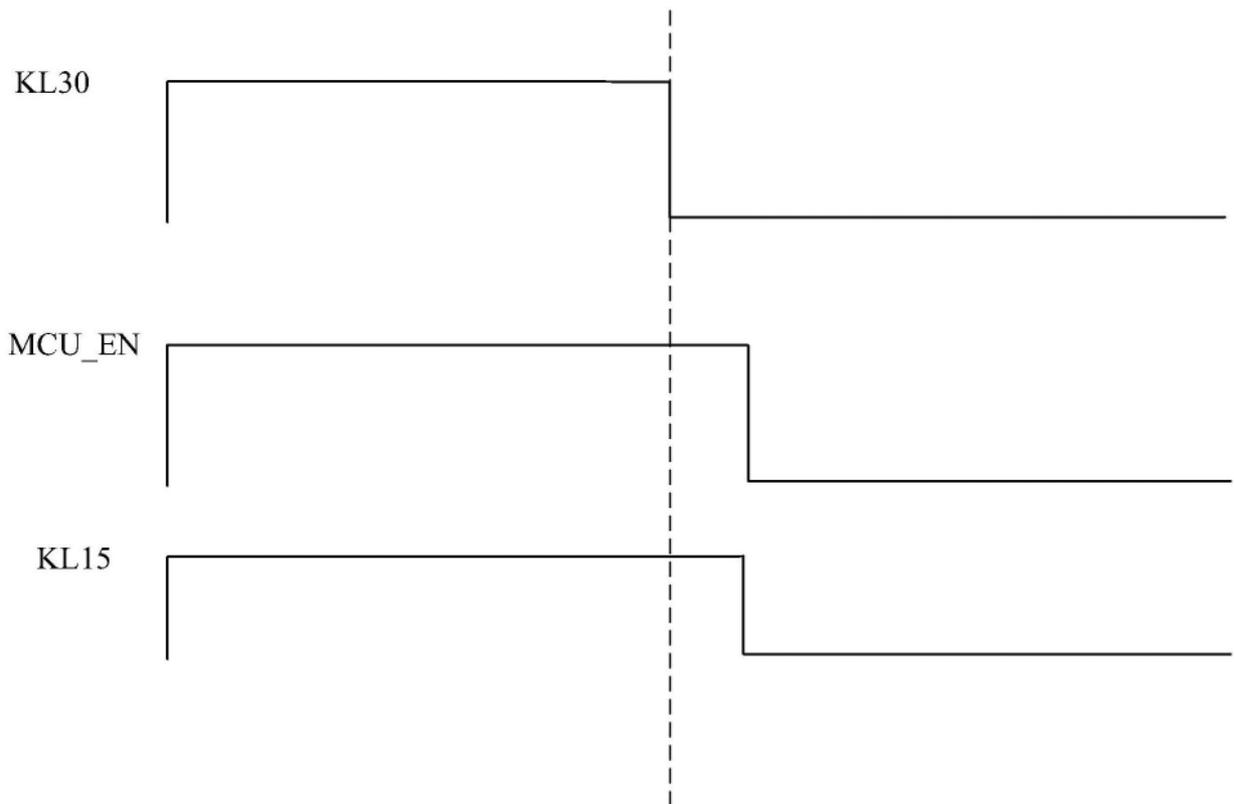


图10