

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
H05K 1/14 (2006.01)  
H05K 1/11 (2006.01)

(11) 공개번호 10-2006-0050648  
(43) 공개일자 2006년05월19일

(21) 출원번호 10-2005-0078248  
(22) 출원일자 2005년08월25일

(30) 우선권주장 JP-P-2004-00253592 2004년08월31일 일본(JP)

(71) 출원인 소니 가부시끼 가이샤  
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 와타나베 요시오  
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고 소니가부시끼  
가이샤내

(74) 대리인 신관호

심사청구 : 없음

(54) 회로소자 및 회로소자의 제조방법

요약

복수의 회로블록을 포함하는 회로소자가 제공되고, 상기 회로소자는:

유연성을 가지는 절연시트의 한쪽 표면에, 제 1 및 제 2 배선패턴이 형성되고, 제 2 배선패턴은 복수의 분할 배치된 패턴을 포함하고 제 1 배선패턴에 전기적으로 접속되며; 절연시트의 다른 표면의 제 2 배선패턴에 해당하는 영역에, 복수의 패턴을 포함하는 제 3 배선패턴이 형성되어 도통공(conductive hole)을 통해 제 2 배선패턴과 전기적으로 접속되고; 분할 배치된 회로블록을 형성하도록 하기 위해 전자부품이 제 3 배선패턴 상에 탑재되고; 복수의 회로블록들은 절연시트의 전자부품 탑재면을 안쪽으로 하고 제 2 배선패턴을 바깥쪽 방향으로 하여 접히고; 전자기 차폐효과가 있는 절연성 수지가 복수의 접혀진 회로블록 사이의 간격에 채워진다.

대표도

도 1

명세서

도면의 간단한 설명

도 1a~1e는 본 발명의 실시예에 따른 회로소자의 제조공정을 나타낸 제조공정 흐름도이다. 도 1a는 4층 플렉스-리지드(flex-rigid) 기판의 횡단면도이고, 도 1b는 도전성 페이스트가 도포된 후의 기판의 횡단면도이고, 도 1c는 전자부품이 탑재된 후의 기판의 횡단면도이고, 도 1d는 절연 수지가 도포된 후의 기판의 횡단면도이고, 도 1e는 접기(folding)와 경화(curing)를 통해 형성된 회로소자의 횡단면도이다.

도 2a~2e는 본 발명의 다른 실시예에 따른 회로소자의 제조공정을 나타낸 제조공정 흐름도이다. 도 2a는 4층 플렉스-리지드(flex-rigid) 기판의 횡단면도이고, 도 1b는 도전성 페이스트가 도포된 후의 기판의 횡단면도이고, 도 1c는 스페이서핀(spacer pin)이 수직으로 탑재된 후의 기판의 횡단면도이고, 도 2d는 접혀진 후의 기판의 횡단면도이고, 도 2e는 절연성 수지를 충전하고 경화하여 형성된 회로소자의 횡단면도이다.

도 3a~3e는 본 발명의 다른 실시예에 따른 회로소자의 제조공정을 나타낸 제조공정 흐름도이다. 도 3a는 플렉서블 커넥터(flexible connector)를 가지는 회로블록의 횡단면도이고, 도 3b는 접혀진 후의 회로블록의 횡단면도이고, 도 3c는 절연성 수지를 충전하고 경화하여 형성된 회로소자로의 횡단면도이며, 도 3d는 플렉서블 커넥터 팁(flexible connector tip)의 확대 사시도이다.

도 4a 및 4b는 본 발명의 다른 실시예에 따른 회로소자의 제조공정을 나타낸 흐름도이다. 도 4a는 플렉서블 배선부(flexible wiring part)가 회로블록 사이에 배치된 후의 회로블록의 횡단면도이고, 도 4b는 절연성 수지를 충전하고 경화하여 형성된 회로소자의 횡단면도이다.

도 5a~5c는 도 1e에 나타낸 회로소자의 다른 제조방법을 나타내는 도면이다. 도 5a는 가열 지그(jig)에 장착된 다층기판을 나타내는 평면도이고, 도 5b는 지그(jig) 안에 접어진 회로소자의 S-S선을 따른 확대 횡단면도이고, 도 5c는 개별 회로소자의 사시도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 커넥터를 사용하지 않고 서로 연결된 복수의 회로블록을 사용하는 회로소자에 관한 것이며, 특히 고주파용으로 사용하는 데 매우 적합한 회로소자 및 회로소자의 제조방법에 관한 것이다.

종래의 방법에서는, 예를 들면 2개의 회로블록을 연결하는 방법에는, 각각의 회로블록을 탑재하는 2개의 배선판의 2개의 커넥터 사이를 플렉서블 케이블 기판(flexible cable board)으로 접속하는 방법, 커넥터를 이용하지 않고 플렉서블부를 가지는 배선기판 상에 2개의 회로블록을 각각 탑재하고 플렉서블부의 유연성을 활용하여 제품의 좁은 공간 내에 배선판을 탑재하는 방법 등이 있다. 이들 방법들은 전기제품의 조립중에 일반적으로 행해진다. 후자의 예로서의 방법이 미심사 일본 특허문헌 2001-358422호(도 5)에 개시되어 있다.

또한, 예를 들면, 세라믹 패키지 등의 배선기판에 IC칩 등을 탑재하여 소정의 기능을 수행하도록 형성된 복수의 회로소자 등은, 하나의 회로소자를 다른 회로소자의 상단에 위치하고 한쪽 회로소자의 위쪽 단자를 다른 회로소자의 아래쪽 단자에 납땜 등으로 접속시켜 연결되고, 그것에 의해 그러한 회로소자의 대량생산을 가능하게 한다.

#### 발명이 이루고자 하는 기술적 과제

커넥터는 비용을 상승시키고, 배선판에 설치공간을 필요로 하므로, 제품은 소형화에 불리할 뿐만 아니라 진동 등에 약하다고 하는 단점이 있다. 플렉서블 케이블을 이용하는 얇은 커넥터도 있으나, 비용, 공간, 접속 신뢰성의 면에서 만족되지 않는다.

플렉서블부가 2개의 회로블록과 일체로 접속되는 구성은, 회로블록 사이의 접속 신뢰성의 문제는 없다. 그러나, 전자기적 간섭에 민감한 회로 등이 탑재되면, 회로블록 사이의 전자기적 간섭의 문제가 제기되고, 2개의 회로블록을 접어서 사용하지 못하고, 결과적으로 차폐 케이스 등이 필요하다. 차폐 케이스는 어느 정도의 면적과 두께를 필요로 하므로 소형화를 방해한다. 더욱이, 일반적으로 적용되는 금속판으로 만들어진 차폐 케이스는, 열 흡수가 좋아 납땜 온도가 충분히 오르지 않는 것에 기인하는 납땜 불량률의 우려도 있다.

이러한 문제들을 고려하여, 좁은 탑재영역을 가지고 커넥터를 이용하지 않고 연결된 둘 또는 그 이상의 회로블록을 사용하는, 회로소자 및 이러한 회로소자의 제조방법을 제공하는 것이 바람직하다.

### 발명의 구성 및 작용

본 발명의 실시예에 따르면, 복수의 회로블록을 가지는 회로소자가 제공되고, 상기 회로소자는: 구부릴 수 있는, 예를 들면, 폴리이미드 수지로 만들어진 절연시트의 한 면에, 제 1 배선패턴과 제 2 배선패턴이 형성되고, 제 2 배선패턴은 각각의 회로블록에 분할 배치된 패턴을 포함하며 제 1 배선패턴과 전기적으로 접속되고; 절연시트의 다른 면의 제 2 배선패턴과 대응하는 영역에, 각각의 회로블록에 분할 배치된 패턴을 포함하는 제 3 배선패턴이 형성되고, 제 2 배선패턴과 접속되며; 복수의 분할 배치된 회로블록을 형성하기 위해 제 3 배선패턴 상에 전자부품이 탑재되고; 복수의 회로블록들은 전자부품 탑재면을 안쪽으로 하여 접어지고; 전자기 차폐효과가 있는 절연성 수지, 예를 들면 페라이트 (ferrite) 가루 및 세라믹 가루를 분산시킨 에폭시계(epoxy-based)의 수지가 복수의 접어진 회로블록 사이의 간격에 충전된다.

이와 같이 구성된 본 발명의 실시예의 회로소자에 의하면, 복수의 회로블록이 복수의 회로블록 사이에 배치되는 복수의 제 1 배선패턴에 의해 전기적으로 접속되고, 제 3 배선패턴에 탑재된 전자부품이 안쪽에 배치되고, 복수의 회로블록은 감는 식으로 접어지고, 전자기 차폐효과를 가지는 절연성 수지가 복수의 회로블록의 간격에 충전된다. 따라서, 탑재된 전자부품 사이의 상호 간섭을 방지할 수 있다.

성능검사, 예를 들면, 동작검사 등이 전자부품이 회로블록에 탑재된 후에 수행될 수 있다. 따라서, 회로소자를 형성하기 위해 회로블록을 접기 전에 불량률이 제거될 수 있다. 그러므로, 전자부품을 내장시킨 회로소자를 양호한 양품률(yield)로 저비용으로 생산할 수 있다.

주로 에폭시 수지로 만들어진 절연성 수지가 전자부품 사이에 충전되어 있으므로, 전기 절연성이 향상되고, 회로소자로서의 신뢰성이 향상될 수 있다.

더욱이, 질화 알루미늄(aluminum nitride) 및 질화 붕소(boron nitride) 등을 함유한 절연성 수지를 이용하는 것에 의해 전자부품으로부터의 발열이 회로소자 전체에 확산될 수 있어 열 방사특성이 큰 폭으로 개선될 수 있게 된다.

또, 상기한 본 발명의 다른 실시예의 회로소자에 있어서, 회로소자는 2개의 회로블록을 가지고, 제 1 배선패턴이 제 1 플렉서블 배선부로 사용되고, 제 2 배선패턴은 외층 배선패턴이고, 제 3 배선패턴은 내층 배선패턴이며, 2개의 회로블록의 전자부품의 탑재면을 안쪽으로 하고, 제 1 플렉서블 배선부를 바깥쪽으로 하여 U자 모양으로 2개의 회로블록이 접어진다.

이와 같이 구성된 본 발명의 실시예의 회로소자에 따르면, 내층 배선패턴 층의 2개의 회로블록의 전자부품 탑재면이 서로 마주하고, 2개의 회로블록은 U자형으로 구부러진 제 1 플렉서블 배선부로 이루어지는 제 1 배선패턴에 의해 전기적으로 접속되어, 회로블록이 외층 배선패턴으로 덮이도록 할 수 있다. 또한, 2개의 회로블록 사이의 간격에 전자기 차폐효과를 가지는 절연성 수지가 충전되므로, 탑재된 전자부품 사이의 상호 간섭이 효과적으로 방지될 수 있다.

본 발명의 다른 실시예의 회로소자에 있어서, 회로블록이 접혀졌을 때, 마주하는 회로블록의 내층 배선패턴들을 접속하고, 소정의 간격을 맞추는 도전성 스페이서(conductive spacer)가 설치될 수 있다.

이와 같이 구성된 본 발명의 실시예의 회로소자에 따르면, 양쪽 블록이 접어지는 동안, 탑재된 전자부품과 탑재된 전자부품과 대응하는 배선패턴 사이를 접속하는 영역에 과도한 응력 집중이 방지될 수 있을 뿐만 아니라, 2개의 회로블록 사이의 전기적 접속을 제 1 배선패턴(제 1 플렉서블 배선부)의 그것과 독립적으로 실시할 수도 있어 회로블록의 회로설계 및 전자부품의 탑재설계가 용이하게 된다.

상기한 본 발명은 다른 실시예의 회로소자에 있어서, 2개의 회로블록의 외층 배선패턴과 제 1 플렉서블 배선부는 전자기 차폐층을 구성할 수 있다.

이와 같이 구성된 본 발명의 실시예의 회로소자에 따르면, 전자기 차폐효과를 가지고 2개의 회로블록 사이의 간격에 충전된 절연성 수지는 탑재된 전자부품 사이의 상호 간섭을 효과적으로 방지하고 외부에 대한 회로블록의 전자기적 영향을 억제할 수 있다. 그러므로 고주파에서도 오동작이 적은 회로블록을 제공할 수 있다.

상기한 본 발명의 다른 실시예의 회로소자에 있어서, 2개의 회로블록이 접혀진 상태로, 제 1 플렉서블 배선부와 반대측의 2개의 회로블록의 끝 부분이, 저융점 금속(low melting point metal) 또는 도전 접착제(conductive adhesive)로 접합된다.

이와 같이 구성된 본 발명의 실시예의 회로소자에 따르면, 회로소자의 외형 치수 안정성이 2개의 접어진 회로블록 사이에서 수지만 충전된 것보다 주위 온도에 대하여 유지될 수 있다.

상기한 본 발명의 다른 실시예의 회로소자에 있어서, 제2의 플렉서블 배선부가 회로블록의 단부(end)로부터 연장될 수 있다. 다른 회로와의 접속단자가 제 2 플렉서블 배선부의 배선패턴에 형성된다.

이와 같이 구성된 본 발명의 실시예의 회로소자에 따르면, 다른 회로가 회로블록의 단부(end)로부터 연장된 제2의 플렉서블 배선부의 팁(tip) 또는 중간에 배선패턴에 전기적으로 접속되고 2개의 회로블록 및 제 1 플렉서블 배선부가 제조될 때 동시에 형성될 수 있다.

상기한 본 발명의 실시예의 회로소자에 있어서, 회로블록의 단부에 접지(ground)층으로부터 연장하는 제 3 플렉서블 배선부가 형성될 수 있다. 제 3 플렉서블 배선부는 전자부품 탑재면 측에 접혀지고 전자기 차폐층은 외층 배선패턴 및 제 1 플렉서블 배선부로 구성된다.

이와 같이 구성된 본 발명의 회로소자에 의하면, 전자기 차폐층이 회로블록의 단부로부터 연장된 제 3 플렉서블 배선부에 형성되고 2개의 회로블록 및 제 1 플렉서블 배선부가 제조될 때 동시에 형성된다. 제 3 플렉서블 배선부는 하나의 회로블록을 덮도록 배치되고 그 후 다른 회로블록이 작게 접어진다. 따라서, 2개의 회로블록에 탑재된 전자부품 사이의 전자기적 영향이 더욱 억제될 수 있다. 더욱이, 전원 및 접지면적이 넓어질 수 있어, 안정된 동작이 가능하다.

본 발명의 다른 실시예에 따르면, 예를 들면, 폴리이미드 수지로 만들어진 절연시트에, 제 1 배선패턴을 형성하는 단계와, 각각 분할적으로 배치된 회로블록에 대한 제 2, 제 3 배선패턴을 형성하기 위해 절연층과 동박(copper foil)을 적층하는 단계와, 제 1, 제 2, 제 3 배선패턴의 필요한 영역의 접속을 위해 도통공(conductive hole)을 형성하는 단계와, 제 2, 제 3 배선패턴을 형성하는 단계와, 제 3 배선패턴 상에 땀납 레지스트(solder resist)를 형성하는 단계와, 제 3 배선패턴 상에 전자부품을 탑재하고 그것에 의해 각각 분할적으로 배치된 제 2 배선패턴과 제 3 배선패턴에 복수의 회로블록을 형성하는 단계와, 절연시트의 전자 부품 탑재면을 안쪽으로 하고 제 1 배선패턴을 바깥쪽으로 하여 접는 공정과, 접어진 복수의 회로블록의 전자부품 탑재면 사이에, 예를 들면, 페라이트 가루(ferrite powder) 및 세라믹 가루가 분산된, 에폭시 수지 같은 전자기 차폐효과를 가지는 절연성 수지를 충전하는 공정과, 절연성 수지를 가열하고 경화하는 공정의 단계를 포함하는 복수의 회로블록을 가지는 회로소자의 제조방법이 제공된다.

상기와 같이 구성된 본 발명의 실시예의 회로소자의 제조방법에 따르면, 절연시트의 양면에 동도금(plated copper) 및 도전성 페이스트(conductive paste)와 같은 도전성 배선패턴이 포토리소그래픽법(photolithography method) 또는 인쇄법(printing method)에 의해 형성되고, 양면의 배선패턴이 전기적으로 접속된 후, 전자부품이 탑재되어 그것에 의해 복수의 회로블록을 형성한다. 이때, 회로블록은 절연시트의 한쪽 면에 배치되는 제 1 배선패턴에 의해 전기적으로 접속된다. 따라서, 제 1 배선패턴에 복수의 회로블록을 접고 복수의 회로블록 사이에 전자기 차폐효과를 가지는 절연성 수지를 충전하고 절연성 수지를 경화시키는 것에 의해, 탑재된 전자부품 사이의 상호 간섭이 적은 회로소자를 제조할 수 있다.

도 1a~1e를 참조하여, 본 발명의 회로소자 및 회로소자의 제조방법의 적합한 실시예를 설명한다.

도 1a~1e는 본 실시예에 따른 회로소자의 제조방법을 나타내는 제조공정 흐름도이다. 회로소자는 4층 플렉스-리지드(flex-rigid) 기판을 베이스로 사용하여 제조된다.

도 1a는 4층 플렉스-리지드(flex-rigid) 기판의 횡단면도이고, 도 1b는 도전성 페이스트가 도포된 후의 기판의 횡단면도이고, 도 1c는 전자부품이 탑재된 후의 기판의 횡단면도이고, 도 1d는 절연성 수지가 도포된 후의 기판의 횡단면도이고, 도 1e는 접기(folding)와 경화(curing)를 통해 형성된 회로소자의 횡단면도이다.

도 1a~1e에 있어서, 부호(10)는 4층 플렉스-리지드(flex-rigid) 기판을 나타내고, 부호(11)는 절연성 기재로 사용된 폴리이미드 수지로 만들어진 폴리이미드 시트를 나타내고, 부호(12)는 폴리이미드 시트(11)의 양면에 형성된 배선패턴을 나타내고, 부호(13)는 에폭시 수지로 만들어지고 배선패턴(12)의 영역(BL1)과 영역(BL2)을 덮는 절연층을 나타내고, 부호(14)는 절연층 위에 형성된 배선패턴을 나타낸다.

부호(15)는 유연성을 가지고 영역(BL1)과 영역(BL2)의 경계영역의 폴리이미드 시트(11) 상에, 에폭시 수지 절연층이 제거된 배선패턴(12(b-3))을 형성하는 플렉서블 배선부(flexible wiring part)를 나타낸다. 부호(21)는 영역(BL1)에 탑재되고, 예를 들면, 고주파 신호처리 회로를 구성하는 전자부품을 나타내고, 부호(22)는 영역(BL2)에 탑재되고, 예를 들면, 중간주파 신호처리 회로를 구성하는 전자부품을 나타낸다. 부호(23)는 전체 전자부품 탑재면의 피복(cover coat)으로서의 밀봉 수지(sealing resin)를 나타낸다.

영역(BL1)은 전자부품이 탑재된 고주파 신호 처리용 회로블록이 형성된 배선기판의 부분에 해당하고, 반면에 영역(BL2)은 전자부품이 탑재된 중간주파 신호처리용 회로블록이 형성된 배선기판의 부분에 해당한다. 두 회로블록은 모두 플렉서블 배선부(15)에 의해 전기적으로 접속된다.

도 1e는 최종공정 후의 본 실시예의 회로소자의 횡단면도이다. 이하 회로소자의 제조방법을 순서대로 설명한다.

다음에 있어, 기재(base material)로서 도 1a에 나타난 4층 플렉스-리지드 기판(10)을 제 1에서 제 9 단계로 나누어 설명한다.

플렉스-리지드 기판(10)은 폴리이미드 시트(11)를 베이스로 만들어진 플렉서블 배선부(배선패턴(12(b-3)))(15)와 경화된 유리 에폭시 수지로 만들어진 층간 절연층(13(a-1), 13(a-2), 13(b-1), 13(b-2))을 가지는 리지드 기판으로 만들어진 영역(BL1) 및 영역(BL2)으로 구성된다. 즉, 배선기판은 접을 수 있고 구부러질 수 있는 부분(배선패턴(12(b-3)))(15)과 전자부품이 탑재된 리지드부(영역(BL1)과 영역(BL2))의 혼합으로 만들어진다.

즉, 예를 들면, 제 1 단계로서, 도 1a에 나타난 얇은 폴리이미드 시트(11)의 소정 위치에 레이저 혹은 프레스 가공을 사용한 펀칭에 의해 도통공이 형성되고, 전체 기판표면에 도금이 행해진다.

제 2 단계로서, 도 1a에 나타난 폴리이미드 시트(11)의 영역(BL1)에 배선패턴(12(a-1), 12(b-1))이 형성되고, 영역(BL2)에 배선패턴(12(a-1), 12(b-2))이 형성된다. 영역(BL1)과 영역(BL2) 사이의 경계영역에 배선패턴(12(a-1))과 배선패턴(12(b-3))이 형성되고, 전자는 배선패턴(12(a-1))을 전기적으로 접속하고 배선패턴(12(a-2))과 후자는 배선패턴(12(b-1))과 배선패턴(12(b-2))을 전기적으로 접속한다. 피복(cover coat)은 전체 표면에 걸쳐 형성된다.

제 3 단계로서, 유리 에폭시 수지와 동박(copper foil)은 영역(BL1) 및 영역(BL2)의 윗면과 아랫면을 덮으며 적층되고, 절연층(13(a-1), 13(a-2), 13(b-1), 13(b-2))을 형성하기 위해 가열된다. 배선패턴(12(a-1), 12(a-2), 12(b-1), 12(b-2))과의 접속을 위한 도통공은 레이저가공 및 도금에 의해 형성된다.

제 4 단계로서, 최상층으로서, 배선패턴(14(a-1), 14(b-1))이 영역(BL1)에 형성되고, 배선패턴(14(a-2), 14(b-2))은 영역(BL2)에 형성된다. 배선패턴(14(b-1))은, 전자기 차폐층으로 기능하도록 영역(BL1)의 거의 전체 표면을 덮어 형성된다. 배선패턴(14(b-2))은, 회로소자(도 1e)를 다른 배선기판 등과 전기적으로 접속하기 위해 일반적으로 격자모양(lattice shape)의 그리드 랜드(grid land)를 가지도록 형성된다.

다음으로, 도 1b에 나타난 바와 같이, 도전성 페이스트(16)는 4층 플렉스-리지드 기판(10)의 위 표면에 도 1b에 나타난 바와 같이 전자부품이 탑재되는 위치에, 인쇄법(printing)이나 투여법(dispensing method)에 의해 형성된다.

다음으로, 도 1c에 나타난 바와 같이, 4층 플렉스-리지드 기판(10)에 전자부품이 탑재된다. 영역(BL1)에는, 제 1 회로블록을 형성하기 위해 고주파 신호처리 회로를 구성하는 전자부품(21a, 21b, 21c, 21d, 21e)이 탑재된다. 영역(BL2)에는, 제2의 회로블록을 형성하기 위해 중간주파 신호처리 회로를 구성하는 전자부품(22a, 22b, 22c)이 탑재된다. 그 후, 4층 플렉스-리지드 기판(10)에 전자부품이 탑재된 상태로, 예를 들면, 동작검사 등의 성능검사가 회로블록 단위로 실시될 수 있다.

다음으로, 도 1d에 나타난 바와 같이, 밀봉 수지(23)가 4층 플렉스-리지드 기판(10)의 전자부품(21a~21e, 22a~22c)의 탑재면 전체에 도포되고, 전자기 차폐효과를 부여하기 위해 가건조(preliminarily dried) 된다. 밀봉 수지는 전기 절연성이 뛰어난 에폭시 수지에 페라이트 가루 및 세라믹 가루를 분산시켜 만들어진다.

다음으로, 도 1e에 나타난 바와 같이, 배선패턴(12(a-3) 및 12(b-3))을 가지고 제 1 회로블록(영역(BL1))과 제 2 회로블록(영역(BL2)) 사이의 경계영역에 형성된 플렉서블 배선부(15)가 밀봉 수지(23)의 도포면을 안쪽으로 하고 배선패턴(12

(b-3))의 도체를 바깥쪽으로 하여 U자 모양으로 구부러지고, 그것으로서 제 1 회로블록을 제 2 회로블록에 적층한다. 이러한 방법으로, 배선패턴(14(b-1))의 전자기 차폐층이 위 표면에 배치되고, 배선패턴(14(b-2))에 의한 그리드 랜드(grid land)가 아래쪽 면에 배치된다.

마지막으로, 도 1e에 나타낸 바와 같이, 이러한 구조는 소정의 두께로 도시하지 않은 지그(jig)에 수납되어 본 실시예의 회로소자를 형성하기 위해 가열되고 경화된다.

도 1a~1e에 나타낸 실시예의 회로소자 및 회로소자의 제조방법에 따르면, 예를 들면, 동작검사 등의 성능검사는 전자 부품(21a~21e, 22a~22c)을 제 1 및 제 2 회로블록에 탑재한 후에 실시되고, 불량은 최종 회로소자를 형성하기 위해 접어지기 전에 제거된다. 그러므로, 전자부품(21a~21e 및 22a~22c)을 내장시킨 회로소자가 양호한 양품률(yield)로 저비용으로 생산될 수 있다.

주로 에폭시 수지로 만들어진 절연성 수지가 고주파 신호 처리 회로의 전자부품(21a~21e)과 중간주파 처리회로의 전자부품(22a~22c)의 사이에 충전된다. 따라서 절연성을 향상시킬 수 있고, 전자부품 사이의 상호 간섭을 현저하게 억제할 수 있고 회로소자로의 신뢰성을 향상시킬 수 있다.

전자기 차폐체로 회로소자를 덮는 구조가 용이하게 얻어진다. 그러므로, 각 회로블록 사이 및 외부와의 전자기 차폐가 완벽해진다. 차폐 케이스 등이 불필요할 뿐만 아니라, 외부로의 악영향도 피할 수 있어 전자기 차폐 대책이 용이하게 실시될 수 있다.

또한, 전자부품으로부터의 발열이 회로소자 전체에 확산될 수 있으므로, 열방사특성(heat radiation characteristic)이 큰 폭으로 개선될 수 있다.

더욱이, 접힌 구조가 실현되므로, 회로소자는 3차원적 공간절약을 제공한다.

도 2a~2e를 참조하여, 본 발명의 회로소자 및 회로소자의 제조방법을 실시하기 위한 최선의 형태의 다른 예를 설명한다.

도 1a~1e에 나타낸 실시예의 회로소자에 비하여, 도 2a~2e에 나타낸 실시예의 회로소자는 전자부품이 탑재될 때 동시에 높이조정 핀이 탑재되는 것과 밀봉 수지(23)가 접은 후에 충전된다는 점이 다르다. 이하의 도 2a~2e에 나타낸 실시예의 설명에서는, 도 1a~1e과 같은 부분은 동일한 부호로 나타낸다.

도 1a~1e에 나타낸 회로소자와 같이, 본 실시예의 회로소자도 4층 플렉스-리지드 기판을 베이스기재로 사용한다. 도 2a~2e는 회로소자의 제조방법을 나타내는 제조공정 흐름도이다.

도 2a는 4층 플렉스-리지드 기판의 횡단면도이고, 도 2b는 도전성 페이스트가 도포된 후의 기판의 횡단면도이고, 도 2c는 전자부품과 간격유지 핀이 탑재된 후의 기판의 횡단면도이고, 도 2d는 접어진 후의 기판의 횡단면도이고, 도 2e는 절연성 수지를 충전, 가열, 경화하여 형성된 회로소자의 횡단면도이다.

먼저, 도 2a에 나타낸 바와 같이, 도 1a에 나타낸 것과 동일 구성의 4층 플렉스-리지드 기판(10)이 준비된다.

다음으로, 도 2b에 나타낸 바와 같이, 도 1b를 참조하여 설명한 바와 같이, 도전성 페이스트(16)가 4층 플렉스-리지드 기판(10)의 윗면에 도 2b에 나타낸 대로 전자부품이 탑재되는 위치에, 인쇄법이나 투여법에 의해 형성된다.

다음으로, 도 2c에 나타낸 바와 같이, 도 1c를 참조하여 설명한 바와 같이, 4층 플렉스-리지드 기판(10)에 전자부품이 탑재된다. 영역(BL1)에는, 아날로그 신호처리 회로를 구성하는 전자부품(21a, 21b, 21c, 21d, 21e)이 제 1 회로블록을 형성하기 위해 탑재된다. 영역(BL2)에는, 디지털 신호처리 회로를 구성하는 전자부품(22a, 22b)이 제 2 회로블록을 형성하기 위해 탑재된다. 구리와 같은 도전성이 좋은 도체로 만들어진 핀(25)이 도전성 페이스트 등을 사용하여 제 2 회로블록의, 예를 들면, 네 모퉁이에 탑재된다.

이 핀(25)은, 제 1 회로블록(영역(BL1))과 제 2 회로블록(영역(BL2))이 접어졌을 때 회로블록 사이를 소정의 간격으로 유지하고, 두 블록을 접착하고 고정하여 모양의 안정성에 기여한다. 또한, 필요에 따라, 핀은 영역(BL1)의 전자부품(21a~21e)의 탑재면 상의 배선패턴(12(a-1), 14(a-1))과 영역(BL2)의 전자부품(22a, 22b) 탑재면 상의 배선패턴(12(a-2), 14(a-2))을 전기적으로 접속한다.

다음으로, 도 2d에 나타난 바와 같이, 제 1 회로블록(영역(BL1))과 제 2 회로블록(영역(BL2)) 사이의 경계영역에 형성된 배선패턴(12(a-3), 12(b-3))을 가지는 플렉서블 배선부(15)는 전자부품(21a~21e, 22a, 22b)이 탑재된 측을 안쪽으로, 배선패턴(12(b-3))의 도체를 바깥쪽으로 하여 U자 모양으로 구부러지고, 그로 인해 제 1 회로블록을 제 2 회로블록 위에 적층한다. 이러한 방법으로, 배선패턴(14(b-1))의 전자기 차폐층이 위 표면에 배치되고, 배선패턴(14(b-2))에 의한 그리드 랜드가 아래쪽 면에 배치된다. 두 블록간의 소정 간격은 핀(25)에 의해 유지된다.

다음으로, 도 2e에 나타난 바와 같이, 밀봉 수지(23)가 U자 모양으로 접어진 제 1 회로블록과 제 2 회로블록 사이의 간격에 전자기 차폐효과를 부여하기 위해 충전된다. 밀봉 수지(23)는 전기 절연성이 뛰어난 에폭시 수지에 페라이트 가루 및 세라믹 가루를 분산시켜 만들어진다. 이러한 구조는 도면에 나타난 형태를 유지하기 위해, 예를 들면, 지그(jig) 내에서 소정의 두께로, 본 실시예의 회로소자를 형성하기 위해 가열되고 경화된다.

도 2a~2e에 나타난 실시예의 회로소자 및 회로소자의 제조방법에 대해서도 도 1a~1e에 나타난 실시예와 같은 작용효과를 얻을 수 있는 것은 용이하게 이해될 수 있다.

또한, 도 2a~2e에 나타난 실시예에 있어서, 핀(25)이 수직으로 탑재되고 제 1 회로블록(영역(BL1))과 제 2 회로블록(영역(BL2))이 도전성 페이스트로 접착되고 고정된다. 그러므로, 두 블록은 소정 간격으로 유지되고, 두 블록이 접어지는 동안, 탑재된 전자부품과 이에 대응하는 배선패턴의 접속영역 사이에 여분의 응력이 집중되는 것을 방지할 수 있을 뿐만 아니라, 핀이 두 블록을 접착하고 고정하여 모양의 안정성에 기여할 수도 있다. 또한, 필요에 따라, 핀은 접어지고 서로 마주하는 배선패턴(12(a-1), 14(a-1))과 배선패턴(12(a-2), 14(a-2))을 전기적으로 접속하여, 회로블록의 회로설계나 전자부품의 탑재설계가 용이하게 된다.

도 3a~3d를 참조하여, 본 발명의 회로소자 및 회로소자의 제조방법을 실시하기 위한 최선의 형태의 다른 예를 설명한다.

도 1a~1e에 나타난 실시예의 회로소자에 비하여, 도 3a~3d에 나타난 실시예의 회로소자는, 폴리이미드 시트(11)가 제 2 회로블록의 끝에서부터 연장되고, 도체의 배선패턴에 의해 형성된 커넥터가 첨단부(top end portion)에 설치되고, 밀봉 수지(23)가 도 2a~2e에 나타난 실시예와 같이 기판이 접어진 후에 충전되는 점이 다르다. 이하의 도 3a~3d에 나타난 실시예의 설명에서는 도 1a~1e와 같은 부분은 동일한 부호로 나타낸다.

본 실시예의 회로소자도 역시 4층 플렉스-리지드 기판을 베이스기재로서 사용하여 제조된다. 도 3a~d는 회로소자의 제조방법을 나타내는 제조공정 흐름도이다.

도 3a는 플렉서블 커넥터를 가지는 회로블록의 횡단면도이고, 도 3b는 접어진 후의 회로블록의 횡단면도이고, 도 3c는 절연성 수지를 충전하고 경화하여 형성된 회로소자의 횡단면도이며, 도 3d는 플렉서블 커넥터 팁(flexible connector tip)의 확대 사시도이다.

먼저, 도 3a에 나타난 대로, 전자부품이 탑재된 4층 플렉스-리지드 기판(10)이 형성된다.

4층 플렉스-리지드 기판(10)은, 도 1a에 나타난 영역(BL2)의 폴리이미드 시트(11)와 다른 점으로서 도 3a에서 좌측으로 더욱 연장된 폴리이미드 시트(11)를 가진다. 연장된 폴리이미드 시트(11)의 위 표면(11a)에, 배선패턴(12(a-4))이 형성되고 아래쪽 면(11b)에, 배선패턴(12(b-4))이 형성되어 이로써 플렉서블 커넥터부(17)를 형성한다. 도 1a~1e에 나타난 실시예와 같이, 도 3a에 나타난 바와 같이, 도전성 페이스트가 소정 위치에 형성되고 그 후 영역(BL1)에 전자부품(21a~21e)이 탑재되고, 영역(BL2)에 전자부품(21a, 21b)이 탑재된다.

플렉서블 커넥터부(17)를 구성하는 연장된 폴리이미드 시트(11)의 위 표면(11a)의 배선패턴(12(a-4))의 첨단부(tip)는, 도 3d의 확대 사시도에 나타난 바와 같이, 일반적으로 직사각형 모양의 도통 패드(conductive pad)를 가진다. 폴리이미드 시트(11) 아래 면(11b)의 배선패턴(12(b-4))은 접지(ground)로 사용된다.

다음으로, 도 3b에 나타난 바와 같이, 제 1 회로블록(영역(BL1))과 제 2 회로블록(영역(BL2))의 사이의 경계영역에 형성된 배선패턴(12(a-3), 12(b-3))을 가지는 플렉서블 배선부(15)는, 전자부품(21a~21e, 22a, 22b)을 탑재하는 쪽을 안쪽으로, 배선패턴(12(b-3))의 도체를 바깥쪽으로 하여 U자 모양으로 구부러지고, 이로써 제 1 회로블록을 제 2 회로블록 위에 적층한다. 또한, 연장된 플렉서블 커넥터부(17)는 제 1 회로블록과 제 2 회로블록의 개구부(opening)를 거의 덮도록 하기 위해 제 2 회로블록(영역(BL2))에 가까운 부분이 구부러진다.

다음으로, 도 3c에 나타난 바와 같이, 밀봉 수지(23)가 제 1 회로블록과 제 2 회로블록의 간격과 접혀진 플렉서블 커넥터부(17)에 의해 형성되는 공간에 전자기 차폐효과를 부여하기 위해 충전된다. 밀봉 수지(23)는 전기 절연성이 뛰어난 에폭시 수지에 페라이트 가루 및 세라믹 가루를 분산시켜 만들어진다. 이러한 구조는 도면에 나타난 형태를 유지하기 위해, 예를 들면, 지그(jig) 내에서 소정의 두께로 유지되고, 본 실시예의 회로소자를 형성하기 위해 가열되고 경화된다.

본 도면 3a~3d에 나타난 실시예의 회로소자 및 회로소자의 제조방법에 대해서도 도 1a~1e에 나타난 실시예와 같은 작용효과가 얻어질 수 있는 것은 용이하게 이해될 수 있다.

또한, 도 3a~d에 나타난 실시예에 있어서, 4층 플렉스-리지드 기판이 제조되는 동안, 연장된 플렉서블 커넥터부(17)가 용이하게 만들어질 수 있다. 필요에 따라, 윗면(11a)의 배선패턴(12(a-4)) 또는 아랫면(11b)의 배선패턴(12(b-4))의 어느 쪽도 전자기 차폐층으로 사용될 수 있다. 이러한 전자기 차폐층은 회로소자가 전체로서 통 구조(tubular structure)를 가지게 하고, 큰 차폐효과가 얻어질 수 있다.

도 4a 및 4b를 참조하여, 본 발명의 회로소자 및 회로소자의 제조방법의 다른 적합한 실시예를 설명한다.

도 3a~3d에 나타난 실시예에서는, 제 2 회로블록의 끝에서 연장된 배선패턴을 가지는 폴리이미드 시트(11)가 플렉서블 커넥터부로서 이용된다. 도 4a~4b에 나타난 실시예에서는, 플렉서블 커넥터부가 제 1 회로블록과 제 2 회로블록의 사이에 배치된다.

이하의 도 4a~4b에 나타난 실시예의 설명에서는, 도 1a~1e와 같은 부분은 동일한 부호를 사용하여 나타낸다.

본 실시예의 회로소자도 역시 4층 플렉스-리지드 기판을 베이스기재로 사용하여 제조된다. 도 4a 및 4b는 본 실시예의 회로소자의 제조방법을 나타내는 제조공정 흐름도이고, 도 3a에 나타난 플렉스-리지드 기판(10)의 제조공정에서 이어지는 것이다.

도 4a는 플렉서블 배선부가 제 1 회로블록과 제 2 회로블록의 사이에 배치된 후의 회로소자의 횡단면도이고, 도 4b는 제 1 회로블록과 제 2 회로블록의 사이의 간격에 절연성 수지를 충전하고 경화하여 형성된 회로소자의 횡단면도이다.

도 4a와 4b에 나타난 실시예의 회로블록은, 도 3a를 참조하여 설명한 바와 같은 방법으로 형성된 연장된 폴리이미드 시트로 4층 플렉스-리지드 기판에 전자부품을 탑재하는 것에 의해 형성된다. 도 3a~3e에 나타난 실시예에 있어서, 연장된 부분은 플렉서블 커넥터부(17)로 이용되고, 이에 반해, 도 4a와 4b에 나타난 실시예에서는, 연장된 부분은 전자기 차폐층으로 이용되는 플렉서블 배선부(117)로 이용된다.

도 4a에 나타난 바와 같이, 플렉서블 배선부(117)는 제 2 회로블록의 전자부품 탑재면 측에 접어지고 그 후 제 1 회로블록은 플렉서블 배선부를 덮어씌우도록 배치된다.

도 4b에 나타난 바와 같이, 제 1 회로블록, 플렉서블 배선부(17), 제 2 회로블록 사이의 간격에 전자기 차폐효과를 부여하기 위해 밀봉 수지(23)가 충전된다. 밀봉 수지(23)는 전기 절연성이 뛰어난 에폭시 수지에 페라이트 가루 및 세라믹 가루를 분산시켜 만들어진다. 이러한 구조는 도면에 나타난 형태를 유지하기 위해, 예를 들면, 지그(jig) 내에서 소정의 두께로 유지되고, 본 실시예의 회로소자를 형성하기 위해 가열되고 경화된다.

도 4a 및 4b에 나타난 실시예의 회로소자 및 회로소자의 제조방법에 대해서도 도 1a~1e에 나타난 실시예와 같은 작용효과를 얻을 수 있는 것은 용이하게 이해될 수 있다.

또한, 도 4a 및 4b에 나타난 실시예에서는, 제 1 회로블록과 제 2 회로블록에 배치된 전자부품이 전자기 차폐층에 의해 완전히 분리되어 전자부품 사이의 상호 간섭을 거의 완전히 억제할 수 있어, 회로소자의 동작 안정성에 크게 기여한다.

또, 상술한 도 1a~도 4b에 나타난 실시예에서는, 2개의 회로블록과 2개의 회로블록을 전기적으로 접속하는 1개의 플렉서블 배선부(15)가 사용되었으나, 본 발명은 이것에 한정되지 않고, 2개 또는 그 이상의 플렉서블 배선부(15)에 의해 전기적으로 접속된 3개 또는 그 이상의 회로블록이 사용될 수도 있다. 이들 회로블록은 접혀지고 블록들 사이의 간격에 밀봉 수지(23)가 충전되어 회로소자를 형성하기 위해 가열되고 경화된다. 이러한 회로소자도 역시 상술한 실시예와 같은 작용효과를 얻을 수 있는 것은 용이하게 이해될 수 있다.



회로블록으로부터 외부로의 전자기파의 누출이, 도 4a 및 4b에 나타난 실시예와 같이, 회로소자를 덮도록 플렉서블 배선부를 회로소자의 외부로 연장하는 것에 의해, 더욱 억제될 수 있는 것도 역시 용이하게 이해될 수 있다.

상술한 도 1a~도 4b에 나타난 실시예에서는, 단일의 회로소자가 제조되었으나, 멀티 디바이스 기판(multi device board)을 이용하여 복수의 회로소자가 동시에 제조될 수도 있다.

도 1a~1e에 나타난 실시예의 회로소자가 복수개 동시에 제조될 때, 먼저 도 1a에 나타난 플렉스-리지드 기판이 복수 나란히 배열된 구조를 가지는 멀티 디바이스 기판이 준비된다. 즉, 멀티 디바이스 기판은 제 1 회로블록, 제 2 회로블록, 플렉서블 배선부(15)로 구성되는 배선기판부를 하나의 단위로, 제 1 회로블록, 제 2 회로블록, 플렉서블 배선부(15)를 나열하여 형성된다. 다음으로, 전자부품이 탑재된 후, 밀봉 수지(23)가 전자부품을 덮고 나서 접혀진다. 예를 들면, 이러한 구조는, 예를 들면, 도 5a(본 예에서는, 6개의 회로소자(10' -1~10'-6)가 동시에 제조된다) 및 5b에 나타난 가열 지그(heating jig)(50)의 아래쪽 금형(50b) 내에서, 이러한 구조가 도 5b의 확대 횡단면도에 나타난 위쪽 금형(50a)에 의해 소정 두께로 가압되는 동안 가열되고 경화되어, 이로써 막대 모양의 복수의 집적된 회로소자가 형성되게 된다. 이러한 복수의 회로소자로 구성되는 성형체(molded body)는 도 5c에 나타난 바와 같이, 개별 회로소자로 절단된다.

다른 플렉서블 배선부가 도 1a~1e에 나타난 실시예의 회로소자의 제 1 회로블록 또는 제 2 회로블록의 한쪽 끝에 형성될 수 있다. 회로블록이 접혀진 상태에서, 다른 플렉서블 배선부는 제 1 회로블록 또는 제 2 회로블록의 다른 쪽 끝에 통체(tubular body)를 형성하기 위해 납땜 등으로 접속된다. 그 후, 밀봉 수지가 통체 내에 충전되고 통체의 모양으로 가열되고 성형(mold) 된다. 이러한 방법으로, 기계적 강도와 전자기 차폐특성이 확보될 수 있다.

기판으로 4층 플렉스-리지드 기판 이외의 기판도 사용될 수 있다. 예를 들면, 플렉스-리지드 기판은 3, 4층이 양면 폴리이미드 배선기판, 그 위에 폴리이미드로 이루어진 덮개층(cover lay), 그 위에 유리 에폭시 수지로 이루어진 층을 통하여 형성된 1, 2, 5, 6층을 가질 수도 있고, 플렉스-리지드 기판은 3, 4층이 양면 폴리이미드 배선기판, 그 위에 형성된 폴리이미드로 이루어진 덮개층, 그 위에 형성된 폴리이미드 수지로 이루어진 1, 2, 5, 6층을 가질 수도 있다.

플렉스-리지드 기판은 1, 2층이 양면 폴리이미드 배선판, 3, 4, 5, 6층이 폴리이미드 기판에 접합된 리지드 기판을 가질 수도 있다.

상술한 전기 절연성과 전자기 차폐효과를 가지는 밀봉 수지(23)는, 주 에폭시 수지로 상품명 WE-20/HV-19(일본 펠녹스사(Nippon Pelnox Corporation) 제조), 상품명 EX-690/H-369(산유렉사(Sanyu Rec Co. Ltd.) 제조), 상품명 에피코트(Epikote) 828/에피쿠어(Epikure) 113(일본 에폭시 레진사(Japan Epoxy Resines Co. Ltd.) 제조) 등이 사용될 수 있고, 분산제는 상품명 SN-분산제(SN-dispersant) 9228(산 녹코사(San Nopco Limited) 제조), 상품명 슬로스퍼스(Slospers)(아베시아사(Avecia Ltd.) 제조) 등이 사용될 수 있다.

페라이트는 비중이 4.9인 니켈 아연 페라이트(nickel zinc ferrite)를 이용할 수 있고 세라믹은 알루미나 가루(alumina powders) 혹은 질화 알루미늄 가루(aluminum nitride powders)를 이용할 수 있다. 알루미나 가루는 f5~30mm의 입경(grain diameter)을 가질 수 있고 질화 알루미늄 가루는 f5~30mm의 입경을 가질 수 있다.

밀봉 수지(23)로서 사용되는 것은 1)에폭시 수지 30wt% + 페라이트 50wt% + 알루미나 20wt% + 분산제 1wt% 또는 그 이하, 2)에폭시 수지 30wt% + 페라이트 50wt% + 질화 알루미늄 20wt% + 분산제 1wt% 또는 그 이하, 3)에폭시 수지 50wt% + 페라이트 20wt% + 알루미나 30wt% + 분산제 1wt% 또는 그 이하의 것이 이용된다. 질화 알루미늄은 열전도성이 높으므로 전력소비가 큰 반도체 장치 등이 탑재될 때 사용된다.

본 발명의 회로소자 및 회로소자의 제조방법은, 상술한 예에 한정되지 않을 뿐 아니라, 본 발명의 요지를 벗어나지 않고 여러 가지 구성이 사용될 수도 있음은 당연하다.

본 명세서는 일본 특허청에 2004년 8월 31일 출원된 일본특허문헌 JP 2004-253592호에 관한 주제와, 여기에 속하는 모든 내용을 참조로서 포함한다.

본 발명이 속하는 기술분야에서 당업자에 의해 여러 가지 수정, 결합, 부분결합 및 변경이 설계상의 요구나 다른 요인에 의해 첨부된 청구의 범위 및 이와 동등한 범위 내에서 발생할 수 있음은 당연하다.

## 발명의 효과

본 발명의 실시예의 회로소자 및 회로소자의 제조방법에 따르면, 예를 들면, 동작검사 등의 성능검사를 전자부품이 회로블록에 탑재될 때 행하고 회로소자를 형성하기 위해 회로블록을 접기 전에 불량을 제거할 수 있다. 따라서, 전자부품이 내장된 회로소자를 양호한 양품률(yield)과 낮은 비용으로 생산할 수 있다. 주로 에폭시 수지로 만들어진 절연성 수지가 전자부품 사이에 충전되어 있으므로, 전기 절연성이 향상될 수 있고, 회로소자로서의 신뢰성이 향상될 수 있다. 또한, 전자부품에서 발생된 열은 충전된 수지 및 회로블록의 배선패턴을 통하여 회로소자 전체에 확산될 수 있어, 열 방사특성이 큰 폭으로 개선될 수 있다.

또, 전자기 차폐체로 회로소자가 덮이는 구조가 용이하게 구현될 수 있으므로, 회로블록들 및 외부와의 전자기 차폐가 가능하다. 따라서, 과도한 차폐 케이스 등이 불필요할 뿐만 아니라, 외부에 대한 간섭도 피할 수 있고, 전자기 차폐대책을 용이하게 할 수 있다.

접히고 적층된 구조가 사용되므로, 회로소자는 3 차원적인 공간절약을 제공한다.

### (57) 청구의 범위

#### 청구항 1.

복수의 회로블록을 포함하는 회로소자에 있어서:

유연성이 있는 절연시트의 하나의 표면상에, 제 1 배선패턴과 제 2 배선패턴이 형성되고, 상기 제2 배선패턴은 분할적으로 배치된 복수의 패턴을 포함하고 상기 제 1 배선패턴과 전기적으로 접속되며;

상기 절연시트의 다른 면의 상기 제 2 배선패턴과 대응하는 영역에, 복수의 패턴을 포함하는 제 3 배선패턴이 형성되고, 상기 제 2 배선패턴과 도통공을 통하여 전기적으로 접속되고;

복수의 분할 배치된 회로블록을 형성하기 위해 상기 제 3 배선패턴 상에 전자부품이 탑재되고;

상기 복수의 회로블록은 상기 절연시트의 상기 전자부품 탑재면을 안쪽으로 하고 상기 제 2 배선패턴을 바깥쪽 방향으로 하여 접혀지고;

전자기 차폐효과를 가지는 절연성 수지가 상기 복수의 접혀진 회로블록 사이의 간격에 충전되도록 구성된 것을 특징으로 하는 회로소자.

#### 청구항 2.

제 1항에 있어서,

상기 제 1 배선패턴이 제 1 플렉서블 배선부로 사용되고;

상기 제 2 배선패턴이 외층 배선패턴으로 사용되고;

상기 제 3 배선패턴이 내층 배선패턴으로 사용되고;

2개의 상기 회로블록이 상기 2개의 회로블록의 전자부품 탑재면을 안쪽으로 하고, 상기 제 1 플렉서블 배선부를 바깥쪽으로 하여 U자 모양으로 접혀지도록 구성된 것을 특징으로 하는 회로소자.

#### 청구항 3.

제 2항에 있어서,

상기 회로블록이 접혀졌을 때 마주하는 상기 회로블록의 상기 내층 배선패턴을 연결하고 소정의 간격을 만드는 도체 스페이서(conductive spacer)로 구성된 것을 특징으로 하는 회로소자.

#### 청구항 4.

제 2항에 있어서,

2개의 상기 회로블록의 상기 외층 배선패턴 및 상기 제 1 플렉서블 배선부에 전자기 차폐층을 형성하도록 구성된 것을 특징으로 하는 회로소자.

#### 청구항 5.

제 2항에 있어서,

2개의 상기 회로블록의 외층 배선패턴의 하나가 다른 배선판을 접속하기 위한 그리드 랜드(grid land)를 가지도록 형성된 것을 특징으로 하는 회로소자.

#### 청구항 6.

제 2항에 있어서,

상기 제 1 플렉서블 배선부와 반대측의 2개의 상기 회로블록의 단부가 2개의 상기 회로블록이 접어진 상태로 저용점 금속으로 접합되도록 구성된 것을 특징으로 하는 회로소자.

#### 청구항 7.

제 2항에 있어서,

제 2 플렉서블 배선부가 상기 회로블록의 단부에 형성되고;

다른 회로와의 접속단자가 상기 제 2 플렉서블 배선부의 배선패턴에 형성되도록 구성된 것을 특징으로 하는 회로소자.

#### 청구항 8.

제 2항에 있어서,

접지층(ground layer)으로부터 연장하는 제 3 플렉서블 배선부가 상기 회로블록의 단부에 형성되고;

상기 제 3 플렉서블 배선부는 상기 전자부품의 탑재면 측에 접어지고;

전자기 차폐층은 상기 외층 배선패턴과 상기 제 3 플렉서블 배선부로 구성된 것을 특징으로 하는 회로소자.

#### 청구항 9.

복수의 회로블록을 포함하는 회로소자의 제조방법에 있어서, 상기 제조방법은:

절연시트에, 제 1 배선패턴을 형성하는 단계와;

각각 분할적으로 배치된 회로블록을 형성하기 위한 제 2 및 제 3 배선패턴을 형성하기 위해 절연층과 동박(copper foil)을 형성하는 단계와;

상기 제 1, 제 2, 제 3 배선패턴의 필요한 영역의 접속을 위한 도통공을 형성하는 단계와;

상기 제 2 및 제 3 배선패턴을 형성하는 단계와;

상기 제 3 배선패턴 상에 땀납 레지스터(solder resist)를 형성하는 단계와;

상기 제 3 배선패턴 상에 전자부품을 탑재하는 단계를 포함하고,

그것에 의해 분할적으로 배치된 상기 제 2 및 상기 제 3 배선패턴에 복수의 회로블록을 각각 형성하고,

상기 제조방법은 또한:

상기 절연 시트의 상기 전자부품 탑재면을 안쪽으로 하고, 상기 제 1 배선패턴을 바깥쪽으로 하여 회로패턴을 접는 단계와;

전자기 차폐효과가 있는 절연성 수지를 접어진 복수의 상기 회로블록의 상기 전자부품 탑재면 사이에 충전하는 단계와;

상기 절연성 수지를 가열하고 경화시키는 단계로 구성된 것을 특징으로 하는 회로소자의 제조방법.

## 청구항 10.

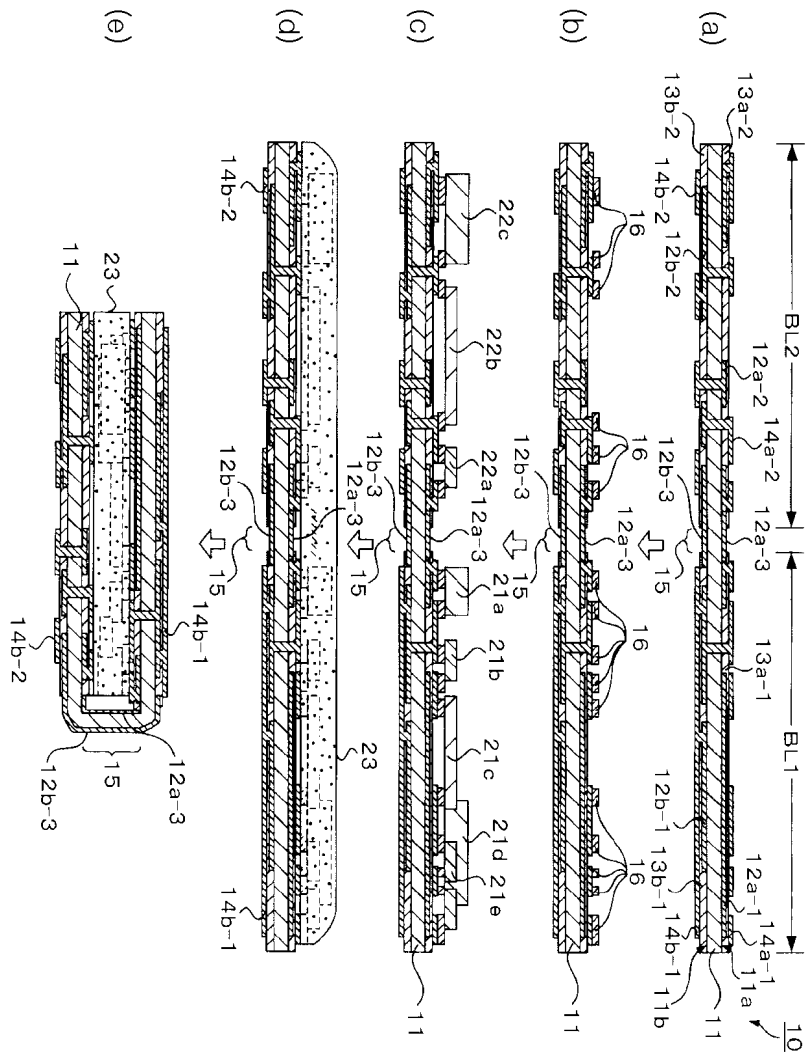
제 9항에 있어서,

상기 절연시트는 폴리이미드를 포함하고,

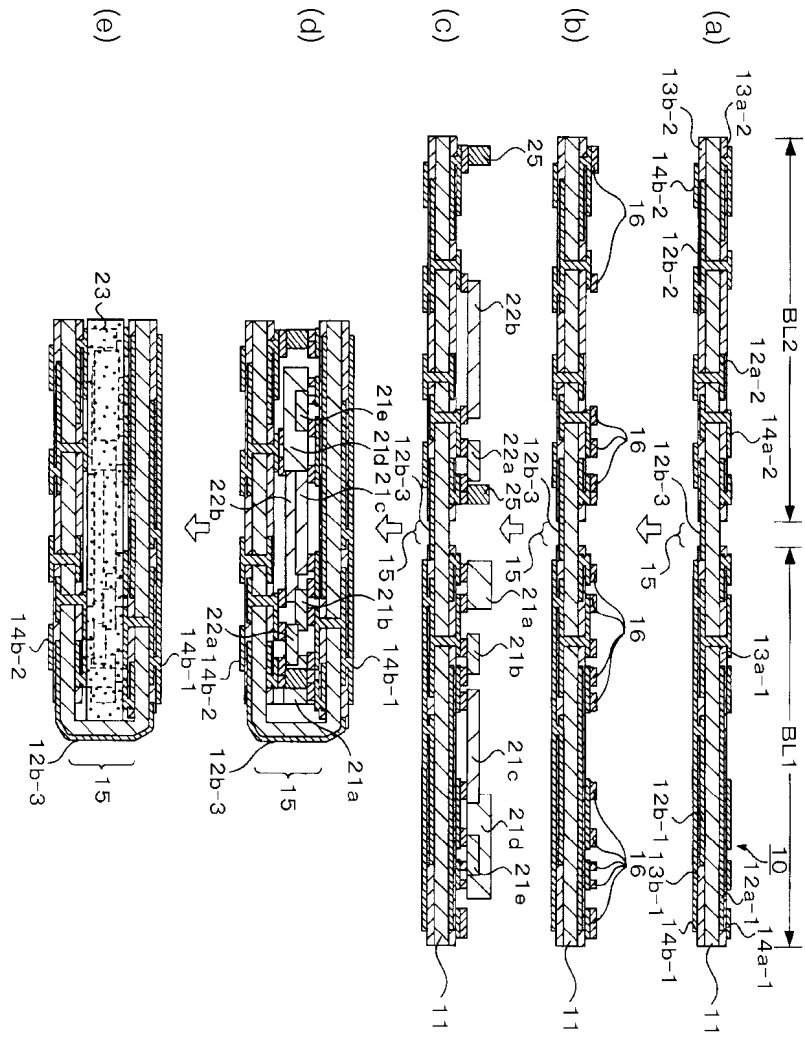
전자기 차폐효과가 있는 절연성 수지는 페라이트 가루(ferrite powder) 및 세라믹 가루를 분산시킨 에폭시 수지를 포함하도록 구성된 것을 특징으로 하는 회로소자의 제조방법.

**도면**

도면1

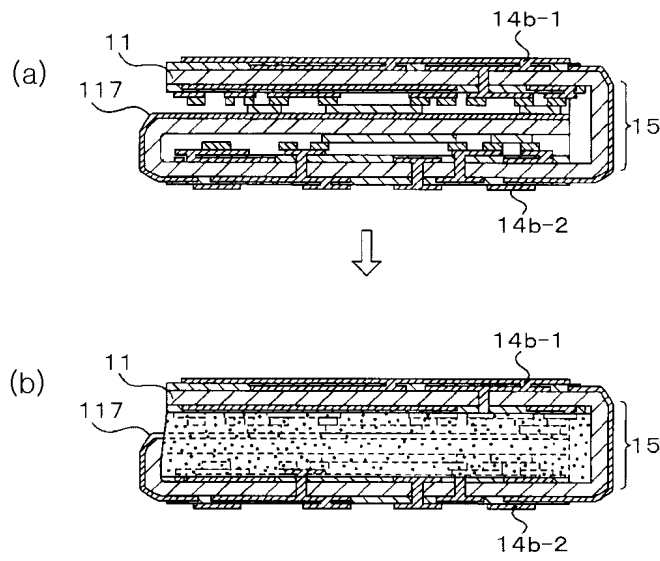


도면2





도면4



도면5

