

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 12 月 13 日(13.12.2012)



(10) 国際公開番号

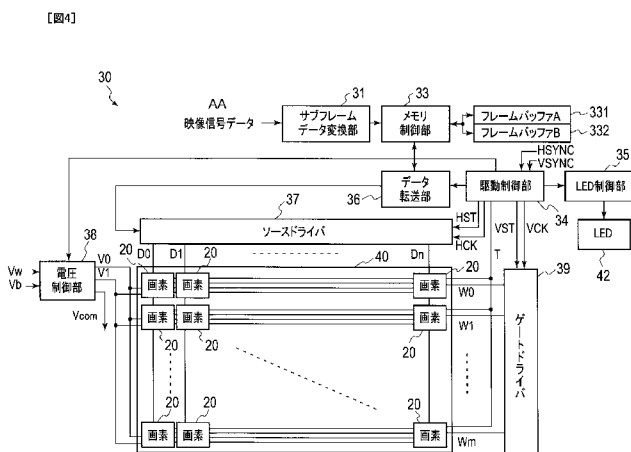
WO 2012/169589 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/13 (2006.01) G09G 3/34 (2006.01)
G02F 1/133 (2006.01)
- (21) 国際出願番号: PCT/JP2012/064688
- (22) 国際出願日: 2012 年 6 月 7 日(07.06.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-129672 2011 年 6 月 10 日(10.06.2011) JP
特願 2011-162850 2011 年 7 月 26 日(26.07.2011) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社 JVC ケンウッド (JVC KENWOOD Corporation) [JP/JP]; 〒2210022 神奈川県横浜市神奈川区守屋町 3 丁目 1 2 番地 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 佐藤 昭浩 (SATO, Akihiro) [JP/JP]; 〒2210022 神奈川県横浜市神奈川区守屋町 3 丁目 1 2 番地 Kanagawa (JP).
- (74) 代理人: 三好 秀和, 外 (MIYOSHI, Hidekazu et al.); 〒1050001 東京都港区虎ノ門 1 丁目 2 番 8 号 虎ノ門琴平タワー Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR DRIVING SAME

(54) 発明の名称: 液晶表示装置及びその駆動方法



- 20 Pixel
31 Sub-frame data converter
33 Memory control unit
34 Drive control unit
35 LED control unit
36 Data transfer unit
37 Source driver
38 Voltage control unit
39 Gate driver
42 LED
331 Frame buffer A
332 Frame buffer B
AA Video signal data

(57) Abstract: A liquid crystal display device for displaying each frame of a video signal in 12 sub-frames having a shorter display duration than one frame of the video signal, wherein a voltage control unit (38) generates, and supplies to a blanking voltage line (V0) and a drive voltage line (V1), a blanking voltage and drive voltage of symmetrical square waves of opposite polarities, one period of which is one sub-frame duration of the sub-frames. The blanking voltage is a black voltage (Vb) during a drive duration, which is an earlier half duration of the sub-frame duration, and is a white voltage (Vw) during a compensatory drive duration, which is a latter half duration of the sub-frame duration. A pixel (20) is driven by an alternating current also when a gradation is 0, the drive voltage or blanking voltage being selected depending on whether a sub-frame datum is 1 or 0.

(57) 要約: 映像信号の各フレームを映像信号の 1 フレーム期間より短い表示期間を持つ 12 個のサブフレームで表示する液晶表示装置であり、電圧制御部 (38) はサブフレームの 1 サブフレーム期間を 1 周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、ブランキング電圧線 (V0) 及び駆動電圧線 (V1) へ供給する。ブランキング電圧はサブフレーム期間の前半期間である駆動期間において黒電圧 (Vb)、サブフレーム期間の後半期間である補償駆動期間において白電圧 (Vw) である。駆動電圧は駆動期間では白電圧 (Vw)、補償駆動期間データが 1 か 0 により駆動電圧又はブランキ

では黒電圧 (Vb) である。画素 (20) は、サブフレーム電圧を選択して階調 0 のときも交流駆動する。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：液晶表示装置及びその駆動方法

技術分野

[0001] 本発明は液晶表示装置及びその駆動方法に係り、特に強誘電性液晶を画素に用いた反射型液晶表示装置（L C O S）等の液晶表示装置及びその駆動方法に関する。

背景技術

[0002] 印加電圧に対する応答速度が T N (Twisted Nematic) 液晶に比べて高速で、自発分極を有する強誘電性液晶 (Ferroelectric Liquid Crystal: F L C) を画素に用いた強誘電性液晶表示装置は、優れた動画表示機能を有する特長がある。なお、反強誘電性液晶 (Anti- Ferroelectric Liquid Crystal: A F L C) を画素に用いることも可能である。

[0003] このような強誘電性液晶を用いた液晶表示装置の駆動方法としては、主に振幅変調を用いたアナログ駆動方式と、パルス幅変調を用いたデジタル駆動方式の2つがある。デジタル駆動方式はアナログ駆動方式に比べて、電氣的な調整が簡単であるなどの特長がある。上記のデジタル駆動方式の液晶表示装置では、表示する映像信号の各フレームを1フレーム期間より短い表示期間をもつ複数のサブフレームにより構成する。そして、当該液晶表示装置では、それら複数のサブフレームを選択的にオン、又はオフにして1フレームの画像を複数の階調で表示する際に、前半期間と後半期間とで液晶に印加する電圧の正負を反転させて交流駆動することで、液晶に印加される駆動電圧の直流成分をキャンセルして画像のフリッカーや直流電圧印加による液晶材料の劣化を抑制するようにしている。

[0004] しかし、上記のデジタル駆動方式の液晶表示装置では、1フレーム期間全体でバックライトが点灯されているにもかかわらず、各フレームの後半期間では画像表示に寄与しないためにバックライトの光利用率が悪い。そこで、従来、この問題を解決するために、各サブフレームをデータ書き込み期間、

データ保持期間、データ消去期間及びリセット期間に分割し、データ電圧を保持しているデータ保持期間のみバックライトを点灯させると共に、データ保持期間をサブフレーム期間の $1/2$ を超えるように設定することで、各サブフレーム内においてデータ保持に寄与する時間を増加させて画面の輝度を向上させるようにした強誘電性液晶表示装置の駆動方法が開示されている（例えば、特許文献１）。

[0005] また、上記のデジタル駆動方式の液晶表示装置では、液晶表示装置が表面に複数の画素電極が形成された第１の基板と、表面に共通電極が形成された第２の基板とを、画素電極と共通電極とが離間対向するように配置すると共に、それら第１及び第２の基板の間に液晶層を封入する構造であるが、第１及び第２の基板が異種材料であることに起因して発生する電圧レベルシフトにより、各サブフレームの前半期間と後半期間とで液晶層に印加される正負の駆動電圧の対称性が崩れてしまい、画像のフリッカーや直流電圧印加による液晶材料の劣化の抑制効果が不十分である。

[0006] そこで、従来、この問題を解決するために、各サブフレームの表示期間を前半表示期間と後半表示期間に区分し、更に前半表示期間の長さで画素電極及び共通電極の間の電位差との積と、後半表示期間の長さで画素電極及び共通電極の間の電位差との積とが同じになるように、前半表示期間と後半表示期間の長さの比を設定するようにした液晶表示装置の駆動方法が知られている（例えば、特許文献２）。

[0007] また、上記の第１の基板と第２の基板との間の電位差（縦方向の電界）の時間総和がゼロでない場合、すなわち、電圧の直流成分が有る場合、直流成分の偏りにより強誘電性液晶の内部イオンが一方向に引き付けられ、焼き付き不良が発生するといわれている。特に静止画表示の場合は、各フィールドの画像が同じため、同一画素（同一箇所）での直流成分の偏りが重畳され焼き付き不良が顕在化する。

[0008] この焼き付き不良は、画素電極と共通電極との間に印加される電圧の電位差の直流成分により決まるので、その直流成分を打ち消すように逆電圧を印

加する（これはDCバランス駆動と呼ばれる）ことで、焼き付き不良を防止する液晶表示装置の駆動方法も従来知られている（例えば、特許文献3）。

先行技術文献

特許文献

[0009] 特許文献1：特開2004-219938号公報

特許文献2：特開2008-122839号公報

特許文献3：特表2006-522372号公報

発明の概要

[0010] 特許文献1記載の強誘電性液晶表示装置の駆動方法では、各サブフレームのデータ消去期間をデータ書き込み期間及びデータ保持期間のデータ電圧と異なる極性の電圧を印加する期間とするか、あるいはデータ消去期間を前半期間と後半期間とに分け、互いに異なる極性の消去電圧を出力する期間とすることで液晶の交流駆動を行っている。また、上記の特許文献2記載の液晶表示装置の駆動方法では、各サブフレームの前半表示期間と後半表示期間とで異なる極性の画素データを液晶に印加することで液晶の交流駆動を行っている。

[0011] しかしながら、特許文献1及び2記載の液晶表示装置の駆動方法では、表示する画像の階調が「0」であるとき（すなわち、最小輝度の黒表示のとき）、各サブフレームにおいて同一の極性の電圧が印加されるため、交流駆動されず、焼き付き不良の防止効果が不十分である。また、特許文献3記載の液晶表示装置の駆動方法でも、同様に最小輝度の黒表示のときには交流駆動されず、焼き付き不良の防止効果が不十分である。

[0012] また、特許文献1乃至3記載の液晶表示装置の駆動方法では、いずれも各サブフレームにおいて液晶の交流駆動を行うことで、画像のフリッカーや直流電圧印加による液晶材料の劣化を抑制しているが、1フレーム内のサブフレームの数が多くても4～5程度であり、焼き付き防止としては不十分である。更に、特許文献3記載の液晶表示装置の駆動方法では、映像表示に用いることができない逆電圧画像のためのデータ送信の必要があり、コスト的に

も無駄である。

[0013] 本発明は上記の点に鑑みなされたもので、上記した従来技術に比べて焼き付き防止を十分に行うことができる液晶表示装置及びその駆動方法を提供することを目的とする。

[0014] また、本発明の他の目的は、逆電圧画像のための無駄なデータ転送を不要とし得る液晶表示装置及びその駆動方法を提供することにある。

[0015] 上記の目的を達成するため、本発明の液晶表示装置は、複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、転送用信号線、ブランキング電圧線及び駆動電圧線に共通に接続された、それぞれ液晶素子を備える複数の画素からなる画素部と、映像信号の各フレームを映像信号の1フレーム期間より短い表示期間を持つ複数のサブフレームで構成するため、映像信号から階調テーブルに基づいて映像信号の各画素値に対応した第1の値又は第2の値である複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成手段と、1水平走査期間毎に行選択信号を複数の行選択線に順次供給して画素部の複数の画素をライン単位の画素毎に順次選択すると共に、1ラインの各画素のサブフレームデータを1ラインの画素単位に複数の列データ線に供給し、画素部の複数の画素のすべてにサブフレームデータを供給した時に転送用信号線に転送用信号を供給する画素部駆動手段と、サブフレームの1サブフレーム期間を1周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、ブランキング電圧は1サブフレーム期間の前半期間である駆動期間において液晶素子が最小輝度を示す第1の電圧値とし、1サブフレーム期間の後半期間である補償駆動期間において液晶素子が最大輝度を示す第2の電圧値としてブランキング電圧線に供給し、駆動電圧は駆動期間では第2の電圧値とし、補償駆動期間では第1の電圧値として駆動電圧線に供給すると共に、第1の電圧値と第2の電圧値との中間電圧である第3の電圧値を共通電圧として発生する電圧発生手段と、照明光を射出して複数の画素の液晶素子にそれぞれ共通に照射する光源と、駆動期間では複数のサブフレームのうち各サブフレーム

毎の重み付けに応じた発光期間又は発光強度で光源から照明光を射出させ、補償駆動期間では光源からの照明光の射出を停止させるように光源を制御する光源制御手段と、を備え、複数の画素はそれぞれ、画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、共通電極には電圧発生手段から共通電圧が印加される液晶素子と、行選択線を介して行選択信号が供給されたときに、列データ線を介して供給されるサブフレームデータをサンプリング保持する第1の保持手段と、転送用信号線を介して供給される転送用信号により、第1の保持手段に保持されているサブフレームデータを転送する転送手段と、転送手段により転送された第1の保持手段に保持されているサブフレームデータを保持する第2の保持手段と、第2の保持手段に保持された2値のサブフレームデータが第1の値のときはブランキング電圧線を介して供給されるブランキング電圧を選択し、サブフレームデータが第2の値のときは駆動電圧線を介して供給される駆動電圧を選択して、画素電極に印加して交流駆動する電圧選択手段と、を有し、画素電極に印加されるサブフレームデータが第2の値で、かつ、光源制御手段の制御により光源から照明光が射出される駆動期間でのみ、その画素電極を備える液晶素子により最大輝度の表示を行わせ、画素電極に印加されるサブフレームデータが第1の値のとき、及び補償駆動期間では液晶素子により最小輝度の表示を行わせることを特徴とする。

[0016] また、上記の目的を達成するため、本発明の液晶表示装置は、複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、ブランキング電圧線及び駆動電圧線に共通に接続された、それぞれ液晶素子を備える複数の画素からなる画素部と、映像信号の各フレームを映像信号の1フレーム期間より短い表示期間を持つ複数のサブフレームで構成するため、映像信号から階調テーブルに基づいて映像信号の各画素値に対応した第1の値又は第2の値である複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成手段と、1水平走査期間毎に行選択信号を複数の行選択線に順次供給して画素部の複数の画素をライン単位の画素毎に順次に選択

すると共に、1ラインの各画素のサブフレームデータを1ラインの画素単位に複数の列データ線に供給し、サブフレームの1サブフレーム期間の前半期間である補償駆動期間内で、画素部の複数の画素のすべてにそのサブフレームのサブフレームデータを複数の列データ線を介して供給する画素部駆動手段と、サブフレームの1サブフレーム期間を1周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、ブランキング電圧は補償駆動期間において液晶素子が最大輝度を示す第1の電圧値とし、1サブフレーム期間の後半期間である駆動期間において液晶素子が最小輝度を示す第2の電圧値としてブランキング電圧線に供給し、駆動電圧は補償駆動期間では第2の電圧値とし、駆動期間では第1の電圧値として駆動電圧線に供給すると共に、第1の電圧値と第2の電圧値との中間電圧である第3の電圧値を共通電圧として発生する電圧発生手段と、照明光を射出して複数の画素の液晶素子にそれぞれ共通に照射する光源と、補償駆動期間では光源からの照明光の射出を停止させ、駆動期間では複数のサブフレームのうち各サブフレーム毎の重み付けに応じた発光期間又は発光強度で光源から照明光を射出させるように光源を制御する光源制御手段と、を備え、複数の画素はそれぞれ、画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、共通電極には電圧発生手段から共通電圧が印加される液晶素子と、行選択線を介して行選択信号が供給されたときに、補償駆動期間内で列データ線を介して供給されるサブフレームデータをサンプリング保持する保持手段と、保持手段に保持された2値のサブフレームデータが第1の値のときはブランキング電圧線を経由して供給されるブランキング電圧を選択し、サブフレームデータが第2の値のときは駆動電圧線を経由して供給される駆動電圧を選択して、画素電極に印加して交流駆動する電圧選択手段と、を有し、画素電極に印加されるサブフレームデータが第2の値で、かつ、光源制御手段の制御により光源から照明光が射出される駆動期間でのみ、その画素電極を備える液晶素子により最大輝度の表示を行わせ、画素電極に印加されるサブフレームデータが第1の値のとき、及び補償駆動期間では液晶素子により最小輝度の表

示を行わせることを特徴とする。

[0017] また、上記の目的を達成するため、本発明の液晶表示装置の駆動方法は、複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、転送用信号線、ブランキング電圧線及び駆動電圧線に共通に接続された複数の画素からなる画素部の複数の画素はそれぞれ、画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、共通電極には共通電圧が印加される液晶素子と、映像信号の各フレームを映像信号の1フレーム期間より短い表示期間を持つ複数のサブフレームで構成するとき、複数のサブフレームの列データ線を介して供給されるサブフレームデータを、行選択線を介して行選択信号が供給されたときにサンプリング保持する第1の保持手段と、転送用信号線を介して供給される転送用信号により、第1の保持手段に保持されているサブフレームデータを転送する転送手段と、転送手段により転送された第1の保持手段に保持されているサブフレームデータを保持する第2の保持手段と、第2の保持手段に保持された2値のサブフレームデータが第1の値のときはブランキング電圧線を介して供給されるブランキング電圧を選択し、サブフレームデータが第2の値のときは駆動電圧線を介して供給される駆動電圧を選択して、画素電極に印加して交流駆動する電圧選択手段と、を有する液晶表示装置に対して、映像信号から階調テーブルに基づいて映像信号の各画素値に対応した第1の値又は第2の値である複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成ステップと、1水平走査期間毎に行選択信号を複数の行選択線に順次に供給して画素部の複数の画素をライン単位の画素毎に順次に選択すると共に、1ラインの各画素のサブフレームデータを1ラインの画素単位に複数の列データ線に供給し、画素部の複数の画素のすべてにサブフレームデータを供給した時に転送用信号線に転送用信号を供給する画素部駆動ステップと、サブフレームの1サブフレーム期間を1周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、ブランキング電圧は1サブフレーム期間の前半期間である駆動期間において液晶素子が最小輝度を示す第1の電圧値とし

、 1 サブフレーム期間の後半期間である補償駆動期間において液晶素子が最大輝度を示す第2の電圧値としてブランキング電圧線に供給し、駆動電圧は駆動期間では第2の電圧値とし、補償駆動期間では第1の電圧値として駆動電圧線に供給すると共に、第1の電圧値と第2の電圧値との中間電圧である第3の電圧値を共通電圧として発生して共通電極に印加する電圧発生ステップと、駆動期間では複数のサブフレームのうち各サブフレーム毎の重み付けに応じた発光期間又は発光強度で、照明光を射出して複数の画素の液晶素子にそれぞれ共通に照射する光源から照明光を射出させ、補償駆動期間では光源からの照明光の射出を停止させるように光源を制御する光源制御ステップと、を含み、画素電極に印加されるサブフレームデータが第2の値で、かつ、光源制御ステップの制御により光源から照明光が射出される駆動期間でのみ、その画素電極を備える液晶素子により最大輝度の表示を行わせ、画素電極に印加されるサブフレームデータが第1の値のとき、及び補償駆動期間では液晶素子により最小輝度の表示を行わせることを特徴とする。

[0018] また、上記の目的を達成するため、本発明の液晶表示装置の駆動方法は、複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、ブランキング電圧線及び駆動電圧線に共通に接続された複数の画素からなる画素部の複数の画素はそれぞれ、画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、共通電極には共通電圧が印加される液晶素子と、映像信号の各フレームを映像信号の1フレーム期間より短い表示期間を持つ複数のサブフレームで構成するとき、サブフレームの1サブフレーム期間の前半期間である補償駆動期間内で列データ線を介して供給されるサブフレームのサブフレームデータを、行選択線を介して行選択信号が供給されたときにサンプリング保持する保持手段と、保持手段に保持された2値のサブフレームデータが第1の値のときはブランキング電圧線を介して供給されるブランキング電圧を選択し、サブフレームデータが第2の値のときは駆動電圧線を介して供給される駆動電圧を選択して、画素電極に印加して交流駆動する電圧選択手段とを有する液晶表示装置に対して、映像信号から階調テーブ

ルに基づいて映像信号の各画素値に対応した第1の値又は第2の値である複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成ステップと、1水平走査期間毎に行選択信号を複数の行選択線に順次に供給して画素部の複数の画素をライン単位の画素毎に順次に選択すると共に、1ラインの各画素のサブフレームデータを1ラインの画素単位に複数の列データ線に供給し、補償駆動期間内で、画素部の複数の画素のすべてにそのサブフレームのサブフレームデータを複数の列データ線を介して供給する画素部駆動ステップと、サブフレームの1サブフレーム期間を1周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、ブランキング電圧は補償駆動期間において液晶素子が最大輝度を示す第1の電圧値とし、1サブフレーム期間の後半期間である駆動期間において液晶素子が最小輝度を示す第2の電圧値としてブランキング電圧線に供給し、駆動電圧は補償駆動期間では第2の電圧値とし、駆動期間では第1の電圧値として駆動電圧線に供給すると共に、第1の電圧値と第2の電圧値との中間電圧である第3の電圧値を共通電圧として発生して共通電極に印加する電圧発生ステップと、補償駆動期間では、照明光を射出して複数の画素の液晶素子にそれぞれ共通に照射する光源から照明光の射出を停止させ、駆動期間では複数のサブフレームのうち各サブフレーム毎の重み付けに応じた発光期間又は発光強度で光源から照明光を射出させるように光源を制御する光源制御ステップと、を含み、画素電極に印加されるサブフレームデータが第2の値で、かつ、光源制御ステップの制御により光源から照明光が射出される駆動期間でのみ、その画素電極を備える液晶素子により最大輝度の表示を行わせ、画素電極に印加されるサブフレームデータが第1の値のとき、及び補償駆動期間では液晶素子により最小輝度の表示を行わせることを特徴とする。

図面の簡単な説明

[0019] [図1]図1は、本発明が適用される反射型液晶表示素子を用いた投射型表示装置の一例の概略構成図である。

[図2]図2は、図1中のデジタル駆動の反射型液晶表示素子の第1の実施の形

態の一面素の構成図である。

[図3]図3は、強誘電性液晶を用いた反射型液晶表示素子の入力電圧と出力光の強度との関係を示す図である。

[図4]図4は、本発明の液晶表示装置の第1の実施の形態のブロック図である。

[図5]図5(A)～5(H)は、図2及び図4の各部の信号説明図である。

[図6]図6(A)～6(C)は、本発明の液晶表示装置の第1の実施の形態における駆動パターンの一例の説明図である。

[図7]図7は、本発明の液晶表示装置中のサブフレームデータ変換部で用いる階調テーブルの一例を示す図である。

[図8]図8(A)～8(M)は、図2及び図4の動作説明用タイミングチャートである。

[図9]図9は、図1中のデジタル駆動の反射型液晶表示素子の第2の実施の形態の一面素の構成図である。

[図10]図10は、本発明の液晶表示装置の第2の実施の形態のブロック図である。

[図11]図11(A)～11(H)は、図9及び図10の各部の信号説明図である。

[図12]図12(A)～12(C)は、本発明の液晶表示装置の第2の実施の形態における駆動パターンの一例の説明図である。

[図13]図13(A)～13(M)は、図9及び図10の動作説明用タイミングチャートである。

発明を実施するための形態

[0020] 次に、本発明の各実施の形態について図面を参照して説明する。

[0021] 本発明は、各々強誘電性液晶を備える複数の画素がマトリクス状に配列された表示パネルを備えるパネル型液晶表示装置に適用できるものであり、以下の各実施の形態では表示パネルとしてアクティブマトリクス型の反射型液晶表示素子を備えた投射型表示装置を例にして説明する。まず、本発明が適

用される投射型表示装置及び反射型液晶表示素子の概略構成について説明する。

[0022] (第1の実施の形態)

図1は、本発明が適用される反射型液晶表示素子を用いた投射型表示装置の一例の概略構成図を示す。図1において、投射型表示装置10は、反射型液晶表示素子11、偏光ビームスプリッタ（以下、PBSという）16、投射レンズ17を備える。そして、投射レンズ17から照射された光はスクリーン18に投射される。

[0023] 反射型液晶表示素子11は、導電性及び光反射性を有する複数の画素電極12と、強誘電性液晶による液晶層13と、複数の画素電極12に共通の導電性及び光透過性を有する共通電極（透明電極）14と、画素回路15とを含む。複数の画素電極12は第1の基板（図示せず）の表面に二次元マトリクス状に配置されている。図1では、複数の画素電極12のうちの任意の一つの画素電極のみを示している。共通電極14は第2の基板（図示せず）の表面に形成されている。液晶層13は、強誘電性の液晶からなり、画素電極12及び共通電極14が対向するように第1の基板と第2の基板とが離間配置されて形成された基板間の空間内に封入されている。なお、画素電極12、共通電極14の各表面には配向膜（図示せず）が被覆されている。画素回路15は、本発明の要部をなす後述する駆動制御部34その他からなる駆動回路と共に第1の基板に設けられており、画素電極12に電氣的に接続されている。

[0024] 投射型表示装置10では、図示しない照明光学系から射出したバックライトである入射光L1がPBS16に入射する。入射光L1は、互いに偏光面が直交するS偏光成分とP偏光成分とを含んでいる。図1において、P偏光成分は線分（P）で、またS偏光成分は丸（S）でそれぞれ模式的に示されている。PBS16は入射する光のS偏光成分を反射し、P偏光成分を透過する光学特性を有している。従って、PBS16は入射光L1のS偏光成分を反射し、共通電極14に入射する。

[0025] 反射型液晶表示素子 11 は、共通電極 14 に入射した S 偏光成分を液晶層 13 を通して画素電極 12 に入射して反射させ、更に画素電極 12 からの反射光を液晶層 13 及び共通電極 14 を通して射出する。ここで、反射型液晶表示素子 11 は、共通電極 14 に入射した S 偏光成分が画素電極 12 で反射して共通電極 14 から射出するまでの上記の過程で、画素電極 12 に印加される画素データに応じた駆動電圧と、共通電極 14 に印加される共通電圧との間の電位差に応じて、共通電極 14 に入射した S 偏光成分を変調し、S 偏光成分の一部を P 偏光成分として、S 偏光成分と P 偏光成分とからなる光として射出する。

[0026] P B S 16 は、反射型液晶表示素子 11 から射出された上記の光のうち P 偏光成分を透過して投射レンズ 17 に入射し、S 偏光成分は反射して照明光学系へ入射する。投射レンズ 17 は、P B S 16 からの P 偏光成分を出射光 L2 としてスクリーン 18 に投射し画像を表示させる。なお、後述する「出力光の強度」とは、スクリーン 18 上で測定した出射光 L2 の照度をいう。

[0027] 図 2 は、本発明になる液晶表示装置の第 1 の実施の形態の一画素の構成図を示す。図 2 において、本発明の液晶表示装置の第 1 の実施の形態における反射型液晶表示素子 11 の一つの画素 20 は、画素回路 15 a と液晶素子 L C とからなり、列データ線 D と行選択線 W との交差部に配置されている。液晶素子 L C は前述したように、画素電極 12 及び共通電極 14 が対向するように第 1 の基板と第 2 の基板とが離間配置されて形成された基板間の空間内に強誘電性の液晶層 13 が封入された構成とされている。

[0028] 一方、画素回路 15 a は、図 1 の画素回路 15 の第 1 の実施の形態であり、サブサンプルホールド部 21、転送用スイッチングトランジスタ 22、メインサンプルホールド部 23、及び電圧選択部 24 を有する。サブサンプルホールド部 21 とメインサンプルホールド部 23 とは S R A M (Static Random Access Memory) 構造のフリップフロップよりなる。サブサンプルホールド部 21 は、列データ線 D と行選択線 W とに接続されており、行選択線 W を介して印加される行選択信号により選択されたときに、列データ線 D を介して

供給される画素データをサンプリング及びホールドする。

[0029] 転送用スイッチングトランジスタ 22 は、ソースがサブサンプルホールド部 21 の出力端子に接続され、ドレインがメインサンプルホールド部 23 の入力端子に接続され、ゲートが転送用信号線 T に接続されており、転送用信号線 T を介して所定論理値の転送用信号が印加されたときにアクティブとされて、サブサンプルホールド部 21 にホールドされているサブフレームデータ（画素データ電圧）をメインサンプルホールド部 23 に転送する。

[0030] メインサンプルホールド部 23 は、転送用スイッチングトランジスタ 22 を通して入力されたサブフレームデータ（画素データ電圧）をサンプリング及びホールドする。電圧選択部 24 は、ブランキング電圧線 V0、駆動電圧線 V1 に接続されている。電圧選択部 24 の出力端子は画素電極 12 に接続されている。電圧選択部 24 はメインサンプルホールド部 23 により保持されているサブフレームデータ（画素データ電圧）の値が「0」であるか「1」であるかに応じて、ブランキング電圧線 V0 のブランキング電圧及び駆動電圧線 V1 の駆動電圧の一方を選択して画素電極 12 に印加する。共通電極 14 に印加される電圧は共通電圧 Vcom と呼ばれている。

[0031] 図 3 は、各実施の形態における強誘電性液晶を用いた反射型液晶表示素子 11 の入力電圧と出力光の強度との関係を示す図である。図 3 において、横軸は入力電圧であり、画素電極 12 と共通電極 14 との間の電位差、すなわち液晶層 13 の駆動電圧を示す。また、図 3 の縦軸は、液晶層 13 から射出される出力光の強度（輝度）を示す。

[0032] 液晶層 13 は、電圧 Vb[V] 印加時に最小輝度の黒表示を行い、電圧 Vw[V] 印加時に最大輝度の白表示を行う（なお、以下の説明では電圧 Vb を黒電圧、電圧 Vw を白電圧ともいう）。ただし、液晶層 13 を構成する強誘電性液晶は、入力電圧が黒電圧 Vb[V] から白電圧 Vw[V] へ徐々に増加するときは、曲線 I で示すように出力光の強度が変化する特性を示し、入力電圧が白電圧 Vw[V] から黒電圧 Vb[V] へ徐々に減少するときは、曲線 II で示すように出力光の強度が変化する特性を示す。すなわち、液晶層 13 を構成する強誘電性液晶は

、図3に示すようなヒステリシス特性を有する。このため、入力電圧が黒電圧 $V_b[V]$ と白電圧 $V_w[V]$ との中間の $0[V]$ 印加時は直前の電圧により、輝度が変わってしまう。本実施の形態では、この強誘電性液晶の特性に鑑み、液晶表示素子には後述するように黒電圧 $V_b[V]$ 及び白電圧 $V_w[V]$ のどちらか一方が印加されるようにする。なお、黒電圧 $V_b[V]$ は負電圧であり、白電圧 $V_w[V]$ は正電圧である。

[0033] 図4は、本発明の液晶表示装置の第1の実施の形態のブロック図を示す。

本実施の形態の液晶表示装置30は、サブフレームデータ変換部31、メモリ制御部32、フレームバッファA331及びフレームバッファB332、駆動制御部34、LED制御部35、データ転送部36、ソースドライバ37、電圧制御部38、ゲートドライバ39、画素部40を有する。

[0034] 画素部40は、 $n+1$ 本の列データ線 $D_0 \sim D_n$ と、 $m+1$ 本の行選択線 $W_0 \sim W_m$ とが交差する各交差部に配置された、 $(n+1) \times (m+1)$ 個の画素20から構成される。一つの画素20は、図2に示した構成を有する。また、画素部40の全ての画素20は、各電圧選択部24にブランキング電圧線 V_0 及び駆動電圧線 V_1 が共通に接続され、各転送用スイッチングトランジスタ22のゲートに転送用信号線 T が共通に接続されている。

[0035] LED制御部35は、前述した照明光学系を構成する発光ダイオード(LED)42を点灯又は消灯するように駆動制御する。また、LED制御部35は、LED重み付けテーブルを有し、そのLED重み付けテーブルに基づいて、後述するようにサブフレーム毎にLED35の発光期間を予め決定する機能を備えている。

[0036] サブフレームデータ変換部31は、後述する図7のサブフレーム階調テーブルを有し、表示する映像信号データを1フレーム毎に、例えば12個のサブフレームデータに変換して出力する。従って、表示する映像信号データが1秒あたり60フレームの信号であるものとする、上記の12個のサブフレームデータの各データ期間はそれぞれ $1389 \mu s (= 1 / (60 \times 12)) s$ となる。また、サブフレームデータ変換部31が出力する12個の各

1ビットのサブフレームデータの各値は、表示する映像信号データの画素値（階調値）に応じてサブフレーム階調テーブルを参照した値とされる。このように、本実施の形態の液晶表示装置30では、表示する映像信号の各フレームを、それぞれ1フレーム期間より短時間であるサブフレーム期間をもつ12個のサブフレームにより構成して、画素20をデジタル駆動する。

[0037] メモリ制御部32は、サブフレームデータ変換部31から供給される例えば1フレームあたり12ビットのサブフレームデータを2つのフレームバッファA331及びフレームバッファB332に供給する。そして、メモリ制御部32は、一方のフレームバッファにサブフレームデータを書き込むと同時に、他方のフレームバッファから格納されているサブフレームデータを読み出すことを1フレーム期間単位で交互に繰り返す。すなわち、フレームバッファA331及びフレームバッファB332はダブルバッファの構造（つまり、12個のサブフレームに分割されたフレームバッファを2セット有する構造）になっている。フレームバッファA331が、メモリ制御部32を通して供給される、ある1フレームの12個のサブフレームデータを書き込んでいる期間は、フレームバッファB332から既書き込まれている直前の1フレームの12個のサブフレームデータがメモリ制御部32により読み出される。次の1フレームではフレームバッファB332が12個のサブフレームデータを書き込み、これと並行してフレームバッファA331が直前の1フレームの12個のサブフレームデータを読み出す。以下上記の動作を繰り返す。

[0038] 駆動制御部34には、サブフレームデータ変換部31に供給される映像信号データの垂直同期信号VSYNC及び水平同期信号HSYNCが供給され、駆動制御部34は、これらの信号に同期してデータ転送タイミング、電圧制御タイミング、LED制御タイミング等を制御しており、データ転送部36への転送指示、ソースドライバ37／ゲートドライバ39の制御、電圧制御部38及びLED制御部35へのタイミング指示を行う。データ転送部36は、駆動制御部34からの指示に従いメモリ制御部32を指示して、メモリ制御部3

2がフレームバッファA 3 3 1又はフレームバッファB 3 3 2から読み出したサブフレームデータのうち、指定したサブフレームデータを受け取り、ソースドライバ3 7へ転送する。

[0039] ソースドライバ3 7は、駆動制御部3 4からの水平スタート信号(HST)／水平シフトクロック信号(HCK)により、データ転送部3 6からのサブフレームデータをシフトする。そして、ソースドライバ3 7は、1ライン分の $(n+1)$ 画素のサブフレームデータを受け取る毎に、その1ライン分のサブフレームデータを列データ線D0～Dnを並列に介して画素部4 0へ同時に転送する。

[0040] ゲートドライバ3 9は、駆動制御部3 4からの垂直スタート信号(VST)／垂直シフトクロック信号(VCK)により、1水平走査期間毎に行選択信号を行選択線W0～Wmに順次に供給して画素部4 0の複数の画素2 0を、上から下方向にライン単位で順次に選択する。例えば、ゲートドライバ3 9が行選択線W0～Wmのうち指定された1ライン(行)yの行選択線Wyをアクティブにすると、指定された行yの $(n+1)$ 個の各画素2 0が選択され、その選択された各画素2 0内の各サブサンプルホールド部2 1に、ソースドライバ3 7から列データ線D0～Dnを介して並列に入力される1ライン分の $(n+1)$ 画素のサブフレームデータが画素別に転送されて保持される。ソースドライバ3 7及びゲートドライバ3 9は、本発明の画素部駆動手段を構成している。

[0041] 上記の動作が1ライン単位で繰り返されて、画素部4 0のすべてのラインの画素2 0内のサブサンプルホールド部2 1への1つのサブフレームのデータ転送及び保持が完了する毎に、駆動制御部3 4からの転送用信号線Tの転送用信号により、すべての画素2 0内の転送用スイッチングトランジスタ2 2がアクティブとされ、サブサンプルホールド部2 1に保持されているサブフレームデータが、メインサンプルホールド部2 3に転送されてサンプリング及びホールドされる。メインサンプルホールド部2 3にサンプリング及びホールドされて電圧選択部2 4に印加される、画素データであるサブフレー

ムデータは、その画素で表示されるべき階調に応じて「1」又は「0」の値を有している。

[0042] 図4の電圧制御部38は、駆動制御部34の指示に従い、画素部40のすべての画素20に対して、ブランキング電圧線V0を介してブランキング電圧を供給すると共に、駆動電圧線V1を介して駆動電圧を供給する。上記のブランキング電圧と駆動電圧とは、サブフレームの1サブフレーム期間を1周期とする対称方形波で、互いに逆相（逆極性）とされている。すなわち、1サブフレーム期間を前半期間と後半期間とに分け、前半期間を駆動期間とし、後半期間を補償駆動期間としたとき、ブランキング電圧線V0のブランキング電圧は、図5（G）に示すように、駆動期間では黒電圧Vb[V]であり、補償駆動期間では白電圧Vw[V]である。一方、駆動電圧線V1の駆動電圧は、図5（H）に示すように、駆動期間では白電圧Vw[V]であり、補償駆動期間では黒電圧Vb[V]である。

[0043] 図2の電圧選択部24は、メインサンプルホールド部23でホールドされているサブフレームデータの値が「1」のときは、図5（A）に示すように、図5（H）に示した駆動電圧線V1の駆動電圧を選択して画素電極12に印加し、他方、サブフレームデータの値が「0」のときは、図5（A）に示すように、図5（G）に示したブランキング電圧線V0のブランキング電圧を選択して画素電極12に印加する。

[0044] 液晶素子LCには、共通電極14には電圧制御部38から図5（B）に示す一定電圧0[V]の共通電圧Vcomが印加されている。この一定電圧0[V]は、黒電圧Vb[V]と白電圧Vw[V]との中間電圧である。液晶層13は画素電極12の印加電圧と共通電圧Vcomとの電位差で駆動されるため、液晶層13に印加される駆動電圧は、図5（C）に示すように、サブフレームデータの値が「1」のときは、駆動期間では白電圧Vw[V]で、補償駆動期間では黒電圧Vb[V]となり、サブフレームデータの値が「0」のときは、駆動期間では黒電圧Vb[V]で、補償駆動期間では白電圧Vw[V]となる。

[0045] 液晶素子LCは、液晶層13に印加される駆動電圧が白電圧Vw[V]のとき

に駆動されるため、液晶素子LCの駆動波形は図5（D）にハイレベルで模式的に示すように、サブフレームデータの値が「1」のときは、駆動期間で駆動され、サブフレームデータの値が「0」のときは、補償駆動期間で駆動される。すなわち、本実施の形態の液晶表示装置30では、後述するように画素の階調が「0」で、12個のサブフレームデータの値がすべて「0」のときには、駆動期間では駆動されないが、補償駆動期間で駆動されるために常に交流駆動を確保でき、その結果、十分な焼き付き防止を行うことができる。

[0046] 一方、LED制御部35は、駆動制御部34からの指示に従い、サブフレームデータの値に関係なく駆動期間内でのみ図5（E）にハイレベルで模式的に示すようにLED42を駆動して発光させ、照明光学系内のLED42から照明光が図1に示した入射光L1として射出し、液晶表示素子11に入射する。なお、LED制御部35は、LED42を駆動期間で駆動するが、後述するようにLED重み付けテーブルに従い、1フレーム期間を構成する12個のサブフレーム期間のうちの何番目のサブフレーム期間であるかに応じて、駆動期間全期間（694 μ s）以下の予め定めた設定期間でLED42を発光させる。

[0047] これに対し、液晶駆動素子11の一部を構成する液晶素子LCは図5（D）に示したように、サブフレームデータの値が「1」のときは入射光が入射する駆動期間で駆動されるため図5（F）にハイレベルf1で模式的に示すように図1に示した射出光L2が出力されて白表示を行う。一方、図5（D）に示したように、駆動期間ではサブフレームデータの値が「0」のときは入射光が入射しても、液晶素子LCは駆動されないため図5（F）にローレベルf3で模式的に示すように射出光L2が出力されず黒表示を行う。また、サブフレームデータの値が「0」のときは、液晶素子LCは補償駆動期間で図5（D）にハイレベルで模式的に示すように駆動されるが、図5（E）にローレベルで模式的に示すように液晶素子LCに照明光が入射しないため、図5（F）にローレベルf4で模式的に示すように射出光L2が出力され

ず黒表示を行う。

[0048] 次に、本実施の形態の液晶表示装置 30 の駆動パターンについて説明する。

[0049] 図 6 (A) ~ 6 (C) は、本発明になる液晶表示装置の第 1 の実施の形態における駆動パターンの一例の説明図を示す。具体的には、図 6 (A) ~ 6 (C) は、映像信号が 1 秒あたり 60 フレーム、サブフレーム数が 12 個の場合の本実施の形態の液晶表示装置 30 の駆動パターンについて示している。1 サブフレーム期間は $1389[\mu s]$ となる。すなわち、図 6 (A) は 1 フレーム期間において第 2 サブフレーム SF 2 から第 1 サブフレーム SF 1 までの計 12 個のサブフレーム転送が行われることを示している。

[0050] また、図 6 (B) は、各サブフレーム期間が前述したように、前半期間が駆動期間、後半期間が補償駆動期間に設定されることを示す。更に、図 6 (C) は、LED 制御部 35 により光源である LED 42 が、サブフレーム SF 1 ~ SF 6 では駆動期間の後半に発光するように設定されることを示す。すなわち、LED 制御部 35 は、駆動期間における LED 42 の発光期間を、サブフレーム SF 1 から SF 12 へと重み付けを大きくしていき、サブフレーム SF 1、SF 2、SF 3、SF 4、SF 5 の順に駆動期間の終端側から始端方向へ長くして、重み付けが最大のサブフレーム SF 6 ~ SF 12 において駆動期間の全期間を発光期間とするように、LED 42 を制御する。駆動期間の後半に発光するようにすることにより、液晶層 13 の立ち上がり期間におけるロスを低減することができる。

[0051] また、図 6 (C) は、サブフレーム SF 1 ~ SF 12 のうち、サブフレーム SF 6 ~ SF 12 では駆動期間と同じ期間 LED 42 が発光し、サブフレーム SF 1、SF 2、SF 3、SF 4、SF 5 では、それぞれ駆動期間の $1/32$ 倍、 $2/32$ 倍、 $4/32$ 倍、 $8/32$ 倍、 $16/32$ 倍の期間発光することを示している。1 フレーム期間内のサブフレーム SF 1 ~ SF 12 のうちの何番目のサブフレームであるかに応じて LED の発光期間を重み付けして可変制御する動作は、LED 制御部 35 が LED 重み付けテーブルを

参照して行う。

[0052] 次に、階調テーブルについて説明する。図7は、階調テーブルの一例を示す。階調テーブルは、サブフレームデータ変換部31が、映像信号データをサブフレームデータに変換して出力する際に、映像信号データの画素値（階調値）に応じて参照するテーブルである。

[0053] 図7に示す階調テーブルは、縦軸が階調の値を示し、横軸がサブフレームSF1～SF12を示し、それらにより階調の値に応じた各サブフレームデータの値を決定する。図7に示す階調テーブルは、サブフレームSF1からSF5までは“バイナリ”の重み付けを行い、サブフレームSF6からSF12までは“ステップビット”の重み付けを行うことで、階調0から255までを表現する。

[0054] “バイナリ”の重み付けでは、各サブフレームに対して重みが 2^n ($n=0, 1, 2, \dots$)で表わされる重み付けを行う。図7の例ではSF1～SF5の各パルス幅の比が1 ($=2^0$)、2 ($=2^1$)、4 ($=2^2$)、8 ($=2^3$)、16 ($=2^4$)の5個のバイナリビットパルスを用いて0～31レベルの計32レベルの輝度（階調）を表現でき、少ないパルス数でも、多くの階調を表現することが可能である。これにより、図7では、例えばパルス幅の比が[2、16]のパルスを駆動期間とし、[1、4、8]のパルスをブランキング期間とすることにより、輝度（階調）“18”は表現される。つまり、階調“18”は、SF2、SF5のサブフレームデータの値を「1」、SF1、SF3、SF4のサブフレームデータの値は「0」として表現される（ただし、この場合、SF6～SF12の各サブフレームデータの値は「0」である）。

[0055] 一方、“ステップビット”の重み付けでは、パルス幅の比が1、2、4、8、16のバイナリビットパルスがある場合、32、32、32、32、32、32、32のような同じパルス幅のステップビットパルスを用いた同じ重み付けを行う。例えば、階調“127”は、SF1～SF5の各サブフレームデータの値を「1」として階調「31」を表し、これに加えてステップビットの重み付けを行うSF6～SF12のうち、SF6～SF8の3つの

サブフレームデータの値を「1」として階調「96」（ $= 3 \times 32$ ）を表し、それらの合計で階調「127」を表現する。

[0056] 次に、図8（A）～8（M）のタイミングチャートを参照して本実施の形態の液晶表示装置30の動作について更に詳細に説明する。

[0057] 図8（A）に示すように駆動制御部34に供給される垂直同期信号VSYNCが時刻T0でアクティブとなると、図8（B）に示すように駆動制御部34の指示に従いサブフレームSF1のサブフレームデータがデータ転送部36よりソースドライバ37に順次入力される。ソースドライバ37は1ライン分の $(n+1)$ 個のサブフレームデータを格納する毎に列データ線D0～Dnを並列に介して画素部40へ同時に転送し、ゲートドライバ39で指定された行（1ライン）yの $(n+1)$ 個の各画素20内の各サブサンプルホールド部21に画素別にサンプリング及びホールドさせる。

[0058] 上記の動作が1ライン単位で繰り返されて、図8（B）に示すサブフレームSF1のすべてのサブフレームデータの、画素部40のすべてのラインの画素20内のサブサンプルホールド部21へのデータ転送が完了すると、駆動制御部34から転送用信号線Tに時刻T1で図8（D）に示す転送用信号が出力され、すべての画素20内の転送用スイッチングトランジスタ22が同時にアクティブとされ、全ての画素20内のサブサンプルホールド部21に保持されているサブフレームデータが、メインサンプルホールド部23に同時に転送されてサンプリング及びホールドされる。例えば、画素部40内のある一つの画素20（x, y）において、SF1からSF12までの12個のサブフレームデータD（x, y）の値が、図8（C）に示すように[1, 0, 1, 1, 0, 1, 1, 1, 1, 0, 0, 0]である場合、メインサンプルホールド部23において、時刻T1ではSF1のサブフレームデータ“1”が保持される。メインサンプルホールド部23におけるこのSF1のサブフレームデータ“1”の保持は、図8（E）に示すように、次のSF2のサブフレームデータが転送されている期間（T1～T3）の間保持される。

[0059] また、画素20（x, y）の電圧選択部24には、1サブフレーム期間の前半

期間である駆動期間では、ブランキング電圧線 V_0 を介して図 8 (F) に示すような、黒電圧 $V_b[V]$ がブランキング電圧として印加されると共に、駆動電圧線 V_1 を介して図 8 (G) に示すような白電圧 $V_w[V]$ が印加される。従って、電圧選択部 24 は 1 サブフレーム期間 ($T_1 - T_3$) の前半期間である駆動期間 ($T_1 - T_2$) ではメインサンプルホールド部 23 で保持されているサブフレームデータ “1” に基づき、電圧 V_1 を選択して図 8 (I) にハイレベルで模式的に示すように白電圧 $V_w[V]$ を画素電極 12 に印加する。

[0060] このとき、液晶素子 LC の共通電極 14 には図 8 (H) に示す 0 [V] の共通電圧 V_{com} が印加されているため、液晶層 13 には図 8 (J) で示すような駆動電圧が印加され、液晶素子 LC は、図 8 (K) にハイレベルで模式的に示すように駆動期間 ($T_1 - T_2$) で駆動される。また、LED 制御部 35 は、SF 1 の駆動期間 ($T_1 - T_2$) では、図 8 (L) にハイレベルで模式的に示すように駆動期間の $1/3.2$ 倍の重み付けの期間だけ LED 42 を点灯する。従って、SF 1 の駆動期間 ($T_1 - T_2$) では、液晶表示装置 30 の当該画素 20 (x, y) は、図 8 (M) にハイレベルで模式的に示すように上記の重み付けの期間だけ白表示を行う。

[0061] 続いて、電圧選択部 24 は、1 サブフレーム期間 ($T_1 - T_3$) の後半期間である補償駆動期間 ($T_2 - T_3$) では、メインサンプルホールド部 23 で保持されているサブフレームデータ “1” に基づき電圧 V_0 を選択して、図 8 (I) にローレベルで示すように黒電圧 $V_b[V]$ を画素電極 12 に印加する。このとき、液晶素子 LC の共通電極 14 には図 8 (H) に示す 0 [V] の共通電圧 V_{com} が印加されているため、液晶層 13 には図 8 (J) で示すような駆動電圧が印加され、液晶素子 LC は、図 8 (K) にローレベルで模式的に示すように補償駆動期間 ($T_2 - T_3$) では駆動期間とは逆極性の電圧で駆動される。一方、LED 制御部 35 は、SF 1 の補償駆動期間 ($T_2 - T_3$) では、図 8 (L) に示すように LED 42 を駆動しない。従って、SF 1 の補償駆動期間 ($T_2 - T_3$) では、液晶表示装置 30 の当該画素 20 (x, y) は、図 8 (M) にローレベルで模式的に示すように黒表示を行う。

[0062] 続いて、メインサンプルホールド部23において、時刻T3ではSF2のサブフレームデータ“0”が保持される。メインサンプルホールド部23におけるこのSF2のサブフレームデータ“0”の保持は、図8(E)に示すように、次のSF3のサブフレームデータが転送されている期間(T3-T5)の間保持される。

[0063] また、電圧選択部24は、1サブフレーム期間(T3-T5)の前半期間である駆動期間(T3-T4)では、メインサンプルホールド部23で保持されているサブフレームデータ“0”に基づき電圧V0を選択して、図8(I)にローレベルで示すように黒電圧Vb[V]を画素電極12に印加する。このとき、液晶素子LCの共通電極14には図8(H)に示す0[V]の共通電圧Vcomが印加されているため、液晶層13には図8(J)で示すような駆動電圧が印加され、液晶素子LCは、図8(K)にローレベルで模式的に示すように駆動期間(T3-T4)では黒電圧Vb[V]に対応する電圧で駆動される。また、LED制御部35は、SF2の駆動期間(T3-T4)では、図8(L)に示すように駆動期間の2/32倍の重み付けの期間だけLED42を点灯する。従って、SF2の駆動期間(T3-T4)では、液晶表示装置30の当該画素20(x, y)は、図8(M)にローレベルで模式的に示すように上記の重み付けの期間だけ黒表示を行う。

[0064] 続いて、電圧選択部24は、1サブフレーム期間(T3-T5)の後半期間である補償駆動期間(T4-T5)では、メインサンプルホールド部23で保持されているサブフレームデータ“0”に基づき電圧V1を選択して、図8(I)にハイレベルで示すように白電圧Vw[V]を画素電極12に印加する。このとき、液晶素子LCの共通電極14には図8(H)に示す0[V]の共通電圧Vcomが印加されているため、液晶層13には図8(J)で示すような駆動電圧が印加され、液晶素子LCは、図8(K)にハイレベルで模式的に示すように補償駆動期間(T4-T5)では白電圧で駆動される。一方、LED制御部35は、SF2の補償駆動期間(T4-T5)では、図8(L)に示すようにLED42を駆動しない。従って、SF2の補償駆動期間(T

4-T5)では照明光が存在しないため、液晶表示装置30の当該画素20(x, y)は、光出力が0となり図8(M)にローレベルで模式的に示すように黒表示を行う。

[0065] 以下、SF3からSF12まで同様な処理が行われる。この結果、本実施の形態によれば、光出力として、図8(M)に示すようにSF1からSF12までの各サブフレームにおいて「1, 0, 4, 8, 32, 32, 32, 32, 0, 0, 0」が出力され、積分値として「141」が出力される。この結果、画素20(x, y)において階調値「141」が表示される。このように、入力された1フレームのデータは、期間(T0-T1)だけ遅延して、光出力として出力されるため、入力データの1フレーム期間が期間(T0-T6)である場合、光出力の1フレーム期間は期間(T1-T7)となる。

[0066] このように、本実施の形態の液晶表示装置30によれば、画素の階調が「0」で、SF1~SF12の12個のサブフレームデータの値がすべて「0」のときにも、駆動期間と補償駆動期間とでは互いに逆極性の電圧（黒電圧及び白電圧）が交互に画素電極12に印加されて駆動されるため、常に交流駆動を確保でき、その結果、十分な焼き付き防止を行うことができる。

[0067] また、本実施の形態の液晶表示装置30によれば、1フレーム期間を12サブフレーム期間に分割して各サブフレーム期間毎に液晶素子LCを交流駆動しているため、1フレーム毎に12回という従来よりも多くのDCバランス極性反転を行うことができ、焼き付き防止精度を向上することができ、その結果、強誘電性液晶を用いた液晶表示装置の信頼性を向上することができる。

[0068] 更に、本実施の形態の液晶表示装置30によれば、画素電極12に1サブフレームの前半の駆動期間と後半の補償駆動期間とで互いに逆極性の電圧（黒電圧及び白電圧）を印加することで交流駆動するようにしているため、特許文献3記載の液晶表示装置の駆動方法のような映像表示に用いることができない逆電圧画像のためのデータ転送を不要にできる。

[0069] (第2の実施の形態)

次に、本発明になる液晶表示装置の第2の実施の形態について説明する。
本実施の形態も図1に示した投射型表示装置10における反射型液晶表示素子11として用いることができる。

[0070] 図9は、本発明になる液晶表示装置の第2の実施の形態の一画素の構成図を示す。図9中、図1及び図2と同一構成部分には同一符号を付してある。本発明の液晶表示装置の第2の実施の形態における反射型液晶表示素子11の一つの画素50は、画素回路15bと液晶素子LCとからなり、2本の列データ線D及び反転列データ線DXを一組とするデータ線と、行選択線Wとの交差部に配置されている。液晶素子LCは、前述したように、画素電極12及び共通電極14が対向するように第1の基板と第2の基板とが離間配置されて形成された基板間の空間内に強誘電性の液晶層13が封入された構成を有する。なお、図2及び図9では各画素回路15a、15b単位で液晶素子LCが設けられていることを分かり易くするために、液晶素子LCを各画素回路単位で図示しているが、実際には液晶素子LCのうち画素電極12は画素回路15a、15b毎に個別に設けられるが、液晶層13及び共通電極14は全画素に共通に設けられている。

[0071] 一方、画素回路15bは、図1の画素回路15の第2の実施の形態で、図9に示すように、サンプルホールド部51及び電圧選択部52からなる。サンプルホールド部51はSRAM(Static Random Access Memory)構造のフリップフロップよりなる。サンプルホールド部51は、列データ線D及び反転列データ線DXと、行選択線Wとに接続されており、行選択線Wを介して印加される行選択信号により選択されたときに、列データ線D及び反転列データ線DXを介して供給される画素データをサンプリング及びホールドする。

[0072] 電圧選択部52は、サンプルホールド部51と、ブランキング電圧線V0及び駆動電圧線V1とに接続されている。電圧選択部52の出力端子は画素電極12に接続されている。電圧選択部24は、サンプルホールド部51により保持されているサブフレームデータ（画素データ電圧）の値が「0」であるか「1」であるかに応じて、ブランキング電圧線V0のブランキング電

圧及び駆動電圧線V 1の駆動電圧の一方を選択して画素電極1 2に印加する。

[0073] 図1 0は、本発明の液晶表示装置の第2の実施の形態のブロック図を示す。図1 0中、図4と同一構成部分には同一符号を付し、その説明を省略する。本実施の形態の液晶表示装置6 0は、サブフレームデータ変換部3 1、メモリ制御部3 2、フレームバッファA 3 3 1及びフレームバッファB 3 3 2、LED制御部3 5、データ転送部3 6、ゲートドライバ3 9、駆動制御部6 1、ソースドライバ6 2、電圧制御部6 3、画素部6 4を有する。

[0074] 画素部6 4は、1本の列データ線D及び1本の反転列データ線DXを一組とする($n+1$)組の列データ線D₀~D_n及び反転列データ線DX₀~DX_nと、 $m+1$ 本の行選択線W₀~W_mとが交差する各交差部に配置された($n+1$) $\times$ ($m+1$)個の画素5 0から構成される。一つの画素5 0は、図9に示した構成である。また、画素部6 4の全ての画素5 0は、各電圧選択部5 2にブランキング電圧線V 0及び駆動電圧線V 1が共通に接続されている。

[0075] 駆動制御部6 1には、サブフレームデータ変換部3 1に供給される映像信号データの垂直同期信号VSYNC及び水平同期信号HSYNCが供給され、駆動制御部6 1は、これらの信号に同期してデータ転送タイミング、電圧制御タイミング、LED制御タイミング等を制御しており、データ転送部3 6への転送指示、ソースドライバ6 2／ゲートドライバ3 9の制御、電圧制御部6 3及びLED制御部3 5へのタイミング指示を行う。データ転送部3 6は、駆動制御部6 1からの指示に従いメモリ制御部3 2を指示して、メモリ制御部3 2がフレームバッファA 3 3 1又はフレームバッファB 3 3 2から読み出したサブフレームデータのうち、指定したサブフレームデータを受け取り、ソースドライバ6 2へ転送する。

[0076] ソースドライバ6 2は、駆動制御部6 1からの水平スタート信号(HST)／水平シフトクロック信号(HCK)により、データ転送部3 6からのサブフレームデータをシフトする。そして、ソースドライバ6 2は、1ライン分の($n+1$)画素のサブフレームデータを受け取る毎に、その1ライン分

の互いに逆論理値の2種類のサブフレームデータを列データ線 $D_0 \sim D_n$ 及び反転列データ線 $DX_0 \sim DX_n$ を並列に介して画素部64へ同時に転送する。

[0077] ここで、列データ線 $D_0 \sim D_n$ のうち任意の列データ線 D_i にて転送されるサブフレームデータの値と、反転列データ線 $DX_0 \sim DX_n$ のうち上記の列データ線 D_i と同じ組の任意の反転列データ線 DX_i にて転送される反転サブフレームデータの値とは、常に一方が“1”のとき他方が“0”であるような逆論理値の関係にある。ここで、本実施の形態で列データ線 $D_0 \sim D_n$ 及び反転列データ線 $DX_0 \sim DX_n$ を用いるのは、画素50内のサンプルホールド部51としてフリップフロップ回路によるSRAMを用いたのに対応して、より実際に近い構成としたためである。SRAMは、データを安定して保持するためには、互いに逆論理値の2つのデータを必要とする。勿論、原理的には図4の第1の実施の形態の液晶表示装置30のように1種類の列データ線のみでよい。

[0078] ゲートドライバ39は、駆動制御部61からの垂直スタート信号(VST)／垂直シフトクロック信号(VCK)により、1水平走査期間毎に行選択信号を行選択線 $W_0 \sim W_m$ に順次に供給して画素部64の複数の画素50を、上から下方向にライン単位で順次に選択する。例えば、ゲートドライバ39が行選択線 $W_0 \sim W_m$ のうち指定された1ライン(行)yの行選択線 W_y をアクティブにすると、指定された行yの(n+1)個の各画素50が選択され、その選択された各画素50内の各サンプルホールド部51に、ソースドライバ62から列データ線 $D_0 \sim D_n$ 及び反転列データ線 $DX_0 \sim DX_n$ を介して並列に入力される1ライン分の(n+1)画素のサブフレームデータが画素別に転送されて保持される。ソースドライバ62及びゲートドライバ39は、本発明の画素部駆動手段を構成している。

[0079] 上記の動作が1ライン単位で繰り返され、画素部64のすべての画素50内のサンプルホールド部51に1つのサブフレーム期間のすべてのサブフレームデータが後述する補償駆動期間内で転送されてサンプリング及びホールドされる。画素データであるサブフレームデータは、その画素で表示される

べき階調に応じて「1」又は「0」の値を有している。

[0080] 図10の電圧制御部63は、駆動制御部61の指示に従い、画素部64のすべての画素50に対して、ブランキング電圧線V0を介してブランキング電圧を供給すると共に、駆動電圧線V1を介して駆動電圧を供給する。上記のブランキング電圧と駆動電圧とは、サブフレームの1サブフレーム期間を1周期とする対称方形波で、互いに逆相（逆極性）とされている。すなわち、1サブフレーム期間を前半期間と後半期間とに分け、前半期間を補償駆動期間とし、後半期間を駆動期間としたとき、ブランキング電圧線V0のブランキング電圧は、図11（G）に示すように、補償駆動期間では白電圧Vw[V]であり、駆動期間では黒電圧Vb[V]である。一方、駆動電圧線V1の駆動電圧は、図11（H）に示すように、補償駆動期間では黒電圧Vb[V]であり、駆動期間では白電圧Vw[V]である。

[0081] 図9の電圧選択部52は、サンプルホールド部51でホールドされている列データ線Dを介して入力されたサブフレームデータの値が「1」のとき（すなわち、反転列データ線DXを介して入力された反転サブフレームデータの値が「0」のとき）は、図11（A）に示すように、図11（H）に示した駆動電圧線V1の駆動電圧を選択して画素電極12に印加する。他方、電圧選択部52は、列データ線Dを介して入力されたサブフレームデータの値が「0」のとき（すなわち、反転列データ線DXを介して入力された反転サブフレームデータの値が「1」のとき）は、図11（A）に示すように、図11（G）に示したブランキング電圧線V0のブランキング電圧を選択して画素電極12に印加する。

[0082] 液晶素子LCの共通電極14には電圧制御部63から図11（B）に示す一定電圧0[V]の共通電圧Vcomが印加されている。この一定電圧0[V]は、黒電圧Vb[V]と白電圧Vw[V]との中間電圧である。液晶層13は画素電極12の印加電圧と共通電圧Vcomとの電位差で駆動されるため、液晶層13に印加される駆動電圧は、図11（C）に示すように、サブフレームデータの値が「1」（反転サブフレームデータの値が「0」）のときは、補償駆動期間で

は黒電圧 $V_b[V]$ で、駆動期間では白電圧 $V_w[V]$ となり、サブフレームデータの値が「0」（反転サブフレームデータの値が「1」）のときは、補償駆動期間では白電圧 $V_w[V]$ で、駆動期間では黒電圧 $V_b[V]$ となる。

[0083] 液晶素子 LC は、液晶層 13 に印加される駆動電圧が白電圧 $V_w[V]$ のときに駆動されるため、液晶素子 LC の駆動波形は図 11（D）にハイレベルで模式的に示すように、サブフレームデータの値が「1」（反転サブフレームデータの値が「0」）のときは、駆動期間で駆動され、サブフレームデータの値が「0」（反転サブフレームデータの値が「1」）のときは、補償駆動期間で駆動される。すなわち、本実施の形態の液晶表示装置 60 では、後述するように画素の階調が「0」で、12 個のサブフレームデータの値がすべて「0」のときには、駆動期間では駆動されないが、補償駆動期間で駆動されるために常に交流駆動を確保でき、その結果、十分な焼き付き防止を行うことができる。

[0084] 一方、LED 制御部 35 は、駆動制御部 61 からの指示に従い、サブフレームデータの値に関係なく駆動期間内でのみ図 11（E）にハイレベルで模式的に示すように LED 42 を駆動して発光させ、照明光学系内の LED 42 から照明光が図 1 に示した入射光 L1 として射出し、液晶表示素子 11 に入射する。なお、LED 制御部 35 は、LED 42 を駆動期間で駆動するが、後述するように LED 重み付けテーブルに従い、1 フレーム期間を構成する 12 個のサブフレーム期間のうちの何番目のサブフレーム期間であるかに応じて、駆動期間全期間以下の予め定めた設定期間で LED 42 を発光させる。

[0085] これに対し、液晶駆動素子 11 の一部を構成する液晶素子 LC は図 11（D）に示したように、サブフレームデータの値が「1」（反転サブフレームデータの値が「0」）のときは入射光が入射する駆動期間で駆動されるため図 11（F）にハイレベル f14 で模式的に示すように図 1 に示した射出光 L2 が出力されて白表示を行う。一方、図 11（D）に示したように、サブフレームデータの値が「0」（反転サブフレームデータの値が「1」）のと

きは駆動期間において入射光が入射しても、液晶素子LCは駆動されないため、図11(F)にローレベルf12で模式的に示すように射出光L2が出力されず黒表示を行う。

[0086] また、サブフレームデータの値が「0」（反転サブフレームデータの値が「1」）のときは、液晶素子LCは補償駆動期間で図11(D)にハイレベルで模式的に示すように駆動されるが、図11(E)にローレベルで模式的に示すように液晶素子LCに照明光が入射しないため、図11(F)にローレベルf11で模式的に示すように射出光L2が出力されず黒表示を行う。

[0087] 次に、本実施の形態の液晶表示装置60の駆動パターンについて説明する。

[0088] 図12は、本発明の液晶表示装置の第2の実施の形態における駆動パターンの一例の説明図を示す。具体的には、図12は、サブフレーム数が12個の場合の本実施の形態の液晶表示装置60の駆動パターンについて示している。図12(A)は1フレーム期間においてサブフレームSF1からサブフレームSF12までの計12個のサブフレーム転送が行われることを示している。すべての画素50内のサンプルホールド部51の情報（サブフレームデータ）を書き換える期間をデータアドレス期間とすると、データアドレス期間は、各サブフレームにおける前半期間である補償駆動期間内で終了している必要がある。

[0089] また、図12(B)は、各サブフレーム期間が前述したように、前半期間が補償駆動期間、後半期間が補償駆動期間に設定されることを示す。つまり、データアドレス期間中は補償駆動期間となる。更に、図12(C)は、LED制御部35により光源であるLED42が、SF1～SF6では駆動期間の後半に発光するように設定されることを示す。すなわち、LED制御部35は、駆動期間におけるLED42の発光期間を、サブフレームSF1からSF12へと重み付けを大きくしていき、サブフレームSF1、SF2、SF3、SF4、SF5の順に駆動期間の終端側から始端方向へ長くして、重み付けが最大のサブフレームSF6～SF12において駆動期間の全期間

を発光期間とするように、LED 42を制御する。駆動期間の後半に発光するようにすることにより、液晶層13の立ち上がり期間におけるロスを低減することができる。

[0090] また、最後のサブフレームSF 12の駆動期間が終了した後、次のフレームが始まるまでの期間を“非駆動期間”とし、液晶層13にかかる電圧が0[V]となるようにする。すなわち、ブランキング電圧線V0のブランキング電圧と駆動電圧線V1の駆動電圧とを、それぞれ共通電極電圧Vcomと同じ電圧値となるように設定する。これは、サブフレームの合計期間をフレーム期間に一致させることは非常に困難なため、どうしても余った期間が生じ、この余った期間に余計な電圧が液晶素子LCにかかる、焼き付きの原因になってしまうため、これを防止するためである。すなわち、上記の余った期間を、ブランキング電圧線V0のブランキング電圧と駆動電圧線V1の駆動電圧と共通電極電圧Vcomとをそれぞれ同じ電圧値に設定して液晶素子LCを駆動しない非駆動期間とすることで、サンプルホールド部51にて保持されたサブフレームデータの値によらず、液晶素子LCにかかる電圧を0にして、焼き付きを防止することができる。

[0091] また、図12(C)は、サブフレームSF 1～SF 12のうち、サブフレームSF 6～SF 12では駆動期間と同じ期間LED 42が発光し、サブフレームSF 1、SF 2、SF 3、SF 4、SF 5では、それぞれ駆動期間の1/32倍、2/32倍、4/32倍、8/32倍、16/32倍の期間発光することを示している。1フレーム期間内のサブフレームSF 1～SF 12のうちの何番目のサブフレームであるかに応じてLEDの発光期間を重み付けして可変制御する動作は、第1の実施の形態と同様にLED制御部35がLED重み付けテーブルを参照して行う。

[0092] 次に、図13(A)～13(M)のタイミングチャートを参照して本実施の形態の液晶表示装置60の動作について更に詳細に説明する。

[0093] 図13(A)に示すように駆動制御部61に供給される垂直同期信号VSYNCが時刻T0でアクティブとなると、図13(B)に示すように駆動制御部6

1の指示に従いサブフレームSF1のサブフレームデータがデータ転送部36より、ソースドライバ62に順次入力される。ソースドライバ37は1ライン分の $(n+1)$ 個のサブフレームデータを格納する毎に、列データ線D0～Dn及び反転列データDX0～DXnを並列に介してサブフレームデータ及び反転サブフレームデータを同時に画素部64へ転送し、ゲートドライバ39で指定された行(1ライン)yの $(n+1)$ 個の各画素50内の各サンプルホールド部51に画素別にサンプリング及びホールドさせる。

[0094] 例えば、画素部50内のある一つの画素50(x, y)において入力されるSF1からSF12までの12個のサブフレームデータD(x, y)の各1ビットの値が、図13(D)に示すように[1, 0, 1, 1, 0, 1, 1, 1, 1, 0, 0, 0]であるものとする。なお、以下の説明では反転サブフレームデータについては説明を省略する。この場合、最初のサブフレームSF1の伝送期間では、垂直同期信号VSYNCの入力時刻T0からyライン分遅れた時刻T11にて図13(C)に示すように、yライン目の行選択線Wに供給される行選択信号Wyによりyライン目の各画素50が選択され、それらの各画素50内のサンプルホールド部51にサブフレームSF1のサブフレームデータ“1”が保持される。この画素50(x, y)内のサンプルホールド部51におけるSF1のサブフレームデータ“1”の保持は、図13(E)に示すように、次のSF2のサブフレームデータが転送される時刻T16までの $(T11 - T16)$ の期間保持される。

[0095] そして、時刻T12でサブフレームSF1のすべてのサブフレームデータの転送が終了し、図13(B)に示すようにSF1のデータアドレス期間が終了する。ここで、サブフレームSF1の1サブフレームは、図13(B)に示す時刻T0から時刻T15までの期間 $(T0 - T15)$ で、その1サブフレームの前半期間である時刻T0から時刻T13までの期間 $(T0 - T13)$ では、補償駆動期間としてブランキング電圧線V0には図13(F)にハイレベルで示す白電圧Vw[V]が、また駆動電圧線V1には図13(G)にローレベルで示す黒電圧Vb[V]が印加される。続く、SF1の1サブフレイ

ムの後半期間である時刻 T_{13} から時刻 T_{15} までの期間 ($T_{13} - T_{15}$) では、駆動期間としてブランキング電圧線 V_0 には図 13 (F) にローレベルで示す黒電圧 $V_b[V]$ が、また駆動電圧線 V_1 には図 13 (G) にハイレベルで示す白電圧 $V_w[V]$ が印加される。なお、共通電極電圧 V_{com} は図 13 (H) に示すように、常に $0[V]$ である。

[0096] 上記の駆動期間 ($T_{13} - T_{15}$) では、画素 50 (x, y) 内のサンプルホールド部 51 で保持されているサブフレームデータ値は図 13 (D) に示したように “1” であるので、画素 50 (x, y) 内の電圧選択部 52 は、駆動電圧線 V_1 の駆動電圧を選択して図 13 (I) にハイレベルで示すように白電圧 $V_w[V]$ を画素電極 12 に印加する。

[0097] このとき、画素 50 (x, y) 内の液晶素子 LC の共通電極 14 には図 13 (H) に示す $0[V]$ の共通電圧 V_{com} が印加されているため、液晶層 13 には図 13 (J) で示すような駆動電圧が印加され、液晶素子 LC は、図 13 (K) にハイレベルで模式的に示すように駆動期間 ($T_{13} - T_{15}$) で駆動される。また、LED 制御部 35 は、SF 1 の駆動期間 ($T_{13} - T_{15}$) の終了直前の時刻 T_{14} から時刻 T_{15} までの、駆動期間の $1/32$ 倍の重み付けの期間 ($T_{14} - T_{15}$) では、図 13 (L) にハイレベルで模式的に示すように LED 42 を点灯する。従って、SF 1 の駆動期間内の上記の重み付けの期間 ($T_{14} - T_{15}$) では、液晶表示装置 60 の当該画素 50 (x, y) は、図 13 (M) にハイレベルで模式的に示すように白表示を行う。

[0098] 続いて、同様に図 13 (B) に示す時刻 T_{15} から時刻 T_{20} までの 1 サブフレーム ($T_{15} - T_{20}$) において、次のサブフレーム SF 2 の処理が行われる。画素 50 (x, y) 内のサンプルホールド部 51 は、図 13 (E) に示すように、SF 2 のサブフレームデータ “0” を時刻 T_{15} 直後の時刻 T_{16} でサンプリング保持し、次の SF 3 のサブフレームデータが転送される時刻までの期間保持する。

[0099] そして、時刻 T_{20} でサブフレーム SF 2 のすべてのサブフレームデータの転送が終了し、図 13 (B) に示すように SF 2 のデータアドレス期間が

終了する。ここで、サブフレームSF2の1サブフレーム(T15-T20)のうち、前半期間である期間(T15-T18)では、補償駆動期間としてブランキング電圧線V0には図13(F)にハイレベルで示す白電圧Vw[V]が、また駆動電圧線V1には図13(G)にローレベルで示す黒電圧Vb[V]が印加される。続く、SF2の1サブフレームの後半期間である期間(T18-T20)では、駆動期間としてブランキング電圧線V0には図13(F)にローレベルで示す黒電圧Vb[V]が、また駆動電圧線V1には図13(G)にハイレベルで示す白電圧Vw[V]が印加される。

[0100] 上記の駆動期間(T18-T20)では、画素50(x, y)内のサンプルホールド部51で保持されているサブフレームデータ値は、図13(D)に示したように“0”であるので、画素50(x, y)内の電圧選択部52は、ブランキング電圧線V0のブランキング電圧を選択して図13(I)にローレベルで示すように黒電圧Vb[V]を画素電極12に印加する。

[0101] このとき、画素50(x, y)内の液晶素子LCの共通電極14には図13(H)に示す0[V]の共通電圧Vcomが印加されているため、液晶層13には図13(J)で示すような駆動電圧が印加され、液晶素子LCは、駆動期間(T18-T20)では、図13(K)にローレベルで模式的に示すように黒電圧Vb[V]に対応する電圧で駆動される。また、LED制御部35は、SF2の駆動期間(T18-T20)では、図13(L)に示すように駆動期間の2/32倍の重み付けの期間(T19-T20)だけLED42を点灯する。これにより、SF2の駆動期間(T18-T20)では、液晶表示装置60の当該画素50(x, y)は、黒電圧Vb[V]に対応する電圧で駆動されるため、駆動期間の2/32倍の重み付けの期間(T19-T20)だけLED42が点灯したとき、図13(M)にローレベルで模式的に示すように黒表示を行う。

[0102] 以下、SF3からSF12まで同様な処理が行われる。この結果、本実施の形態によれば、光出力として、図13(M)に示すようにSF1からSF12までの各サブフレームにおいて「1, 0, 4, 8, 32, 32, 32,

3 2, 0, 0, 0」が出力され、積分値として「1 4 1」が出力される。この結果、画素50(x, y)において階調値「1 4 1」が表示される。

[0103] なお、時刻T0から始まる1フレーム期間内の最後のサブフレームSF12の駆動期間終了時刻T21からその1フレーム期間の最後の時刻（次の1フレーム期間の最初のサブフレームSF1の補償駆動期間の開始時刻）T22までの、図13に「Blank」で示す期間は、電圧制御部63は図13（F）、（G）にそれぞれ示すように、共通電極電圧Vcomと同一電圧値（0[V]）のブランキング電圧及び駆動電圧を発生する。この期間は、図12に“非駆動期間”として示した期間に相当し、液晶層13にかかる電圧が0[V]となり、図13（K）に示すように、液晶素子LCは非駆動とされる。

[0104] 次に、DCバランスとして図13（J）に示す液晶電圧に注目すると、図13（E）に示すサンプルホールドの値が“0 “から” 1 “に変化する、SF1、SF3、及びSF6と、サンプルホールドの値が” 1 “から” 0 “に変化する、SF2、SF5、及びSF10とでは、それぞれ波形が逆転している。また、図13（E）に示すサンプルホールドの値が変化しない、他のサブフレームSF4、SF7、SF8、SF9、SF11、及びSF12では、サブフレーム内にてDCバランスが0[V]になっている。このように、1フレーム期間で注目すると、本実施の形態の液晶表示装置60ではDCバランスが0[V]に保たれていることが分かる。

[0105] このように、本実施の形態の液晶表示装置60によれば、画素の階調が「0」で、SF1～SF12の12個のサブフレームデータの値がすべて「0」のときにも、補償駆動期間と駆動期間とでは互いに逆極性の電圧（黒電圧及び白電圧）が交互に画素電極12に印加されて駆動されるため、常に交流駆動を確保でき、その結果、十分な焼き付き防止を行うことができる。

[0106] また、本実施の形態の液晶表示装置60によれば、1フレーム期間を12サブフレームに分割して各サブフレーム毎に液晶素子LCを交流駆動しているため、1フレーム毎に12回という従来よりも多くのDCバランス極性反転を行うことができ、焼き付き防止精度を向上することができ、その結果、

強誘電性液晶を用いた液晶表示装置の信頼性を向上することができる。

[0107] 更に、本実施の形態の液晶表示装置 60 によれば、1 サブフレームの前半期間を補償駆動期間とし、後半期間を駆動期間として、補償駆動期間でのみサブフレームデータ転送を行うようにしたため、データ転送効率を略 50% とすることができる。すなわち、本実施の形態の液晶表示装置 60 によれば、データ転送期間と駆動期間とを工夫することで、画素回路 15b 内のサンプルホールド回路は 1 つのサンプルホールド部 51 のみでも動作することができ、その結果、画素サイズの小型化が容易となり、第 1 の実施の形態に比べて、液晶表示装置全体の小型化や高解像度化への応用に有利である。

[0108] なお、本発明は以上の実施の形態に限定されるものではなく、例えばサブフレーム SF1 ~ SF12 のそれぞれにおける LED42 の発光期間を図 6 (C)、図 12 (C) に示したように階調テーブルの重み付けに応じた発光期間に変化しているが、発光期間は一定とし発光強度を上記の重み付けに応じて可変する（重み付けが大であるほど発光強度を大とする）ようにしてもよい。また、1 フレーム期間のサブフレームの数は 12 に限定されるものではなく、10 以上であれば所期の目的を達成することができる。

産業上の利用可能性

[0109] 本発明は、色割れの少ない小型あるいは低コストなプロジェクトに応用することができる。

請求の範囲

[請求項1]

複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、転送用信号線、ブランキング電圧線及び駆動電圧線に共通に接続された、それぞれ液晶素子を備える複数の画素からなる画素部と、

映像信号の各フレームを前記映像信号の1フレーム期間より短い表示期間を持つ複数のサブフレームで構成するため、前記映像信号から階調テーブルに基づいて前記映像信号の各画素値に対応した第1の値又は第2の値である前記複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成手段と、

1 水平走査期間毎に行選択信号を前記複数の行選択線に順次に供給して前記画素部の前記複数の画素をライン単位の画素毎に順次に選択すると共に、1ラインの各画素の前記サブフレームデータを1ラインの画素単位に前記複数の列データ線に供給し、前記画素部の前記複数の画素のすべてに前記サブフレームデータを供給した時に前記転送用信号線に転送用信号を供給する画素部駆動手段と、

前記サブフレームの1サブフレーム期間を1周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、前記ブランキング電圧は前記1サブフレーム期間の前半期間である駆動期間において前記液晶素子が最小輝度を示す第1の電圧値とし、前記1サブフレーム期間の後半期間である補償駆動期間において前記液晶素子が最大輝度を示す第2の電圧値として前記ブランキング電圧線に供給し、前記駆動電圧は前記駆動期間では前記第2の電圧値とし、前記補償駆動期間では前記第1の電圧値として前記駆動電圧線に供給すると共に、前記第1の電圧値と前記第2の電圧値との中間電圧である第3の電圧値を共通電圧として発生する電圧発生手段と、

照明光を射出して前記複数の画素の前記液晶素子にそれぞれ共通に照射する光源と、

前記駆動期間では前記複数のサブフレームのうち各サブフレーム毎の重み付けに応じた発光期間又は発光強度で前記光源から前記照明光を射出させ、前記補償駆動期間では前記光源からの前記照明光の射出を停止させるように前記光源を制御する光源制御手段と、

を備え、前記複数の画素はそれぞれ、

画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、前記共通電極には前記電圧発生手段から前記共通電圧が印加される前記液晶素子と、

前記行選択線を介して前記行選択信号が供給されたときに、前記列データ線を介して供給される前記サブフレームデータをサンプリング保持する第1の保持手段と、

前記転送用信号線を介して供給される前記転送用信号により、前記第1の保持手段に保持されている前記サブフレームデータを転送する転送手段と、

前記転送手段により転送された前記第1の保持手段に保持されている前記サブフレームデータを保持する第2の保持手段と、

前記第2の保持手段に保持された2値の前記サブフレームデータが前記第1の値のときは前記ブランキング電圧線を介して供給される前記ブランキング電圧を選択し、前記サブフレームデータが前記第2の値のときは前記駆動電圧線を介して供給される駆動電圧を選択して、前記画素電極に印加して交流駆動する電圧選択手段と、

を有し、前記画素電極に印加される前記サブフレームデータが前記第2の値で、かつ、前記光源制御手段の制御により前記光源から前記照明光が射出される前記駆動期間でのみ、その画素電極を備える前記液晶素子により最大輝度の表示を行わせ、前記画素電極に印加される前記サブフレームデータが前記第1の値のとき、及び前記補償駆動期間では前記液晶素子により最小輝度の表示を行わせることを特徴とする液晶表示装置。

[請求項2] 複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、ブランキング電圧線及び駆動電圧線に共通に接続された、それぞれ液晶素子を備える複数の画素からなる画素部と、

映像信号の各フレームを前記映像信号の1フレーム期間より短い表示期間を持つ複数のサブフレームで構成するため、前記映像信号から階調テーブルに基づいて前記映像信号の各画素値に対応した第1の値又は第2の値である前記複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成手段と、

1 水平走査期間毎に行選択信号を前記複数の行選択線に順次に供給して前記画素部の前記複数の画素をライン単位の画素毎に順次に選択すると共に、1ラインの各画素の前記サブフレームデータを1ラインの画素単位に前記複数の列データ線に供給し、前記サブフレームの1サブフレーム期間の前半期間である補償駆動期間内で、前記画素部の前記複数の画素のすべてにそのサブフレームのサブフレームデータを前記複数の列データ線を介して供給する画素部駆動手段と、

前記サブフレームの1サブフレーム期間を1周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、前記ブランキング電圧は前記補償駆動期間において前記液晶素子が最大輝度を示す第1の電圧値とし、前記1サブフレーム期間の後半期間である駆動期間において前記液晶素子が最小輝度を示す第2の電圧値として前記ブランキング電圧線に供給し、前記駆動電圧は前記補償駆動期間では前記第2の電圧値とし、前記駆動期間では前記第1の電圧値として前記駆動電圧線に供給すると共に、前記第1の電圧値と前記第2の電圧値との中間電圧である第3の電圧値を共通電圧として発生する電圧発生手段と、

照明光を射出して前記複数の画素の前記液晶素子にそれぞれ共通に照射する光源と、

前記補償駆動期間では前記光源からの前記照明光の射出を停止させ

、前記駆動期間では前記複数のサブフレームのうち各サブフレーム毎の重み付けに応じた発光期間又は発光強度で前記光源から前記照明光を射出させるように前記光源を制御する光源制御手段と、

を備え、前記複数の画素はそれぞれ、

画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、前記共通電極には前記電圧発生手段から前記共通電圧が印加される前記液晶素子と、

前記行選択線を介して前記行選択信号が供給されたときに、前記補償駆動期間内で前記列データ線を介して供給される前記サブフレームデータをサンプリング保持する保持手段と、

前記保持手段に保持された2値の前記サブフレームデータが前記第1の値のときは前記ブランキング電圧線を介して供給される前記ブランキング電圧を選択し、前記サブフレームデータが前記第2の値のときは前記駆動電圧線を介して供給される駆動電圧を選択して、前記画素電極に印加して交流駆動する電圧選択手段と、

を有し、前記画素電極に印加される前記サブフレームデータが前記第2の値で、かつ、前記光源制御手段の制御により前記光源から前記照明光が射出される前記駆動期間でのみ、その画素電極を備える前記液晶素子により最大輝度の表示を行わせ、前記画素電極に印加される前記サブフレームデータが前記第1の値のとき、及び前記補償駆動期間では前記液晶素子により最小輝度の表示を行わせることを特徴とする液晶表示装置。

[請求項3] 前記サブフレームデータ生成手段は、前記映像信号から前記階調テーブルに基づいて10以上の予め設定した数のサブフレームのサブフレームデータを生成することを特徴とする請求項1又は2記載の液晶表示装置。

[請求項4] 前記光源制御手段は、前記駆動期間における前記光源の発光期間を

、前記複数のサブフレームのうち重み付けが大きなサブフレームほど前記駆動期間の終端側から始端方向へ長くし、前記重み付けが最大のサブフレームにおいて前記駆動期間の全期間を前記発光期間とするように、前記光源を制御することを特徴とする請求項 1 乃至 3 のうちいずれか一項記載の液晶表示装置。

[請求項5]

複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、転送用信号線、ブランキング電圧線及び駆動電圧線に共通に接続された複数の画素からなる画素部の前記複数の画素はそれぞれ、

画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、前記共通電極には共通電圧が印加される液晶素子と、

映像信号の各フレームを前記映像信号の 1 フレーム期間より短い表示期間を持つ複数のサブフレームで構成するとき、前記複数のサブフレームの前記列データ線を介して供給されるサブフレームデータを、前記行選択線を介して行選択信号が供給されたときにサンプリング保持する第 1 の保持手段と、

前記転送用信号線を介して供給される前記転送用信号により、前記第 1 の保持手段に保持されている前記サブフレームデータを転送する転送手段と、

前記転送手段により転送された前記第 1 の保持手段に保持されている前記サブフレームデータを保持する第 2 の保持手段と、

前記第 2 の保持手段に保持された 2 値の前記サブフレームデータが第 1 の値のときは前記ブランキング電圧線を介して供給される前記ブランキング電圧を選択し、前記サブフレームデータが第 2 の値のときは前記駆動電圧線を介して供給される駆動電圧を選択して、前記画素電極に印加して交流駆動する電圧選択手段と、

を有する液晶表示装置に対して、

前記映像信号から階調テーブルに基づいて前記映像信号の各画素値

に対応した前記第 1 の値又は前記第 2 の値である前記複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成ステップと、

1 水平走査期間毎に行選択信号を前記複数の行選択線に順次に供給して前記画素部の前記複数の画素をライン単位の画素毎に順次に選択すると共に、1 ラインの各画素の前記サブフレームデータを 1 ラインの画素単位に前記複数の列データ線に供給し、前記画素部の前記複数の画素のすべてに前記サブフレームデータを供給した時に前記転送用信号線に転送用信号を供給する画素部駆動ステップと、

前記サブフレームの 1 サブフレーム期間を 1 周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、前記ブランキング電圧は 1 サブフレーム期間の前半期間である駆動期間において前記液晶素子が最小輝度を示す第 1 の電圧値とし、前記 1 サブフレーム期間の後半期間である補償駆動期間において前記液晶素子が最大輝度を示す第 2 の電圧値として前記ブランキング電圧線に供給し、前記駆動電圧は前記駆動期間では前記第 2 の電圧値とし、前記補償駆動期間では前記第 1 の電圧値として前記駆動電圧線に供給すると共に、前記第 1 の電圧値と前記第 2 の電圧値との中間電圧である第 3 の電圧値を前記共通電圧として発生して前記共通電極に印加する電圧発生ステップと、

前記駆動期間では前記複数のサブフレームのうち各サブフレーム毎の重み付けに応じた発光期間又は発光強度で、照明光を射出して前記複数の画素の前記液晶素子にそれぞれ共通に照射する光源から前記照明光を射出させ、前記補償駆動期間では前記光源からの前記照明光の射出を停止させるように前記光源を制御する光源制御ステップと、

を含み、前記画素電極に印加される前記サブフレームデータが前記第 2 の値で、かつ、前記光源制御ステップの制御により前記光源から前記照明光が射出される前記駆動期間でのみ、その画素電極を備える

前記液晶素子により最大輝度の表示を行わせ、前記画素電極に印加される前記サブフレームデータが前記第1の値のとき、及び前記補償駆動期間では前記液晶素子により最小輝度の表示を行わせることを特徴とする液晶表示装置の駆動方法。

[請求項6]

複数の列データ線と複数の行選択線とが交差する各交差部に配置されると共に、ブランキング電圧線及び駆動電圧線に共通に接続された複数の画素からなる画素部の前記複数の画素はそれぞれ、

画素電極と共通電極との間の空間に強誘電性の液晶層が封入され、前記共通電極には共通電圧が印加される液晶素子と、

映像信号の各フレームを前記映像信号の1フレーム期間より短い表示期間を持つ複数のサブフレームで構成するとき、前記サブフレームの1サブフレーム期間の前半期間である補償駆動期間内で前記列データ線を介して供給される前記サブフレームのサブフレームデータを、前記行選択線を介して行選択信号が供給されたときにサンプリング保持する保持手段と、

前記保持手段に保持された2値の前記サブフレームデータが第1の値のときは前記ブランキング電圧線を介して供給される前記ブランキング電圧を選択し、前記サブフレームデータが第2の値のときは前記駆動電圧線を介して供給される駆動電圧を選択して、前記画素電極に印加して交流駆動する電圧選択手段と

を有する液晶表示装置に対して、

前記映像信号から階調テーブルに基づいて前記映像信号の各画素値に対応した前記第1の値又は前記第2の値である前記複数のサブフレームのサブフレームデータを生成するサブフレームデータ生成ステップと、

1 水平走査期間毎に行選択信号を前記複数の行選択線に順次に供給して前記画素部の前記複数の画素をライン単位の画素毎に順次に選択すると共に、1ラインの各画素の前記サブフレームデータを1ライン

の画素単位に前記複数の列データ線に供給し、前記補償駆動期間内で、前記画素部の前記複数の画素のすべてにそのサブフレームのサブフレームデータを前記複数の列データ線を介して供給する画素部駆動ステップと、

前記サブフレームの1サブフレーム期間を1周期とする対称方形波で、かつ、互いに逆極性のブランキング電圧及び駆動電圧を発生し、前記ブランキング電圧は前記補償駆動期間において前記液晶素子が最大輝度を示す第1の電圧値とし、前記1サブフレーム期間の後半期間である駆動期間において前記液晶素子が最小輝度を示す第2の電圧値として前記ブランキング電圧線に供給し、前記駆動電圧は前記補償駆動期間では前記第2の電圧値とし、前記駆動期間では前記第1の電圧値として前記駆動電圧線に供給すると共に、前記第1の電圧値と前記第2の電圧値との中間電圧である第3の電圧値を前記共通電圧として発生して前記共通電極に印加する電圧発生ステップと、

前記補償駆動期間では、照明光を射出して前記複数の画素の前記液晶素子にそれぞれ共通に照射する光源から前記照明光の射出を停止させ、前記駆動期間では前記複数のサブフレームのうち各サブフレーム毎の重み付けに応じた発光期間又は発光強度で前記光源から前記照明光を射出させるように前記光源を制御する光源制御ステップと、

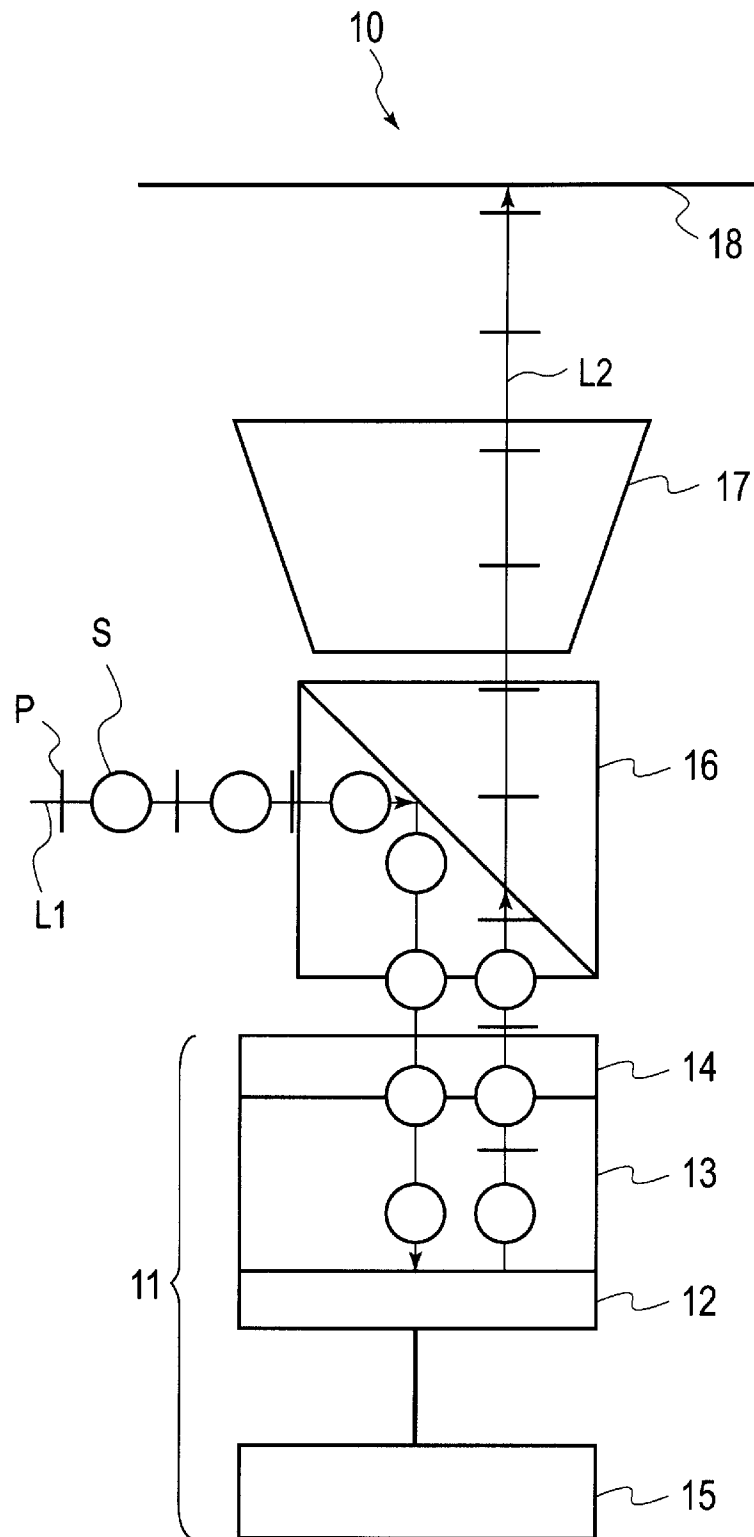
を含み、前記画素電極に印加される前記サブフレームデータが前記第2の値で、かつ、

前記光源制御ステップの制御により前記光源から前記照明光が射出される前記駆動期間でのみ、その画素電極を備える前記液晶素子により最大輝度の表示を行わせ、前記画素電極に印加される前記サブフレームデータが前記第1の値のとき、及び前記補償駆動期間では前記液晶素子により最小輝度の表示を行わせることを特徴とする液晶表示装置の駆動方法。

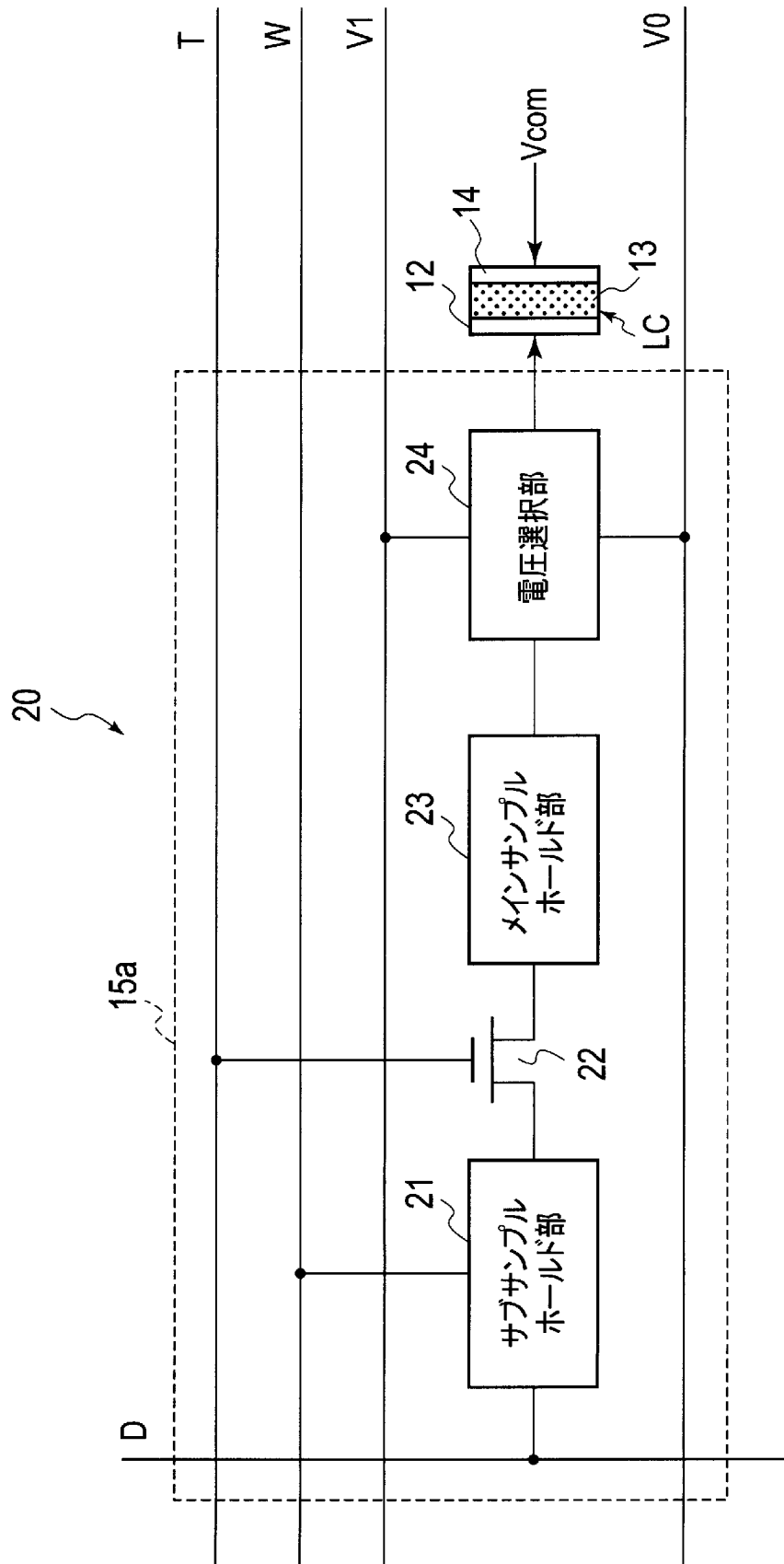
[請求項7] 前記電圧発生ステップは、

前記映像信号の各フレームを構成する前記複数のサブフレームのうち、1フレーム期間内の最後のサブフレームの前記駆動期間の終了時刻から、次の1フレーム期間内の最初のサブフレームの前記補償駆動期間の開始時刻までの期間は、前記第1の電圧値と前記第2の電圧値を前記第3の電圧値と等しい値で発生して非駆動期間とすることを特徴とする請求項6記載の液晶表示装置の駆動方法。

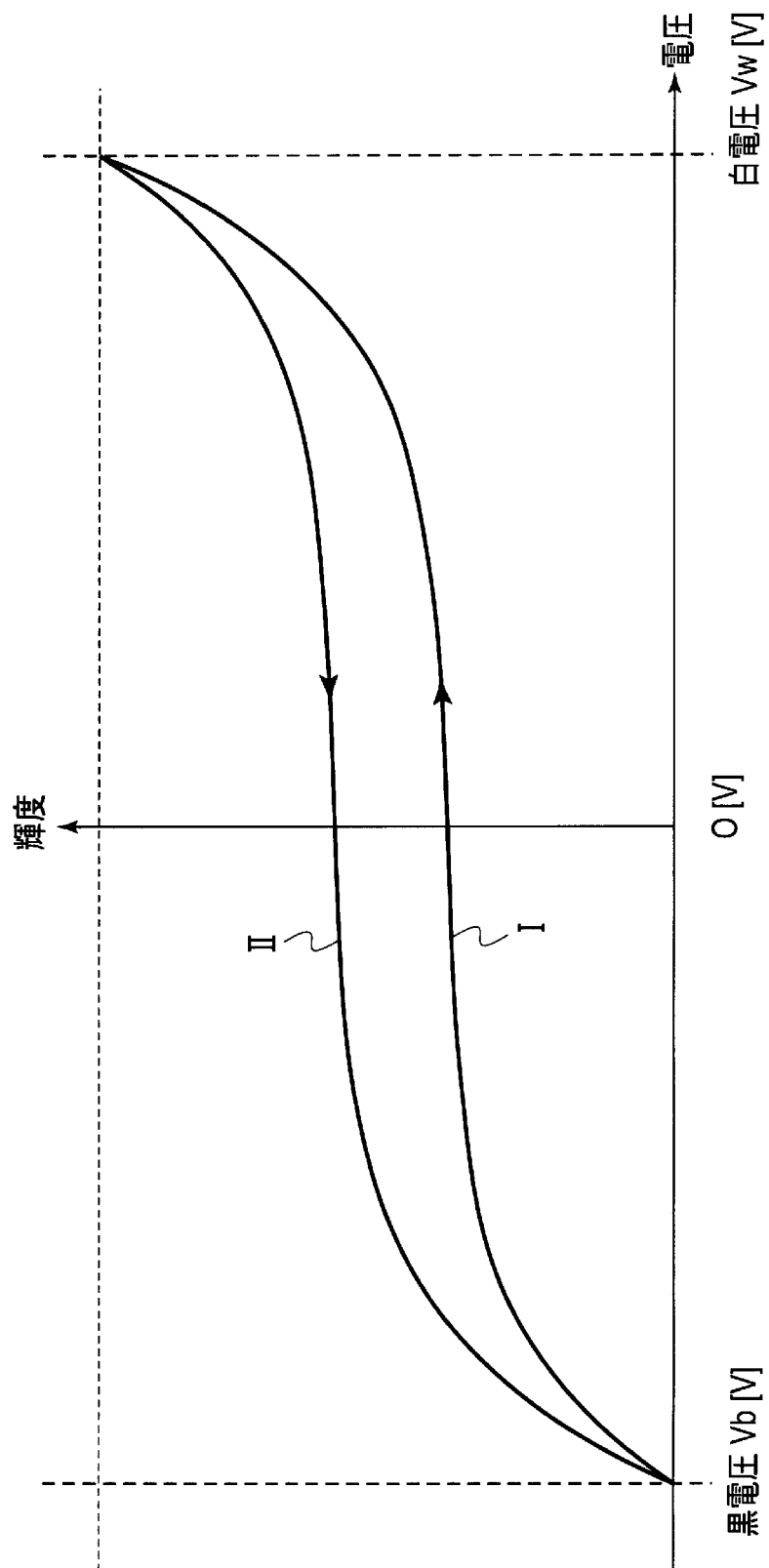
[図1]



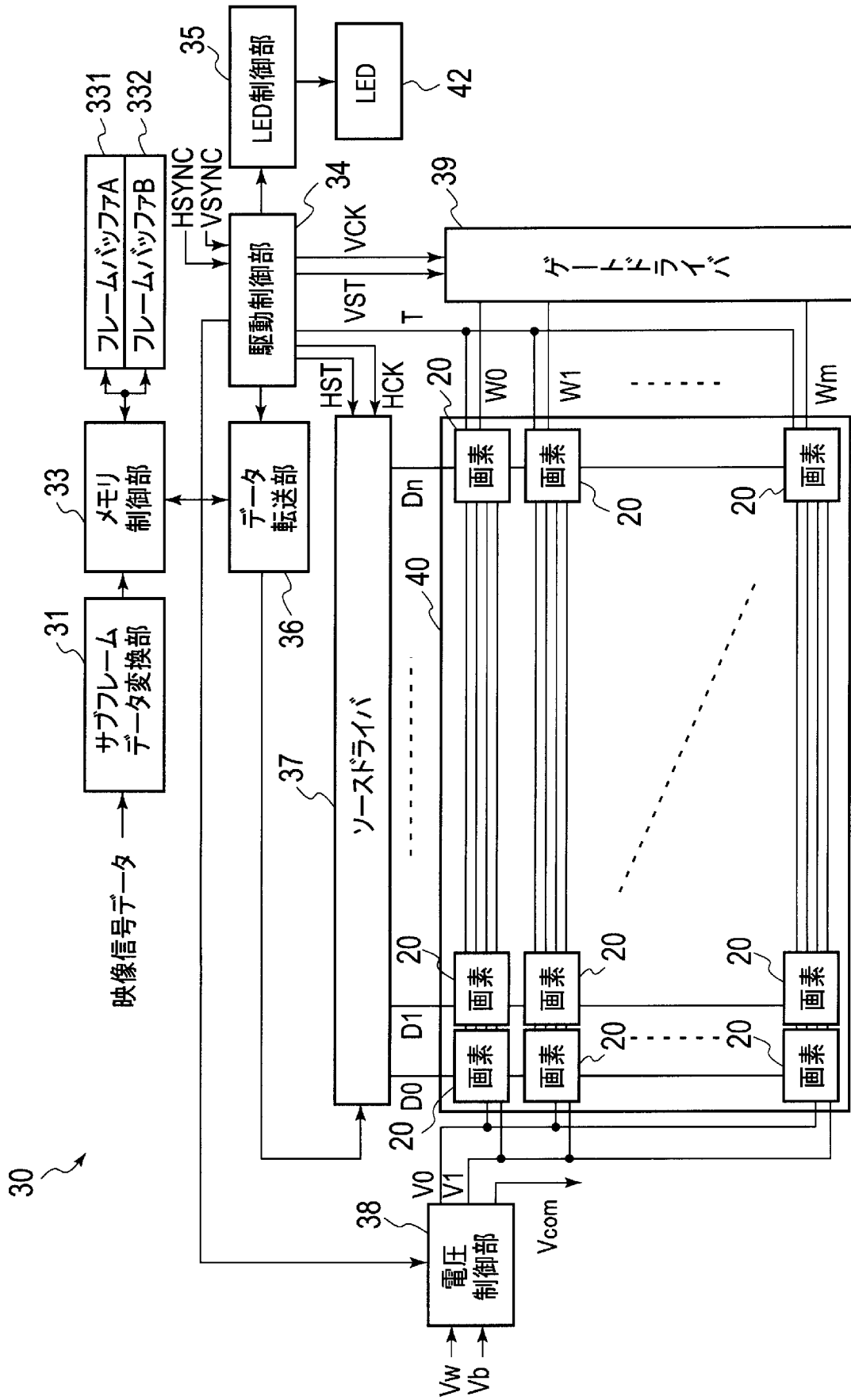
[図2]



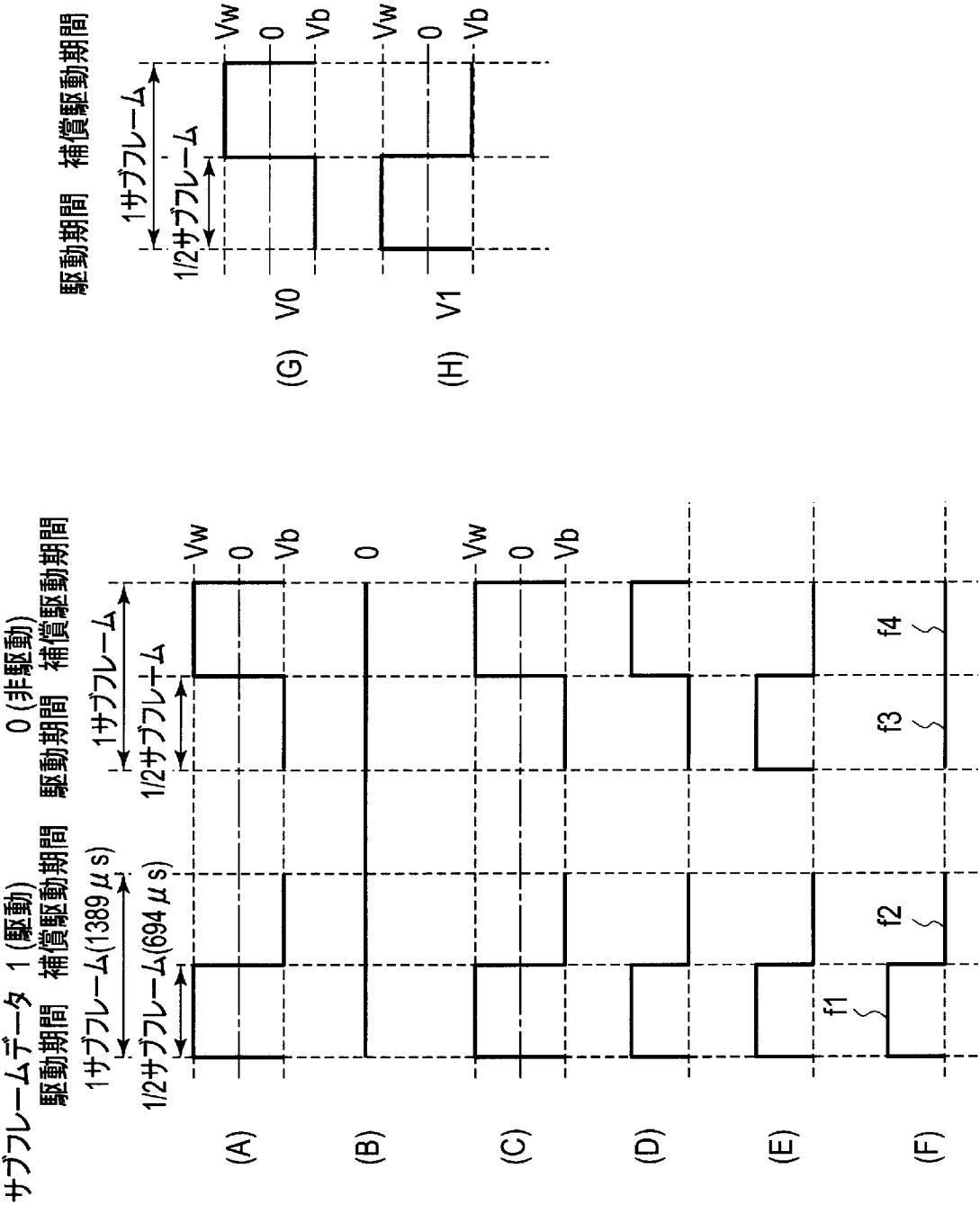
[図3]



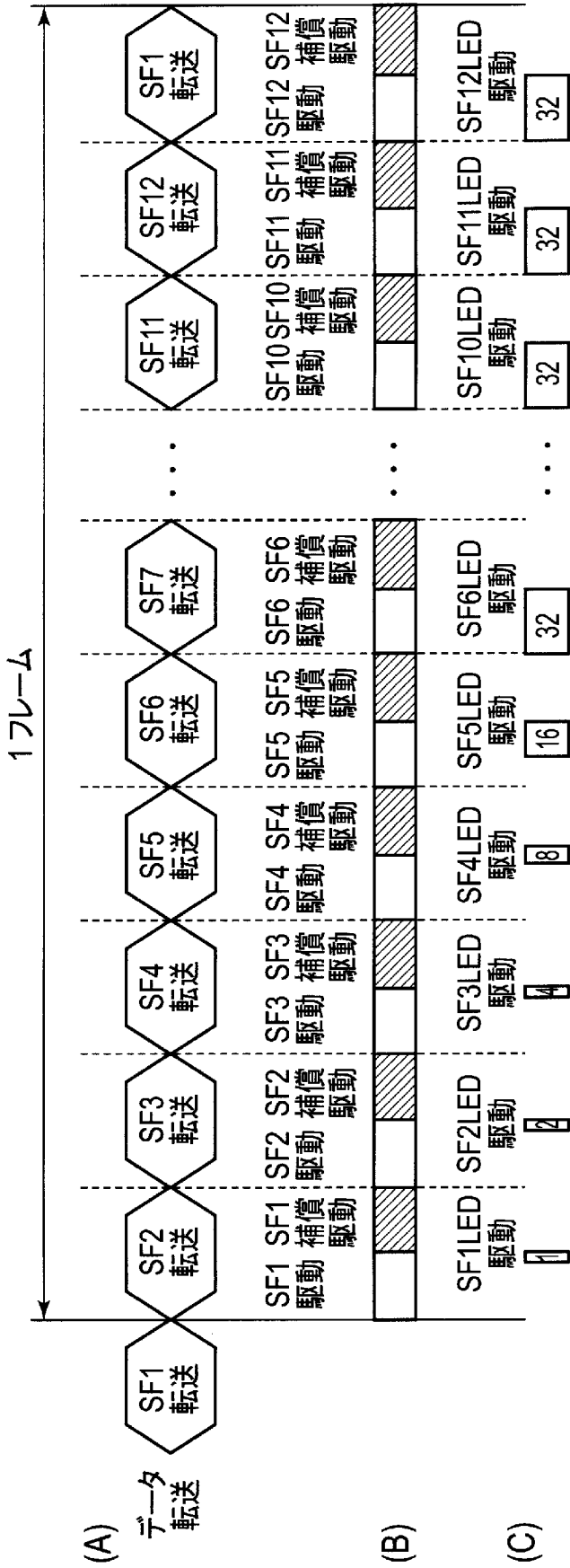
[図4]



[図5]

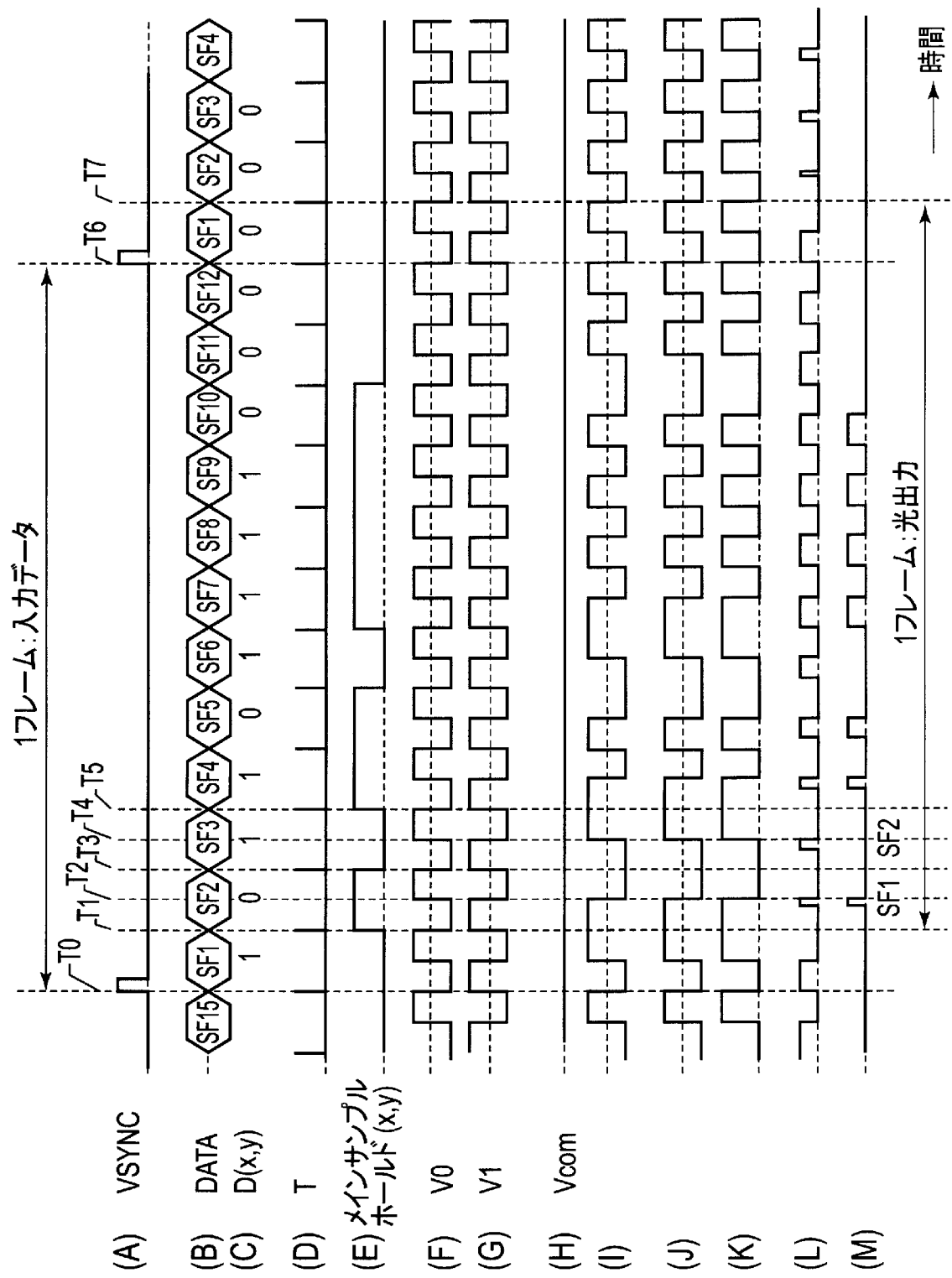


[図6]

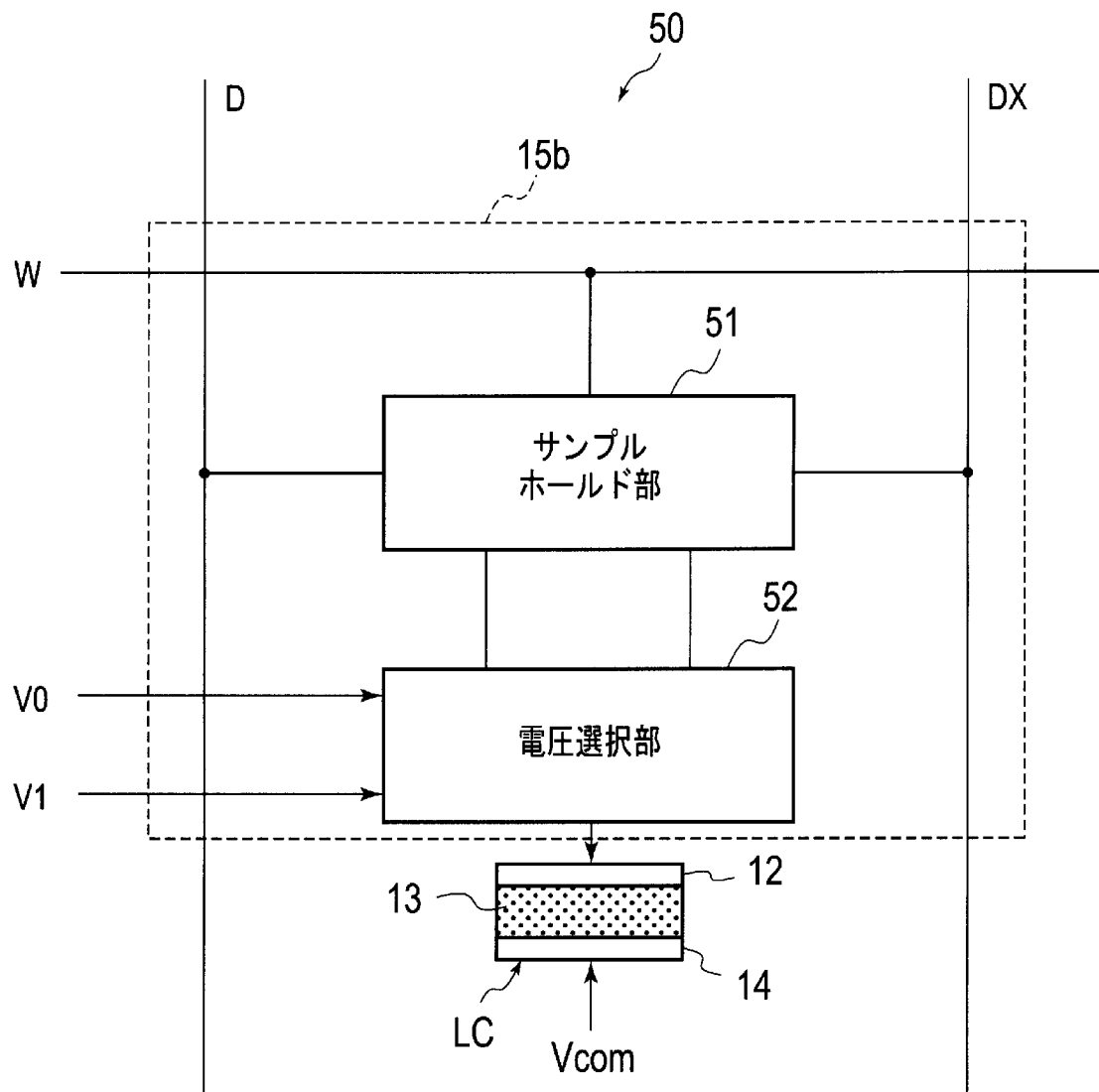


[illegible]

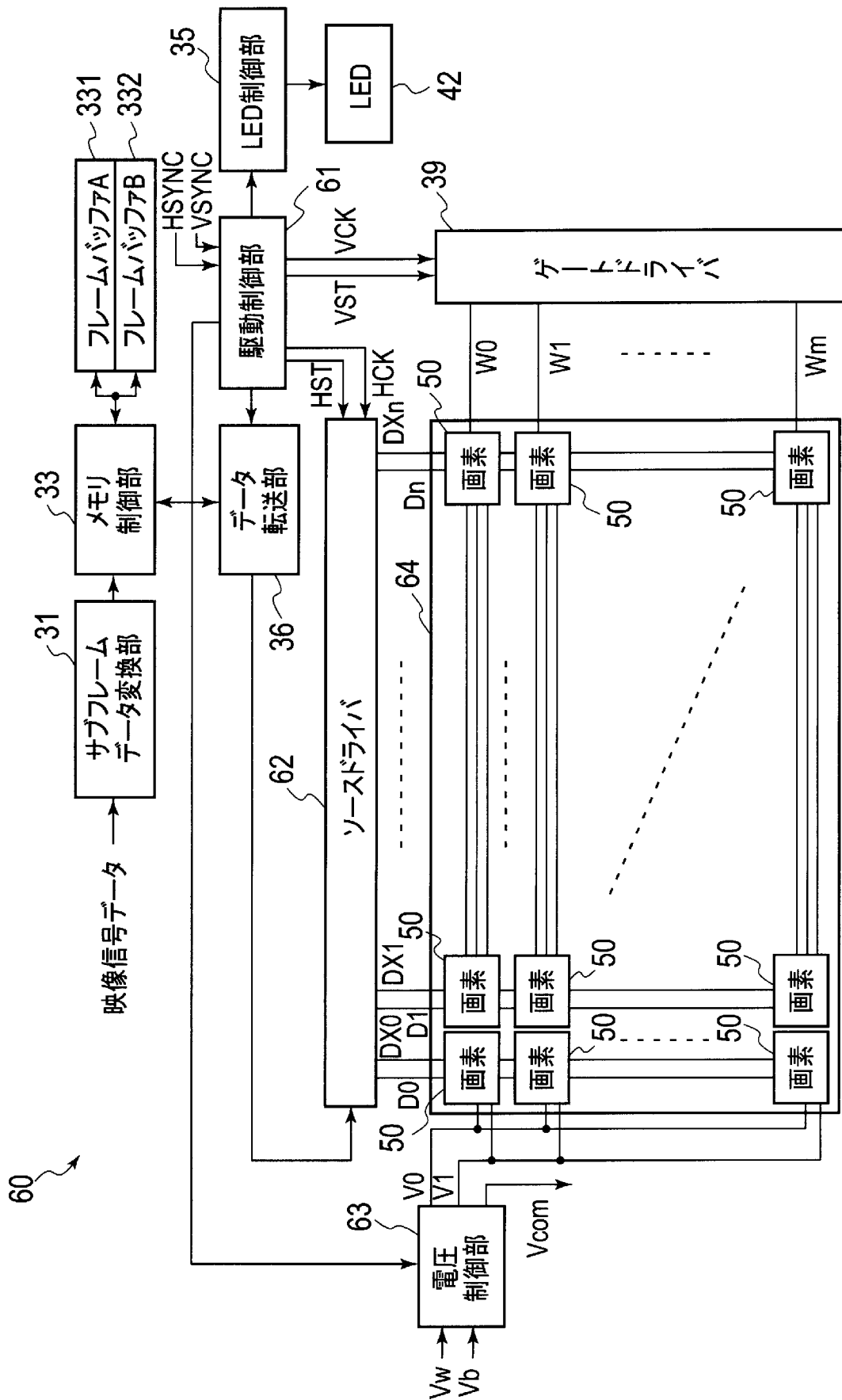
[図8]



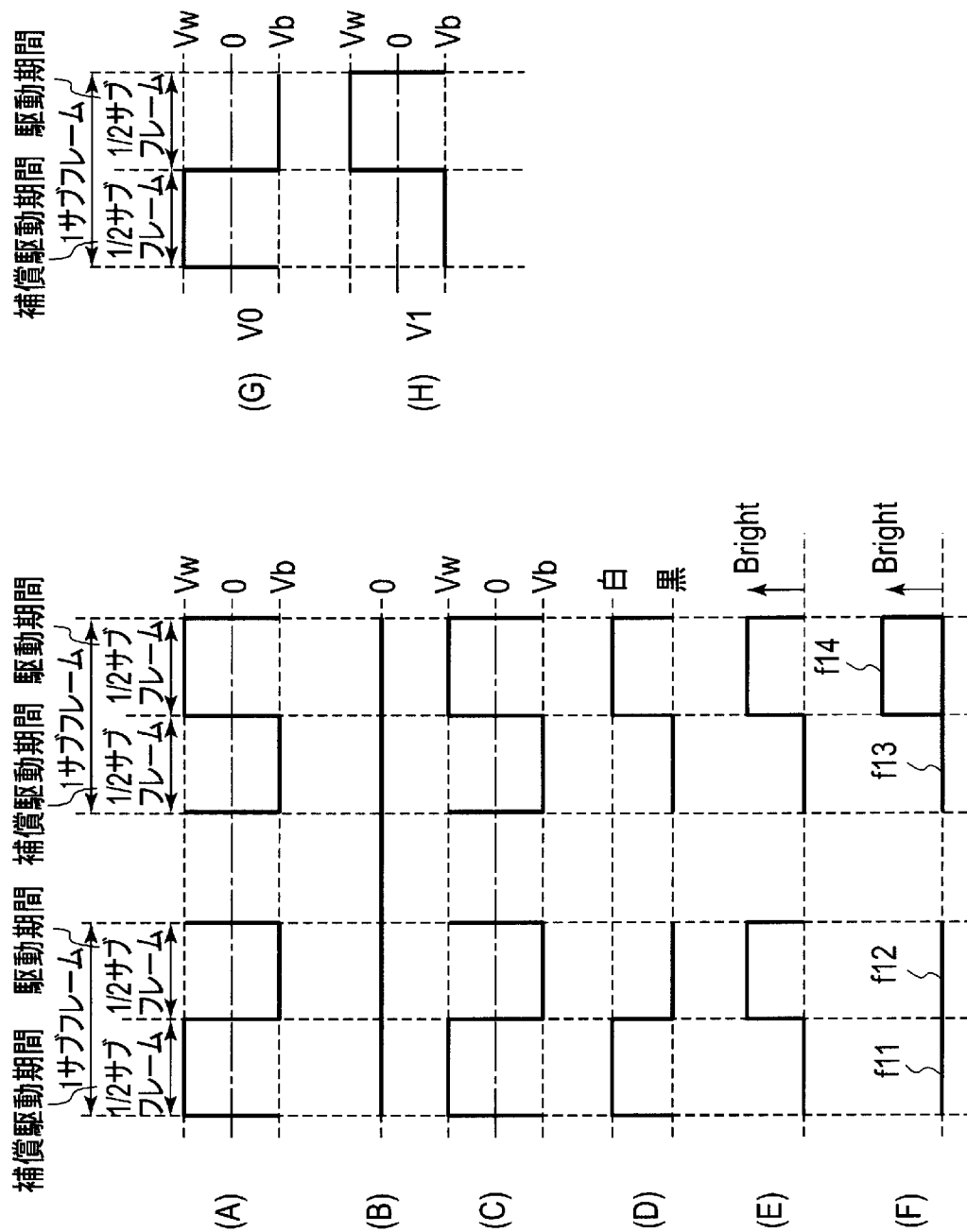
[図9]



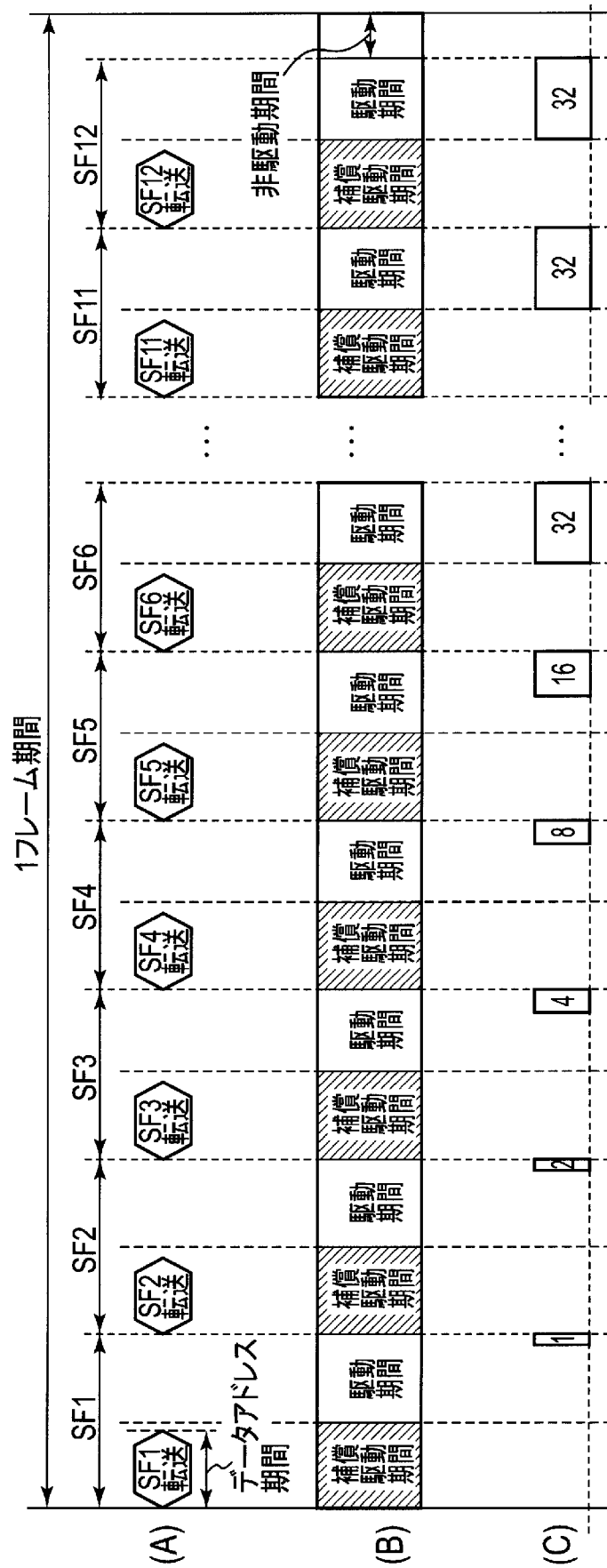
[図10]



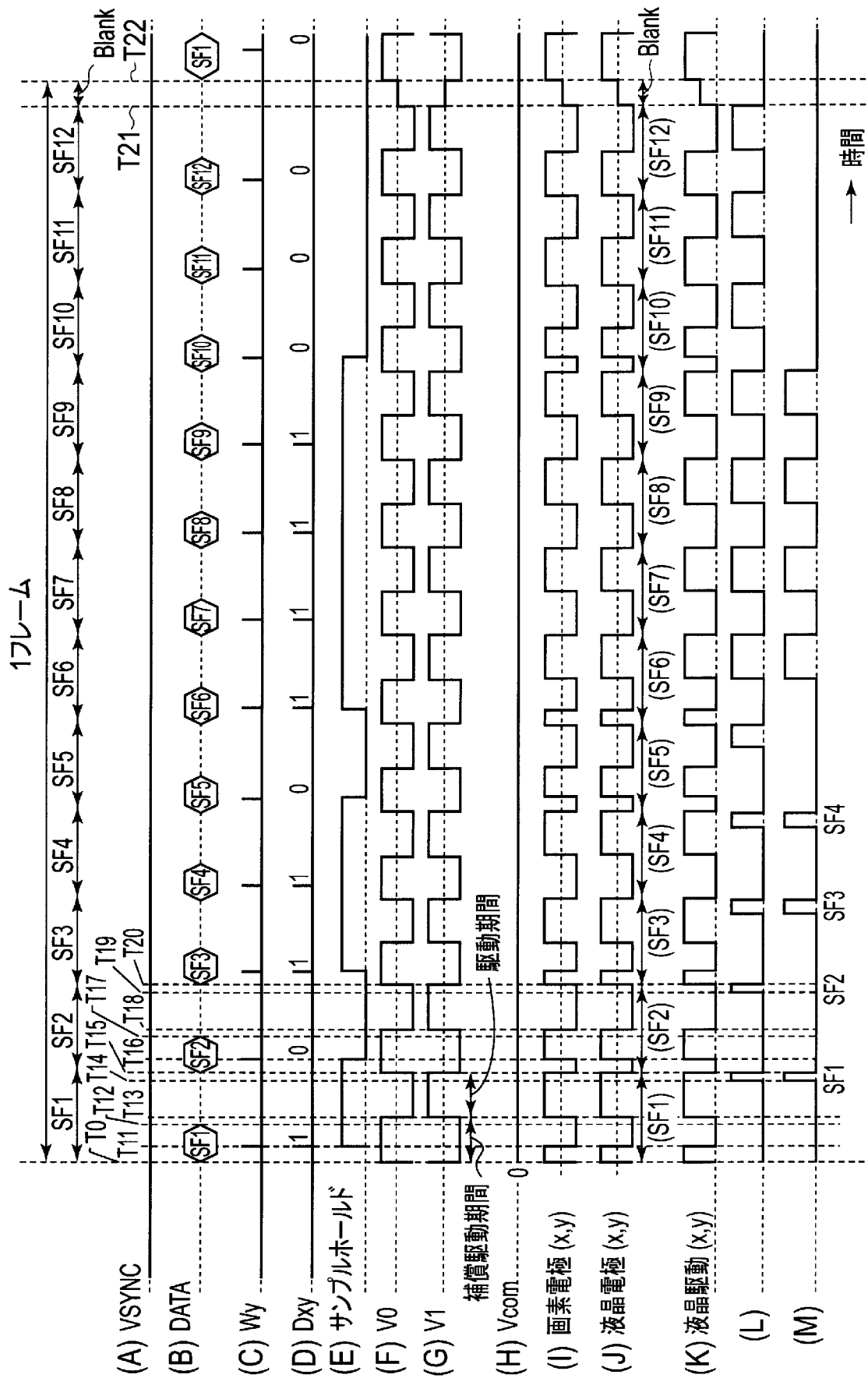
サブフレームデータ 0 (非駆動) 1 (駆動)



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/064688

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G02F1/13(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i, G09G3/34(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G02F1/13, G02F1/133, G09G3/20, G09G3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-24038 A (Sony Corp.), 29 January 1999 (29.01.1999), entire text; all drawings & US 6008929 A & EP 889458 A2 & CN 1211024 A	1-7
A	JP 2004-4216 A (Victor Company of Japan, Ltd.), 08 January 2004 (08.01.2004), entire text; all drawings (Family: none)	1-7
A	JP 2006-3654 A (Ricoh Co., Ltd.), 05 January 2006 (05.01.2006), paragraphs [0043] to [0057]; fig. 1 to 3 (Family: none)	1-7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 August, 2012 (29.08.12)

Date of mailing of the international search report
11 September, 2012 (11.09.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/064688

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-318562 A (Canon Inc.), 31 October 2002 (31.10.2002), entire text; all drawings (Family: none)	1-7

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G09G3/36(2006.01)i, G02F1/13(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i, G09G3/34(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G09G3/36, G02F1/13, G02F1/133, G09G3/20, G09G3/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 11-24038 A (ソニー株式会社) 1999.01.29, 全文, 全図 & US 6008929 A & EP 889458 A2 & CN 1211024 A	1 - 7
A	JP 2004-4216 A (日本ビクター株式会社) 2004.01.08, 全文, 全図 (ファミリーなし)	1 - 7
A	JP 2006-3654 A (株式会社リコー) 2006.01.05, 段落【0043】 - 【0057】, 図1-3 (ファミリーなし)	1 - 7

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 9 . 0 8 . 2 0 1 2

国際調査報告の発送日

1 1 . 0 9 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

武 田 悟

2 G

9 3 0 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-318562 A (キヤノン株式会社) 2002. 10. 31, 全文, 全図 (ファミリーなし)	1 - 7