

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4397942号  
(P4397942)

(45) 発行日 平成22年1月13日(2010.1.13)

(24) 登録日 平成21年10月30日(2009.10.30)

(51) Int.Cl.

F 1

H01L 21/56	(2006.01)	H01L 21/56	T
B29C 45/02	(2006.01)	B29C 45/02	
B29C 45/14	(2006.01)	B29C 45/14	
B29C 33/68	(2006.01)	B29C 33/68	

請求項の数 9 (全 38 頁)

(21) 出願番号	特願2007-196840 (P2007-196840)
(22) 出願日	平成19年7月30日 (2007.7.30)
(62) 分割の表示	特願2005-116766 (P2005-116766) の分割
原出願日	平成11年2月26日 (1999.2.26)
(65) 公開番号	特開2007-329493 (P2007-329493A)
(43) 公開日	平成19年12月20日 (2007.12.20)
審査請求日	平成19年7月30日 (2007.7.30)

早期審査対象出願

(73) 特許権者	503121103 株式会社ルネサステクノロジ 東京都千代田区大手町二丁目6番2号
(74) 代理人	100080001 弁理士 筒井 大和
(72) 発明者	倉富 文司 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体事業本部内
(72) 発明者	河田 洋一 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体事業本部内
審査官 日比野 隆治	

最終頁に続く

(54) 【発明の名称】半導体集積回路装置の製造方法

## (57) 【特許請求の範囲】

## 【請求項 1】

(a) 第1金型面、前記第1金型面に形成された第1キャビティ、および前記第1キャビティに開口する第1吸引口を有する第1金型と、前記第1金型面と対向する第2金型面を有する第2金型とで構成されるモールド金型を準備する工程、

(b) 凹凸量が $1\mu m$ 以上からなる凹凸が形成された第1面、および前記第1面とは反対側の第2面を有する樹脂系のフィルムと、組み立て体とを、前記第1金型の前記第1キャビティと前記第2金型との間に配置する工程、

(c) 前記第1金型および前記第2金型を閉じ、前記第1キャビティ内にモールド樹脂を充填し、前記組み立て体に封止部を形成する工程、

(d) 前記(c)工程の後、前記第1金型と前記第2金型を開いて、前記封止部が形成された前記組み立て体を前記モールド金型から離型する工程、

を含み、

前記(b)工程では、前記フィルムの前記第1面が前記第1キャビティと対向するよう、前記第1キャビティと前記第2金型との間に前記フィルムを配置し、前記モールド樹脂を前記第1キャビティ内に充填する前に、前記第1吸引口を介して前記フィルムを吸引し、前記フィルムの前記第1面を前記第1キャビティに密着させてから、前記フィルムと前記第2金型との間に前記組み立て体を配置し、

前記(c)工程では、前記フィルムと前記組み立て体との間に前記モールド樹脂を供給することを特徴とする半導体集積回路装置の製造方法。

**【請求項 2】**

請求項 1において、

前記(a)工程の後、かつ前記(b)工程の前に、前記フィルムにイオン化されたドライエアーを供給することを特徴とする半導体集積回路装置の製造方法。

**【請求項 3】**

請求項 2において、

前記(b)工程では、前記フィルムは、フィルム供給ローラにより前記第1金型の前記第1キャビティと前記第2金型との間に供給され、

前記(d)工程の後、フィルム巻取りローラにより前記第1金型の前記第1キャビティと前記第2金型との間から前記フィルムを巻き取ることを特徴とする半導体集積回路装置の製造方法。 10

**【請求項 4】**

請求項 1、又は3の何れかにおいて、

前記組み立て体は、チップ支持部材と、前記チップ支持部材上に搭載された半導体チップとで構成され、

前記(b)工程において、前記フィルムと前記第2金型との間に前記組み立て体を配置した後では、前記フィルムは前記第1キャビティと前記半導体チップとの間に配置されることを特徴とする半導体集積回路装置の製造方法。

**【請求項 5】**

請求項 4において、

前記チップ支持部材は、基板電極が形成されたチップ支持面、および前記チップ支持面とは反対側の裏面を有し、

前記半導体チップは、パッドが形成された主面を有し、

前記組み立て体は、前記チップ支持部材と、前記半導体チップと、前記チップ支持部材の前記基板電極と前記半導体チップの前記パッドとを電気的に接続するボンディングワイヤとで構成されることを特徴とする半導体集積回路装置の製造方法。

**【請求項 6】**

請求項 4において、

前記チップ支持部材は、基板電極がそれぞれに形成された複数のチップ支持面、および前記複数のチップ支持面とは反対側の裏面を有し、 30

前記半導体チップは、パッドが形成された主面を有し、

前記組み立て体は、前記チップ支持部材の前記複数のチップ支持面上のそれぞれに搭載された複数の前記半導体チップと、前記チップ支持部材の前記基板電極と複数の前記半導体チップのそれぞれの前記パッドとを電気的に接続するボンディングワイヤとで構成されることを特徴とする半導体集積回路装置の製造方法。

**【請求項 7】**

請求項 1、5、又は 6 の何れかにおいて、

前記(c)工程では、トランスファー方式により前記モールド樹脂を充填することを特徴とする半導体集積回路装置の製造方法。

**【請求項 8】**

(a) 第1金型面、前記第1金型面に形成された第1キャビティ、および前記第1キャビティに開口する第1吸引口を有する第1金型と、前記第1金型面と対向する第2金型面を有する第2金型とで構成されるモールド金型を準備する工程、 40

(b) 凹凸量が 1 μm 以上、かつ 20 μm 以下からなる凹凸が形成された第1面、および前記第1面とは反対側の第2面を有する樹脂系のフィルムと、組み立て体とを、前記第1金型の前記第1キャビティと前記第2金型との間に配置する工程、

(c) 前記第1金型および前記第2金型を閉じ、前記第1キャビティ内にモールド樹脂を充填し、前記組み立て体に封止部を形成する工程、

(d) 前記(c)工程の後、前記第1金型と前記第2金型を開いて、前記封止部が形成された前記組み立て体を前記モールド金型から離型する工程、

10

20

30

40

50

を含み、

前記 ( b ) 工程では、前記フィルムの前記第 1 面が前記第 1 キャビティと対向するよう  
に、前記第 1 キャビティと前記第 2 金型との間に前記フィルムを配置し、前記モールド樹  
脂を前記第 1 キャビティ内に充填する前に、前記第 1 吸引口を介して前記フィルムを吸引  
し、前記フィルムの前記第 1 面を前記第 1 キャビティに密着させてから、前記フィルムと  
前記第 2 金型との間に前記組み立て体を配置し、

前記 ( c ) 工程では、前記フィルムと前記組み立て体との間に前記モールド樹脂を供給  
することを特徴とする半導体集積回路装置の製造方法。

**【請求項 9】**

( a ) 第 1 金型面、前記第 1 金型面に形成された第 1 キャビティ、および前記第 1 キャ  
ビティに開口する第 1 吸引口を有する第 1 金型と、前記第 1 金型面と対向する第 2 金型面  
を有する第 2 金型とで構成されるモールド金型を準備する工程、

( b ) 凹凸量が 1 μm 以上、かつ 10 μm 以下からなる凹凸が形成された第 1 面、およ  
び前記第 1 面とは反対側の第 2 面を有する樹脂系のフィルムと、組み立て体とを、前記第  
1 金型の前記第 1 キャビティと前記第 2 金型との間に配置する工程、

( c ) 前記第 1 金型および前記第 2 金型を閉じ、前記第 1 キャビティ内にモールド樹脂  
を充填し、前記組み立て体に封止部を形成する工程、

( d ) 前記 ( c ) 工程の後、前記第 1 金型と前記第 2 金型を開いて、前記封止部が形成  
された前記組み立て体を前記モールド金型から離型する工程、

を含み、

前記 ( b ) 工程では、前記フィルムの前記第 1 面が前記第 1 キャビティと対向するよう  
に、前記第 1 キャビティと前記第 2 金型との間に前記フィルムを配置し、前記モールド樹  
脂を前記第 1 キャビティ内に充填する前に、前記第 1 吸引口を介して前記フィルムを吸引  
し、前記フィルムの前記第 1 面を前記第 1 キャビティに密着させてから、前記フィルムと  
前記第 2 金型との間に前記組み立て体を配置し、

前記 ( c ) 工程では、前記フィルムと前記組み立て体との間に前記モールド樹脂を供給  
することを特徴とする半導体集積回路装置の製造方法。

**【発明の詳細な説明】**

**【技術分野】**

**【0001】**

本発明は、半導体製造技術に関し、特に、モールド金型の金型面に単一またはそれ以上の複数の離型フィルムを配置して行われるモールドに適用して有効な技術に関する。

**【背景技術】**

**【0002】**

フィルムを用いたモールド方法として、フィルムと被成形品との隙間部分から樹脂を充填することによってガスを巻き込まずにモールドする技術が記載されている（例えば、特許文献 1 参照）。

**【0003】**

また、フィルムを介して被成形品をクランプすることにより、半導体チップの側面および外面ならびに電気的絶縁層の外面を挿圧してモールドを行う技術が記載されている（特許文献 2 参照）。

**【0004】**

また、静電気を除去する除電技術として、電極の周囲を絶縁部材によって覆うとともに、この絶縁部材に気泡を含有させることにより、印加電圧を大きくして除電用のイオンの発生量を増加させる技術が記載されている（例えば、特許文献 3 参照）。

**【0005】**

また、イオン化されたガスを熱収縮性合成樹脂の包装内に注入して静電気を中和した後に、包装袋を熱で収縮させて製品に密着させて封止する技術が記載されている（例えば、特許文献 4 参照）。

**【0006】**

10

20

30

40

50

さらに、静電気を除去する除電技術が記載されている（例えば、特許文献5参照）。

#### 【0007】

また、TAB (Tape Automated Bonding) 設備においてテープ送り出し部と打ち抜き部との間および打ち抜き部とテープ巻き取り部との間にそれぞれ静電気除去部を設けたTAB技術が記載されている（例えば、特許文献3参照）。

#### 【0008】

また、モールド金型においてその上型および下型のクランプ面の間隔を調節する突き当てブロックを設置して金型のクランプ時のフィルムの圧縮量を調節する技術が記載されている（特許文献6参照）。

【特許文献1】特開平8-197567号公報

10

【特許文献2】特開平10-92856号公報

【特許文献3】特開平8-78184号公報

【特許文献4】特開平4-367423号公報

【特許文献5】特開平4-94144号公報

【特許文献6】特開平8-156014号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0009】

樹脂封止形の半導体集積回路装置において、その封止部は、半導体チップを樹脂封止することによって形成される。その際、モールド装置のモールド金型の金型面、主に樹脂接触面は、非常に汚れやすく、数百ショットまたは数千ショットごとに金型面の清掃を行わなければならない。

20

#### 【0010】

そこで、モールド装置の稼働率を向上させるための方法として、モールド金型の金型面にフィルムを配置してモールドを行い、モールド終了後に、フィルムごと成形品を金型面から離脱させる方法が考えられる。

#### 【0011】

ところが、前記した技術のフィルムを用いたモールドにおいて、フィルムの表面は通常鏡面に近い状態に形成されており、したがって、これと密着して形成された半導体集積回路装置の封止部の表面も鏡面状態に形成される。

30

#### 【0012】

その結果、製品組み立て後に、封止部に製品番号などの記号や文字を付す際に、印刷などによるマーキング方法では、インクが載らないことがあり、封止部に前記記号や文字を付せないことが問題となる。

#### 【0013】

また、フィルムを用いたモールドでは、成形品やモールド金型が帯電する。これにより、静電破壊を引き起こす可能性があり、その結果、モールド装置に容易に組み込むことが可能な静電気除去手段を開発しなければならないことが問題となる。

#### 【0014】

さらに、フィルムを用いたモールドでは、樹脂注入時にキャビティ内のフィルムに弛みが形成されることがあり、その結果、封止部の表面に弛みの跡が形成されて外観不良に至ることが問題となる。

40

#### 【0015】

また、フィルムを用いたモールドでは、フィルムの圧縮量を調節するためのメカニカルな機構をモールド金型に設置するのが困難であることが問題となる。

#### 【0016】

また、フィルムを用いたモールドでは、フィルムによって静電気が発生し易い。さらに、接地を取っている金型自体にも相当の帯電が発生することが本発明者によって明らかにされた。

#### 【0017】

50

したがって、本発明の目的は、信頼性の高いバンプ接続を可能にすることができる技術を提供することにある。

**【0018】**

また、本発明の他の目的は、モールドにおける静電破壊を防止することができる技術を提供することにある。

**【0019】**

さらに、本発明の他の目的は、モールドによって形成される封止部の外観品質の向上を図ることができる技術を提供することにある。

**【0020】**

また、本発明の他の目的は、製品としての信頼性の向上を図ることができる技術を提供することにある。 10

**【0021】**

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

**【課題を解決するための手段】**

**【0022】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

**【0023】**

すなわち、本発明は、(a) 第1金型面、前記第1金型面に形成された第1キャビティ、および前記第1キャビティに開口する第1吸引口を有する第1金型と、前記第1金型面と対向する第2金型面を有する第2金型とで構成されるモールド金型を準備する工程、(b) 凹凸量が1μm以上からなる凹凸が形成された第1面、および前記第1面とは反対側の第2面を有する樹脂系のフィルムと、組み立て体とを、前記第1金型の前記第1キャビティと前記第2金型との間に配置する工程、(c) 前記第1金型および前記第2金型を閉じ、前記第1キャビティ内にモールド樹脂を充填し、前記組み立て体に封止部を形成する工程、(d) 前記(c)工程の後、前記第1金型と前記第2金型を開いて、前記封止部が形成された前記組み立て体を前記モールド金型から離型する工程、を含み、前記(b)工程では、前記フィルムの前記第1面が前記第1キャビティと対向するように、前記第1キャビティと前記第2金型との間に前記フィルムを配置し、前記モールド樹脂を前記第1キャビティ内に充填する前に、前記第1吸引口を介して前記フィルムを吸引し、前記フィルムの前記第1面を前記第1キャビティに密着させてから、前記フィルムと前記第2金型との間に前記組み立て体を配置し、前記(c)工程では、前記フィルムと前記組み立て体との間に前記モールド樹脂を供給するものである。 20 30

**【0024】**

したがって、半導体集積回路装置の封止部の表面が粗面に形成されるため、封止部に製品番号などの記号や文字を付す際に、印刷によるマーキングを行った場合でもインクを付すことが可能になるため、封止部に記号や文字を容易に付すことができる。

**【0025】**

本願発明のその他の概要を箇条書きにして以下に示す。 40

1. モールド金型のキャビティを含む金型面に第1金型側と第2金型側とで一対を成すフィルムを配置し、前記一対のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

少なくとも一方の面に微細な凹凸が形成された前記フィルムを準備する工程と、

前記モールド金型の前記金型面に相互の前記微細な凹凸が形成された面を対向させて前記一対のフィルムを配置する工程と、

前記一対のフィルム間に前記チップ組み立て体を配置する工程と、

一対の前記モールド金型を閉じた後、前記一対のフィルム間にモールド樹脂を供給して、前記キャビティに前記フィルムが倣うように前記モールド樹脂を充填させる工程と、 50

前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程とを有し、

前記フィルムの前記微細な凹凸により、前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。

2. モールド金型のキャビティを含む金型面に第1金型側と第2金型側とで一対を成すフィルムを配置し、前記一対のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

前記モールド金型の前記金型面に前記一対のフィルムを配置する工程と、

イオン化されたエアーを前記モールド金型の前記金型面に供給して前記金型面で帯電する電荷を中和する工程と、10

前記一対のフィルム間に前記チップ組み立て体を配置する工程と、

前記金型面の電荷中和が行われた一対の前記モールド金型を閉じた後、前記一対のフィルム間にモールド樹脂を供給して、前記キャビティに前記フィルムが倣うように前記モールド樹脂を充填させる工程と、

前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程とを有し、

前記モールド金型の前記金型面を除電してモールドし得ることを特徴とする半導体集積回路装置の製造方法。

3. モールド金型のキャビティを含む金型面に第1金型側と第2金型側とで一対を成すフィルムを配置し、前記一対のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、20

前記モールド金型の前記金型面に前記一対のフィルムを配置する工程と、

前記一対のフィルム間に前記チップ組み立て体を配置する工程と、

一対の前記モールド金型を閉じた後、前記一対のフィルム間にモールド樹脂を供給して、前記キャビティに前記フィルムが倣うように前記モールド樹脂を充填させる工程と、

前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

イオン化されたエアーを前記チップ組み立て体に供給して前記チップ組み立て体で帯電する電荷を中和する工程とを有し、30

モールド後の前記チップ組み立て体を除電し得ることを特徴とする半導体集積回路装置の製造方法。

4. モールド金型のキャビティを含む金型面に第1金型側と第2金型側とで一対を成すフィルムを配置し、前記一対のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

高電圧が印加された電極間にエアーを通してこのエアーをイオン化し、イオン化された前記エアーを前記一対のフィルムに供給して前記フィルムで帯電する電荷を中和する工程と、40

前記モールド金型の前記金型面に前記電荷中和済みの一対のフィルムを配置する工程と、

高電圧が印加された電極間にエアーを通してこのエアーをイオン化し、イオン化された前記エアーを前記モールド金型の前記金型面に供給して前記金型面で帯電する電荷を中和する工程と、

前記一対のフィルム間に前記チップ組み立て体を配置する工程と、

前記金型面の電荷中和が行われた一対の前記モールド金型を閉じた後、前記一対のフィルム間にモールド樹脂を供給して、前記キャビティに前記フィルムが倣うように前記モールド樹脂を充填させる工程と、

前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビテ50

イの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

高電圧が印加された電極間にエアーを通してこのエアーをイオン化し、イオン化された前記エアーを前記チップ組み立て体に供給して前記チップ組み立て体で帶電する電荷を中和する工程とを有し、

モールド後の前記チップ組み立て体を除電し得ることを特徴とする半導体集積回路装置の製造方法。

5. モールド金型のキャビティを含む金型面に第1金型側と第2金型側とで一対を成すフィルムを配置し、前記一対のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

10

前記モールド金型の前記金型面に前記一対のフィルムを配置する工程と、

前記一対のフィルム間に前記チップ組み立て体を配置する工程と、

一対の前記モールド金型を初期クランプした後、前記一対のフィルム間にモールド樹脂を供給して、前記モールド樹脂の注入圧により前記キャビティと前記フィルムとの間で一部隙間が形成される状態になるまで前記キャビティに前記モールド樹脂を注入する第1樹脂注入工程と、

前記第1樹脂注入工程後、前記初期クランプより大きな圧力で一対の前記モールド金型を本クランプし、この状態で前記モールド樹脂の注入圧により前記フィルムが前記キャビティに倣うように前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する第2樹脂注入工程とを有し、

20

前記モールド樹脂の注入時の前記モールド金型のクランプ状態を前記初期クランプと前記本クランプとの2段階に分けて行うことを特徴とする半導体集積回路装置の製造方法。

6. モールド金型のキャビティを含む金型面に第1金型側と第2金型側とで一対を成すフィルムを配置し、前記一対のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

前記モールド金型の前記金型面に前記一対のフィルムを配置する工程と、

前記一対のフィルム間に前記チップ組み立て体を配置する工程と、

一対の前記モールド金型を閉じた後、前記一対のフィルム間にモールド樹脂を供給する工程と、

30

前記キャビティ内で前記モールド樹脂が前記チップ組み立て体のボンディングワイヤを覆った時点で、前記キャビティを真空引きして前記フィルムが前記キャビティに倣うように前記キャビティに前記モールド樹脂を充填させる工程と、

前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程とを有し、

前記真空引き状態で前記キャビティに前記モールド樹脂を充填させて前記封止部へのボイドの形成を防止し得ることを特徴とする半導体集積回路装置の製造方法。

7. モールド金型のキャビティを含む金型面に第1金型側と第2金型側とで一対を成すフィルムを配置し、前記一対のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

40

前記モールド金型の前記金型面に前記一対のフィルムを配置する工程と、

チップ支持面の反対側の面に外部端子として突起状電極が設けられるチップ支持基板を備えた前記チップ組み立て体を準備する工程と、

前記一対のフィルム間に前記チップ組み立て体を配置して前記チップ支持基板の前記チップ支持面側とその反対の面側とに前記フィルムを配置する工程と、

一対の前記モールド金型を閉じた後、何れか一方の前記フィルムと前記チップ組み立て体の前記チップ支持基板の前記反対側の面とを密着させ、前記一対のフィルム間にモールド樹脂を供給して、前記キャビティに前記フィルムが倣うように前記モールド樹脂を充填

50

させる工程と、

前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

前記チップ支持基板の前記チップ支持面と反対側の面に前記フィルムを密着させてモールドすることにより、前記チップ支持基板の前記反対側の面に前記モールド樹脂を付着させずにモールドし得ることを特徴とする半導体集積回路装置の製造方法。

8 . 前記項 7 記載の半導体集積回路装置の製造方法であって、前記フィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記フィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。 10

9 . 前記項 1 記載の半導体集積回路装置の製造方法であって、前記フィルムとして、メチルペンテン樹脂によって形成されたフィルムを用いることを特徴とする半導体集積回路装置の製造方法。

10 . 前記項 4 記載の半導体集積回路装置の製造方法であって、前記エアーとして、ドライエアーを用いることを特徴とする半導体集積回路装置の製造方法。

11 . 前記項 4 記載の半導体集積回路装置の製造方法であって、前記フィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記フィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。

12 . 前記項 5 記載の半導体集積回路装置の製造方法であって、前記フィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記フィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。 20

13 . 前記項 6 記載の半導体集積回路装置の製造方法であって、前記フィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記フィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。

14 . 前記項 5 記載の半導体集積回路装置の製造方法であって、前記初期クランプの圧力を面圧 1 から 5 kg / mm<sup>2</sup> とし、前記本クランプの圧力を面圧 10 kg / mm<sup>2</sup> 以上とすることを特徴とする半導体集積回路装置の製造方法。 30

15 . 主面に半導体集積回路が形成された半導体チップを準備する工程と、

前記半導体チップを搭載可能なチップ支持基板が取り付けられたフレーム部材を準備する工程と、

前記半導体チップと前記チップ支持基板とを接合する工程と、

前記半導体チップの表面電極と前記チップ支持基板の基板電極とをワイヤボンディングによって電気的に接続する工程と、

モールド金型の前記金型面に一対のフィルムを配置する工程と、

前記半導体チップが搭載された前記フレーム部材であるチップ組み立て体を前記一対のフィルム間に配置する工程と、

一対の前記モールド金型を閉じた後、何れか一方の前記フィルムと前記チップ組み立て体の前記チップ支持基板のチップ支持面の反対側の面とを密着させ、前記一対のフィルム間にモールド樹脂を供給して、前記キャビティに前記フィルムが倣うように前記キャビティに前記モールド樹脂を充填させる工程と、 40

前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

前記封止部形成後、前記チップ組み立て体の前記フレーム部材から前記チップ支持基板を分離し、その後、前記チップ支持基板の前記チップ支持面と反対側の面に外部端子として複数の突起状電極を形成する工程とを有し、

前記チップ組み立て体の前記チップ支持基板の前記チップ支持面と反対側の面に前記フィルムを密着させてモールドすることにより、前記チップ支持基板の前記反対側の面に前 50

記モールド樹脂を付着させずにモールドし得ることを特徴とする半導体集積回路装置の製造方法。

16. 前記項15記載の半導体集積回路装置の製造方法であって、前記モールド樹脂の注入の際に、前記チップ組み立て体の前記フレーム部材の基板支持フレームの表裏両面に前記モールド樹脂を周り込ませて前記チップ支持基板の前記チップ支持面側と側面とに前記封止部を形成することを特徴とする半導体集積回路装置の製造方法。

**【0026】**

本願発明の更にその他の概要を箇条書きにして以下に示す。

1. モールド金型のキャビティを含む金型面に第1のフィルム、および一方の主面に微細な凹凸が形成された第2のフィルムを前記第2のフィルムの前記一方の主面が前記第1のフィルムの一方の主面と対向するように配置し、前記第1および第2のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、  
10

- (a) 前記第1および第2のフィルム間に前記チップ組み立て体を配置する工程と、
- (b) 前記モールド金型を構成する第1および第2の金型を閉じた後、前記第1および第2のフィルム間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、
- (c) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(d) 前記各工程の後、前記モールド金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。  
20

2. モールド金型のキャビティを含む金型面に第1および第2のフィルムを配置し、前記第1および第2のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

- (a) イオン化されたガスを前記モールド金型の前記金型面に供給して前記金型面領域に帯電する電荷を中和する工程と、
- (b) 前記第1および第2のフィルム間に前記チップ組み立て体を配置する工程と、
- (c) 前記金型面の電荷中和が行われた前記モールド金型を構成する第1および第2の金型を閉じた後、前記第1および第2フィルム間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、
- (d) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、
- (e) 前記各工程の後、前記モールド金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。

3. モールド金型のキャビティを含む金型面に第1および第2のフィルムを配置し、前記第1および第2のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法  
40

- (a) 前記第1および第2のフィルム間に前記チップ組み立て体を配置する工程と、
- (b) 前記モールド金型を構成する第1および第2の金型を閉じた後、前記第1および第2のフィルム間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、
- (c) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、
- (d) 前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程と、
- (e) 前記各工程の後、イオン化されたガスを前記チップ組み立て体に供給して前記チッ  
50

組み立て体上に帯電する電荷を中和する工程とを有することを特徴とする半導体集積回路装置の製造方法。

4. モールド金型のキャビティを含む金型面に第1および第2のフィルムを配置し、前記第1および第2のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) イオン化された第1のガスを前記第1および第2のフィルムに供給して前記フィルム上に帯電する電荷を中和する工程と、

(b) 前記モールド金型の前記金型面に前記電荷中和済みの第1および第2のフィルムを配置する工程と、

(c) イオン化された第2のガスまたは前記第1のガスを前記モールド金型の前記金型面に供給して前記金型面領域に帯電する電荷を中和する工程と、

(d) 前記第1および第2のフィルム間に前記チップ組み立て体を配置する工程と、

(e) 前記金型面の電荷中和が行われた前記モールド金型の第1および第2の金型を開じた後、前記第1および第2のフィルム間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、

(f) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(g) 前記各工程の後、前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程と、

(h) イオン化された第3のガス、前記第2または前記第1のガスを前記チップ組み立て体に供給して前記チップ組み立て体上に帯電する電荷を中和する工程とを有することを特徴とする半導体集積回路装置の製造方法。

5. モールド金型のキャビティを含む金型面に第1および第2のフィルムを配置し、前記第1および第2のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) 前記第1および第2のフィルム間に前記チップ組み立て体を配置する工程と、

(b) 前記モールド金型を構成する第1および第2の金型を1次クランプした後、前記第1および第2のフィルム間にモールド樹脂を供給して、前記モールド樹脂により前記キャビティ内の前記第1および第2フィルム間がほぼ充填される状態になるまで前記キャビティに前記モールド樹脂を注入する第1樹脂注入工程と、

(c) 前記第1樹脂注入工程後、前記1次クランプより大きな圧力で前記モールド金型を2次クランプし、この状態で前記モールド樹脂の注入圧により前記フィルムが前記キャビティ内面に沿うように前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する第2樹脂注入工程と、

(d) 前記各工程の後、前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。

6. モールド金型のキャビティを含む金型面に第1および第2のフィルムを配置し、前記第1および第2のフィルム間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) 前記第1および第2のフィルム間に前記チップ組み立て体を配置する工程と、

(b) 前記モールド金型を構成する第1および第2の金型を開じた後、前記第1および第2のフィルム間にモールド樹脂を供給する工程と、

(c) 前記キャビティ内で前記モールド樹脂が前記チップ組み立て体のボンディングワイヤを覆った後に、前記キャビティを真空引きして前記キャビティに前記モールド樹脂を充填させる工程と、

(d) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャ

10

20

30

40

50

ビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(e) 前記各工程の後、前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。

7 . 第 1 および第 2 の金型を有するモールド金型のキャビティを含む金型面に第 1 および第 2 のフィルムを配置し、前記第 1 および第 2 のフィルム間に複数のリードを有するチップ支持基板、その第 1 の主面上に固定された半導体チップ、および前記複数のリードと前記半導体チップ間を接続するボンディングワイヤとを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) 前記第 1 および第 2 のフィルム間に前記チップ組み立て体を配置する工程と、 10

(b) 前記モールド金型の第 1 および第 2 の金型を開じた後、前記第 1 のフィルムと前記チップ組み立て体の前記チップ支持基板の第 2 の主面とをモールド樹脂が入り込まない程度に密着させ、前記第 1 および第 2 のフィルム間に前記モールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、

(c) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(d) 前記各工程の後、前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。

8 . 前記項 7 記載の半導体集積回路装置の製造方法であって、前記第 1 および第 2 のフィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記第 1 または第 2 のフィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。 20

9 . 前記項 1 記載の半導体集積回路装置の製造方法であって、前記第 1 および第 2 のフィルムとして、メチルペンテン樹脂によって形成されたフィルムを用いることを特徴とする半導体集積回路装置の製造方法。

10 . 前記項 4 記載の半導体集積回路装置の製造方法であって、前記ガスとして、ドライエアーを用いることを特徴とする半導体集積回路装置の製造方法。

11 . 前記項 4 記載の半導体集積回路装置の製造方法であって、前記第 1 および第 2 のフィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記第 1 または第 2 のフィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。 30

12 . 前記項 5 記載の半導体集積回路装置の製造方法であって、前記第 1 および第 2 のフィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記第 1 または第 2 のフィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。

13 . 前記項 6 記載の半導体集積回路装置の製造方法であって、前記第 1 および第 2 のフィルムとして、少なくとも一方の面に微細な凹凸が形成されたフィルムを用い、前記モールドによって前記封止部を形成した際に、前記第 1 または第 2 のフィルムの前記微細な凹凸によって前記封止部の表面を粗面に形成することを特徴とする半導体集積回路装置の製造方法。 40

14 . 前記項 5 記載の半導体集積回路装置の製造方法であって、前記 1 次クランプの圧力を面圧 1 から  $5 \text{ kg} / \text{mm}^2$  とし、前記 2 次クランプの圧力を面圧  $10 \text{ kg} / \text{mm}^2$  以上とすることを特徴とする半導体集積回路装置の製造方法。

15 . 以下の工程からなる半導体集積回路装置の製造方法：

(a) 配線を備えたチップ支持基板とその第 1 の主面上に固定された半導体チップ、および前記半導体チップの複数の表面電極と前記チップ支持基板の複数のリードを電気的に接続する複数の接続部材とからなるチップ組み立て体を、第 1 および第 2 のフィルムが配置 50

された第1および第2の金型間に供給する工程；

(b) 前記第1および第2の金型を閉じることによって、前記チップ組み立て体の一部を前記第1および第2の金型間にモールドキャビティ内に収容した状態で、溶融されたモールド樹脂が前記チップ支持基板の第2の主面上に浸入しないように前記モールド樹脂を前記キャビティ内の前記第1および第2のフィルム間に注入して、前記半導体チップ、前記接続部材、および前記チップ支持基板の側面周辺部を封止する工程；

(c) 前記第1および第2の金型を開いて、封止された前記チップ組み立て体を前記キャビティから離型させる工程。

16. 前記項15記載の半導体集積回路装置の製造方法であって、前記モールド樹脂の注入は、トランスファー・モールド方式を用いて行われることを特徴とする半導体集積回路装置の製造方法。 10

17. モールド金型のキャビティを含む金型面に一方の主面に微細な凹凸が形成された第1のフィルムを配置し、前記第1のフィルムと前記キャビティ内面間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) 前記第1のフィルムと前記キャビティ内面間に前記チップ組み立て体を配置する工程と、

(b) 前記モールド金型を構成する第1および第2の金型を閉じた後、前記第1のフィルムと前記キャビティ内面間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、 20

(c) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(d) 前記各工程の後、前記モールド金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。

18. モールド金型のキャビティを含む金型面に第1のフィルムを配置し、前記第1のフィルムと前記キャビティ内面間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) イオン化されたガスを前記モールド金型の前記金型面に供給して前記金型面領域に帯電する電荷を中和する工程と、 30

(b) 前記第1のフィルムと前記キャビティ内面間に前記チップ組み立て体を配置する工程と、

(c) 前記金型面の電荷中和が行われた前記モールド金型を構成する第1および第2の金型を閉じた後、前記第1のフィルムと前記キャビティ内面間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、

(d) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(e) 前記各工程の後、前記モールド金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。 40

19. モールド金型のキャビティを含む金型面に第1のフィルムを配置し、前記第1のフィルムと前記キャビティ内面間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) 前記第1のフィルムと前記キャビティ内面間に前記チップ組み立て体を配置する工程と、

(b) 前記モールド金型を構成する第1および第2の金型を閉じた後、前記第1のフィルムと前記キャビティ内面間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、 50

(c) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(d) 前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程と、

(e) 前記各工程の後、イオン化されたガスを前記チップ組み立て体に供給して前記チップ組み立て体上に帯電する電荷を中和する工程とを有することを特徴とする半導体集積回路装置の製造方法。

20. モールド金型のキャビティを含む金型面に第1のフィルムを配置し、前記第1のフィルムと前記キャビティ内面間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、  
10

(a) イオン化された第1のガスを前記第1のフィルムに供給して前記フィルム上に帯電する電荷を中和する工程と、

(b) 前記モールド金型の前記金型面に前記電荷中和済みの第1のフィルムを配置する工程と、

(c) イオン化された第2のガスまたは前記第1のガスを前記モールド金型の前記金型面に供給して前記金型面領域に帯電する電荷を中和する工程と、

(d) 前記第1のフィルムと前記キャビティ内面間に前記チップ組み立て体を配置する工程と、

(e) 前記金型面の電荷中和が行われた前記モールド金型の第1および第2の金型を閉じた後、前記第1のフィルムと前記キャビティ内面間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、  
20

(f) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、

(g) 前記各工程の後、前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程と、

(h) イオン化された第3のガス、前記第2または前記第1のガスを前記チップ組み立て体に供給して前記チップ組み立て体上に帯電する電荷を中和する工程とを有することを特徴とする半導体集積回路装置の製造方法。

21. モールド金型のキャビティを含む金型面に第1のフィルムを配置し、前記第1のフィルムと前記キャビティ内面間に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、  
30

(a) 前記第1のフィルムと前記キャビティ内面間に前記チップ組み立て体を配置する工程と、

(b) 前記モールド金型の第1および第2の金型を閉じた後、前記第1のフィルムと前記キャビティ内面間にモールド樹脂を供給して、前記キャビティに前記モールド樹脂を充填させる工程と、

(c) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、  
40

(d) 前記各工程の後、前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程と、

(e) イオン化されたガスを前記第1のフィルム上に供給して帯電した電荷を中和する工程と、

(f) 前記モールドに使用された部分の前記第1のフィルムをリールに巻き取る工程とを有することを特徴とする半導体集積回路装置の製造方法。

22. モールド金型のキャビティを含む金型面に半導体チップを備えたチップ組み立て体を配置した後、前記半導体チップをモールドすることにより組み立てられる半導体集積回路装置の製造方法であって、

(a) 前記金型面に前記チップ組み立て体を配置する工程と、  
50

- (b) 前記モールド金型を構成する第1および第2の金型を閉じた後、前記キャビティにモールド樹脂を供給する工程と、
- (c) 前記キャビティ内で前記モールド樹脂が前記チップ組み立て体のボンディングワイヤを覆った後に、前記キャビティを真空引きして前記キャビティに前記モールド樹脂を充填させる工程と、
- (d) 前記キャビティに前記モールド樹脂を充填させて前記チップ組み立て体に前記キャビティの形状に対応した前記半導体集積回路装置の封止部を形成する工程と、
- (e) 前記各工程の後、前記金型を開いて封止された前記チップ組み立て体を前記キャビティから離型させる工程とを有することを特徴とする半導体集積回路装置の製造方法。

**【発明の効果】**

10

**【0027】**

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

(1). 半導体集積回路装置の製造方法のモールド工程において梨地加工が行われたフィルムを用いてモールドを行うことにより、半導体集積回路装置の封止部の表面を粗面に形成できる。これにより、封止部に記号や文字を付す際に、印刷によるマーキングを行った場合でもインクを付すことが可能になり、その結果、半導体集積回路装置の封止部に記号や文字を容易に付すことができる。

(2). 半導体集積回路装置がBGAである場合にはその製造方法において、BGA基板の裏面にモールド樹脂を付着させずにモールドすることができるため、BGA基板の裏面に薄いモールド樹脂の膜が形成されることを防止できる。これにより、信頼性の高いバンプ接続が可能なBGAを実現できるとともに、モールド後にモールド樹脂の前記薄い膜を除去する工程を省くことができ、その結果、BGA基板に対してのバンプ形成または転写をスムーズに行うことができる。

(3). 半導体集積回路装置の製造方法のモールド工程においてフィルムを用いてモールドを行う際に、フィルム、チップ組み立て体およびモールド金型をイオンプローすることにより、各部材における静電気の発生を防ぐことができる。これにより、静電気による製品への静電破壊などの悪影響を防止できる。その結果、半導体集積回路装置の信頼性を向上できる。

(4). 半導体集積回路装置の製造方法のモールド工程においてフィルムを用いてモールドを行う際に、樹脂注入時にキャビティを真空引き(減圧)しながらモールドを行うことにより、キャビティ内のガス抜きを行いながらモールド樹脂を充填することができる。これにより、封止部におけるボイドの形成を防ぐことができ、その結果、半導体集積回路装置の品質および信頼性を向上できる。

(5). 半導体集積回路装置の製造方法のモールド工程においてフィルムを用いてモールドを行う際に、モールド金型のクランプ時に金型2段クランプを行うことにより、キャビティ内のフィルムの弛みを取り除いてモールドすることができる。これにより、半導体集積回路装置の封止部の外観品質を向上できる。

**【発明を実施するための最良の形態】****【0028】**

30

以下、本発明の実施の形態を図面に基づいて詳細に説明する。

**【0029】**

40

以下の実施の形態では特に必要なとき以外は同一または同様な部分の説明を原則として繰り返さない。

**【0030】**

また、以下の実施の形態では便宜上、複数の発明を単一の一連の実施の形態の中で説明するが、特に明示した場合を除き、各ステップは全ての発明について必ずしも必須のものではないことは言うまでもない。

**【0031】**

さらに、以下の実施の形態では便宜上その必要があるときは、複数のセクションまたは

50

実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなくなく、一方は他方の一部または全部の変形例、詳細、補足説明などの関係にある。

#### 【 0 0 3 2 】

また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合及び原理的に明らかに特定の数に限定される場合などを除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良いものとする。

#### 【 0 0 3 3 】

さらに、以下の実施の形態において、その構成要素（要素ステップなどを含む）は、特に明示した場合及び原理的に明らかに必須であると考えられる場合などを除き、必ずしも必須のものではないことは言うまでもない。

#### 【 0 0 3 4 】

同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合及び原理的に明らかにそうでないと考えられる場合などを除き、実質的にその形状などに近似または類似するものなどを含むものとする。このことは前記数値及び範囲についても同様である。

#### 【 0 0 3 5 】

さらに、以下の実施の形態において「チップ組み立て体」と言うときは、半導体チップとこれが固定されるチップ支持基板、半導体チップとチップ支持基板とを電気的に接続する接続部材、およびチップ支持基板を支持するフレーム部材を含む組み立て体などを表し、モールドによって封止部が形成された組み立て体も含むものとする。

#### 【 0 0 3 6 】

なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

#### 【 0 0 3 7 】

図1は本発明の半導体集積回路装置の製造方法で用いられるモールド装置の構造の実施の一例を示す構成概略図、図2は図1に示すモールド装置におけるモールド金型の構造の一例を示す断面図、図3は図2に示すモールド金型における上型の構造を示す平面図、図4は図2に示すモールド金型における下型の構造を示す平面図、図5は図1に示すモールド装置における金型除電部の配置を示す構成図、図6は本発明の半導体集積回路装置の製造方法を用いて組み立てられる半導体集積回路装置の一例であるBGAの構造を示す図であり、(a)は平面図、(b)は断面図、図7は図6に示すBGAの構造を示す底面図、図8(a),(b)は本発明の半導体集積回路装置の製造方法におけるイオンプローラーの一例を示す概念図、図9(a),(b),(c),(d)は本発明の半導体集積回路装置の製造方法におけるモールド金型の動作の一例を示す金型動作図、図10(a),(b)は本発明の半導体集積回路装置の製造方法のモールド金型の2段クランプにおける1次クランプの状態の一例を示す部分断面図、図11(a),(b),(c)は本発明の半導体集積回路装置の製造方法のモールド金型の2段クランプにおける2次クランプの状態の一例を示す部分断面図、図12(a),(b),(c),(d),(e),(f)は本発明の半導体集積回路装置の製造方法におけるモールド時のキャビティへの樹脂注入状態の一例を示す概念図、図13は本発明の半導体集積回路装置の製造方法におけるモールド時のキャビティの減圧状態の一例を示す拡大部分断面図であり、(a)は減圧前の状態、(b)は減圧開始状態、図14は本発明の半導体集積回路装置の製造方法におけるモールド時のキャビティへの樹脂注入状態の一例を示す部分断面図、図15は図2に示すモールド金型における上型のキャビティに対する吸引通路の構造を示す拡大部分平面図、図16は図1に示すモールド装置においてその下型にチップ組み立て体を配置した状態の一例を示す部分平面図、図17は本発明の半導体集積回路装置の製造方法における製造プロセスの実施の形態の一例を示す製造プロセスフローである。

#### 【 0 0 3 8 】

10

20

30

40

50

図1に示す本実施の形態の半導体集積回路装置の製造方法で用いられるモールド装置は、樹脂封止形の半導体集積回路装置の組み立て工程のモールド工程において、モールド金型10の上型(第1の金型)11側と下型(第2の金型)12側とで一対を成すフィルムである上側(第1側)フィルム8(第2のフィルム)および下側(第2側)フィルム9(第1のフィルム)を用いて図6(b)に示す半導体チップ1のモールドを行うものであり、トランスファータイプのモールド装置である。

#### 【0039】

なお、このモールド装置は、ラミネートモールド装置とも呼ばれ、本実施の形態では、このモールド装置によってモールドされる半導体集積回路装置の一例として図6に示すBGA(Ball Grid Array)30を取り上げて説明する。

10

#### 【0040】

図1に示すモールド装置の構成について説明すると、モールドが行われ、かつ一対を成してモールド金型10を構成する上型11および下型12と、ダイボンディングとワイヤボンディングとを終えて形成されたチップ組み立て体7(チップリード複合体ともいう)をフレーム整列部16にセットするローダ部13と、チップ組み立て体7の整列・位置決めを行うフレーム整列部16と、タブレット(図11に示すモールド樹脂29を固めた材料)およびチップ組み立て体7を保持し、かつ両者をモールド金型10まで搬送するフレーム搬送体15と、モールド樹脂29の充填後の型開き完了後、チップ組み立て体7を把持して下型12上の下側フィルム9からチップ組み立て体7を剥離させるフレームチャックを備え、かつチップ組み立て体7をフレーム収納部14まで搬送するフレーム取り出し部17と、取り出されたチップ組み立て体7のカルブレークを行なうゲートブレーク部18と、図2に示すポット12c内のレジンバリを吸引してポット12c内の清掃を行う移動自在なポットクリーナ部24(図5参照)と、モールドを終えたチップ組み立て体7を収納するフレーム収納部14とからなる。

20

#### 【0041】

さらに、本実施の形態のモールド装置には、上側フィルム8および下側フィルム9の搬送系として、上側フィルム8を送り出す上側フィルム供給ローラ19と、上側フィルム8を巻き取る上側フィルム巻取りローラ20(リール)と、下側フィルム9を送り出す下側フィルム供給ローラ21と、下側フィルム9を巻き取る下側フィルム巻取りローラ22(リール)と、上側フィルム8および下側フィルム9の搬送を案内する複数のガイドローラ23とが設けられている。

30

#### 【0042】

また、前記モールド装置には、静電気を除電する除電部が4箇所に設けられている。

#### 【0043】

すなわち、樹脂系のフィルムである上側フィルム8および下側フィルム9を搬送させるため、モールド金型10やチップ組み立て体7などで静電気が発生し易く、これを除電しなければならないため、前記除電部が4箇所に設けられている。

#### 【0044】

まず、使用前すなわちモールド金型10上に搬送される前に上側フィルム8および下側フィルム9に対して除電を行うフィルム除電部25である上側フィルム除電部25aおよび下側フィルム除電部25bが設けられ、さらに、図5に示すように、モールド金型10の除電を行う金型除電部26である上型除電部26aおよび下型除電部26bが設けられている。

40

#### 【0045】

なお、図5に示すように、上型除電部26aと下型除電部26bは、モールド装置の正面側に配置されている。

#### 【0046】

また、製品となるモールド後のチップ組み立て体7をフレーム収納部14に収納する前に除電する製品除電部27が、ゲートブレーク部18とフレーム収納部14との間に配置されて設けられている。

50

## 【0047】

さらに、モールドによって使用された使用済み（モールド済み）の上側フィルム8および下側フィルム9を除電する使用済み上側フィルム除電部41aと使用済み下側フィルム除電部41bとが、それぞれのフィルム巻き取り部である上側フィルム巻取りローラ20（リール）および下側フィルム巻取りローラ22（リール）の近傍に設けられており、それぞれのフィルムを巻き取る際に除電が行われる。

## 【0048】

なお、前記フィルム巻き取り部では、非常に高い電位の静電気が発生するため、使用済み上側フィルム除電部41aと使用済み下側フィルム除電部41bは、この静電気を除去するのに非常に有効である。

10

## 【0049】

ここで、本実施の形態の半導体集積回路装置の製造方法で行われる前記除電方法について説明すると、前記除電方法は、図8に示すようなイオンプローであり、それぞれの除電部（上側フィルム除電部25a、下側フィルム除電部25b、上型除電部26a、下型除電部26b、製品除電部27、使用済み上側フィルム除電部41aおよび使用済み下側フィルム除電部41b）には、イオンプロー用のガスを吐出するノズル28と、高電圧が印加される除電用電極（電極）32とが設置されている。

## 【0050】

すなわち、図8（a）に示すように、除電用電極32に高電圧を印加し、この状態の除電用電極32間にノズル28から吐出させた前記ガスを通して前記ガスをイオン化させ、さらに、このイオン化された前記ガス（図8では正のイオン）を対象物（図8では上側フィルム8を用いて説明しているが、下側フィルム9やモールド金型10およびチップ組み立て体7、さらにはモールド済みの上側フィルム8や下側フィルム9についても同様）上に帯電した負の電荷33に吹き付け、これにより、図8（b）に示すように、負の電荷33（静電気）を中和する（ただし、電荷33の正負は反対であってもよい）。

20

## 【0051】

その結果、静電気の発生を防ぐものである。

## 【0052】

なお、本実施の形態では、イオンプロー用の前記ガスとして、ドライエアー31を用いる場合を説明するが、ドライエアー31を用いることにより、不活性ガスなどの場合とは異なり、ドライエアー31の供給ユニットを簡易的なユニットとすることができるため、前記ドライエアー31の供給ユニットを備えた前記各除電部を比較的簡単な構造のものとすることができる。

30

## 【0053】

その結果、除電機能を兼ね備えたモールド装置のコストを抑えることができる。

## 【0054】

また、図1に示すモールド装置のモールド金型10における上型11には、図6に示すBGA30の基板支持リード3aおよびBGA基板2の上側の封止部6の形状に対応したキャビティ11aが形成され、同様にして下型12には、基板支持リード3aの下側の封止部6（BGA基板2の側面に形成された封止部6）の形状に対応したキャビティ12aが形成されており、これらキャビティ11a、12aが合わさるとBGA基板2を含む封止部6の形状を成す。

40

## 【0055】

なお、本実施の形態で説明するBGA30は、図6に示すように、BGA基板2の裏面（第1の正面であるチップ支持面2bと反対側の面すなわち第2の正面のこと）2cに外部端子である複数のバンプ電極5（突起状電極）が取り付けられるため、BGA基板2の裏面2cをモールドすることはできない。

## 【0056】

そこで、図1に示すモールド装置では、モールド樹脂29の注入時に、BGA基板2の裏面2c（第2の正面）に下側フィルム9を密着させ、これにより、BGA基板2の側面

50

から裏面 2 c 側へのモールド樹脂 2 9 の侵入を阻止することができる。

【0057】

ただし、モールド樹脂 2 9 の注入の際には、基板支持リード 3 a の B G A 基板 2 側にモールド樹脂 2 9 を周り込ませて、B G A 基板 2 の側面周辺部をモールドすることができる。

【0058】

つまり、B G A 3 0 では、基板支持リード 3 a の表側だけでなく、基板支持リード 3 a の B G A 基板 2 側すなわち下側の B G A 基板 2 の側面周辺部にも封止部 6 が形成されている。

【0059】

したがって、前記モールド装置に設けられたモールド金型 1 0 は、両面モールドタイプのものである。

【0060】

また、図 3 に示すように、上型 1 1 には、モールド樹脂 2 9 がキャビティ 1 1 a に流れ込む際の流路の分岐点となるカル 1 1 b や、これに連通するランナ 1 1 c およびゲート 1 1 d、さらにガス抜きとなるエアベント 1 1 e が形成されている。

【0061】

一方、図 4 に示すように、下型 1 2 には、カル 1 1 b にモールド樹脂 2 9 を押し出すプランジャ 1 2 b や、このプランジャ 1 2 b と一対を成すモールド樹脂 2 9 の供給口であるポット 1 2 c が形成されている。

【0062】

なお、図 1 に示すモールド装置は、マルチポット形のトランスファー方式のものであり、1 台のモールド金型 1 0 に対して 2 つのポット 1 2 c が設けられ、かつそれぞれのポット 1 2 c に対して 4 つのキャビティ 1 1 a, 1 2 a が形成されている。

【0063】

したがって、前記モールド装置は、1 台のモールド金型 1 0 で同時に 8 つの B G A 3 0 の封止部 6 を形成することができる。

【0064】

また、前記モールド装置は、マルチポット形のものであるため、下型 1 2 には、2 つのシリンドラ状のポット 1 2 c が貫通して形成され、モールド時には、このポット 1 2 c に、溶融されてモールド樹脂 2 9 となる円筒形のタブレットがセットされる。

【0065】

つまり、前記モールド装置は、下型 1 2 が稼動側であり、上型 1 1 と下型 1 2 のクランプおよびモールド金型 1 0 を聞く際には、この下型 1 2 が上下動（昇降）する構造になっている。

【0066】

また、図 3 に示す上型 1 1 には、そのキャビティ 1 1 a に開口する吸引口 1 1 f が設けられており、図 2 に示すように、モールドの際に上側フィルム 8 がキャビティ 1 1 a およびカル 1 1 b に密着するように吸引口 1 1 f を介して上側フィルム 8 を吸引する上側フィルム第 1 吸引部 1 1 g と、同じく、モールドの際に、上側フィルム 8 がキャビティ 1 1 a の周囲に密着するように吸引口 1 1 f を介して上側フィルム 8 を吸引する上側フィルム第 2 吸引部 1 1 h とが設置されている。

【0067】

なお、キャビティ 1 1 a およびカル 1 1 b に設けられた吸引口 1 1 f と上側フィルム第 1 吸引部 1 1 g とは上型第 1 排気通路 1 1 i によって連通し、キャビティ 1 1 a の周囲に設けられた吸引口 1 1 f と上側フィルム第 2 吸引部 1 1 h とは上型第 2 排気通路 1 1 j によって連通している。

【0068】

さらに、上側フィルム第 1 吸引部 1 1 g および上側フィルム第 2 吸引部 1 1 h は、モールド終了後、吸引口 1 1 f からキャビティ 1 1 a、カル 1 1 b およびキャビティ 1 1 a の

10

20

30

40

50

周囲に対して剥離用エアー 3 9 ( 図 9 ( d ) 参照 ) を吐出して上型 1 1 から上側フィルム 8 を分離させる機能も兼ね備えている。

#### 【 0 0 6 9 】

なお、上型 1 1 において、それぞれのキャビティ 1 1 a には、図 1 5 に示すように、その側面周囲に合計 1 2 個の減圧用吸引通路 1 1 p が形成されており、これらの減圧用吸引通路 1 1 p が、減圧用吸引口 1 1 k と連通している。

#### 【 0 0 7 0 】

また、上型 1 1 には、モールド時にキャビティ 1 1 a 内を真空引き ( 真空排気 ) して減圧する機構も設けられており、これにより、ボイド 3 5 ( 図 1 9 参照 ) が形成されることを防止できる。

10

#### 【 0 0 7 1 】

すなわち、エアベント 1 1 e と連通する減圧用吸引口 1 1 k が形成され、モールドの際の樹脂注入時に、減圧吸引部 1 1 l によりエアベント 1 1 e と減圧用吸引口 1 1 k とを介してキャビティ 1 1 a 内を真空引き ( 真空排気 ) し、これにより、封止部 6 に前記ボイド 3 5 が形成されることを防ぐものである。

#### 【 0 0 7 2 】

なお、減圧用吸引口 1 1 k と減圧吸引部 1 1 l とは減圧用排気通路 1 1 m を介して連通しており、この減圧用排気通路 1 1 m には、シールド部材として O リング 3 4 ( 図 1 4 参照 ) が設けられている。

20

#### 【 0 0 7 3 】

一方、図 4 に示す下型 1 2 においても、そのキャビティ 1 2 a に開口する吸引口 1 2 d が設けられており、図 2 に示すように、モールドの際に下側フィルム 9 がキャビティ 1 2 a に密着するように吸引口 1 2 d を介して下側フィルム 9 を吸引する下側フィルム第 1 吸引部 1 2 e と、同じく、モールドの際に、下側フィルム 9 がキャビティ 1 2 a の周囲に密着するように吸引口 1 2 d を介して下側フィルム 9 を吸引する下側フィルム第 2 吸引部 1 2 f とが設置されている。

#### 【 0 0 7 4 】

なお、キャビティ 1 2 a に設けられた吸引口 1 2 d と下側フィルム第 1 吸引部 1 2 e とは下型第 1 排気通路 1 2 g によって連通し、キャビティ 1 2 a の周囲に設けられた吸引口 1 2 d と下側フィルム第 2 吸引部 1 2 f とは下型第 2 排気通路 1 2 h によって連通している。

30

#### 【 0 0 7 5 】

さらに、上型 1 1 の場合と同様に、下側フィルム第 1 吸引部 1 2 e および下側フィルム第 2 吸引部 1 2 f は、モールド終了後、吸引口 1 2 d からキャビティ 1 2 a およびキャビティ 1 2 a の周囲に対して剥離用エアー 3 9 を吐出して下型 1 2 から下側フィルム 9 を分離させる機能も兼ね備えている。

#### 【 0 0 7 6 】

また、本実施の形態の半導体集積回路装置の製造方法のモールド工程で用いる上側フィルム 8 および下側フィルム 9 は、表裏両面に微細な凹凸が形成されている ( 両フィルムの前記微細な凹凸は、モールド金型 1 0 内でモールド樹脂 2 9 と接触する少なくとも一方の面に形成されていればよいが、表裏両面に形成されている方が好ましいため、本実施の形態では、両面に形成されている場合を説明する ) ものである。

40

#### 【 0 0 7 7 】

前記微細な凹凸は、その凹凸における凹部の凹量または凸部の凸量が、モールドによって封止部 6 が形成された際に、その封止部 6 の表面に文字や記号などのインクを付すことが可能な程度の凹凸として形成されたものであり、梨地加工によって形成される。その凹凸量は、例えば、 $1 \mu m$  以上であるが、実際のフィルムなどにおける梨地加工技術を考慮した場合、最大 6 から  $20 \mu m$  、好ましくは 1 0 から  $15 \mu m$  、最適には  $10 \mu m$  程度である。

#### 【 0 0 7 8 】

50

そこで、上側フィルム8と下側フィルム9とをモールド金型10の上型11と下型12のそれぞれの金型面11n, 12iに配置する際には、相互のフィルムの前記微細な凹凸が形成された面を対向させて配置し(ただし、本実施の形態では、両フィルムの表裏両面に前記微細な凹凸が形成されている場合であるため、上側フィルム8および下側フィルム9において何れの面を対向させて配置してもよい)、この状態でモールドを行う。

#### 【0079】

さらに、上型11と下型12とで上側フィルム8および下側フィルム9を一対にしてモールド金型10に配置するが、図1に示すモールド装置のモールド金型10では、下型12のほぼ中央にポット12cとプランジャ12bとが配置されているため、図5に示すように、下側フィルム9を、下型12の金型面12iにおけるポット12c上を避けた両側に2列で配置している。10

#### 【0080】

すなわち、図1に示すモールド装置で用いる一対のフィルムのうち、図5に示すように、上側フィルム8は、上型11の金型面11nとほぼ同程度の幅を有する1枚のものであり、一方、下側フィルム9は、BGA基板2より大きい幅を有する2枚のフィルムである。

#### 【0081】

なお、上側フィルム8および下側フィルム9を形成する材料としては、例えば、メチルペンテン樹脂を用いることが好ましく、このメチルペンテン樹脂を用いることにより、モールド工程で使用済みとなった上側フィルム8および下側フィルム9を焼却処分することが可能になる。20

#### 【0082】

その結果、上側フィルム8および下側フィルム9を用いたモールドにおいても環境に悪影響を及ぼすことなくモールドすることができる。

#### 【0083】

次に、図6, 図7を用いて、本実施の形態の半導体集積回路装置の製造方法によって組み立てられる半導体集積回路装置の一例であるBGA30の構造を説明する。

#### 【0084】

前記BGA30は、図1に示すモールド装置を用いて樹脂封止(モールド)が行われて組み立てられた低コストタイプのものである。30

#### 【0085】

BGA30の構成は、主面1aに半導体集積回路が形成され、かつアルミニウムなどからなるパッド1b(表面電極)が設けられた半導体チップ1(半導体集積回路チップともいう)と、半導体チップ1を支持し、かつこの半導体チップ1のパッド1bに応じて配置されて設けられた基板電極2a(リード)を備えたBGA基板2(チップ支持基板)と、BGA30の外部端子としてBGA基板2の裏面2c(第2の主面)に取り付けられた複数のバンプ電極5(突起状電極)と、半導体チップ1のパッド1bとこれに対応する基板電極2aとを電気的に接続する金線などのボンディングワイヤ4(接続部材)と、半導体チップ1およびボンディングワイヤ4を図1に示すモールド装置によってモールドして形成した封止部6とからなる。40

#### 【0086】

ここで、BGA30の封止部6は、図1に示すモールド装置によってモールドされて形成されたものであるため、モールド金型10に配置された上側フィルム8および下側フィルム9の梨地加工によって封止部6の表面が粗面に形成されている。

#### 【0087】

したがって、BGA30の組み立て完了後、封止部6に製品番号などの記号や文字を付す際に、印刷によるマーキングを行った場合でもインクを付すことが可能になるため、封止部6に記号や文字を容易に付すことができる。

#### 【0088】

また、BGA基板2は、例えば、3層配線構造のものである。50

**【 0 0 8 9 】**

さらに、複数のバンプ電極 5 は、図 7 に示すように、BGA 基板 2 の裏面 2c においてそのほぼ中央付近のチップエリアを除く周囲に格子状に配列され、例えば、半田によって形成されたものである。

**【 0 0 9 0 】**

なお、半導体チップ 1 は、ペースト材などによって BGA 基板 2 にマウントされている。

**【 0 0 9 1 】**

さらに、封止部 6 を形成するモールド樹脂 29 は、例えば、エポキシ系の熱硬化性樹脂などである。

10

**【 0 0 9 2 】**

なお、モールドの際には BGA 基板 2 の裏面 2c に下側フィルム 9 を密着させてモールドを行うため、BGA 基板 2 の裏面 2c にモールド樹脂 29 が付着することを阻止できる。

**【 0 0 9 3 】**

これにより、BGA 基板 2 の裏面 2c に薄いモールド樹脂 29 の膜が形成されることを防止でき、その結果、信頼性の高いバンプ接続が可能な BGA 30 を実現できる。

**【 0 0 9 4 】**

また、BGA 基板 2 の裏面 2c に薄いモールド樹脂 29 の膜が形成されることを防止できるため、モールド後にモールド樹脂 29 の前記薄い膜を除去する工程を省くことができる。

20

**【 0 0 9 5 】**

その結果、BGA 基板 2 に対してのバンプ形成または転写をスムーズに行うことができる。

**【 0 0 9 6 】**

また、BGA 30 では、モールド時に、基板支持リード 3a の BGA 基板 2 側にもモールド樹脂 29 を周り込ませて、BGA 基板 2 の側面周辺部をモールドしているため、基板支持リード 3a の表側だけでなく、基板支持リード 3a の BGA 基板 2 側すなわち下側の BGA 基板 2 の側面周辺部にも封止部 6 が形成されている。

**【 0 0 9 7 】**

30

これにより、封止部 6 と BGA 基板 2 との接触面積が増えるため、両者の接着力を向上できるとともに、下型 12 のキャビティ 12a の大きさを基準にした場合、BGA 基板 2 の大きさを小さくすることができ、その結果、BGA 30 の低コスト化を図ることができる。

**【 0 0 9 8 】**

なお、基板支持リード 3a は、例えば、銅などからなる薄板状のフレーム部材 3 に形成されているものである。

**【 0 0 9 9 】**

ここで、図 1 に示すモールド装置におけるモールド金型 10 は、BGA 4 個取りの 1 枚のフレーム部材 3 を用い、このフレーム部材 3 を 2 枚同時にモールドするものである。

40

**【 0 1 0 0 】**

したがって、前記モールド装置では、1 回のモールド動作で 8 個の BGA 30 の封止部 6 を形成できる。

**【 0 1 0 1 】**

つまり、複数個取りのために複数の半導体チップ 1 を搭載可能な多連のフレーム部材 3 を用いたものであり、基板支持リード 3a は、モールド後に、フレーム部材 3 を個々の BGA 30 に切断された際に BGA 30 側に残留した部材である。

**【 0 1 0 2 】**

これにより、1 枚のフレーム部材 3 は、4 つの BGA 基板 2 を支持可能な基板支持リード 3a と、この基板支持リード 3a を支持する枠部 3b (図 14 参照) とから構成される

50

薄板状の部材である。

【0103】

次に、本実施の形態の半導体集積回路装置の製造方法を図17に示す製造プロセスフローにしたがって説明する。

【0104】

なお、前記半導体集積回路装置の製造方法は、図6および図7に示すBGA30の製造方法である。

【0105】

まず、正面1aに半導体集積回路が形成された半導体チップ1（半導体集積回路チップともいう）を準備する。

10

【0106】

一方、半導体チップ1を搭載可能な配線基板であるBGA基板2（チップ支持基板）を取り付けられた図10に示すフレーム部材3を準備する。

【0107】

ここで、フレーム部材3は、例えば、銅などからなる薄板状の部材であり、1枚のフレーム部材3から4個のBGA30が製造可能なように4枚のBGA基板2が各BGA領域に一列にほぼ等間隔に並んで取り付けられたものである。

【0108】

続いて、図17に示すステップS1によるフレーム部材供給とステップS2による半導体チップ供給とを行った後、半導体チップ1とBGA基板2とを接合するチップマウント（ダイボンドともいう）を行う（ステップS3）。

20

【0109】

すなわち、各BGA基板2のチップ支持面2b（第1の正面）上にペースト材を介して半導体チップ1をマウントする（固定する）。

【0110】

その後、半導体チップ1の複数の端子であるパッド1b（表面電極）とこれに対応するBGA基板2の複数の基板電極2a（リード）とをワイヤボンディングによって電気的に接続する（ステップS4）。

【0111】

これによって、半導体チップ1の複数のパッド1bとそれぞれに対応するBGA基板2の複数の基板電極2aとがボンディングワイヤ4（接続部材）によって電気的に接続される。

30

【0112】

なお、チップマウントとワイヤボンディングとを終えたフレーム部材3がチップ組み立て体7（図9（b）参照）となる。

【0113】

その後、モールド工程を行う。まず、図1に示す前記モールド装置のローダ部13にモールドが行われるチップ組み立て体7を搬入する。

【0114】

続いて、ローダ部13からフレーム整列部16にチップ組み立て体7をセットし、フレーム整列部16においてチップ組み立て体7の位置決めと整列とを行う。

40

【0115】

さらに、フレーム搬送体15に円筒形のタブレットをセットするとともに、フレーム搬送体15によってフレーム整列部16から所望のチップ組み立て体7を吸着支持する。

【0116】

続いて、前記モールド装置のモールド金型10におけるポット12c（図2参照）を図5に示すポットクリーナ部24によってクリーニングする。

【0117】

その後、表裏両面に微細な凹凸が形成された上側フィルム8すなわち表裏両面が梨地加工された上側フィルム8を上側フィルム供給ローラ19にセットし、この上側フィルム8

50

の先端側を上型 1 1 と下型 1 2 との間を通して上側フィルム巻取りローラ 2 0 に巻き取り可能にセットする。

**【 0 1 1 8 】**

同様に、表裏両面に微細な凹凸が形成された下側フィルム 9 すなわち表裏両面が梨地加工された下側フィルム 9 を下側フィルム供給ローラ 2 1 にセットし、上側フィルム 8 の場合と同様に下側フィルム 9 の先端側を上型 1 1 と下型 1 2 との間を通して、かつ上側フィルム 8 と対向させて下側フィルム巻取りローラ 2 2 に巻き取り可能にセットする。

**【 0 1 1 9 】**

これにより、上型 1 1 と下型 1 2 との間に一対を成すフィルムである上側フィルム 8 と下側フィルム 9 とが対向した状態で配置される。

10

**【 0 1 2 0 】**

ここで、図 1 に示すモールド装置のモールド金型 1 0 では、下型 1 2 のほぼ中央にポット 1 2 c とプランジャー 1 2 b とが配置されているため、図 5 に示すように、下側フィルム 9 を、下型 1 2 の金型面 1 2 i におけるポット 1 2 c 上を避けた両側に 2 列で配置している。

**【 0 1 2 1 】**

すなわち、上側フィルム 8 は、上型 1 1 の金型面 1 1 n とほぼ同程度の幅を有する 1 枚のシートであり、一方、下側フィルム 9 は、B G A 基板 2 より大きい幅を有する 2 枚のシートである。

**【 0 1 2 2 】**

その後、ステップ S 5 によるフィルム除電を行う。

20

**【 0 1 2 3 】**

ここでは、図 1 に示すフィルム除電部 2 5 において、図 8 ( a ) に示すように、高電圧、例えば、10 kV の高電圧が印加された除電用電極 3 2 間に第 1 のガスであるドライエアー 3 1 を通してこのドライエアー 3 1 をイオン化する。

**【 0 1 2 4 】**

さらに、フィルム除電部 2 5 において、イオン化されたドライエアー 3 1 を一対のフィルムすなわち上側フィルム 8 と下側フィルム 9 とに供給して上側フィルム 8 および下側フィルム 9 上に帯電する電荷 3 3 を図 8 ( b ) に示すように中和する。

**【 0 1 2 5 】**

30

なお、図 8 は、一対のフィルムのうち、上側フィルム 8 のみの除電（イオンブロー）を説明した図であるが、下側フィルム 9 についても全く同様である。

**【 0 1 2 6 】**

これにより、モールド前の未使用の上側フィルム 8 および下側フィルム 9 をイオンブローすることができ、その結果、上側フィルム 8 および下側フィルム 9 での静電気の発生を防ぐことができる。

**【 0 1 2 7 】**

その後、図 9 ( a ) に示すように、上側フィルム巻取りローラ 2 0 および下側フィルム巻取りローラ 2 2 によって各フィルムを所定量巻き取り、これにより、図 5 に示すモールド金型 1 0 の上型 1 1 の金型面 1 1 n と下型 1 2 の金型面 1 2 i とに前記電荷中和済み、すなわちイオンブロー済みの上側フィルム 8 および下側フィルム 9 を配置するフィルム送り（ステップ S 6 ）を行う。

40

**【 0 1 2 8 】**

続いて、モールド金型 1 0 上で上側フィルム 8 および下側フィルム 9 を予備加熱するとともに、適正なテンションを両フィルムに付与する。

**【 0 1 2 9 】**

その後、ステップ S 7 による金型除電を行う。

**【 0 1 3 0 】**

ここでは、図 5 に示す上型除電部 2 6 a および下型除電部 2 6 b を備えた金型除電部 2 6 において、図 8 ( a ) に示すように、高電圧、例えば、10 kV の高電圧が印加された

50

除電用電極 3 2 間に第 2 のガスであるドライエアー 3 1 を通してこのドライエアー 3 1 をイオン化する。

**【 0 1 3 1 】**

さらに、金型除電部 2 6において、図 5 に示すように、イオン化されたドライエアー 3 1 を上型 1 1 と下型 1 2 のそれぞれの金型面 1 1 n , 1 2 i に供給してそれぞれの金型面領域に帯電する電荷 3 3 ( 図 8 ( b ) 参照 ) を中和する。

**【 0 1 3 2 】**

これにより、モールド後のモールド金型 1 0 をイオンプローすることができ、その結果、次ショットのモールドを行う際に、モールド金型 1 0 に静電気が発生していない状態でモールドを行うことができる。

10

**【 0 1 3 3 】**

したがって、モールド金型 1 0 上での静電気による B G A 3 0 への静電破壊などの悪影響を防止できる。

**【 0 1 3 4 】**

さらに、ステップ S 8 によるフィルム吸引を行う。

**【 0 1 3 5 】**

ここでは、図 3 に示す上側フィルム第 1 吸引部 1 1 g から、上型第 1 排気通路 1 1 i および吸引口 1 1 f を介して上側フィルム 8 を吸引し、上型 1 1 のキャビティ 1 1 a 内面に沿うように上側フィルム 8 をキャビティ 1 1 a 内面に密着させる。

20

**【 0 1 3 6 】**

同様に、図 4 に示す下側フィルム第 1 吸引部 1 2 e から、下型第 1 排気通路 1 2 g および吸引口 1 2 d を介して下側フィルム 9 を吸引し、下型 1 2 のキャビティ 1 2 a 内面に沿うように下側フィルム 9 をキャビティ 1 2 a 内面に密着させる。

**【 0 1 3 7 】**

その後、タブレットがセットされ、かつチップ組み立て体 7 を吸着支持したフレーム搬送体 1 5 をモールド金型 1 0 上に移動させ、下型 1 2 のポット 1 2 c 内に前記タブレットをセットするとともに、図 1 0 ( a ) に示すように、キャビティ 1 1 a , 1 2 a 上に配置した一対のフィルムである上側フィルム 8 と下側フィルム 9 との間に 2 組のチップ組み立て体 7 を配置する。

**【 0 1 3 8 】**

30

なお、2 組のチップ組み立て体 7 は、下型 1 2 の金型面 1 2 i において、ポット 1 2 c の両側にそれぞれ分けて 2 列に配置する。

**【 0 1 3 9 】**

したがって、1 つのチップ組み立て体 7 のフレーム部材 3 上には 4 つの半導体チップ 1 が搭載されているため、このモールド金型 1 0 においては、1 回のモールド動作で 8 つの半導体チップ 1 のモールドを行うことができる。

**【 0 1 4 0 】**

なお、下型 1 2 上にチップ組み立て体 7 を配置させた状態を図 1 6 に示す。

**【 0 1 4 1 】**

図 1 6 は、下型 1 2 上における基板支持リード 3 a ( 基板支持治具 ) と B G A 基板 2 とキャビティ 1 2 a の位置関係を示したものであり、ここでは、B G A 基板 2 上に固定された半導体チップ 1 とボンディングワイヤ 4 とを省略して示すとともに、B G A 基板 2 を透過してその下側に見えるキャビティ 1 2 a を示したものである。

40

**【 0 1 4 2 】**

図 1 6 に示すように、チップ組み立て体 7 においてフレーム部材 3 の基板支持リード 3 a によって支持された B G A 基板 2 は、下型 1 2 のキャビティ 1 2 a 上に配置されている。

**【 0 1 4 3 】**

続いて、フレーム搬送体 1 5 を待機位置に戻す。

**【 0 1 4 4 】**

50

その後、フレーム搬送体 15 が待機位置に戻ったことを確認し、続いて、プレスによって下型 12 を上昇させて一対のモールド金型 10 である上型 11 と下型 12 とを図 9 (c) に示すようにクランプする。

#### 【0145】

なお、この段階で行う上型 11 と下型 12 のクランプは、図 10 (b) に示すように、例えば、面圧 1 から  $5 \text{ kg/mm}^2$  程度の 1 次 (初期) クランプである。

#### 【0146】

その後、この 1 次クランプの状態で、ステップ S9 により、モールドを行う。ここでは、上側フィルム 8 と下側フィルム 9 との間に図 11 (a) に示すように溶融されたモールド樹脂 29 (レジン) を供給して、モールド樹脂 29 の注入圧によりキャビティ 11a と上側フィルム 8、かつキャビティ 12a と下側フィルム 9 の間で一部隙間 36 が形成される状態になるまで (キャビティ 11a, 12a 内の上側フィルム 8 と下側フィルム 9 との間がモールド樹脂 29 によってほぼ充填された状態になるまで) キャビティ 11a, 12a にモールド樹脂 29 を注入する第 1 樹脂注入工程を行う。  
10

#### 【0147】

つまり、図 11 (a) に示すように、キャビティ 11a およびキャビティ 12a の隙間 36 が、それぞれキャビティ 11a, 12a の隅部のみに形成される程度になるまで樹脂注入を行う。

#### 【0148】

その際、図 13 (a) に示すように、下側フィルム 9 とチップ組み立て体 7 の BGA 基板 2 の裏面 2c (第 2 の主面) とをモールド樹脂 29 が入り込まない程度に密着させ、図 14 に示すように、上側フィルム 8 と下側フィルム 9 の間にモールド樹脂 29 を供給して、キャビティ 11a, 12a 内面に上側フィルム 8 および下側フィルム 9 がそれぞれ沿うようにキャビティ 11a, 12a にモールド樹脂 29 を充填する。  
20

#### 【0149】

なお、モールド樹脂 29 を注入する際には、図 12 (a), (b), (c) に示すように、図 13 (a) に示すゲート 11d から順次モールド樹脂 29 を注入していく、図 13 (b) に示すように、図 13 (a) に示すチップ組み立て体 7 におけるフレーム部材 3 の基板支持リード 3a の表裏両面側にモールド樹脂 29 を周り込ませて BGA 基板 2 のチップ支持面 2b (第 1 の主面) 側と側面周辺部とに図 6 (b) に示すように封止部 6 を形成する。  
30

#### 【0150】

その際、図 13 (b) に示すように、キャビティ 11a, 12a 内でモールド樹脂 29 がチップ組み立て体 7 のボンディングワイヤ 4 を覆った後、キャビティ 11a, 12a の真空引き 37 を行って上側フィルム 8 がキャビティ 11a 内面に沿うように、かつ下側フィルム 9 がキャビティ 12a 内面に沿うようにキャビティ 11a, 12a にモールド樹脂 29 を充填させる。

#### 【0151】

すなわち、キャビティ 11a, 12a 内を十分にモールド樹脂 29 によって充填し、図 19 に示すボイド 35 が形成される直前に真空引き 37 を行う。  
40

#### 【0152】

これにより、図 20 (a), (b) に示す比較例の真空引き 38 のように、上側フィルム 8 が減圧によって引っ張られてキャビティ 11a から剥がれ、その結果、上側フィルム 8 の脱落によるワイヤ曲がりを防止できる。

#### 【0153】

なお、図 13 (b) に示す真空引き 37 は、図 3 に示す上型 11 の減圧吸引部 111 によって減圧用吸引口 11k、エアベント 11e および減圧用排気通路 11m を介して行う。

#### 【0154】

続いて、キャビティ 11a, 12a 内を真空引き 37 の状態すなわち減圧状態にしつつ  
50

、図14および図12(d),(e),(f)に示すように、順次キャビティ11a,12a内にモールド樹脂29を充填させていく。

#### 【0155】

これにより、キャビティ11a,12a内のガス抜きを行いながらモールド樹脂29の充填が行えるため、図19の比較例に示すようなボイド35の発生を防ぐことができる。

#### 【0156】

その結果、BGA30の耐吸湿性を向上でき、これにより、BGA30の品質および信頼性を向上できる。

#### 【0157】

また、図11(a)に示すように、モールド樹脂29の注入過程において、キャビティ11aと上側フィルム8との隙間36およびキャビティ12aと下側フィルム9との隙間36が、それぞれキャビティ11a,12aの隅部のみに形成される程度になるまで(キャビティ11a,12a内におけるモールド樹脂29の充填割合が90%程度に到達するまで)樹脂注入を行った後(第1樹脂注入工程後)、面圧1から5kg/mm<sup>2</sup>程度の前記1次クランプより大きな圧力(例えば、面圧10kg/mm<sup>2</sup>以上)で上型11と下型12とを2次(本)クランプし、図11(b)に示すように、この状態でモールド樹脂29の注入圧により上側フィルム8および下側フィルム9が、キャビティ11a,12a内面のそれぞれの隅部まで密着してキャビティ11a,12aに沿うようにモールド樹脂29を充填させる。10

#### 【0158】

すなわち、前記2次クランプによってモールド金型10を開じた状態で、モールド樹脂29の注入圧により、キャビティ11a,12aの隅々まで上側フィルム8、下側フィルム9が密着するまで樹脂注入を行う第2樹脂注入工程を行う。20

#### 【0159】

その結果、図11(c)に示すように、チップ組み立て体7にキャビティ11a,12aのそれぞれの形状に対応したBGA30の封止部6を形成できる。

#### 【0160】

したがって、モールド樹脂の注入時の前記モールド金型のクランプ状態を前記1次クランプと前記2次クランプとの2段階に分けて行うことにより、比較的クランプ力の弱い前記1次クランプ時にキャビティ11a,12a内面の形状にほぼ完全に沿うように上側フィルム8および下側フィルム9を微移動させることができ、その結果、キャビティ11a,12a内における上側フィルム8および下側フィルム9の弛みを取り除くことができる。30

#### 【0161】

これにより、BGA30の封止部6の外観形状の品質を低下させることなくモールドでき、その結果、BGA30の封止部6の外観品質を向上できる。

#### 【0162】

モールド樹脂29の充填完了後、図2に示す減圧吸引部111によるキャビティ11a,12a内の真空引き37(図13(b)参照)すなわち減圧を停止し、モールド樹脂29を硬化させる。40

#### 【0163】

モールド完了後、プレスによって下型12を下降させ、モールド金型10を開き、これにより、チップ組み立て体7をキャビティ11a,12aから離型させる。

#### 【0164】

ここでは、まず、上側フィルム8からチップ組み立て体7を剥離し、その後、チップ組み立て体7をフレーム取り出し部17のフレームチャックによって把持し、上方に引き上げて下側フィルム9からチップ組み立て体7を剥離する。

#### 【0165】

続いて、上側フィルム第1吸引部11gによる上側フィルム8の上型11への吸引を停止し、その後、吸引から吐出に切り換えて、図9(d)に示すように、図3に示す上側フ50

イルム第1吸引部11gによって吸引口11fから剥離用エアー39を突出させ、上型11のキャビティ11aから上側フィルム8を剥離させる。

**【0166】**

同様にして、下側フィルム第1吸引部12eによる下側フィルム9の下型12への吸引を停止し、その後、吸引から吐出に切り換えて、図4に示す下側フィルム第1吸引部12eによって吸引口12dから剥離用エアー39を突出させ、下型12のキャビティ12aから下側フィルム9を剥離させる。

**【0167】**

続いて、ステップS10により、フィルム巻き取りを行う。

**【0168】**

ここでは、上側フィルム巻取りローラ20および下側フィルム巻取りローラ22を回転させて、上側フィルム8および下側フィルム9のモールドに使用された部分を巻き取る。

**【0169】**

これにより、上側フィルム8および下側フィルム9が順送りされ、その結果、図2に示すモールド金型10の上型11の金型面11nおよび下型12の金型面12iには、未使用の上側フィルム8および下側フィルム9がそれぞれ配置される。

**【0170】**

また、フィルム巻き取りの際には、使用済み上側フィルム除電部41aと使用済み下側フィルム除電部41bとにより、それぞれ使用済みの上側フィルム8および下側フィルム9を除電する使用済みフィルム除電（ステップS11）を行う。

**【0171】**

すなわち、上側フィルム8および下側フィルム9のそれぞれのモールドに使用された部分にイオン化されたドライエアー31（ガス）を供給してそれぞれのフィルム上に帯電する電荷33（図8（a）参照）を中和する。

**【0172】**

これにより、上側フィルム巻取りローラ20や下側フィルム巻取りローラ22などのフィルム巻き取り部では、非常に高い電位の静電気が発生するため、使用済み上側フィルム除電部41aと使用済み下側フィルム除電部41bのイオンブローにより、それぞれのフィルム上の静電気を確実に除去することができる。

**【0173】**

その後、ステップS12により、製品取り出しを行う。

**【0174】**

ここでは、フレーム取り出し部17によってモールド済みのチップ組み立て体7を取り出し、図5に示すポットクリーナ部24によってポット12c内のレジンバリを吸引する。

**【0175】**

続いて、取り出したモールド済みのチップ組み立て体7を図1に示すゲートブレーク部18によってカルブレークし、これにより、フレーム部材3に付着した残留樹脂とチップ組み立て体7とを分離する。

**【0176】**

ブレーク完了後、フレーム取り出し部17によってモールド済みのチップ組み立て体7をフレーム収納部14まで搬送し、フレーム収納部14にチップ組み立て体7を順次収容していく。

**【0177】**

その際、チップ組み立て体7をフレーム収納部14に収容する直前に、ステップS13に示す製品除電を行う。

**【0178】**

ここでは、図1に示す製品除電部27において、図8（a）に示すように、高電圧、例えば、10kVの高電圧が印加された除電用電極32間に第3のガスであるドライエアー31を通してこのドライエアー31をイオン化する。

10

20

30

40

50

## 【0179】

さらに、製品除電部27において、図1に示すように、イオン化されたドライエアー31をチップ組み立て体7に供給してチップ組み立て体7上に帯電する前記電荷33(図8(a)参照)を中和する。

## 【0180】

これにより、モールド済みのチップ組み立て体7をイオンブローすることができ、その結果、チップ組み立て体7に静電気が発生していない状態でこれらを次工程に送ることができる。

## 【0181】

したがって、次工程で組み立てるBGA30への悪影響を防止できる。

10

## 【0182】

モールドによる封止部6の形成後、チップ組み立て体7のフレーム部材3からBGA基板2を含む個々のBGA領域を切断して分離する。

## 【0183】

すなわち、型切断によって、フレーム部材3の枠部3bから基板支持リード3aを切断・分離(ステップS14)し、これにより、モールド済みの個々のBGA基板2を取得する。

## 【0184】

その後、BGA基板2の裏面2c(第2の主面)に外部端子として複数の突起状電極であるバンプ電極5を半田転写または半田印刷などによって形成するバンプ電極形成(ステップS15)を行い、かつ溶融して取り付け、これにより、BGA30を組み立てることができる。

20

## 【0185】

続いて、BGA30の所定の検査を行い、図6および図7に示すBGA30の製造を完了する(ステップS16)。

## 【0186】

なお、BGA30においては、モールド時に、チップ組み立て体7のBGA基板2の裏面2cに下側フィルム9を密着させてモールドすることにより、BGA基板2の裏面2c(第2の主面つまりバンプ電極5を取り付ける側の面)にモールド樹脂29を付着させずにモールドすることができる。

30

## 【0187】

すなわち、モールド時のBGA基板2の側面から裏面2cへのモールド樹脂29の侵入を阻止できるため、BGA基板2の裏面2cに薄いモールド樹脂29の膜が形成されることを防止できる。

## 【0188】

その結果、信頼性の高いバンプ接続が可能なBGAを実現できる。

## 【0189】

さらに、BGA基板2の裏面2cに薄いモールド樹脂29の膜が形成されることを防止できるため、モールド後にモールド樹脂29の前記薄い膜を除去する工程を省くことができる。

40

## 【0190】

その結果、BGA基板2に対してのバンプ形成または転写をスムーズに行うことができる。

## 【0191】

なお、モールド樹脂29をBGA基板2の裏面2cに付着させることなく、BGA基板2の側面にも封止部6を形成することができるため、BGA30において封止部6とBGA基板2との接着力の向上を図ることができる。

## 【0192】

また、BGA30においては、モールド金型10に配置された上側フィルム8および下側フィルム9の梨地加工によって封止部6の表面が粗面に形成されている。

50

**【 0 1 9 3 】**

その結果、組み立て完了後の BGA 基板 2 の封止部 6 に製品番号などの記号や文字を付す際に、印刷によるマーキングを行った場合でもインクを付すことが可能になるため、封止部 6 に記号や文字を容易に付すことができる。

**【 0 1 9 4 】**

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

**【 0 1 9 5 】**

例えば、前記実施の形態の BGA 30 (半導体集積回路装置) の製造方法のモールド工程においては、円筒形のタブレットを用いる場合を説明したが、前記タブレットの変形例として棒状タブレットを用いてもよく、その際のモールド後の樹脂ランナ部 40 の形状を図 18 に示す。

**【 0 1 9 6 】**

つまり、前記棒状タブレットを用いることにより、図 18 (a), (b) に示すように、樹脂ランナ部 40 の長さを短くできるとともに、隣接する封止部 6 の間隔も短くできるため、その結果、モールド樹脂 29 の使用量を低減することができる。

**【 0 1 9 7 】**

また、前記実施の形態においては、上型 11 を第 1 の金型とし、下型 12 を第 2 の金型としたが、両者の関係は、その反対であってもよい。

**【 0 1 9 8 】**

つまり、上型 11 を第 2 の金型とし、下型 12 を第 1 の金型としてもよい。

**【 0 1 9 9 】**

同様に、フィルムについても、上側フィルム 8 を第 1 のフィルム、下側フィルム 9 を第 2 のフィルムとしてもよい。

**【 0 2 0 0 】**

また、前記実施の形態では、第 1 および第 2 のフィルムを用いる場合について説明したが、前記フィルムは、何れか一方のみを用いてもよい。

**【 0 2 0 1 】**

例えば、第 1 のフィルムのみを用いて、半導体集積回路装置の封止部を形成する金型の金型面領域にのみ前記第 1 のフィルムを配置し、これによってモールドを行うものである。

**【 0 2 0 2 】**

また、各除電部で用いられる第 1 のガス、第 2 のガスまたは第 3 のガスについても、何れのガスをどの除電部で用いてもよい。

**【 0 2 0 3 】**

なお、前記実施の形態においては、モールド金型 10 において下型 12 を稼動側としたが、これに限らず上型 11 を稼動側としてもよい。

**【 0 2 0 4 】**

また、前記実施の形態の BGA 30 の製造方法のモールド工程において、梨地加工フィルムを用いたモールド技術、モールド金型 10 やチップ組み立て体 7 およびフィルムの除電 (イオンブロー) 技術、モールド時のキャビティ真空引き (減圧) 技術およびモールド金型の金型 2 段クランプ技術の 4 つの技術については、個々に何れか 1 つの技術のみを用いてもよく、あるいは、任意の 2 つ、3 つまたは 4 つの技術の組み合わせであってもよい。

**【 0 2 0 5 】**

また、前記実施の形態では、半導体集積回路装置の一例として BGA 30 を取り上げて説明したが、前記半導体集積回路装置は、BGA 30 に限定されるものではなく、樹脂封止が行われる半導体集積回路装置であれば、例えば、CSP (Chip Scale Package) や QFN (Quad Flat Non-leaded package) などであってもよい。

10

20

30

40

50

## 【産業上の利用可能性】

## 【0206】

本発明は、モールド工程を含む半導体集積回路装置の製造技術に好適である。

## 【図面の簡単な説明】

## 【0207】

【図1】本発明の半導体集積回路装置の製造方法で用いられるモールド装置の構造の実施の形態の一例を示す構成概略図である。

【図2】図1に示すモールド装置におけるモールド金型の構造の一例を示す断面図である。  
。

【図3】図2に示すモールド金型における上型の構造を示す平面図である。 10

【図4】図2に示すモールド金型における下型の構造を示す平面図である。

【図5】図1に示すモールド装置における金型除電部の配置を示す構成図である。

【図6】(a), (b) は本発明の半導体集積回路装置の製造方法を用いて組み立てられる半導体集積回路装置の一例であるBGAの構造を示す図であり、(a)は平面図、(b)は断面図である。

【図7】図6に示すBGAの構造を示す底面図である。

【図8】(a), (b) は本発明の半導体集積回路装置の製造方法におけるイオンプローラーの一例を示す概念図である。

【図9】(a), (b), (c), (d) は本発明の半導体集積回路装置の製造方法におけるモールド金型の動作の一例を示す金型動作図である。 20

【図10】(a), (b) は本発明の半導体集積回路装置の製造方法のモールド金型の2段クランプにおける1次クランプの状態の一例を示す部分断面図である。

【図11】(a), (b), (c) は本発明の半導体集積回路装置の製造方法のモールド金型の2段クランプにおける2次クランプの状態の一例を示す部分断面図である。

【図12】(a), (b), (c), (d), (e), (f) は本発明の半導体集積回路装置の製造方法におけるモールド時のキャビティへの樹脂注入状態の一例を示す概念図である。

【図13】(a), (b) は本発明の半導体集積回路装置の製造方法におけるモールド時のキャビティの減圧状態の一例を示す拡大部分断面図であり、(a)は減圧前の状態、(b)は減圧開始状態である。

【図14】本発明の半導体集積回路装置の製造方法におけるモールド時のキャビティへの樹脂注入状態の一例を示す部分断面図である。 30

【図15】図2に示すモールド金型における上型のキャビティに対する吸引通路の構造を示す拡大部分平面図である。

【図16】図1に示すモールド装置においてその下型にチップ組み立て体を配置した状態の一例を示す部分平面図である。

【図17】本発明の半導体集積回路装置の製造方法における製造プロセスの実施の形態の一例を示す製造プロセスフローである。

【図18】(a), (b) は本発明の半導体集積回路装置の製造方法のモールド時に用いられるタブレットの変形例である棒状タブレットを用いた際の樹脂ランナ部の構造の一例を示す図であり、(a)は平面図、(b)は断面図である。 40

【図19】本発明の半導体集積回路装置の製造方法のモールドに対する比較例のモールドによって形成されたボイドを示すモールド概念図である。

【図20】(a), (b) は本発明の半導体集積回路装置の製造方法のモールド時のキャビティの減圧に対する比較例のキャビティの減圧を行った際の状態を示す拡大部分断面図であり、(a)は減圧前の状態、(b)は減圧後の状態である。

## 【符号の説明】

## 【0208】

1 半導体チップ

1 a 主面

1 b パッド（表面電極）

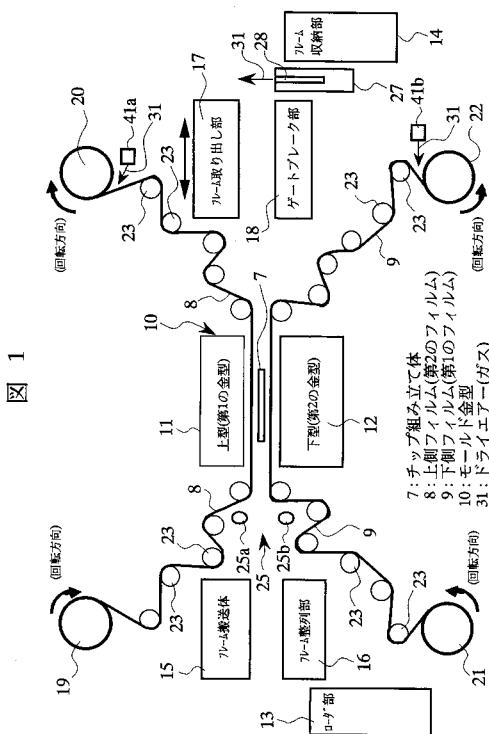
2	B G A 基板（チップ支持基板）	
2 a	基板電極（リード）	
2 b	チップ支持面（第1の正面）	
2 c	裏面（第2の正面）	
3	フレーム部材	
3 a	基板支持リード	
3 b	枠部	
4	ボンディングワイヤ（接続部材）	
5	バンプ電極（突起状電極）	
6	封止部	10
7	チップ組み立て体	
8	上側フィルム（第2のフィルム）	
9	下側フィルム（第1のフィルム）	
1 0	モールド金型	
1 1	上型（第1の金型）	
1 1 a	キャビティ	
1 1 b	カル	
1 1 c	ランナ	
1 1 d	ゲート	
1 1 e	エアベント	20
1 1 f	吸引口	
1 1 g	上側フィルム第1吸引部	
1 1 h	上側フィルム第2吸引部	
1 1 i	上型第1排気通路	
1 1 j	上型第2排気通路	
1 1 k	減圧用吸引口	
1 1 l	減圧吸引部	
1 1 m	減圧用排気通路	
1 1 n	金型面	
1 1 p	減圧用吸引通路	30
1 2	下型（第2の金型）	
1 2 a	キャビティ	
1 2 b	プランジャー	
1 2 c	ポット	
1 2 d	吸引口	
1 2 e	下側フィルム第1吸引部	
1 2 f	下側フィルム第2吸引部	
1 2 g	下型第1排気通路	
1 2 h	下型第2排気通路	
1 2 i	金型面	40
1 3	ローダ部	
1 4	フレーム収納部	
1 5	フレーム搬送体	
1 6	フレーム整列部	
1 7	フレーム取り出し部	
1 8	ゲートブレーク部	
1 9	上側フィルム供給ローラ	
2 0	上側フィルム巻取りローラ（リール）	
2 1	下側フィルム供給ローラ	
2 2	下側フィルム巻取りローラ（リール）	50

- 2 3 ガイドローラ  
 2 4 ポットクリーナ部  
 2 5 フィルム除電部  
 2 5 a 上側フィルム除電部  
 2 5 b 下側フィルム除電部  
 2 6 金型除電部  
 2 6 a 上型除電部  
 2 6 b 下型除電部  
 2 7 製品除電部  
 2 8 ノズル  
 2 9 モールド樹脂  
 3 0 B G A ( 半導体集積回路装置 )  
 3 1 ドライエアー ( ガス )  
 3 2 除電用電極 ( 電極 )  
 3 3 電荷  
 3 4 O リング  
 3 5 ボイド  
 3 6 隙間  
 3 7 , 3 8 真空引き  
 3 9 剥離用エアー  
 4 0 樹脂ランナ部  
 4 1 a 使用済み上側フィルム除電部  
 4 1 b 使用済み下側フィルム除電部

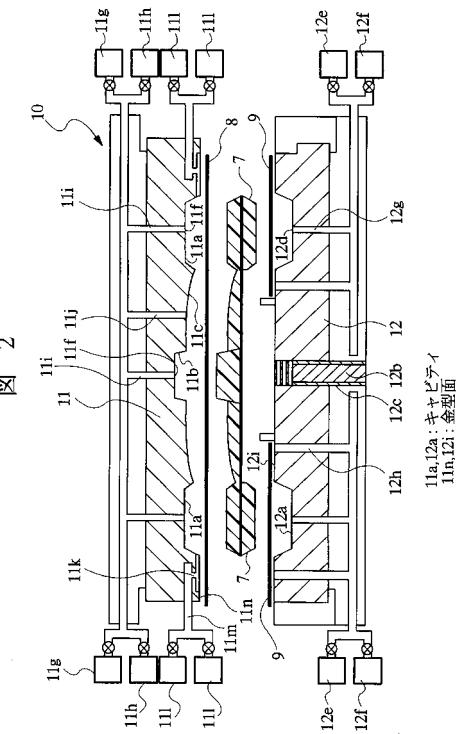
10

20

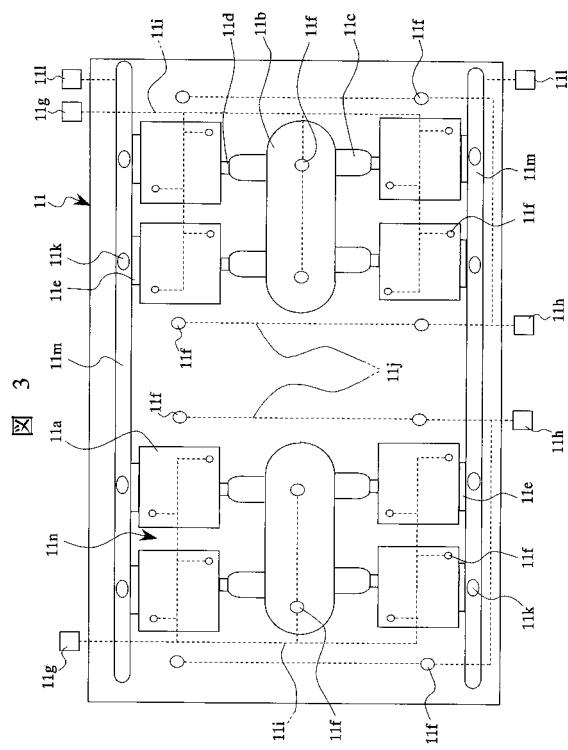
【図1】



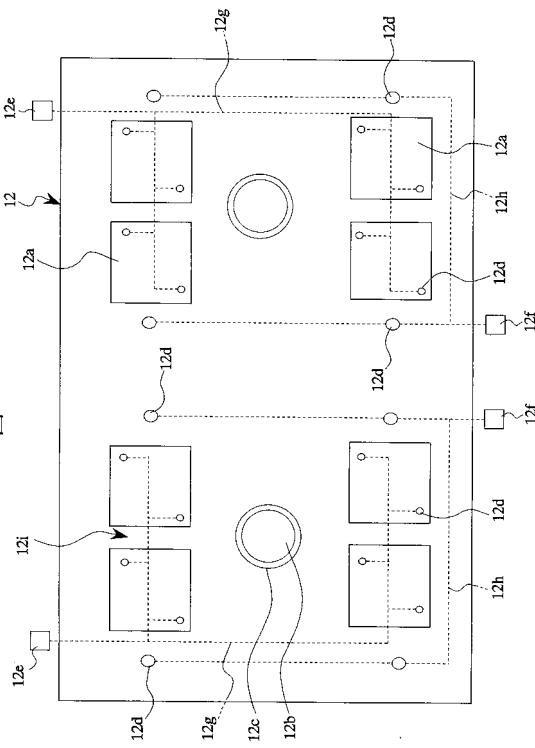
【図2】



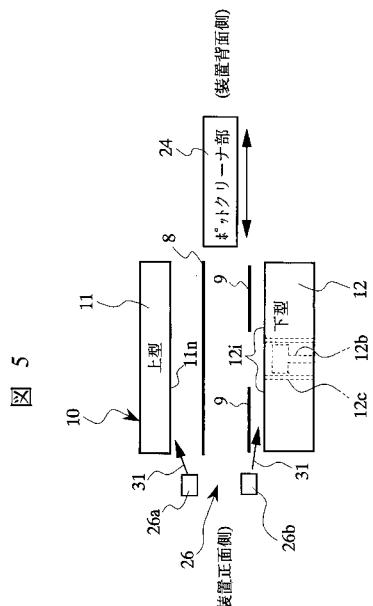
【図3】



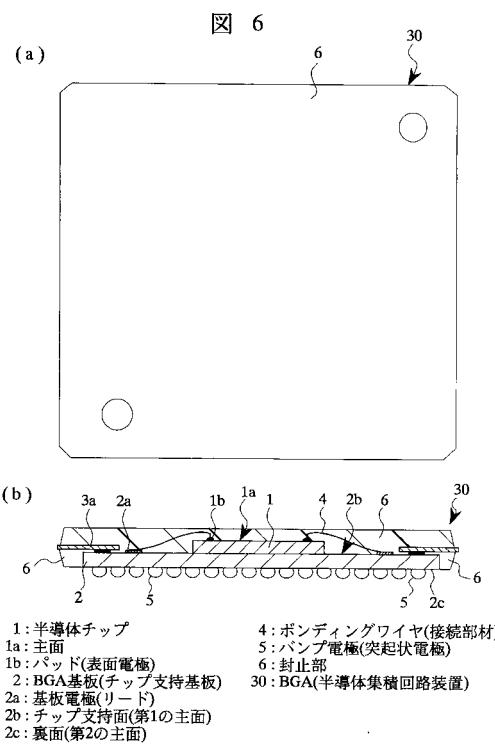
【図4】



【図5】

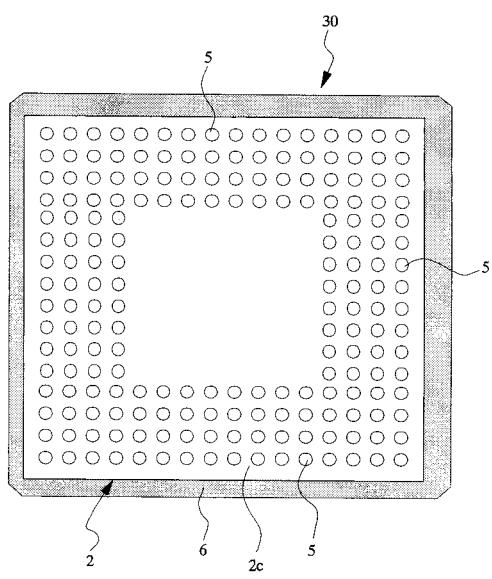


【図6】



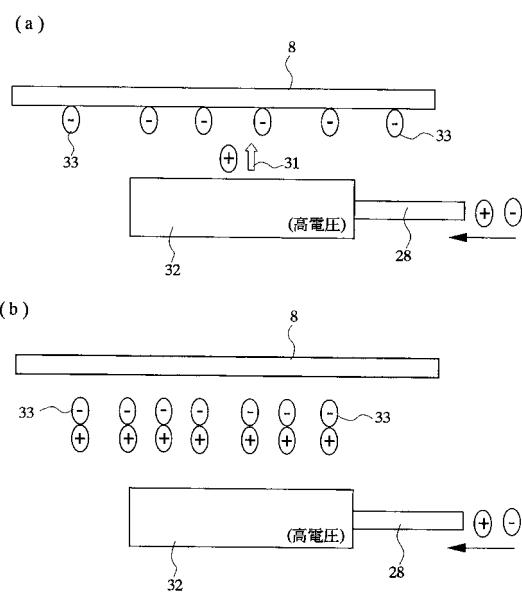
【図7】

図7



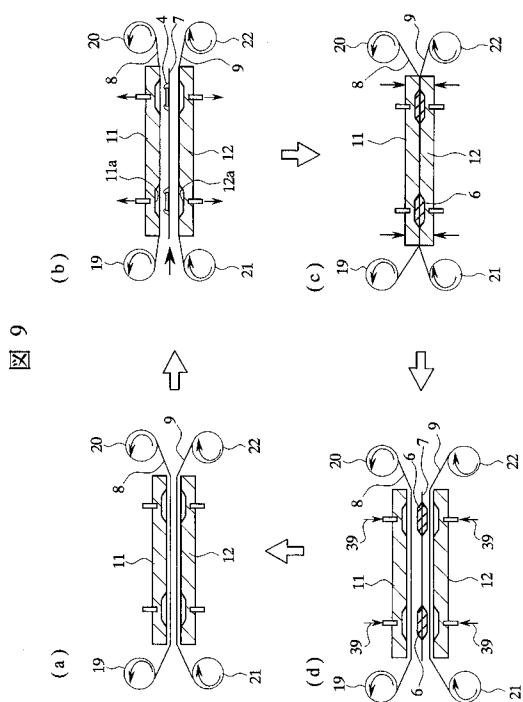
【図8】

図8

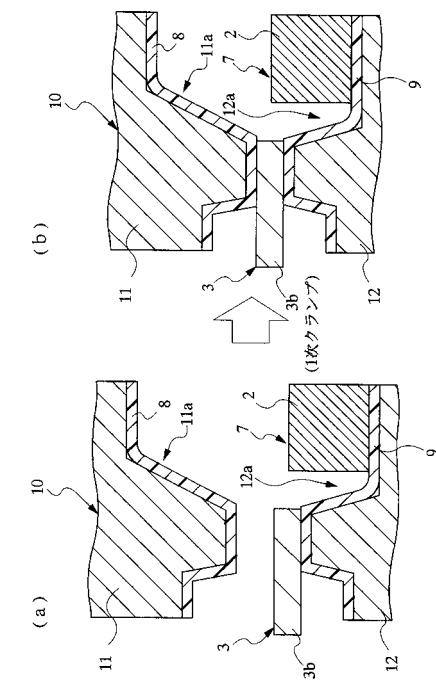


32:除電用電極(電極)  
33:電荷

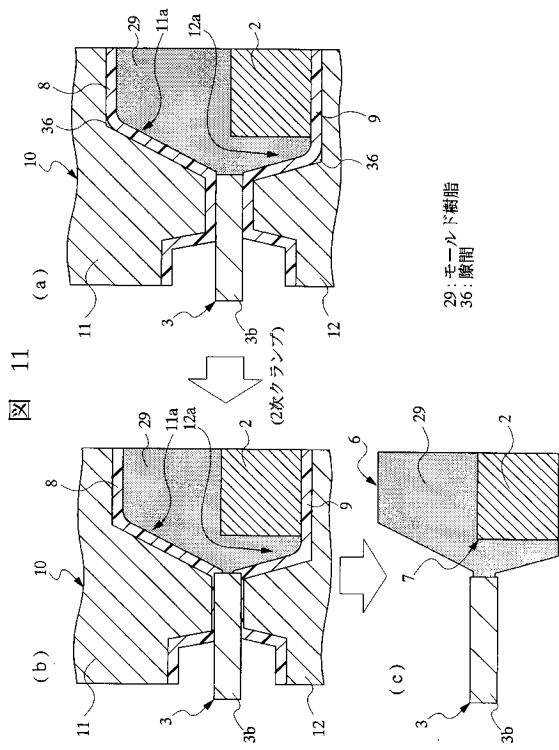
【図9】



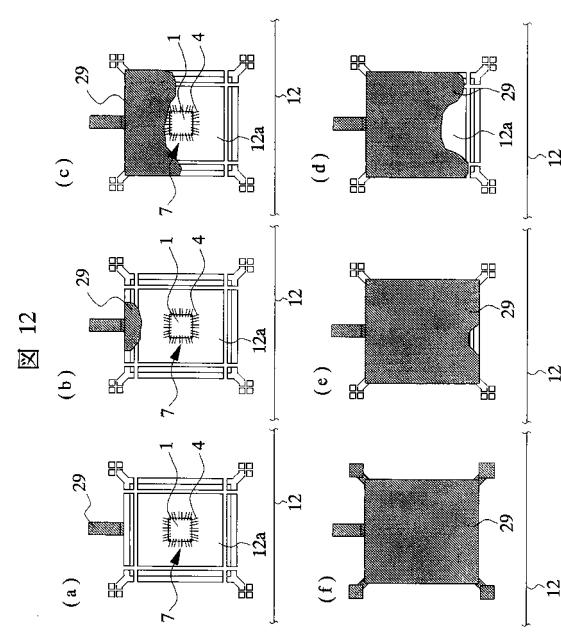
【図10】



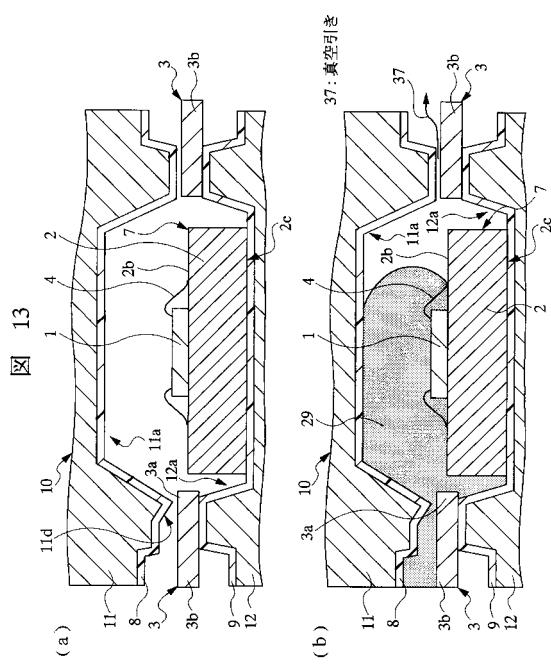
【図11】



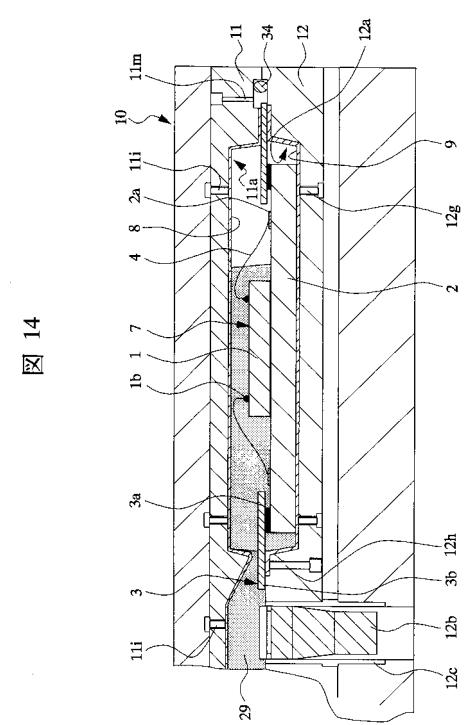
【図12】



【図13】

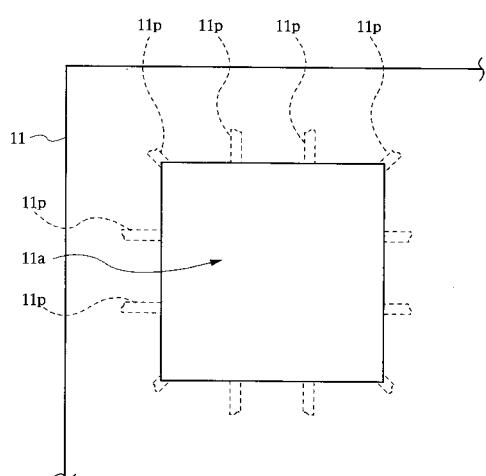


【図14】



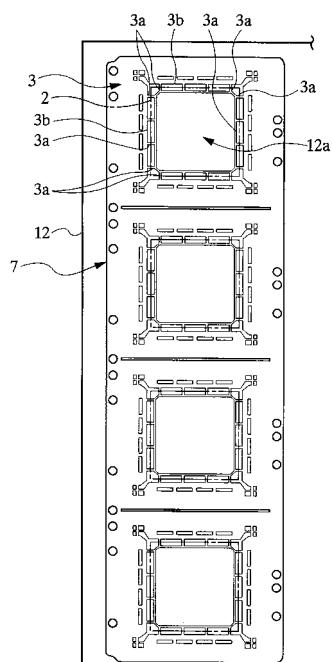
【図15】

図 15



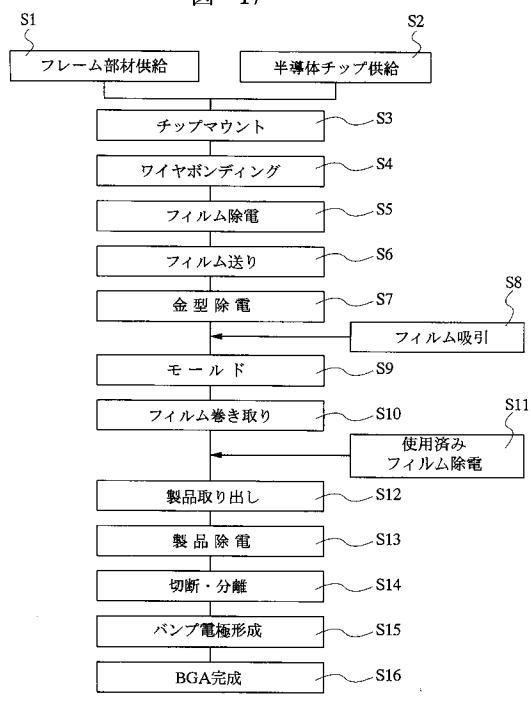
【図16】

図 16



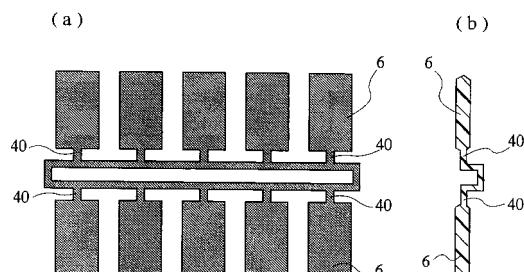
【図17】

図 17



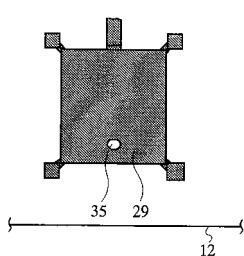
【図18】

図 18

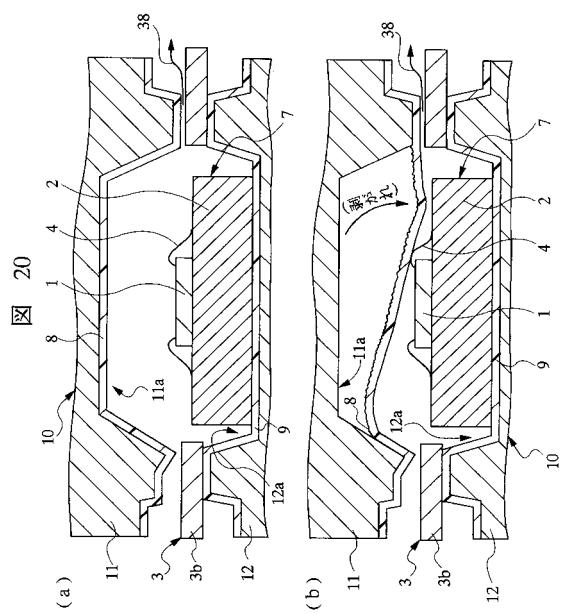


【図19】

図 19



【図20】



---

フロントページの続き

(56)参考文献 特開平10-189630(JP,A)  
特開平08-142105(JP,A)  
特開平08-045972(JP,A)  
特開平07-231014(JP,A)  
特開平09-181104(JP,A)  
特許第3970464(JP,B2)  
特許第4012210(JP,B2)

(58)調査した分野(Int.Cl., DB名)

H 01 L	21 / 56
B 29 C	33 / 68
B 29 C	45 / 02
B 29 C	45 / 14
B 29 L	31 / 34