

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5091292号  
(P5091292)

(45) 発行日 平成24年12月5日(2012.12.5)

(24) 登録日 平成24年9月21日(2012.9.21)

|              |              |                  |             |              |             |
|--------------|--------------|------------------|-------------|--------------|-------------|
| (51) Int.Cl. |              | F I              |             |              |             |
| <b>HO4L</b>  | <b>29/00</b> | <b>(2006.01)</b> | <b>HO4L</b> | <b>13/00</b> | <b>T</b>    |
| <b>HO4L</b>  | <b>12/28</b> | <b>(2006.01)</b> | <b>HO4L</b> | <b>12/28</b> | <b>200Z</b> |
| <b>G06F</b>  | <b>1/32</b>  | <b>(2006.01)</b> | <b>G06F</b> | <b>1/00</b>  | <b>332Z</b> |

請求項の数 16 (全 32 頁)

|           |                              |           |                     |
|-----------|------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願2010-206792 (P2010-206792) | (73) 特許権者 | 000004695           |
| (22) 出願日  | 平成22年9月15日(2010.9.15)        |           | 株式会社日本自動車部品総合研究所    |
| (65) 公開番号 | 特開2012-65096 (P2012-65096A)  |           | 愛知県西尾市下羽角町岩谷14番地    |
| (43) 公開日  | 平成24年3月29日(2012.3.29)        | (73) 特許権者 | 000004260           |
| 審査請求日     | 平成24年3月6日(2012.3.6)          |           | 株式会社デンソー            |
|           |                              |           | 愛知県刈谷市昭和町1丁目1番地     |
|           |                              | (74) 代理人  | 110000578           |
|           |                              |           | 名古屋国際特許業務法人         |
|           |                              | (72) 発明者  | 森 寛之                |
|           |                              |           | 愛知県西尾市下羽角町岩谷14番地 株式 |
|           |                              |           | 会社日本自動車部品総合研究所内     |
|           |                              | (72) 発明者  | 佐竹 正義               |
|           |                              |           | 愛知県西尾市下羽角町岩谷14番地 株式 |
|           |                              |           | 会社日本自動車部品総合研究所内     |

最終頁に続く

(54) 【発明の名称】 通信システム、トランシーバ、ノード

(57) 【特許請求の範囲】

【請求項1】

通信路に接続されたノード間の通信にNRZ(Non Return to Zero)符号を用い、前記ノードは、前記通信路に送出されるフレームの生成規則によって許容される同一信号レベルのビットの最大連続数である許容連続ビット数に相当する期間を超えて、前記通信路の信号レベルが、該通信路において劣位な信号レベルであるレセッシブのまま継続した状態を待機状態として、前記通信路が待機状態になった後、該通信路において優位な信号レベルであるドミナントに変化すると、これをフレームの先頭として認識すると共に、前記通信路を介した通信を停止して消費電力を抑制するための動作モードであるスリープモードの時に、所定の起動フレームが前記通信路に送出されると、前記通信路を介した通信を実行可能な動作モードである通常モードに遷移するように構成された通信システムであって、

前記起動フレームとして、データ領域が最短となるように設定されたフレームである最短設定フレームを用い、該起動フレームでは、ビットパターンが予め設定された境界条件を満たすフレーム中の箇所を境界ポイントとして、フレームの先頭から前記境界ポイントまでの領域を、起動対象となるノードの指定に用いるビットパターンを設定するための指定パターン領域として使用し、

前記ノードは、前記動作モードがスリープモードの時に、前記通信路に送出されたフレームのフレーム長が、前記最短設定フレームのフレーム長より大きく且つ非最短設定フレームの最短フレーム長以下に設定された起動長未満であり、且つ、該フレームの前記指定

パターン領域に設定されたビットパターンから抽出される所定の特徴量が、当該ノードに割り当てられた起動量と一致する場合に、通常モードに遷移することを特徴とする通信システム。

【請求項 2】

前記指定パターン領域には、同一信号レベルの連続数が  $N$  ( $N$  は 2 以上の整数) ビット未満となるビットパターンを設定し、

前記境界条件として、同一信号レベルが  $N$  ビット以上連続することを用いることを特徴とする請求項 1 に記載の通信システム。

【請求項 3】

前記ノードは、レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジの少なくとも一方を注目エッジとし、該注目エッジの数を前記特徴量として用いることを特徴とする請求項 2 に記載の通信システム。

10

【請求項 4】

レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジの少なくとも一方を注目エッジとし、

前記境界条件として、フレームの先頭からカウントして予め設定された境界数個目の注目エッジが検出されることを用いることを特徴とする請求項 1 に記載の通信システム。

【請求項 5】

前記ノードは、前記指定パターン領域の領域長を前記特徴量として用いることを特徴とする請求項 2 または請求項 4 に記載の通信システム。

20

【請求項 6】

信号レベルがドミナントであり且つ予め設定された第 1 ビット幅を有する領域を第 1 領域、信号レベルがレセッシブであり且つ且つ予め設定された第 2 ビット幅を有する領域を第 2 領域として、

前記ノードは、前記指定パターン領域で検出される前記第 1 領域の数および前記第 2 領域の数のうち少なくとも一方を前記特徴量として用いることを特徴とする請求項 2 または請求項 4 に記載の通信システム。

【請求項 7】

前記通信路における通信プロトコルとして、CAN (Controller Area Network) を用い、CAN におけるデータフレームの DLC を 0 に設定したフレームを前記起動フレームとして用いることを特徴とする請求項 1 乃至請求項 6 のいずれか 1 項に記載の通信システム。

30

【請求項 8】

NRZ 符号 (Non Return to Zero) を用いて通信を行う通信路に接続され、前記通信路を介した通信を停止して消費電力を抑制するための動作モードであるスリープモードの時に、所定の起動フレームが前記通信路に送出されると、前記通信路を介した通信を実行可能な動作モードである通常モードに遷移するように構成されたノードにおいて、前記通信路を介した信号を送受信するために使用されるトランシーバであって、

前記通信路に送出されるフレームの生成規則によって許容される同一信号レベルのビットの最大連続数である許容連続ビット数に相当する期間を超えて、前記通信路の信号レベルが、該通信路において劣位な信号レベルであるレセッシブのまま継続した状態である待機状態を検出する待機状態検出手段と、

40

前記動作モードがスリープモードの時に、前記待機状態検出手段にて待機状態が検出された後、前記通信路において優位な信号レベルであるドミナントが検出されることで非待機状態となるタイミングを開始タイミングとして、該開始タイミングから前記待機状態検出手段にて再び待機状態が検出されるまでの期間長を測定し、データ領域が最短となるように設定されたフレームを最短設定フレームとして、前記期間長が前記最短設定フレームのフレーム長より大きく且つ非最短設定フレームの最短フレーム長以下に設定された起動長未満であるか否かを判定するフレーム長判定手段と、

前記開始タイミングが検出されると、前記フレーム中のビットパターンが予め設定された

50

境界条件を満たす箇所を境界ポイントとして検出する境界ポイント検出手段と、

前記開始タイミングから、前記境界ポイント検出手段にて検出された境界ポイントまでの領域を指定パターン領域として、該指定パターン領域のビットパターンから所定の特徴量を抽出し、該特徴量が予め設定された起動量と一致するか否かを判定する特徴量判定手段と、

前記フレーム長判定手段にて前記期間長が前記起動長未満であると判定され、且つ、前記特徴量判定手段にて前記特徴量が前記起動量と一致すると判定された場合に、前記起動フレームを受信したことを示すウェイクアップ信号を出力するウェイクアップ判定手段と、

を備えることを特徴とするランシーバ。

【請求項 9】

前記境界ポイント検出手段は、前記フレームにおいて同一信号レベルがNビット以上連続していることを前記境界条件として用いることを特徴とする請求項 8 に記載のランシーバ。

【請求項 10】

前記境界ポイント検出手段は、

電荷を充放電可能な第 1 の容量性素子と、

レセッシブおよびドミナントのうち一方を第 1 信号レベル、他方を第 2 信号レベルとして、前記通信路の信号レベルが前記第 2 信号レベルの時に、前記第 1 の容量性素子の充電電圧を初期電圧にリセットし、前記通信路の信号レベルが前記第 1 信号レベルの時に、前記第 1 の容量性素子を一定の大きさの充電電流で充電する第 1 の充電回路と、

を備え、

前記第 1 の充電回路による充電が 2 ビットに相当する期間以上継続した時の前記第 1 の容量性素子の充電電圧に相当する大きさに設定された終了判定閾値と、前記第 1 の容量性素子の充電電圧とを比較することで、前記第 1 信号レベルが 2 ビット以上連続する領域を検出することを特徴とする請求項 9 に記載のランシーバ。

【請求項 11】

前記特徴量判定手段は、

レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジのうち少なくとも一方を注目エッジとして、該注目エッジの数をカウントするカウンタを備え、該カウンタのカウント値を前記特徴量として用いることを特徴とする請求項 8 乃至請求項 10 のいずれか 1 項に記載のランシーバ。

【請求項 12】

前記境界ポイント検出手段は、

レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジの少なくとも一方を注目エッジとし、フレームの先頭からカウントして予め設定された境界数個目の注目エッジが検出されることを前記境界条件として用いることを特徴とする請求項 8 に記載のランシーバ。

【請求項 13】

前記特徴量判定手段は、

信号レベルがドミナントであり且つ予め設定された第 1 ビット幅を有する領域を第 1 領域、信号レベルがレセッシブであり且つ且つ予め設定された第 2 ビット幅を有する領域を第 2 領域として、前記指定パターン領域で検出される前記第 1 領域の数および前記第 2 領域の数のうち少なくとも一方を前記特徴量として用いることを特徴とする請求項 12 に記載のランシーバ。

【請求項 14】

前記フレーム長判定手段は、

電荷を充放電可能な第 2 の容量性素子と、

前記通信路が待機状態の時に、前記第 2 の容量性素子の充電電圧を初期電圧にリセットし、前記通信路が非待機状態の時に、前記第 2 の容量性素子を一定の大きさの充電電流で充電する第 2 の充電回路と、

10

20

30

40

50

を備え、

前記第2の充電回路による充電が前記起動長以上継続した時の前記第2の容量性素子の充電電圧に相当する大きさ設定された期間判定閾値と、前記第2の容量性素子の充電電圧とを比較することで、前記開始タイミングからの経過期間が前記起動長未満であるか否かを判断することを特徴とする請求項8乃至請求項13のいずれか1項に記載のトランシーバ。

【請求項15】

前記待機状態検出手段は、

電荷を充放電可能な第3の容量性素子と、

前記通信路の信号レベルがドミナントの時に、前記第3の容量性素子の充電電圧を初期電圧にリセットし、前記通信路の信号レベルがレセッシブの時に、前記第3の容量性素子を一定の大きさの充電電流で充電する第3の充電回路と、

を備え、

前記第3の充電回路による充電が前記許容連続ビット数に相当する期間以上継続した時の前記第3の容量性素子の充電電圧に相当する大きさ設定された待機判定閾値と、前記第3の容量性素子の充電電圧とを比較することで、待機状態にあるか否かを判断することを特徴とする請求項8乃至請求項14のいずれか1項に記載のトランシーバ。

【請求項16】

請求項8乃至請求項15のいずれか1項に記載のトランシーバと、

前記トランシーバを介して信号を送受信する通信制御手段と、

前記動作モードが通常モードの時に、予め設定されたスリープ条件が満たされると、動作モードがスリープモードに遷移し、前記動作モードがスリープモードの時に、前記トランシーバからウェイクアップ信号が出力されると、前記動作モードを通常モードに復帰させる動作モード遷移手段と、

を備えることを特徴とするノード。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スリープ/ウェイクアップ機能を有するノードによって構成された通信ネットワークに関し、特に、スリープ中のノードを個別に起動する技術に関する。

【背景技術】

【0002】

従来、車両に搭載された複数のノード間の通信を実現する車載LANの Protokolとして、CAN (Controller Area Network) が標準化されている (ISO 11898-1)。

【0003】

CANでは、通信路上の信号レベルとして、ドミナントとレセッシブとが定義されており、いずれか一つのノードでもドミナントの信号を出力した場合には、通信路上の信号レベルはドミナントとなるようにされている。

【0004】

また、通信路を介して受信した信号からクロック誤差補正を可能とするために、同一の信号レベルが5ビット継続すると、反転した信号レベルを有するスタッフビットを挿入することも規定されている。

【0005】

更に、CANでは、スリープ/ウェイクアップ機能を有する物理層も定義 (ISO 11898-5) されている。具体的には、省電力のために通信機能を停止させる動作モードであるスリープモードにあるノードは、通信路上でドミナントを検出するとウェイクアップして、通信機能を利用可能な動作モードである通常モードに遷移するように規定されている。

【0006】

10

20

30

40

50

ところで、このようなウェイクアップ/スリープ機能を有する通信システムでは、スリープモードにあるノード（以下、休止ノードという）がある場合に、休止ノードをスリープ状態にしたまま、通常時の動作モードである通常モードにあるノード（以下、起動ノードという）同士だけで通信を行ったり、必要なノードだけを選択的にウェイクアップしたりするという使い方をすることができないという問題があった。

【0007】

即ち、通信を行うということは、通信路上にドミナントが現れることを意味するため、起動ノード同士が通信を行うと、全ての休止ノードが起動してしまうからである。

これに対して、休止ノードのトランシーバにバスを監視させ、バスがアイドル状態ではないことをトランシーバが検出すると、受信したフレームを解析するプロトコルコントローラを限定的に起動（電源供給を再開）し、プロトコルコントローラが、受信したフレームが自ノードをウェイクアップさせるためのフレームであるとプロトコルコントローラが判断した場合に、ECU全体を起動（ウェイクアップ）する技術が記載されている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2005-529393号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

ところで、プロトコルコントローラでは、フレームを構成する各ビットを個別に識別しなければならないため、通常、その動作のためには、高精度なクロック源からクロックの供給を受けることが必要となる。つまり、プロトコルコントローラを起動するには、高精度なクロック源も同時に起動しなければならない。

【0010】

そして、起動ノードと休止ノードとが混在する状況において、起動ノード間の通信（即ち、バスの非アイドル状態）が継続していると、その間、休止ノードでは、プロトコルコントローラや高精度なクロック源が動作し続けることになり、休止ノードである（ECUとしては機能していない）にも関わらず、無視できない電力を消費し続けてしまうことになるという問題があった。

【0011】

本発明は、上記問題点を解決するために、スリープモードにあるノードを個別にウェイクアップすることが可能な通信システムにおいて、スリープモードにあるノードの消費電力を増大させることなく、自ノードに対する起動用フレームを識別できるようにすることを目的とする。

【課題を解決するための手段】

【0012】

上記目的を達成するためになされた本発明の通信システムでは、通信路に接続されたノード間の通信にNRZ（Non Return to Zero）符号を用いる。なお、通信路に送出されるフレームの生成規則によって許容される同一信号レベルのビットの最大連続数である許容連続ビット数に相当する期間を超えて、通信路の信号レベルが該通信路において劣位な信号レベルであるレセッシブのまま継続した状態を待機状態とする。

【0013】

そして、ノードは、通信路が待機状態になった後、該通信路において優位な信号レベルであるドミナントに変化すると、これをフレームの先頭として認識すると共に、通信路を介した通信を停止して消費電力を抑制するための動作モードであるスリープモードの時に、所定の起動フレームが通信路に送出されると、通信路を介した通信を実行可能な動作モードである通常モードに遷移するように構成されている。

【0014】

また、本発明の通信システムでは、起動フレームとして、データ領域が最短となるように設定されたフレームである最短設定フレームを用いる。そして、起動フレームでは、ビットパターンが予め設定された境界条件を満たすフレーム中の箇所を境界ポイントとして、フレームの先頭から境界ポイントまでの領域を、起動対象となるノードの指定に用いるビットパターンを設定するための指定パターン領域として使用する。

【0015】

そして、ノードは、前記動作モードがスリープモードの時に、通信路に送出されたフレームのフレーム長が、最短設定フレームのフレーム長より大きく且つ非最短設定フレームの最短フレーム長以下に設定された起動長未満であり、且つ、該フレームの指定パターン領域に設定されたビットパターンから抽出される所定の特徴量が、当該ノードに割り当てられた起動量と一致する場合に、通常モードに遷移する。

10

【0016】

このように構成された本発明の通信システムによれば、通信路上のフレームが特異なフレーム長を有しているか否かを判定することによって、フレームを構成する個々のビットを解釈（デコード）することなく、起動フレームであるか否かを識別している。

【0017】

従って、本発明の通信システムによれば、スリープモードにあるノードが起動フレームを受信したか否かを判定する際に、プロトコルコントローラや高精度なクロック源を動作させる必要がないため、スリープモードにあるノードの消費電力を大幅に削減することができる。

20

【0018】

また、起動フレームを受信した全てのノードを無条件に起動するのではなく、指定パターン領域に設定されたビットパターンにより指定されたノードのみを起動するため、起動する必要のないノードが無駄に起動すること、ひいては当該通信システム全体としての消費電力を削減することができる。

【0019】

ところで、本発明の通信システムでは、起動フレームの指定パターン領域に、同一信号レベルの連続数が $N$  ( $N$ は2以上の整数)ビット未満となるビットパターンを設定し、境界条件として、同一信号レベルが $N$ ビット以上連続することをを用いるようにしてもよい。

【0020】

また、本発明の通信システムでは、レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジの少なくとも一方を注目エッジとし、境界条件として、フレームの先頭からカウントして予め設定された境界数個目の注目エッジが検出されることを用いてもよい。

30

【0021】

前者の境界条件（同一信号レベルが $N$ ビット以上連続すること）を用いる場合、ノードは、レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジの少なくとも一方を注目エッジとし、その注目エッジの数を特徴量として用いることが考えられる。

【0022】

また、いずれかの境界条件に限ることなく、ノードは、指定パターン領域の領域長を特徴量として用いるように構成されていてもよい。

40

また更に、信号レベルがドミナントであり且つ予め設定された第1ビット幅を有する領域を第1領域、信号レベルがレセッシブであり且つ且つ予め設定された第2ビット幅を有する領域を第2領域として、ノードは、指定パターン領域で検出される第1領域の数および第2領域の数のうち少なくとも一方を特徴量として用いるように構成されていてもよい。

【0023】

また、本発明の通信システムにおいて、例えば、通信路における通信プロトコルとして、CAN (Controller Area Network) を用いる場合、起動フレームとして、CANにおけるデータフレームのDLCを0に設定したフレームを使用すれ

50

ばよい。

【0024】

次に、請求項8に記載された本発明のランシーバは、NRZ符号(Non Return to Zero)を用いて通信を行う通信路に接続され、通信路を介した通信を停止して消費電力を抑制するための動作モードであるスリープモードの時に、所定の起動フレームが通信路に送出されると、通信路を介した通信を実行可能な動作モードである通常モードに遷移するように構成されたノードにおいて、通信路を介した信号を送受信するために使用される。

【0025】

そして、本発明のランシーバでは、待機状態検出手段が、通信路に送出されるフレームの生成規則によって許容される同一信号レベルのビットの最大連続数である許容連続ビット数に相当する期間を超えて、通信路の信号レベルが、該通信路において劣位な信号レベルであるレセッシブのまま継続した状態である待機状態を検出する。

10

【0026】

また、フレーム長判定手段が、動作モードがスリープモードの時に、待機状態検出手段にて待機状態が検出された後、通信路において優位な信号レベルであるドミナントが検出されることで非待機状態となるタイミングを開始タイミングとして、該開始タイミングから待機状態検出手段にて再び待機状態が検出されるまでの期間長を測定し、データ領域が最短となるように設定されたフレームである最短設定フレームとして、前記期間長が最短設定フレームのフレーム長より大きく且つ非最短設定フレームの最短フレーム長以下に設定された起動長未満であるか否かを判定する。

20

【0027】

更に、境界ポイント検出手段が、開始タイミングが検出されると、フレーム中のビットパターンが予め設定された境界条件を満たす箇所を境界ポイントとして検出すると共に、特徴量判定手段が、開始タイミングから境界ポイント検出手段にて検出された境界ポイントまでの領域を指定パターン領域として、その指定パターン領域のビットパターンから所定の特徴量を抽出し、その特徴量が予め設定された起動量と一致するか否かを判定する。

【0028】

そして、ウェイクアップ判定手段が、フレーム長判定手段にて期間長が起動長未満であると判定され、且つ、特徴量判定手段にて特徴量が起動量と一致すると判定された場合に、起動フレームを受信したことを示すウェイクアップ信号を出力する。

30

【0029】

このように構成された本発明のランシーバは、上述した本発明の通信システムにおけるノードを構成する際に好適に用いることができる。

ところで、境界ポイント検出手段は、例えば、フレームにおいて同一信号レベルが2ビット以上連続していることを境界条件として用いるように構成されていてもよい。

【0030】

この場合、境界ポイント検出手段は、次のように構成してもよい。

即ち、レセッシブおよびドミナントのうち一方を第1信号レベル、他方を第2信号レベルとして、第1の充電回路が、通信路の信号レベルが第2信号レベルの時に、第1の容量性素子の充電電圧を初期電圧にリセットし、通信路の信号レベルが第1信号レベルの時に、第1の容量性素子を一定の大きさの充電電流で充電する。

40

【0031】

そして、境界ポイント検出手段は、第1の充電回路による充電が2ビットに相当する期間以上継続した時の第1の容量性素子の充電電圧に相当する大きさに設定された終了判定閾値と、第1の容量性素子の充電電圧とを比較することで、第1信号レベルが2ビット以上連続する領域を検出することで境界ポイントを検出する。具体的には、第1の容量性素子の充電電圧が終了判定閾値を超えて大きくなった箇所を境界ポイントとして検出する。

【0032】

このように構成された境界ポイント検出手段は、境界ポイントの検出を、フレームを構成する各ビットのデコードを行うことなく(ひいては、デコードの動作に必要な高精度な

50

クロックを使用することなく)、アナログ回路によって実現することができる。

【0033】

また、特徴量判定手段は、レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジのうち少なくとも一方を注目エッジとして、注目エッジの数をカウントするカウンタを備え、カウンタのカウント値を特徴量として用いるように構成されていてもよい。

【0034】

但し、特徴量はこれに限るものではなく、例えば、指定パタン領域の領域長を特徴量として用いてもよい。

また、境界ポイント検出手段は、レセッシブからドミナントに変化するエッジおよびドミナントからレセッシブに変化するエッジの少なくとも一方を注目エッジとし、フレームの先頭からカウントして予め設定された境界数個目の注目エッジが検出されることを境界条件として用いるように構成されていてもよい。

10

【0035】

この場合、特徴量判定手段は、例えば、信号レベルがドミナントであり且つ予め設定された第1ビット幅を有する領域を第1領域、信号レベルがレセッシブであり且つ且つ予め設定された第2ビット幅を有する領域を第2領域として、指定パタン領域で検出される第1領域の数および第2領域の数のうち少なくとも一方を特徴量として用いてもよい。

【0036】

次に、フレーム長判定手段は、例えば、次のように構成することができる。

20

即ち、第2の充電回路が、通信路が待機状態の時に、第2の容量性素子の充電電圧を初期電圧にリセットし、通信路が非待機状態の時に、第2の容量性素子を一定の大きさの充電電流で充電する。

【0037】

そして、フレーム長判定手段は、第2の充電回路による充電が起動長以上継続した時の第2の容量性素子の充電電圧に相当する大きさ設定された期間判定閾値と、第2の容量性素子の充電電圧とを比較することで、開始タイミングからの経過期間が起動長未満であるか否かを判断する。

【0038】

このように構成されたフレーム長判定手段は、開始タイミングからの経過期間が起動長未満であるか否かの判定を、フレームを構成する個々のビットをカウントすることなく(ひいては、各ビットに同期した高精度なクロックを使用することなく)、アナログ回路によって実現することができる。

30

【0039】

また、待機状態検出手段は、例えば、次のように構成することができる。

即ち、第3の充電回路が、通信路の信号レベルがドミナントの時に、第3の容量性素子の充電電圧を初期電圧にリセットし、通信路の信号レベルがレセッシブの時に、第3の容量性素子を一定の大きさの充電電流で充電する。

【0040】

そして、待機状態検出手段は、この第3の充電回路による充電が許容連続ビット数に相当する期間以上継続した時の第3の容量性素子の充電電圧に相当する大きさ設定された待機判定閾値と、第3の容量性素子の充電電圧とを比較することで、待機状態にあるか否かを判断する。具体的には、第3の容量性素子の充電電圧が待機判定閾値より大きい場合に待機状態にあると判断する。

40

【0041】

このように構成された待機状態検出手段では、待機状態にあるか否かの判定を、フレームを構成する個々のビットをカウントすることなく(ひいては、各ビットに同期した高精度なクロックを使用することなく)、アナログ回路によって実現することができる。

【0042】

次に、請求項16に記載された本発明のノードは、請求項8乃至請求項15のいずれか

50



1項に記載のトランシーバを備えている。そして、通信制御手段が、トランシーバを介して信号を送受信し、動作モード遷移手段が、動作モードが通常モードの時に、予め設定されたスリープ条件が満たされると、動作モードをスリープモードに遷移させ、動作モードがスリープモードの時に、トランシーバからウェイクアップ信号が出力されると、動作モードを通常モードに復帰させる。

【0043】

このように構成された本発明のノードは、上述した通信システムを構成する際に好適に用いることができる。

【図面の簡単な説明】

【0044】

【図1】本発明が適用された通信システムの構成を示すブロック図。

【図2】通信システムにおけるデータフレームの構成を示す説明図。

【図3】トランシーバの概略構成を示す一部回路図を含んだブロック図。

【図4】待機状態検出回路の構成を示す回路図およびその動作を示すタイミング図。

【図5】特徴量検出回路の構成を示す回路図。

【図6】特徴量検出回路の動作を示すタイミング図。

【図7】フレーム長検出回路およびウェイクアップ判定回路の構成を示す回路図。

【図8】フレーム長検出回路およびウェイクアップ判定回路の動作を示すタイミング図。

【図9】第2実施形態における特徴量検出回路の構成を示す回路図。

【図10】自ECUを起動するためのIDが設定されたフレームを受信した場合の特徴量検出回路の動作を示すタイミング図。

【図11】自ECUを起動するためのID以外のIDが設定されたフレームを受信した場合の特徴量検出回路の動作を示すタイミング図。

【図12】第3実施形態における特徴量検出回路の一部である終了タイミング検出回路の構成を示す回路図。

【図13】自ECUを起動するためのIDが設定されたフレームを受信した場合の特徴量検出回路の動作を示すタイミング図。

【図14】自ECUを起動するためのID以外のIDが設定されたフレームを受信した場合の特徴量検出回路の動作を示すタイミング図。

【発明を実施するための形態】

【0045】

以下に本発明の実施形態を図面と共に説明する。

[第1実施形態]

<全体構成>

図1は、通信プロトコルとしてCAN(Controller Area Network)が用いられた車載用の通信システム1の構成を示すブロック図である。

【0046】

図1に示すように、通信システム1は、車両に搭載された複数の電子制御ユニット10a, 10b, 10c, ...を、共通の通信路LNを介して相互に通信可能となるように接続することで構成され、これら電子制御ユニット10a, 10b, 10c, ...のそれぞれがノードとして機能するようにされている。以下では、電子制御ユニットをECUとよび、また、ECU10a, 10b, 10c, 10d...を、特に区別しなでいずれか一つを指す場合はECU10と表記する。

【0047】

このうち、通信路LNは一对のバスCANH, CANLで構成され、その両端は、図示しない終端抵抗によってそれぞれ終端されている。そして、通信路LNでは、両バスCANH, CANL間の電位差によって、通信路LNにおいて優位な信号レベルであるドミナント(例えば0)または通信路LNにおいて劣位な信号レベルであるレセッシブ(例えば1)を表現した差動信号によってNRZ符号が伝送される。

【0048】

10

20

30

40

50

ECU10a, 10b, 10c, 10d...としては、具体的には、エンジン制御を司るエンジンECU、ブレーキ制御を司るブレーキECU、ステアリング制御を司るステアリングECU、サスペンション制御を司るサスペンションECU、ライトのオン/オフを制御するECU等、種々の電子制御装置を挙げることができる。なお、図1では、ECU10を、4つだけ図示しているが、通信システム1を構成するECU10の数がこれに限定されないことは言うまでもない。

【0049】

また、ECU10の一つ(ここではECU10b)には、通信システム1全体を起動するトリガとなる外部イベントが図示しない車載装置から入力されるように構成されている。

10

【0050】

なお、外部イベントは、例えば、車両のドアが開閉操作された時に発生させてもよいし、通信システム1の起動のために設けられたスイッチが操作された時に発生させてもよい。

【0051】

更に、ECU10は、制御対象を制御する際の通常の動作モードである通常モードと、通信を停止して消費電力を抑えるための動作モードであるスリープモードとで遷移するように構成されている。

【0052】

<フレームフォーマット>

20

ここで、図2は、通信システム1においてデータの送受信に使用するデータフレームの構成を示す説明図である。

【0053】

図2に示すように、データフレームは、1ビットのスタートオブフレーム(SOF)、11ビットのアイデンティファイア(ID)と1ビットのRTRビットで構成されたアビトレーションフィールド、各1ビットのIDEビット、予約ビット(r0)と4ビットのデータ長コード(DLC)からなるコントロールフィールド、0~64ビット(即ち0~8バイト)のデータからなるデータフィールド、15ビットのCRCシーケンスと1ビットのCRCデリミタからなるCRCフィールド、各1ビットのACKスロットとACKデリミタからなるACKフィールド、7ビットのエンドオブフレーム EOF)により構成されている。

30

【0054】

なお、標準フォーマットのデータフレームでは、図中太線で示すように、SOF, RTRビット, IDEビット, r0は常にドミナントとなり、CRCデリミタ, ACKデリミタ, EOFは常にレセシブとなる。つまり、データフレーム中には、必ず3ビット連続してドミナントとなる領域(RTR, IDE, r0)が存在する。

【0055】

そして、フレームを送信する際には、先行するフレームのEOFの後に挿入される3ビットのレセシブで構成されたインターミッション(IFS)の次のビットから送信を開始するように規定されている。また、フレーム中では、同一信号レベルがN(ここではN=5)ビット連続すると、反転した信号レベルを有するスタッフビットを挿入するように規定されている。

40

【0056】

<起動フレーム>

また、通信システム1では、動作モードがスリープモードにあるECU10を起動(ウェイクアップ)する時に使用する起動フレームとして、DLCを0に設定したデータフレーム(以下では「最短設定フレーム」ともいう)、即ち、データフィールドが省略されたフレームを使用する。つまり、動作モードが通常モードにあるECU10同士の通信では、最短設定フレームの使用が禁止されることになる。

【0057】

50

なお、起動フレーム（即ち、最短設定フレーム）のフレーム長は、スタッフビットの挿入具合、ひいてはID、CRCシーケンスにどのような値が設定されるかで異なる。具体的には、スタッフビットの挿入がない場合、起動フレームのフレーム長は最小の44ビットとなる。また、ACKからEOFまでの9ビットにはスタッフビットが挿入されないことを考えると、起動フレームのフレーム長は最大で51（＝（44 - 9）× 6 / 5 + 9）ビットとなる。

【0058】

また、起動フレームのIDとしては、次の6種類のビットパターンを満たすものが用いられる。即ち、<0>10101010101、<0>10101010100、<0>101010100XX、<0>1010100XXXX、<0>10100XXXXXX、<0>100XXXXXXである、但し、<0>はSOF、Xは0（ドミナント）、1（レセッシブ）のいずれでもよいことを示す。

【0059】

つまり、フレーム中でドミナントが2ビット以上連続することを境界条件、フレームの先頭から境界条件を満たす箇所（境界ポイントとも言う）までの領域を指定パターン領域とすると、指定パターン領域は偶数ビットで構成され、且つ、ドミナントとレセッシブとが交互に並ぶビットパターンが設定されることになる。なお、最初に示したビットパターン（ID = 0×555）には、境界条件を満たすビットパターンが含まれていないが、この場合、IDに続くRTR、IDEが境界条件を満たすビットパターンとなり、SOFおよびIDの全体が指定パターン領域となる。

【0060】

<ECU>

図1に戻り、ECU10は、自動車の各部を制御するための制御処理や他のECUと通信を行うための処理を実行するマイクロコンピュータ（以下「マイコン」という）11と、通信路LNに接続されて、マイコン11から与えられるデータ（送信フレーム）TxDを通信路LNに出力すると共に、通信路LN上のデータ（受信フレーム）RxDを受信してマイコン11に入力するトランシーバ12と、マイコン11やトランシーバ12に電源供給を行う電源回路13とを備えている。また、マイコン11は、トランシーバ12の動作を切り替えるスタンバイ信号STBをトランシーバ12に供給し、トランシーバ12は、通信路LNを介して起動フレームを受信したことを示すウェイクアップ信号WUまたはWAをマイコン11に供給するように構成されている。

【0061】

なお、二つのウェイクアップ信号WU、WAのうち、ウェイクアップ信号WAは、通信路LNにフレームが送出された時には必ず起動する必要があるECU10（例えば、車載LANを監視する機能を有するECUや、LAN同士を接続するゲートウェイ機能を有したECU等）で使用され、以下では、無差別ウェイクアップ信号とも称する。また、ウェイクアップ信号WUは、自ECUを指定する指定パターンが設定された起動フレームを受信した場合だけウェイクアップすればよいECU10で使用され、以下では、個別ウェイクアップ信号とも称する。

【0062】

なお、図1に示したECU10の構成は、いずれのECU10においても共通であり、各ECU10は、上記構成以外に、それぞれのECU10に個別に割り当てられた機能を実現するための構成を備えている。

【0063】

<マイコン>

マイコン11は、CPU、ROM、RAM、I/Oポート等からなるマイコンにおける周知の構成の他、CANプロトコルに従って、フレームの送受信や、どのフレームを優先的に処理するかを決定する調停制御や、通信エラー処理等を実行するCANコントローラ14を備えている。

【0064】

10

20

30

40

50

また、マイコン 11 は、CPU や CAN コントローラ 14 を動作させるための動作クロックを生成するクロック回路（図示せず）を備えており、クロック回路への電源供給を遮断することで、クロック回路の動作（ひいては CPU 自身の動作）を停止させることができるように構成されている。このクロック回路が動作している時の動作モードが通常モードとなり、クロック回路が動作を停止している時の動作モードがスリープモードとなる。

【0065】

更に、マイコン 11 は、動作モードが通常モードであれば、スタンバイ信号 STB を非アクティブに設定し、スリープモードであれば、スタンバイ信号 STB をアクティブに設定する。

【0066】

そして、マイコン 11 は、動作モードが通常モードの時に、自身に割り当てられた各種制御を実行し、その実行中に、予め定められたスリープ条件が成立すると、スリープ処理を実行する。

【0067】

このスリープ処理では、スタンバイ信号 STB をアクティブに切り替えることで、トランシーバ 12 の通信機能を停止させ、トランシーバ 12 の起動フレーム監視機能を動作させた後、クロック回路への電源供給を遮断して、マイコン 11 自身を停止させることにより、動作モードをスリープモードに遷移させる。

【0068】

また、マイコン 11 は、スリープモードの時に、トランシーバ 12 からのウェイクアップ信号 WU（または WA）がアクティブ（本実施形態ではハイレベル）になると、クロック回路が起動するように構成されている。そして、クロック回路が起動することにより、CPU が動作を開始してウェイクアップ処理を実行する。

【0069】

このウェイクアップ処理では、スタンバイ信号 STB を非アクティブに切り替えることで、トランシーバ 12 の起動フレーム監視機能を停止させ、トランシーバ 12 の通信機能を動作させる。これにより、ECU 10 の動作モードが通常モードに遷移する。

【0070】

また、他の ECU をウェイクアップさせる機能を有した ECU 10 では、動作モードが通常モードの時に予め定められた起動条件が成立すると、起動対象となる ECU の指定パターンを設定した起動フレームを送信することで、起動対象の ECU を起動（ウェイクアップ）させる。なお、動作モードがスリープモードにある ECU 10 b が外部イベント（起動条件の一つ）を受け付けた場合、マイコン 11 では、ウェイクアップ信号 WU（または WA）がアクティブになった場合と同様に、クロック回路が起動し、上述のウェイクアップ処理を実行後に、起動フレームを送信する。

【0071】

<トランシーバ>

図 3 は、トランシーバの概略構成を示す一部回路図を含んだブロック図である。

図 3 に示すようにトランシーバ 12 は、通信路 LN を構成する一方のバス CANH と電源 VCC とを接続する経路を導通 / 遮断するバス駆動用のトランジスタ TR1 と、通信路 LN を構成する他方のバス CANL とグランド GND とを接続する経路を導通 / 遮断するバス駆動用のトランジスタ TR2 と、CAN コントローラから入力される送信データ Tx D の信号レベルに従って、トランジスタ TR1, TR2 を同時にオン, オフするドライバ 15 とを備えている。なお、各トランジスタ TR1, TR2 のバス CANH, CANL との接続端には、トランジスタ TR1, TR2 を保護するためのダイオード D1, D2 がそれぞれ接続されている。

【0072】

また、トランシーバ 12 は、バス CANH, CANL の信号レベル（即ち、差動信号の信号レベル）を比較し、その比較結果を、CAN コントローラ 14 に供給する受信データ Rx D として出力する第 1 コンパレータ CP1、およびバス CANH, CANL の信

10

20

30

40

50

号レベルを比較し、その比較結果を受信信号 Rsl として出力する第 2 コンパレータ CP 2 からなるレシーバ 1 6 とを備えている。ちなみにこれらコンパレータ (CP 1、CP 2) は、CANH と CANL の信号レベル差 (電位差) が仕様で定められている値 (本実施形態では、0.5V) 以上あるか否かを比較してその結果を出力するものである。

【0073】

更に、トランシーバ 1 2 は、第 2 コンパレータ CP 2 からの受信信号 Rsl に基づき、起動フレームを検出するとウェイクアップ信号 WU, WA をマイコン 1 1 に出力する起動フレーム検出部 1 7 と、マイコン 1 1 からのスタンバイ信号 STB に従って、ドライバ 1 5, レシーバ 1 6, 起動フレーム検出部 1 7 への電源供給を許可または禁止することで、これら各部の動作を制御するウェイクアップ制御部 1 8 とを備えている。

10

【0074】

なお、送信データ TxD およびスタンバイ信号 STB の信号線は、それぞれ抵抗 R 1, R 2 を介して電源電圧 VCC にプルアップされている。つまり、ECU 1 0 がスリープモードとなり、マイコン 1 1 の動作が停止した時に、トランシーバ 1 2 に入力される送信データ TxD が「1」に、スタンバイ信号 STB がアクティブレベルに固定されるように設定されている。

【0075】

また、バス CANH, CANL は、それぞれ、トランジスタ TR 1, TR 2 がオフの時に、図示しない周知の終端抵抗によって信号レベル差が発生しない、即ちレセッシブの状態となるようにされている。

20

【0076】

そしてドライバ 1 5 は、送信データ TxD が「1」の時には、トランジスタ TR 1, TR 2 をいずれもオフし、送信データ TxD が「0」の時には、トランジスタ TR 1, TR 2 をいずれもオンする。つまり、通信路 LN 上の差動信号の信号レベルは、送信データ TxD が「1」の時に 0V (レセッシブ) となり、送信データ TxD が「0」の時に 2V (ドミナント) となるようにされている。

【0077】

レシーバ 1 6 を構成する第 1 コンパレータ CP 1 および第 2 コンパレータ CP 2 は、ウェイクアップ制御部 1 8 からの指示に従って、いずれか一方が動作するように構成されている。また、第 1 コンパレータ CP 1 は、差動信号の信号波形を正確に再現できるように、動作速度の速い (消費電力が比較的大きい) 素子を用いて構成され、一方、第 2 コンパレータ CP 2 は、消費電力の小さい素子を用いて構成されている。

30

【0078】

ウェイクアップ制御部 1 8 は、スタンバイ信号 STB が非アクティブレベル (動作モードが通常モード) の場合は、ドライバ 1 5 およびレシーバ 1 6 の第 1 コンパレータ CP 1 に対する電源供給を許可することで、通信路 LN を介して他の ECU 1 0 と通信する通信機能を動作させる共に、レシーバ 1 6 の第 2 コンパレータ CP 2 および起動フレーム検出部 1 7 に対する電源供給を禁止することにより、起動フレームを検出する起動フレーム監視機能を停止させる。

【0079】

また、ウェイクアップ制御部 1 8 は、スタンバイ信号 STB がアクティブレベル (動作モードがスリープモード) の場合は、逆に、ドライバ 1 5 およびレシーバ 1 6 の第 1 コンパレータ CP 1 に対する電源供給を禁止することで、通信機能を停止させると共に、レシーバ 1 6 の第 2 コンパレータ CP 2 および起動フレーム検出部 1 7 に対する電源供給を許可することで、起動フレーム監視機能を動作させる。

40

【0080】

< 起動フレーム検出部 >

起動フレーム検出部 1 7 は、図 3 (b) に示すように、第 2 コンパレータ CP 2 からの受信信号 Rsl に基づいて、通信路 LN が待機状態にある場合にハイレベルとなる待機状態検出信号 DTW を生成する待機状態検出回路 2 1 と、待機状態検出信号 DTW がハイレベ

50

ルからロウレベルに変化してから、再びハイレベルに変化するまでの期間の長さが、予め設定された起動長以上になるとロウレベルとなる起動フレーム検出信号 Dfl を生成するフレーム長検出回路 22 とを備えている。

#### 【0081】

なお起動長は、起動フレームの最大長（51ビット）と待機状態検出信号 DTW が待機状態を検出する条件とに基づいて50ビットに設定されている。即ち、フレームの末尾ではEOFが終了（EOFの7ビット目を受信）する前に、レセッシブが6ビット継続（EOFの5ビット目を受信）した時点で待機状態検出信号 DTW がアクティブレベルとなり、フレームが終了するか否かを判別できるため、これを利用することで、DL C = 0 に設定した起動フレーム（最短設定フレーム）の最大長より2ビット短い49ビットの時点で、起動フレームであるか否かを判断することができる。従って、起動長を50ビットにしておけば、待機状態検出信号 DTW が立ち上がった時に、フレーム長の計測結果が起動長に達していなければ、そのフレームは起動フレームであると判断することができるのである。

10

#### 【0082】

また、起動フレーム検出部 17 は、待機状態検出信号 DTW がハイレベルからロウレベルに変化（即ち、フレームの受信を開始）してから、フレームのビットパターンが所定の境界条件を満たすまでの間（即ち、指定パターン領域の間）に、ビットパターンから抽出される所定の特徴量が、予め設定された起動量と一致する場合にハイレベルとなる一致検出信号 Did を生成する特徴量検出回路 23 と、起動フレーム検出信号 Dfl および一致検出信号 D

20

#### 【0083】

なお、特徴量検出回路 23 では、特徴量として、信号レベルがドミナントからレセッシブに変化するエッジ（以下「注目エッジ」という）をカウントした値を用いている。つまり、起動フレームの指定パターン領域に設定可能な（上述の）ビットパターンから明らかなように、起動量としては、1～6のいずれかの値が設定されることになる。

#### 【0084】

以下、起動フレーム検出部 17 を構成する各部の回路構成および動作について詳述する。

30

#### < 待機状態検出回路 >

図 4 は、(a) が待機状態検出回路 21 の詳細な構成を示す回路図であり、(b) が待機状態検出回路 21 の各部の動作を示すタイミング図である。

#### 【0085】

図 4 (a) に示すように、待機状態検出回路 21 は、一端が接地され電荷を充放電可能なコンデンサ 31 と、受信信号 Rsl の信号レベルに従って、コンデンサ 31 の非接地端を、接地レベルまたは定電流源 32 のいずれかに接続するスイッチ 33 と、電源電圧 VCC を分圧する一対の抵抗からなり基準電圧（待機判定閾値）Vref1 を発生させる分圧回路 34 と、反転入力端子に基準電圧 Vref1 が印加され、非反転入力端子にコンデンサ 31 の非接地端の電圧（以下「充電電圧」という）Vc1 が印加されたコンパレータ 35 とからなり、コンパレータ 35 の出力を待機状態検出信号 DTW として出力するように構成されている。

40

#### 【0086】

なお、スイッチ 33 は、受信信号 Rsl がドミナントの時に接地側に接続し、レセッシブの時に定電流源 32 側に接続するように設定されている。

また、定電流源 32 が供給する電流の大きさ、コンデンサ 31 の容量、基準電圧 Vref1 の大きさは、コンデンサ 31 を連続充電する期間が、通信路 LN 上の伝送符号の 5 ビットに相当する期間以下の長さでは、充電電圧 Vc1 が基準電圧 Vref1 に達することがなく、6 ビットに相当する期間以上の長さになると、充電電圧 Vc1 が基準電圧 Vref1 を超えるよう

50

な大きさとなるように設定されている。

【 0 0 8 7 】

このように構成された待機状態検出回路 2 1 では、図 4 ( b ) に示すように、充電電圧  $V_{c1}$  は、受信信号  $R_{sl}$  がドミナントの時に初期電圧である 0 V にリセットされ、受信信号  $R_{sl}$  がレセッシブである間一定の割合で増大する。

【 0 0 8 8 】

そして、レセッシブの連続数が 6 ビット未満であり、充電電圧  $V_{c1}$  が基準電圧  $V_{ref1}$  以下の時には、待機状態検出信号  $D T w$  は、待機状態ではないことを示す非アクティブレベルとなる。一方、レセッシブの連続数が 6 ビット以上となり、充電電圧  $V_{c1}$  が基準電圧  $V_{ref1}$  を超えると、その後、受信信号  $R_{sl}$  がドミナントに変化するまでの間、待機状態検出信号  $D T w$  は、待機状態であることを示すアクティブレベルとなる。

10

【 0 0 8 9 】

なお、待機状態か否かの判定基準となる 6 ビットは、フレーム生成規則の一つであるスタッフビットの挿入規則（同一信号レベルが 5 ビット続くと反転した信号レベルを有するスタッフビットを挿入）によって、フレーム中で許容される同一信号レベルの最大連続数（許容連続ビット数）である 5 ビットに基づき、これより大きな値に設定されている。

【 0 0 9 0 】

< 特徴量検出回路 >

図 5 は、特徴量検出回路 2 3 の詳細な構成を示す回路図である。

図 5 に示すように、特徴量検出回路 2 3 は、受信信号  $R_{sl}$  の供給経路に設けられ、待機状態検出信号  $D T w$  の立ち下がりエッジのタイミング（以下「開始タイミング」と称する）、即ち、フレームの受信を開始したタイミングで ON 状態（受信信号  $R_{sl}$  の供給経路を導通）となり、後述する終了信号  $D T e$  の立ち上がりエッジのタイミング（以下「終了タイミング」と称する）で OFF 状態（受信信号  $R_{sl}$  の供給経路を遮断）となるスイッチ 2 5 と、スイッチ 2 5 を介して供給される受信信号  $R_{sl}$  から、通信路  $L N$  上の伝送符号の 2 ビットに相当する期間以上ドミナントが継続することを境界条件として、この境界条件を満たす箇所（境界ポイント）を検出すると、アクティブレベル（ハイレベル）となる終了信号  $D T e$  を生成する境界ポイント検出回路 4 0 とを備えている。

20

【 0 0 9 1 】

更に、特徴量検出回路 2 3 は、待機状態検出信号  $D T w$  がアクティブレベルである間はリセットされ、非アクティブレベル（ロウレベル）である間はスイッチ 2 5 を介して供給される受信信号  $R_{sl}$  をクロックとして、その立ち上がりエッジの数をカウントするカウンタ 2 6 と、複数のスイッチ等で構成され、当該  $E C U 1 0$  に割り当てられた起動量（指定パターン領域における注目エッジの数）を 2 進数で表したビットパターンが設定される起動量設定スイッチ 2 8 と、カウンタ 2 6 のカウント値  $Q 0 \sim Q 3$  と起動量設定スイッチ 2 8 の設定値とが一致した場合にハイレベルとなる一致検出信号  $D i d$  を生成する比較器 2 7 とを備えている。

30

【 0 0 9 2 】

そして、境界ポイント検出回路 4 0 は、電荷を充放電可能に構成され一端が接地されたコンデンサ 4 1 と、受信信号  $R_{sl}$  の信号レベルに従って、コンデンサ 4 1 の非接地端を、接地レベルまたは定電流源 4 2 のいずれかに接続するスイッチ 4 3 と、電源電圧  $V C C$  を分圧する一対の抵抗からなり基準電圧（終了判定閾値） $V_{ref2}$  を発生させる分圧回路 4 4 と、反転入力端子に基準電圧  $V_{ref2}$  が印加され、非反転入力端子にコンデンサ 4 1 の非接地端の電圧（以下「充電電圧」という） $V_{c2}$  が印加されたコンパレータ 4 5 とからなり、コンパレータ 4 5 の出力を終了信号  $D T e$  して出力するように構成されている。

40

【 0 0 9 3 】

なお、スイッチ 4 3 は、受信信号  $R_{sl}$  がレセッシブの時に接地側に導通し、ドミナントの時に定電流源 5 2 側に導通するように設定されている。

また、定電流源 4 2 が供給する電流の大きさ、コンデンサ 4 1 の容量、基準電圧  $V_{ref2}$  の大きさは、コンデンサ 4 1 を連続充電する期間が、伝送符号の 2 ビット分に相当する期

50

間未満の長さでは、充電電圧  $V_{c3}$  が基準電圧  $V_{ref2}$  に達することがなく、それを越えた長さ（本実施形態では、ほぼ 2 ビット目の略真ん中に相当する長さ）になると、充電電圧  $V_{c2}$  が基準電圧  $V_{ref2}$  を超えるような大きさとなるように設定されている。

【 0 0 9 4 】

なお、論理回路 1 0 2 , 1 0 4 は、自 E C U 1 0 に割り当てられた特徴量に応じて、その特徴量とカウント値とが一致した場合に、ハイレベルを出力するように、適宜設計される。

【 0 0 9 5 】

< 特徴量検出回路の動作 >

図 6 は、特徴量検出回路 2 3 の各部の動作を示すタイミング図である。

なお、E C U 1 0 に割り当てられた起動量は 2 であるものとし、( a ) は特徴量が起動量と一致するフレーム ( I D = 0 x 5 1 5 ) を受信した場合、( b ) は特徴量が起動量と一致しないフレーム ( I D = 0 x 5 5 5 ) を受信した場合を示す。また、図中の ' S ' は、フレーム生成規則に従って挿入されたスタッフビットを示す。

【 0 0 9 6 】

図 6 に示すように、フレームの先頭で待機状態検出信号 D T w が非アクティブレベルに変化し、スイッチ 2 5 が O N 状態となることによって、カウンタ 2 6 および境界ポイント検出回路 4 0 に対する受信信号 R s l の供給が開始される。

【 0 0 9 7 】

境界ポイント検出回路 4 0 では、ドミナントが 2 ビット連続する箇所（先頭から 6 ビット目）を検出すると、終了信号 D T e がアクティブレベルとなる。これにより、スイッチ 2 5 が O F F 状態に切り替わることによって、カウンタ 2 6 および境界ポイント検出回路 4 0 に対する受信信号 R s l の供給が停止する。

【 0 0 9 8 】

スイッチ 2 5 が O N 状態である間、カウンタ 2 6 が動作し、スイッチ 2 5 が O F F 状態に変化することによって受信信号 R s l の供給が停止すると、カウンタ 2 6 の動作も停止し、その時のカウント値 C N T が保持される。

【 0 0 9 9 】

そして、一致検出信号 D i d は、カウンタ 2 6 のカウント値 C N T（即ち、特徴量）が、起動量設定スイッチ 2 8 の設定値（ここでは ' 2 '）と一致するとハイレベルとなり、スイッチ 2 5 が O F F 状態に変化した時点での信号レベルが、待機状態検出信号 D T w がロウレベルである間、即ち、フレームの送信が終了するまで保持される。

【 0 1 0 0 】

つまり、特徴量が起動量と一致する起動フレームを受信した場合は、図 6 ( a ) に示すように、カウンタ 2 6 のカウント値 C N T が起動量と一致した時点でカウンタ 2 6 の動作が停止するため、一致検出信号 D i d は、ハイレベルのまま保持される。

【 0 1 0 1 】

一方、特徴量が起動量と一致しない起動フレームを受信した場合は、図 6 ( b ) に示すように、カウンタ 2 6 のカウント値 C N T は、一度は、起動量と一致するが、その後もカウンタ 2 6 は動作し続けるため、カウンタ 2 6 の動作が停止する時点では、起動量とは異なった値となる。つまり、検出信号 D i d は、一端はハイレベルとなるものの、最終的にはロウレベルに保持されることになる。

【 0 1 0 2 】

< フレーム長検出回路 >

図 7 ( a ) は、フレーム長検出回路 2 2 の詳細な構成を示す回路図である。

フレーム長検出回路 2 2 は、待機状態検出信号 D T w がハイレベルからロウレベルに変化してからの経過時間が、起動長（即ち、4 9 ビット）に相当する時間を超えるとロウレベルとなる判定信号 J D を生成する期間長判定回路 5 0 と、待機状態検出信号 D T w の立ち上がりエッジのタイミングを示すエッジ検出信号 E D を生成するエッジ検出回路 6 0 と、リセット端子にエッジ検出信号 E D , クロック端子に判定信号 J D が入力され、反転出

10

20

30

40

50



力とデータ入力とが接続されたD型フリップフロップ回路からなり、リセット時にはハイレベルとなり、判定信号JDがロウレベルからハイレベルに変化した時点で、ロウレベルに変化する起動フレーム検出信号Dflを生成するラッチ回路29を備えている。

【0103】

このうち、エッジ検出回路60は、待機状態検出信号DTwの信号レベルを反転させる反転回路(NOTゲート)61と、待機状態検出信号DTwおよびNOTゲート61の出力、即ち、待機状態検出信号DTwの反転信号を入力とし、その両方がロウレベルの時に出力がハイレベルとなる否定論理和回路(NORゲート)62からなる周知のものであり、NORゲート62の出力をエッジ検出信号EDとして出力する。つまり、エッジ検出回路60は、エッジ検出信号EDとして、待機状態検出信号DTwの立ち下がりエッジのタイ

10

【0104】

期間長判定回路50は、電荷を充放電可能に構成され一端が接地されたコンデンサ51と、待機状態検出信号DTwおよび判定信号JDに従って、コンデンサ51の非接地端を、接地レベルまたは定電流源52のいずれかに接続するスイッチ53と、電源電圧VCCを分圧する一対の抵抗からなり基準電圧(期間判定閾値)Vref3を発生させる分圧回路54と、反転入力端子に基準電圧Vref3が印加され、非反転入力端子にコンデンサ51の非接地端の電圧(以下「充電電圧」という)Vc3が印加されたコンパレータ55とからなり、コンパレータ55の出力を判定信号JDとして出力するように構成されている。

【0105】

なお、スイッチ53は、待機状態検出信号DTwの立ち下がりエッジのタイミングで定電流源52側に切り替わり、待機状態検出信号DTwの立ち下がりエッジのタイミングまたは判定信号JDの立ち上がりエッジのタイミングのいずれか早い方で接地側に切り替わるように設定されている。

20

【0106】

また、定電流源52が供給する電流の大きさ、コンデンサ51の容量、基準電圧Vref3の大きさは、コンデンサ51を連続充電する期間が、伝送符号の48ビット分に相当する期間以下の長さでは、充電電圧Vc3が基準電圧Vref3に達することがなく、それを越えた長さ、即ち、49ビット目に掛かる長さになると、充電電圧Vc3が基準電圧Vref3を超えるような大きさとなるように設定されている。

30

【0107】

つまり、基準電圧Vref2に相当する期間の長さが起動長であり、具体的には、フレームの先頭から、フレームの48ビット目と49ビット目の境界を越えた箇所までの領域の長さに相当するように設定されている。

【0108】

<ウェイクアップ判定回路>

図7(b)は、ウェイクアップ判定回路24の詳細な構成を示す回路図である。

ウェイクアップ判定回路24は、D型フリップフロップ回路からなり、エッジ検出信号EDによってリセットされ、待機状態検出信号DTwの立ち上がりエッジのタイミングで起動フレーム検出信号Dflの信号レベルをラッチするように接続されたラッチ回路63と起動フレーム検出信号Dfl、一致検出信号Didを入力として、いずれもがハイレベルの時に出力がハイレベルとなる論理積回路(ANDゲート)64と、D型フリップフロップ回路からなり、エッジ検出信号EDによってリセットされ、待機状態検出信号DTwの立ち上がりエッジのタイミングでANDゲート64の出力の信号レベルをラッチするように接続されたラッチ回路65とを備えている。なお、ラッチ回路63の出力が無差別ウェイクアップ信号WAとなり、ラッチ回路65の出力が個別ウェイクアップ信号WUとなる。

40

【0109】

<フレーム長検出回路/ウェイクアップ判定回路の動作>

図8は、フレーム長検出回路22およびウェイクアップ判定回路24の動作を示すタイミング図であり、(a)が起動フレームを受信した場合、(b)が起動フレームではない

50

通常データフレームを受信した場合を示す。

【0110】

図8に示すように、待機状態検出信号DTWの立ち下がりエッジ、即ち、フレームの受信を開始した時点で、ウェイクアップ検出信号WA/WUや起動フレーム検出信号Dflの信号レベルが初期化されると共に、期間長判定回路50を構成するコンデンサ51の充電が開始される。

【0111】

そして、起動フレームを受信した場合は、図8(a)に示すように、コンデンサ51の充電電圧Vc3が基準電圧Vref3に達することなく、待機状態検出信号DTWの立ち上がりエッジのタイミングでリセットされる。これにより、判定信号JDはロウレベルのまま保持され、その結果、起動フレーム検出信号Dflも初期状態のハイレベルのまま保持される。

10

【0112】

つまり、待機状態検出信号DTWの立ち上がりエッジのタイミングでは、起動フレーム検出信号Dflがハイレベルとなっている。従って、このタイミングで、無差別ウェイクアップ信号WAはアクティブレベルとなり、一方、個別ウェイクアップ信号WUは、一致検出信号Didが示す信号レベルとなる。その後、これらウェイクアップ信号WA/WUの信号レベルは、待機状態検出信号DTWがロウレベルに変化するまで、即ち、次のフレームが検出されるまで保持される。

【0113】

一方、通常データフレームを受信した場合は、図8(b)に示すように、待機状態検出信号DTWの立ち上がりエッジ以前のタイミングで、コンデンサ51の充電電圧Vc3は基準電圧Vref3に達する(フレームの先頭から50ビット目に達する)ため、判定信号JDがハイレベルに変化する。これにより、起動フレーム検出信号Dflがハイレベルからロウレベルに変化する。

20

【0114】

つまり、待機状態検出信号DTWの立ち上がりエッジのタイミングでは、移動フレーム検出信号Dflがロウレベルとなっている。従って、無差別ウェイクアップ信号WAが非アクティブレベルのまま保持され、一方、個別ウェイクアップ信号WUも、一致検出信号Didの信号レベルに拘わらず、非アクティブレベルのまま保持される。

30

【0115】

つまり、DLC=0に設定されフレーム長が49ビット以下となる起動フレームを受信すると、無差別ウェイクアップ信号WAがアクティブレベルとなり、更に、指定パタン領域のビットパタンから抽出される注目エッジ数(特徴量)が、ECU10に予め割り当てられた起動量と一致する場合には、個別ウェイクアップ信号WUもアクティブレベルとなる。

【0116】

<効果>

以上説明したように、通信システム1では、スリープモードのECU10は、通信路LNが待機状態(レセッシブが6ビット以上連続する状態)にあるか否かを判断し、待機状態から非待機状態に変化すると、再び待機状態に戻るまでの期間の長さが起動長未満であるか否かを判断すると共に、フレームの指定パタン領域に設定されているビットパタンから抽出される特徴量(注目エッジの数)が、予め自ECU10に割り当てられた起動量と一致するか否かを判断し、上記期間の長さが起動長未満であれば、無差別ウェイクアップ信号WAをアクティブレベルに変化させ、更に、特徴量が起動量と一致すれば、個別ウェイクアップ信号WUもアクティブレベルに変化させるようにされている。

40

【0117】

従って、通信システム1によれば、起動フレームを受信したか否かの判定のために、CANコントローラ14やクロック回路を動作させる必要がないため、スリープモードにあるECU10の消費電力を大幅に削減することができる。

50

## 【 0 1 1 8 】

また、通信システム 1 によれば、起動フレームを受信した全てのノードが無条件に起動するのではなく、起動フレームにおいて指定したノードのみが起動するため、起動する必要のないノードが無駄に起動することがなく、当該通信システム 1 全体の消費電力を削減することができる。

## 【 0 1 1 9 】

< 発明との対応 >

本実施形態において、待機状態検出回路 2 1 が待機状態検出手段、フレーム長検出回路 2 2 がフレーム長判定手段、境界ポイント検出回路 4 0 が境界ポイント検出手段、カウンタ 2 6 , 比較器 2 7 , 起動量設定スイッチ 2 8 が特徴量判定手段、ウェイクアップ判定回路 2 4 がウェイクアップ判定手段に相当する。

10

## 【 0 1 2 0 】

また、境界ポイント検出回路 4 0 におけるコンデンサ 4 1 が第 1 の容量性素子、定電流源 4 2 およびスイッチ 4 3 が第 1 の充電回路、フレーム長検出回路 2 2 の期間長判定回路 5 0 におけるコンデンサ 5 1 が第 2 の容量性素子、定電流源 5 2 およびスイッチ 5 3 が第 2 の充電回路、待機状態検出回路 2 1 におけるコンデンサ 3 1 が第 3 の容量性素子、定電流源 3 2 およびスイッチ 3 3 が第 3 の充電回路に相当する。

## 【 0 1 2 1 】

更に、CANコントローラ 1 4 が通信制御手段、マイコン 1 1 が実行するウェイクアップ処理、スリープ処理およびマイコン 1 1 の一部であるクロック回路を起動停止するための構成が動作モード遷移手段に相当する。

20

## 【 0 1 2 2 】

[ 第 2 実施形態 ]

次に第 2 実施形態について説明する。

なお、第 2 実施形態では、起動するノードの指定に用いる ID、境界条件、特徴量検出回路 2 3 a の構成が、第 1 実施形態とは異なるだけであるため、以下でこれら相違する部分を中心に説明する。

## 【 0 1 2 3 】

< 起動フレーム >

起動フレームとして、第 1 実施形態と同様に DLC = 0 に設定したデータフレームを使用する。

30

## 【 0 1 2 4 】

但し、起動フレームの ID としては、次の 5 種類のビットパターンを満たすものが用いられる。即ち、< 0 > 0 1 1 0 0 1 1 0 0 1 1、< 0 > 0 1 1 0 0 1 1 0 0 0 X、< 0 > 0 1 1 0 0 1 1 X X X、< 0 > 0 1 1 0 0 0 X X X X X、< 0 > 0 1 1 1 X X X X X X X である、但し、< 0 > は S O F、X は 0 (ドミナント)、1 (レセッシブ) のいずれでもよいことを示す。

## 【 0 1 2 5 】

つまり、フレーム中で同一信号レベルが 3 ビット以上連続することを境界条件、フレームの先頭から境界条件を満たす箇所 (境界ポイントとも言う) までの領域を指定パターン領域、信号レベルがドミナントで且つ 2 ビット幅を有する領域を第 1 領域、信号レベルがレセッシブで且つ 2 ビット幅を有する領域を第 2 領域とすると、指定パターン領域には第 1 領域と第 2 領域とが交互に並ぶビットパターンが設定されることになる。

40

## 【 0 1 2 6 】

なお、最初に示したビットパターン (ID = 0 x 3 3 3) には、境界条件を満たすビットパターンが含まれていないが、この場合、ID に続く R T R , I D E , r 0 が境界条件を満たすビットパターンとなり、S O F および ID の全体が指定パターン領域となる。

## 【 0 1 2 7 】

また、ID 中に同一信号レベルが 3 ビット連続するビットパターンが含まれている場合は、その部分が境界ポイントとなり、それ以前の S O F と ID の一部が起動パターン領域とな

50

る。

【0128】

< 特徴量検出回路 >

図9は、特徴量検出回路23aの詳細な構成を示す回路図である。図10、図11は、特徴量検出回路23aの各部の動作を示すタイミング図である。

【0129】

図9に示すように、特徴量検出回路23は、受信信号Rslの供給経路に設けられ、待機状態検出信号DTwの立ち下がリエッジのタイミング(以下「開始タイミング」と称する)、即ち、フレームの受信を開始したタイミングでON状態(供給経路を導通させた状態)となり、後述する終了信号DTeの立ち上がりエッジのタイミング(以下「終了タイミ  
10  
ング」と称する)でOFF状態(供給経路を遮断した状態)となるスイッチ25と、スイッチ25を介して供給される受信信号が通信路LN上の伝送符号の2ビットに相当する期間だけドミナントが継続する領域である第1領域を検出する毎に短期間ハイレベルとなる第1領域検出クロックDCkを生成する第1領域検出回路70と、スイッチ25を介して供給される受信信号が通信路LN上の伝送符号の2ビットに相当する期間だけレセツプが継続する領域である第2領域を検出する毎に短期間ハイレベルとなる第2領域検出クロックRCkを生成する第2領域検出回路80とを備えている。

【0130】

また、特徴量検出回路23aは、スイッチ25を介して供給される受信信号Rslから、通信路LN上の伝送符号の3ビットに相当する期間以上、同一信号レベルが継続する領域  
20  
(境界ポイント)を検出すると、アクティブレベル(ハイレベル)となる終了信号DTeを生成する終了タイミング検出回路90と、第1領域検出クロックDCkおよび第2領域検出クロックRCkに基づいてそれぞれ特徴量(パルスの発生回数)を求め、その特徴量が予め設定された起動量(本実施形態では、いずれも3)と一致した場合に、アクティブレベル(ハイレベル)となる一致検出信号Didを生成する特徴量判定回路100とを備えている。

【0131】

< 第1領域検出回路 >

第1領域検出回路70は、電荷を充放電可能に構成され一端が接地されたコンデンサ71と、受信信号Rslに従って、コンデンサ71の非接地端を、接地レベルまたは定電流源72のいずれかに接続するスイッチ73と、電源電圧Vccを分圧する一対の抵抗からなり基準電圧Vref4を発生させる分圧回路74と、反転入力端子に基準電圧Vref4が印加され、非反転入力端子にコンデンサ71の非接地端の電圧(充電電圧)Vc4が印加されたコンパレータ75と、コンパレータ75の出力(第1領域候補検出信号DD)を、伝送路符号の略1ビットに相当する期間だけ遅延させる遅延回路76と、遅延回路76により遅延させた第1領域候補検出信号DDおよび受信信号Rslを入力としていずれもがハイレベルの時にハイレベルを出力する論理回路77とを備え、論理回路77の出力を、第1領域検出クロックDCkとして特徴量判定回路100に供給するように構成されている。

【0132】

なお、スイッチ73は、受信信号Rslがレセツプの時に接地側、ドミナントの時に定電流源72側に接続され、更に、スイッチ25がOFF状態の時には接地側に接続されるように設定されている。  
40

【0133】

また、定電流源72が供給する電流の大きさ、コンデンサ71の容量、基準電圧Vref4の大きさは、コンデンサ71を連続充電する期間が、伝送符号の1ビット分に相当する期間以下の長さでは、充電電圧Vc4が基準電圧Vref4に達することがなく、それを越えた長さ(即ち、2ビット目に掛かる長さ)になると、充電電圧Vc4が基準電圧Vref4を超えるような大きさとなるように設定されている。

【0134】

このように構成された第1領域検出回路70にて生成される第1領域候補検出信号DD  
50

は、図10, 11に示すように、受信信号Rslの信号レベルが2ビット以上連続してドミナントとなる領域(以下「候補領域」という)があると、その候補領域の2ビット目の途中でハイレベルとなり、受信信号Rslの信号レベルがレセッシブに変化するタイミングでロウレベルに戻る。

【0135】

そして、候補領域が2ビットで構成されている場合は、遅延回路76で遅延させた第1領域候補検出信号DDが論理回路77に入力されるタイミング(候補領域の先頭から3ビット目)で、受信信号Rslはレセッシブ(ハイレベル)となるため、論理回路77の出力である第1領域検出クロックDCKとして、遅延させた第1領域候補検出信号DDがそのまま出力される。一方、候補領域が3ビット以上のドミナントで構成されている場合は、

10

【0136】

つまり、第1領域検出クロックDCKは、ドミナントが2ビットだけ継続する領域である第1領域を検出した場合に発生するパルス信号だけで構成されることになる。

<第2領域検出回路>

第2領域検出回路80は、電荷を充放電可能に構成され一端が接地されたコンデンサ81と、受信信号Rslに従って、コンデンサ81の非接地端を、接地レベルまたは定電流源82のいずれかに接続するスイッチ83と、電源電圧VCCを分圧する一対の抵抗からなり基準電圧Vref5を発生させる分圧回路84と、反転入力端子に基準電圧Vref5が印加され、非反転入力端子にコンデンサ81の充電電圧Vc5が印加されたコンパレータ85と、コンパレータ85の出力(第2領域候補検出信号DR)を、伝送路符号の略1ビットに相当する期間だけ遅延させる遅延回路86と、遅延回路86により遅延させた第2領域候補検出信号DRがハイレベル且つ受信信号Rslをロウレベル(ドミナント)の時にハイレベルを出力する論理回路87とを備え、論理回路87の出力を、第2領域検出クロックRCKとして特徴量判定回路100に供給するように構成されている。

20

【0137】

なお、スイッチ83は、受信信号Rslがレセッシブの時に接地側、ドミナントの時に定電流源82側に接続され、更に、スイッチ25がOFF状態の時には接地側に接続されるように設定されている。

30

【0138】

また、定電流源82が供給する電流の大きさ、コンデンサ81の容量、基準電圧Vref5の大きさは、コンデンサ81を連続充電する期間が、伝送符号の1ビット分に相当する期間以下の長さでは、充電電圧Vc5が基準電圧Vref5に達することがなく、それを越えた長さ(即ち、2ビット目に掛かる長さ)になると、充電電圧Vc5が基準電圧Vref5を超えるような大きさとなるように設定されている。

【0139】

このように構成された第2領域検出回路80にて生成される第2領域候補検出信号DRは、図10, 11に示すように、受信信号Rslの信号レベルが2ビット以上連続してレセッシブとなる領域(以下「候補領域」という)があると、その候補領域の2ビット目の途中でハイレベルとなり、受信信号Rslの信号レベルがドミナントに変化するタイミングでロウレベルに戻る。

40

【0140】

そして、候補領域が2ビットで構成されている場合は、遅延回路86で遅延させた第2領域候補検出信号DRが論理回路87に入力されるタイミングで、受信信号Rslはドミナント(ロウレベル)となっているため、論理回路87の出力である第2領域検出クロックRCKとして、遅延させた第2領域候補検出信号DRがそのまま出力され、一方、候補領域が3ビット以上で構成されている場合は、遅延させた第2領域候補検出信号DRが論理回路87に入力されるタイミングで、受信信号Rslはレセッシブ(ハイレベル)となるた

50

め、論理回路57の出力、即ち、第2領域検出クロックRCKはロウレベルのまま保持される。

【0141】

つまり、第2領域検出クロックRCKは、レセツプが2ビットだけ継続する領域である第2領域を検出した場合に発生するパルス信号だけで構成されることになる。

<終了タイミング検出回路>

図9に戻り、終了タイミング検出回路90は、電源電圧VCCを分圧する一对の抵抗からなり基準電圧Vref6を発生させる分圧回路91と、反転入力端子に基準電圧Vref6が印加され、非反転入力端子にコンデンサ71の充電電圧Vc4が印加されたコンパレータ92と、電源電圧VCCを分圧する一对の抵抗からなり基準電圧Vref7を発生させる分圧回路93と、反転入力端子に基準電圧Vref7が印加され、非反転入力端子にコンデンサ81の充電電圧Vc5が印加されたコンパレータ94と、コンパレータ92の出力SDおよびコンパレータ94の出力SRのうち少なくとも一方がハイレベルの時にハイレベルを出力する論理回路95とを備え、この論理回路95の出力を終了信号DTeとして各部に供給するように構成されている。

10

【0142】

なお、基準電圧Vref6の大きさは、定電流源72が供給する電流の大きさ、コンデンサ71の容量に基づき、コンデンサ71を連続充電する期間が、伝送符号の2ビット分に相当する期間以下の長さでは、充電電圧Vc4が基準電圧Vref6に達することがなく、それを超えた長さ(3ビット目に掛かる長さ)になると、充電電圧Vc4が基準電圧Vref6を超えるような大きさとなるように設定されている。

20

【0143】

同様に、基準電圧Vref7の大きさは、定電流源82が供給する電流の大きさ、コンデンサ81の容量に基づき、コンデンサ81を連続充電する期間が、伝送符号の2ビット分に相当する期間以下の長さでは、充電電圧Vc5が基準電圧Vref7に達することがなく、それを超えた長さ(3ビット目に掛かる長さ)になると、充電電圧Vc5が基準電圧Vref7を超えるような大きさとなるように設定されている。

【0144】

つまり、終了タイミング検出回路90は、フレーム中に同一信号レベルが3ビット連続する箇所が現れた時点で、ハイレベルとなる終了信号DTeを発生させることで、第1領域検出回路70および第2領域検出回路80の動作を停止させるように構成されている。また、第1領域検出回路70および第2領域検出回路80の動作が停止すると、充電電圧Vc4、Vc5がリセットされるため、終了信号DTeの信号レベルは、ハイレベルに変化した後、すぐにロウレベルに戻るようになる。

30

【0145】

<特徴量判定回路>

特徴量判定回路100は、終了信号DTeがハイレベルの時にリセットされると共に、第1領域検出回路70から供給される第1領域検出クロックDCKに従って動作する複数桁(本実施形態では2桁)のカウンタ101と、カウンタ101の出力Q0、Q1がいずれもハイレベル、即ち、カウント値が3の時にハイレベルを出力する論理回路102とを備えている。

40

【0146】

また、特徴量判定回路100は、終了信号DTeがハイレベルの時にリセットされると共に、第2領域検出回路80から供給される第2領域検出クロックRCKに従って動作する複数桁(本実施形態では2桁)のカウンタ103と、カウンタ103の出力Q0、Q1がいずれもハイレベル、即ち、カウント値が3の時にハイレベルを出力する論理回路104と、論理回路102、104の出力がいずれもハイレベルの時にハイレベルを出力する論理回路105と、D型フリップフロップからなり、待機状態信号DTwがハイレベルの時にリセットされ、論理回路65の出力JDを、終了信号DTeが立ち上がるタイミングでラッチするラッチ回路106とを備え、このラッチ回路106の出力を一致検出信号D

50

idとしてウェイクアップ判定回路24に供給するように構成されている。

【0147】

つまり、特徴量判定回路100は、指定パタン領域にて第1領域および第2領域が3回ずつ検出された場合に、一致検出信号Didをアクティブレベル（ハイレベル）にする。

<特徴量検出回路の動作>

このように構成された特徴量検出回路23aは、待機状態検出信号DTwの立ち下がりエッジ、即ち開始タイミングで動作を開始する。

【0148】

そして、自ECU10を起動するための起動用のID(=0x333)が設定されたフレームである起動フレームが通信路LNに送出された場合、図10に示すように、同一の信号レベルが3ビット連続する領域は、RTR, IDE, r0のところで初めて現れるため、この部分が境界ポイントとなり、SOFおよびIDの全体が指定パタン領域となる。

10

【0149】

そして、境界ポイントのr0に掛かるタイミングで充電電圧Vc4が基準電圧Vref6を超えることによって終了信号DTeがハイレベルになり、このタイミングが終了タイミングとなる。

【0150】

なお、指定パタン領域のビットパタンは、2ビット連続のドミナント（第1領域）、2ビット連続のレセシブ（第2領域）が交互に3個ずつ並んだものとなるため、開始タイミングから終了タイミングの間に、第1領域検出回路70は第1領域の数と同数である3個のパルス信号からなる第1領域検出クロックDCkを発生させ、第2領域検出回路80も第2領域の数と同数である3個のパルス信号からなる第2領域検出クロックRCkを発生させる。

20

【0151】

つまり、第1領域検出クロックDCkに従って動作するカウンタ101のカウント値DCNTは、指定パタン領域で検出された第1領域の数を表し、また、第2領域検出クロックRCkに従って動作するカウンタ103のカウント値RCNTは、指定パタン領域で検出された第2領域の数を表す。

【0152】

この両カウント値DCNT, RCNT（特徴量）が、自ECU10に割り当てられた起動量（いずれも3）と一致するため、3番目の第2領域が検出されカウント値RCNTが3（カウント値DCNTはそれより前のタイミングで3になっている）になった時点で無差別ウェイクアップ信号WAがアクティブレベルとなり、その信号レベルが終了タイミングまで保持される。

30

【0153】

一方、自ECU10以外の他のECUを起動するための起動用のID(=0x338)が設定された起動フレームが通信路LNに送出された場合、図11に示すように、同一の信号レベルが3ビット連続する領域は、IDの6ビット目～8ビット目のところで初めて現れるため、この部分が境界ポイントとなり、SOFおよびIDの1ビット目～5ビット目までの部分が指定パタン領域となる。

40

【0154】

つまり、IDの8ビット目に掛かるタイミングで充電電圧Vc5が基準電圧Vref7を超えることによって終了信号DTeがハイレベルになり、このタイミングが終了タイミングとなる。

【0155】

なお、指定パタン領域のビットパタンは、第1領域, 第2領域, 第1領域からなるため、開始タイミングから終了タイミングの間に、第1領域検出回路70は2個のパルス信号からなる第1領域検出クロックDCkを発生させ、第2領域検出回路80は1個のパルス信号からなる第2領域検出クロックRCkを発生させることになる。

【0156】

50

つまり、カウンタ101のカウンタ値DCNTは2、カウンタ103のカウンタ値RCNTは1となり、いずれのカウンタ値DCNT、RCNTも、起動量（いずれも3）と一致しないため、一致検出信号Didはアクティブレベルになることなく、非アクティブレベルのまま保持される。

【0157】

<効果>

このように本実施形態では、境界ポイントの検出に用いる境界条件および特徴量検出回路23aの構成、動作が異なるだけで、その他については第1実施形態の場合と全く同様に動作するため、第1実施形態の場合と同様の効果を得ることができる。

【0158】

なお、本実施形態では、境界条件を、同一信号レベルが3ビット連続することとし、第1領域および第2領域の領域幅を2ビットとしたが、境界条件を同一信号レベルがMビット連続することとした場合は、第1領域および第2領域の領域幅をMビット未満であればよく、第1領域の領域幅と第2領域の領域幅とは必ずしも同じでなくてもよい。また、ドミナントまたはレセッシブのいずれか一方を注目レベルとして、境界条件を、注目レベルがMビット連続することとしてもよい。この場合、第1領域および第2領域のうち注目レベルと同じ信号レベルを有する一方の領域は、領域幅をMビット未満とする必要があるが、他方の領域幅は、任意に設定することができる（但し、スタッフビットの挿入規則により制限される）。

【0159】

[第3実施形態]

次に第3実施形態について説明する。

なお、第3実施形態では、起動するノードの指定に用いるID、境界条件、特徴量判定回路の構成が、第1実施形態とは異なるだけであるため、以下でこれら相違する部分を中心に説明する。

【0160】

<起動フレーム>

本実施形態では、受信信号Rslの信号レベルがドミナントからレセッシブに変化する立ち上がりエッジをカウントし、そのカウント数が予め設定された起動数Cstであることを境界条件とする。

【0161】

起動フレームとして、第1実施形態および第2実施形態と同様にDL C = 0に設定したデータフレームを使用する。

但し、ドミナントがMd (Md - 1の整数)ビット連続する領域を第1領域、レセッシブがMr (Mr - 1の整数)ビット連続する領域を第2領域として、起動フレームのIDとしては、第1領域と第2領域とが交互に並んだビットパターンを有し、且つ、境界条件を満たすまでに、両領域が現れる回数（特徴量）が、特異な値（起動量Td, Tr）を示すものが用いられる。

【0162】

具体的には、例えば、ビットパターンが{<0>10101010101}となるID = 0x555 (Cst = 6, Md = Mr = 1, Td = 6, Tr = 5)、ビットパターンが{<0>01001001001}となるID = 0x249 (Cst = 4, Md = 2, Mr = 1, Td = 4, Tr = 3)、ビットパターンが{<0>11111(0)11111(0)1}となるID = 07FF (Cst = 3, Md = 1, Mr = 5, Td = 3, Tr = 2)等を用いることができる。また、IDに続くRTRの領域も利用して、例えば、ビットパターンが{<0>0000(1)1111(0)0000(1)}となるID = 0x078 (Cst = 2, Md = Mr = 5, Td = 2, Tr = 1)等を用いてもよい。

【0163】

<特徴量判定回路>

特徴量判定回路は、第2実施形態の特徴量検出回路23aにおける終了タイミング検出

10

20

30

40

50



回路 90 を、図 12 に示す、終了タイミング検出回路 90 a に置き換えた構成を有する。

【 0 1 6 4 】

< 終了タイミング検出回路 >

終了タイミング検出回路 90 a は、スイッチ 25 を介して供給される受信信号 Rsl の歪みを除去するために設けられたロウパスフィルタ 96 と、ロウパスフィルタ 96 を介して供給される受信信号 Rsl を入力クロックとして、受信信号 Rsl 中の立ち上がりエッジの個数をカウントするカウンタ 97 と、自 ECU 10 に割り当てられた境界数 Cst を設定する境界数設定スイッチ 98 と、カウンタ 97 のカウント値と境界数設定カウンタに設定された境界数とが一致した時に、アクティブレベル（ハイレベル）となる信号を生成する比較器 99 と、比較器 99 の出力を伝送路符号の略 1 ビット分遅延させて終了信号 DTe を生成する遅延回路 991 を備えている。なお、カウンタ 97 は、終了信号 DTe がアクティブレベルの時に、カウント値がクリアされるように接続されている。

10

【 0 1 6 5 】

< 第 1 領域検出回路 / 第 2 領域検出回路 / 特徴量判定回路 >

個々の ECU 10 には、上述した起動用の ID のいずれかが割り当てられ、その割り当てられた ID に対応する Md, Mr, Td, Tr に基づいて、第 1 領域検出回路 70, 第 2 領域検出回路 80, 特徴量判定回路 100 は、以下のように設定される。

【 0 1 6 6 】

即ち、第 1 領域検出回路 70 の定電流源 72 が供給する電流の大きさ、コンデンサ 71 の容量、基準電圧 Vref4 の大きさは、第 1 領域の領域幅 Md に基づき、コンデンサ 71 を連続充電する期間が、伝送符号の (Md - 1) ビット分に相当する期間以下の長さでは、充電電圧 Vc4 が基準電圧 Vref4 に達することがなく、それを越えた長さ（即ち、Md ビット目に掛かる長さ）になると、充電電圧 Vc4 が基準電圧 Vref4 を超えるような大きさとなるように設定されている。

20

【 0 1 6 7 】

同様に、第 2 領域検出回路 80 の定電流源 82 が供給する電流の大きさ、コンデンサ 81 の容量、基準電圧 Vref5 の大きさは、第 2 領域の領域幅 Mr に基づき、コンデンサ 81 を連続充電する期間が、伝送符号の (Mr - 1) ビット分に相当する期間以下の長さでは、充電電圧 Vc5 が基準電圧 Vref5 に達することがなく、それを越えた長さ（即ち、Mr ビット目に掛かる長さ）になると、充電電圧 Vc5 が基準電圧 Vref5 を超えるような大きさとなるように設定されている。

30

【 0 1 6 8 】

また、特徴量判定回路 100 は、第 1 領域に対応する起動量 Td に基づいて、カウンタ 101 は、少なくとも起動量 Td 分のカウントを行うことができ、論理回路 102 は、カウンタ 101 のカウント値が起動量 Td と一致した時に出力がハイレベルとなるように構成されている。

【 0 1 6 9 】

同様に、特徴量判定回路 100 は、第 2 領域に対応する起動量 Tr に基づいて、カウンタ 103 は、少なくとも起動量 Tr 分のカウントを行うことができ、論理回路 104 は、カウンタ 103 のカウント値が起動量 Tr と一致した時に出力がハイレベルとなるように構成されている。

40

【 0 1 7 0 】

< 特徴量検出回路の動作 >

このように構成された特徴量検出回路 23 a は、待機状態検出信号 DTW の立ち下がりエッジ、即ち開始タイミングで動作を開始する。

【 0 1 7 1 】

そして、自 ECU 10 の起動用に割り当てられた ID（ここでは ID = 0 x 078）が設定されたフレームが通信路 LN に送出された場合、図 13 に示すように、受信信号 Rsl の信号レベルがドミナントからレセッシブに変化するエッジを注目エッジとして、境界数 Cst (= 2) 個目の注目エッジは、RTR とその直後に挿入されたスタッフビットとの境

50

界のタイミングで発生する。つまり、終了タイミング検出回路90aの動作により、このタイミングより略1ビット遅延したタイミングで、終了信号D T eがアクティブレベルに変化する。

【0172】

なお、指定パタン領域のビットパタンは、M r (= 5)ビット連続のドミナントである第1領域と、M d (= 5)ビット連続のレセツプである第2領域とが、第1領域，第2領域，第1領域の順に並んだものとなるため、開始タイミングから終了タイミングの間に、第1領域検出回路70は第1領域の数と同数である2個のパルス信号からなる第1領域検出クロックD C Kを発生させ、第2領域検出回路80は第2領域の数と同数である1個のパルス信号からなる第2領域検出クロックR C Kを発生させる。

10

【0173】

つまり、第1領域検出クロックD C Kに従って動作するカウンタ101のカウンタ値D C N Tは2となり、第2領域検出クロックR C Kに従って動作するカウンタ103のカウンタ値R C N Tは1となる。

【0174】

この両カウンタ値D C N T，R C N T（特徴量）が、起動量（T d = 2，T r = 1）とそれぞれ一致するため、2番目の第1領域が検出されカウンタ値R C N Tが2（カウンタ値D C N Tはそれより前のタイミングで1になっている）になった時点で一致検出信号D i dがアクティブレベルとなり、その信号レベルが終了タイミングまで保持される。

【0175】

20

なお、自E C U 10の起動用に割り当てられたI DがI D = 0 x 0 7 8とは異なる場合、境界数C s t、起動量T d，T r、領域幅M d，M rがそれぞれ異なっているため、I D = 0 x 0 7 8が設定された起動フレームを受信しても、一致検出信号D i dがアクティブレベルとなることはない。

【0176】

一方、起動用ではない通常のI D (= 0 x 0 7 C)が設定されたフレームが通信路L Nに送出された場合、図14に示すように、境界数C s t (= 2)個目の注目エッジは、I D中に挿入された2個目のスタッフビットとI Dの9ビット目との境界のタイミングで発生する。つまり、終了タイミング検出回路90aの動作により、このタイミングより略1ビット遅延したタイミングで終了信号D T eがアクティブレベルに変化する。

30

【0177】

この場合、指定パタン領域のビットパタンは、第1領域，第2領域，1ビットのドミナントが順に並んだものとなるため、開始タイミングから終了タイミングの間に、第1領域検出回路70は第1領域の数と同数である1個のパルス信号からなる第1領域検出クロックD C Kを発生させ、第2領域検出回路80は第2領域の数と同数である1個のパルス信号からなる第2領域検出クロックR C Kを発生させることになる。

【0178】

つまり、カウンタ101のカウンタ値D C N T、カウンタ103のカウンタ値R C N Tはいずれも1となり、カウンタ値D C N T (= 1)とこれに対応する起動量T d (= 2)とが一致しないため、一致検出信号D i dはアクティブレベルになることなく、非アクティブレベルのまま保持される。

40

【0179】

<効果>

このように本実施形態では、境界ポイントの検出に用いる境界条件と、起動フレームに設定する起動用のI Dとが異なるだけであり、その他については第1及び第2実施形態の場合と全く同様に動作するため、第1及び第2実施形態の場合と同様の効果を得ることができる。

【0180】

[他の実施形態]

以上、本発明の一実施形態について説明したが、本発明は上記実施形態に限定されるも

50

のではなく、本発明の要旨を逸脱しない範囲において様々な態様にて実施することが可能である。

【0181】

例えば、上記実施形態では、レシーバ16を二つのコンパレータCP1, CP2で構成し、動作モードによって使用するコンパレータを切り替えるように構成されているが、レシーバを一つのコンパレータCP1で構成し、コンパレータCP1の出力を受信データRx Dとしてマイコン11に供給するか、受信信号Rslとして起動フレーム検出部17に供給するかを、動作モードによって切り替えるようにしてもよい。

【0182】

上記実施形態では、ドミナントが6ビット以上連続した場合に待機状態であると判断しているが、これに限るものではなく、スタッフの挿入によりフレーム中で許容される同一レベルの最大連続数をNとして、N+1ビット以上11ビット以下であればよい。なお、11ビットとは、ACKデリミッタ(1ビット)、EOF(7ビット)、フレーム間に挿入されるインターミッション(3ビット)を合計したビット数である。但し、この場合、起動フレームであるか否かの判定に用いる起動長も変更する必要がある。

【0183】

上記実施形態では、特徴量として注目エッジの数や、第1領域, 第2領域の数を用いているが、指定パタン領域(フレームの先頭から境界条件を満たす箇所までの領域)の領域長を用いてもよい。この場合、期間長判定回路50と同様の回路を用いることで実現することができる。

【符号の説明】

【0184】

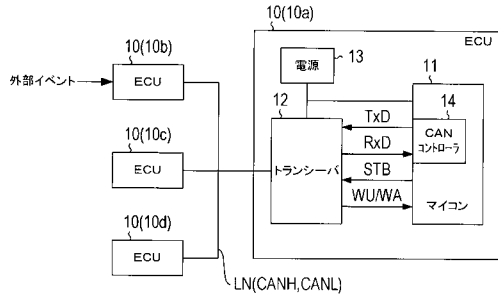
1...通信システム 10(10a~10d)...電子制御ユニット(ECU) 11...マイクロコンピュータ(マイコン) 12...トランシーバ 13...電源回路 14...CANコントローラ 15...ドライバ 16...レシーバ 17...起動フレーム検出部 18...ウェイクアップ制御部 21...待機状態検出回路 22...フレーム長検出回路 23, 23a...特徴量検出回路 24...ウェイクアップ判定回路 25...スイッチ 26, 97, 101, 103...カウンタ 27, 99...比較器 28...起動量設定スイッチ 29, 63, 65, 106...ラッチ回路 31, 41, 51, 71, 81...コンデンサ 32, 42, 52, 72, 82...定電流源 33, 43, 53, 73, 83...スイッチ 34, 44, 54, 74, 84, 91, 93...分圧回路 35, 45, 55, 75, 85, 92, 94...コンパレータ 40...境界ポイント検出回路 50...期間長判定回路 60...エッジ検出回路 70...第1領域検出回路 76, 86, 99, 91...遅延回路 80...第2領域検出回路 90, 90a...終了タイミング検出回路 96...ロウパスフィルタ 98...境界数設定スイッチ 100...特徴量判定回路、

10

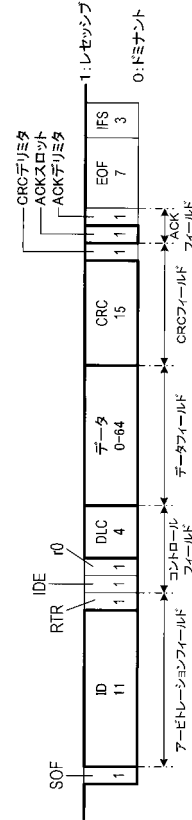
20

30

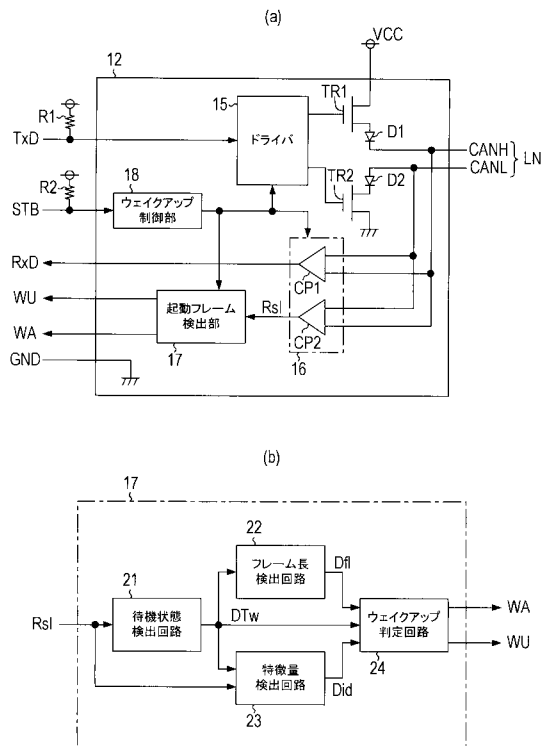
【図1】



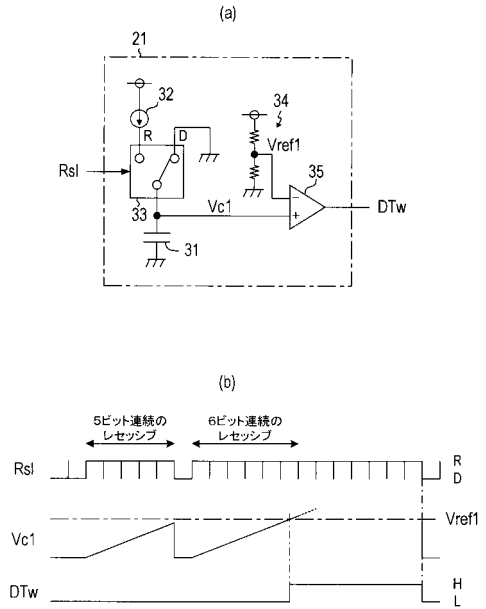
【図2】



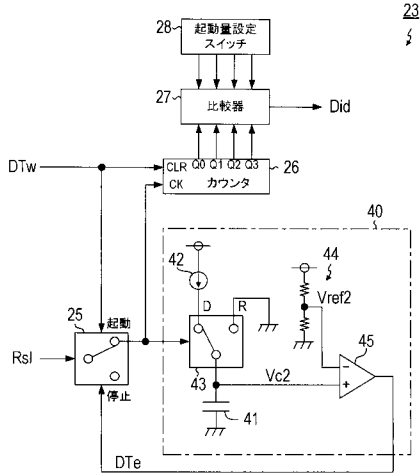
【図3】



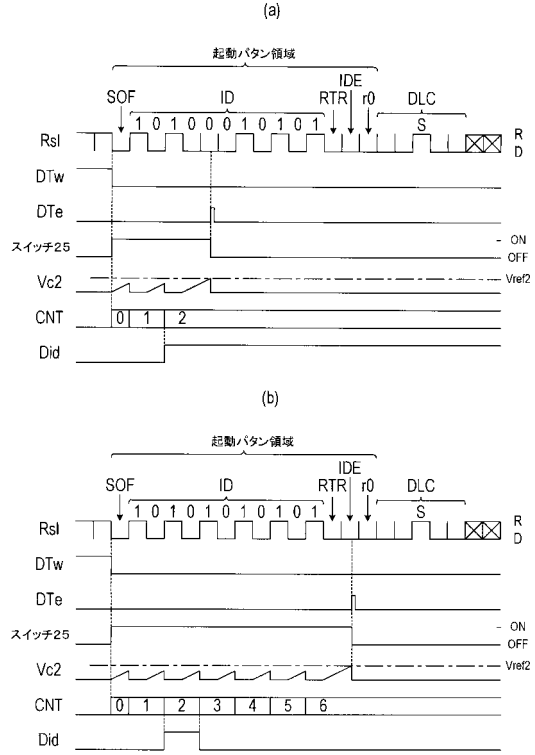
【図4】



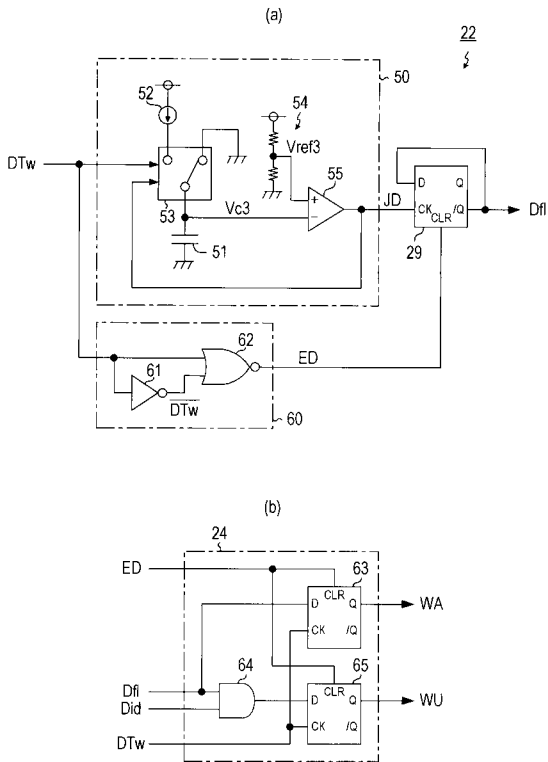
【図5】



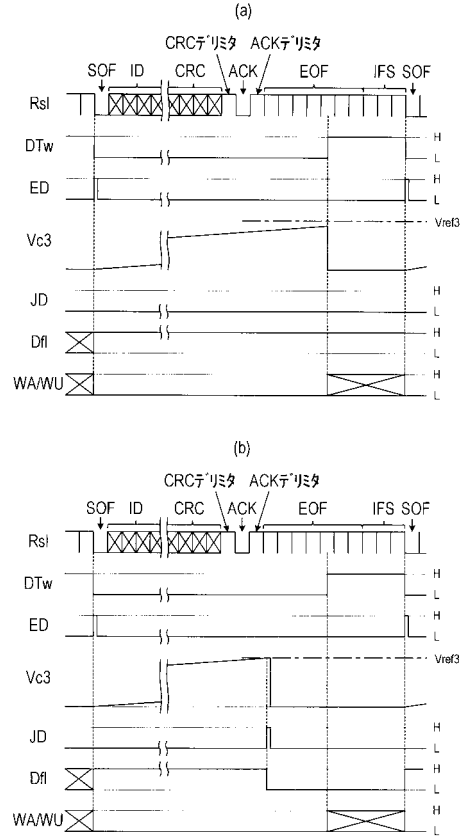
【図6】



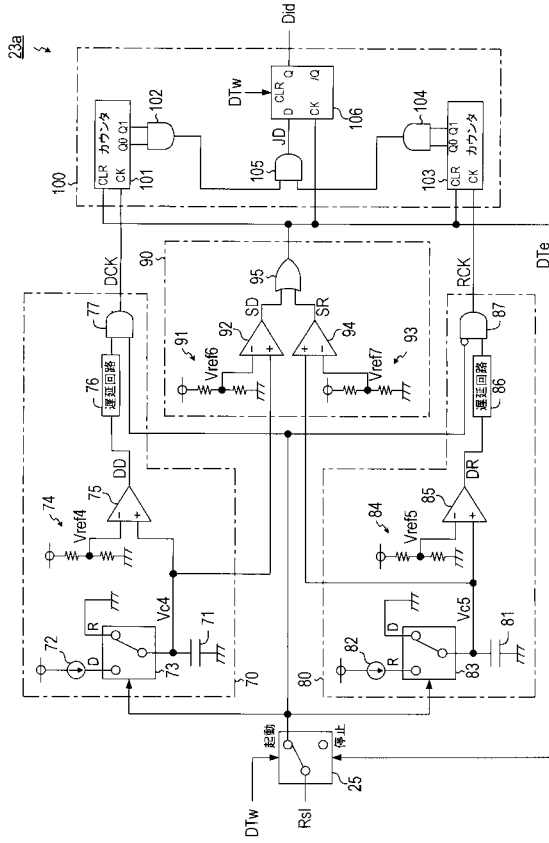
【図7】



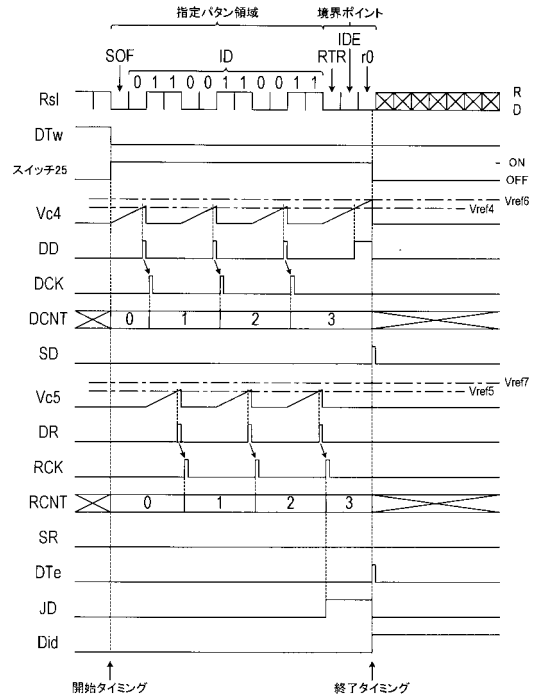
【図8】



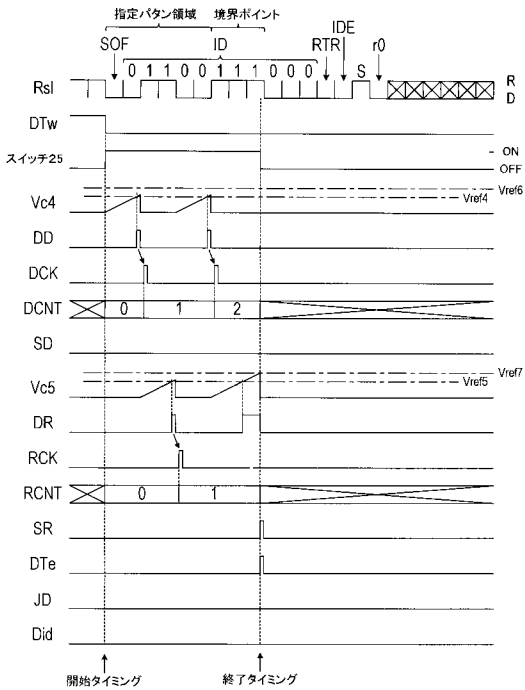
【図9】



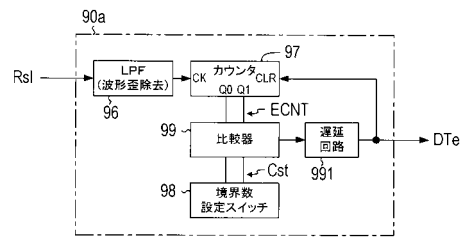
【図10】



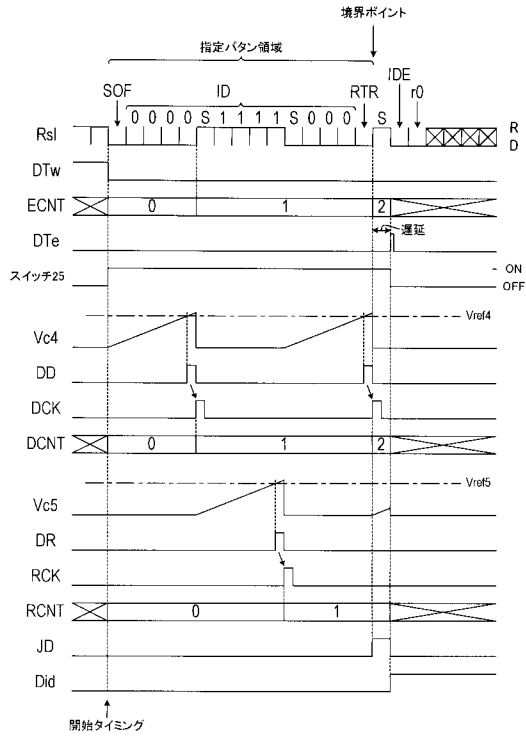
【図11】



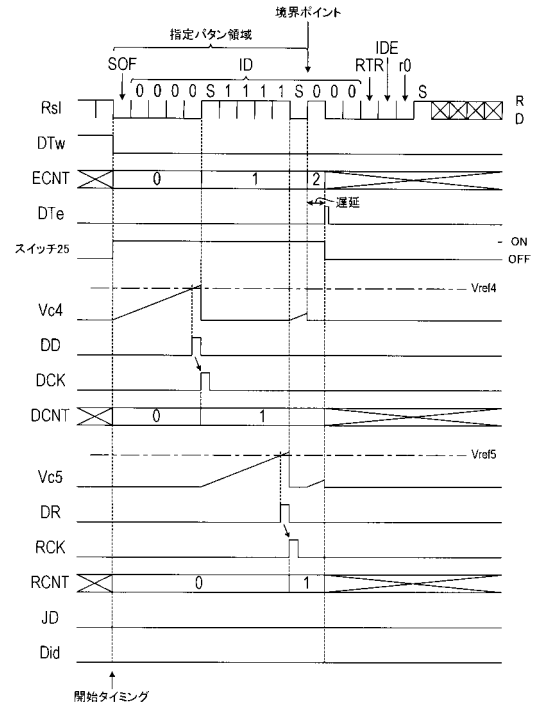
【図12】



【図13】



【図14】



---

フロントページの続き

- (72)発明者 岸上 友久  
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 松岡 俊彦  
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

審査官 森谷 哲朗

- (56)参考文献 特表2009-532949(JP,A)  
特開平08-098284(JP,A)  
特開平10-233789(JP,A)  
特表2005-529393(JP,A)  
特開2010-193126(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- |      |       |
|------|-------|
| H04L | 29/00 |
| G06F | 1/32  |
| H04L | 12/28 |