



(19) **RU** <sup>(11)</sup> **2 217 864** <sup>(13)</sup> **C2**

(51) МПК<sup>7</sup> **H 03 M 13/27, 13/31**

РОССИЙСКОЕ АГЕНТСТВО  
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ

(21), (22) Заявка: 2000121962/09, 21.12.1999

(24) Дата начала действия патента: 21.12.1999

(30) Приоритет: 21.12.1998 KR 1998/57959

(46) Дата публикации: 27.11.2003

(56) Ссылки: RU 2110148 C1, 27.04.1998. US 5742612 A, 21.04.1998. WO 96/37050 A1, 21.11.1996. US 5111389 A, 05.05.1992. EP 0300139 A3, 25.01.1989.

(85) Дата перевода заявки РСТ на национальную фазу: 18.08.2000

(86) Заявка РСТ: KR 99/00795 (21.12.1999)

(87) Публикация РСТ: WO 00/38333 (29.06.2000)

(98) Адрес для переписки: 129010, Москва, ул. Б. Спасская, 25, стр.3, ООО "Юридическая фирма Городисский и Партнеры", пат.пов. Ю.Д.Кузнецову, рег.№ 595

(72) Изобретатель: КИМ Мин-Гоо (KR), КИМ Беонг-Дзо (KR), ЛИ Янг-Хван (KR)

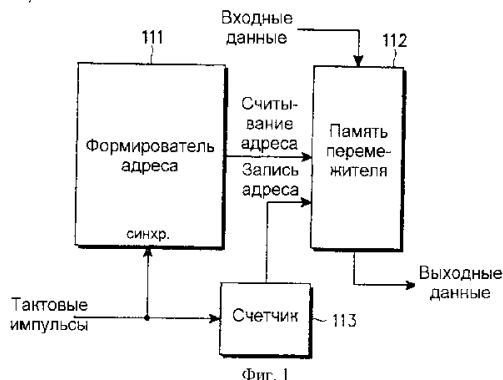
(73) Патентообладатель: САМСУНГ ЭЛЕКТРОНИКС КО., ЛТД. (KR)

(74) Патентный поверенный: Кузнецов Юрий Дмитриевич

(54) УСТРОЙСТВО И СПОСОБ ПЕРЕМЕЖЕНИЯ ОБРАЩЕННОГО ПЕРЕМЕЖЕНИЯ ДЛЯ СИСТЕМЫ СВЯЗИ

(57) Заявлен способ перемежения входных данных, имеющих размер, отличающийся от кратного  $2^m$ , где  $m > 1$ . Способ включает последовательное запоминание входных данных в памяти, добавление величины смещения к размеру входных данных для обеспечения виртуального адреса, имеющего размер  $2^m$ , где  $m > 1$ , определение множества областей формирования адресов, каждая из которых имеет размер  $2^m$ , где  $m > 1$ , формирование случайных адресов в областях формирования адресов; и считывание входных данных из памяти с использованием случайных адресов, сформированных в областях формирования адресов. Технический результат, достигаемый при реализации изобретения, состоит в обеспечении удовлетворения всех свойств

турбокодера в системе связи, включая свойство меры различия, весовое свойство и свойство случайности. 4 с. и 17 з.п.ф-лы, 10 ил, 3 табл.



RU 2 217 864 C2

RU 2 217 864 C2



(19) **RU** <sup>(11)</sup> **2 217 864** <sup>(13)</sup> **C2**  
 (51) Int. Cl.<sup>7</sup> **H 03 M 13/27, 13/31**

RUSSIAN AGENCY  
FOR PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

(21), (22) Application: 2000121962/09, 21.12.1999  
 (24) Effective date for property rights: 21.12.1999  
 (30) Priority: 21.12.1998 KR 1998/57959  
 (46) Date of publication: 27.11.2003  
 (85) Commencement of national phase: 18.08.2000  
 (86) PCT application:  
KR 99/00795 (21.12.1999)  
 (87) PCT publication:  
WO 00/38333 (29.06.2000)  
 (98) Mail address:  
129010, Moskva, ul. B. Spasskaja, 25, str.3,  
OOO "Juridicheskaja firma Gorodisskij i  
Partnery", pat.pov. Ju.D.Kuznetsovu, reg.№ 595

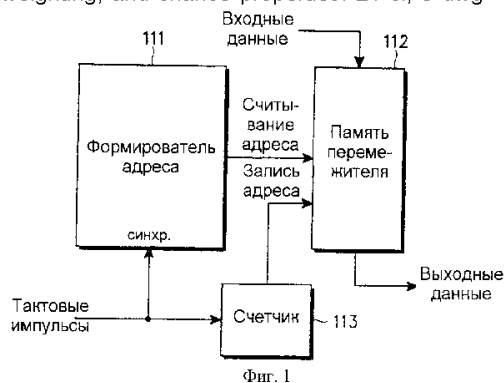
(72) Inventor: **KIM Min-Goo (KR),  
KIM Beong-Dzo (KR), LI Jang-Khvan (KR)**  
 (73) Proprietor:  
**SAMSUNG EHLEKTRONIKS KO., LTD. (KR)**  
 (74) Representative:  
**Kuznetsov Jurij Dmitrievich**

(54) **INTERLEAVING DEVICE AND METHOD FOR COMMUNICATION SYSTEM DEINTERLEAVING**

(57) Abstract:

FIELD: input data interleaving method.  
 SUBSTANCE: method used for interleaving input data whose size differs from that multiple of  $2^m$ , where  $m > 1$ , includes sequential entering of input data in memory; addition of amount of shift to input data size for acquiring virtual address of size  $2^m$ , where  $m > 1$ ; evaluation of plurality of address generation areas, each being of size  $2^m$ , where  $m > 1$ ; generation of random addresses in address generation areas; read-out of input data from memory using random addresses produced in address generation areas. EFFECT: enhanced utilization of all turbo-coder properties in

communication system including distance, weighting, and chance properties. 21 cl, 9 dwg



RU 2 217 864 C2

RU 2 217 864 C2

Таблицы

### Формула изобретения:

1. Способ перемежения входных данных, имеющих размер  $L$ , включающий этапы последовательного запоминания входных данных в памяти, определения, что  $L$  является кратным  $2^m$ , где  $m > 1$ , и добавления величины смещения (ВС) к  $L$  для получения виртуального адреса, имеющего размер  $N_g \times 2^m$ , где  $N_g$  - номер области формирования адреса, если  $L$  не является кратным  $2^m$ ; формирования случайного адреса для входных данных с использованием виртуального адреса; считывания входных данных со случайным адресом.

2. Способ по п.1, отличающийся тем, что дополнительно включает этапы определения множества областей формирования адресов, каждая из которых имеет размер  $2^m$ , где  $m > 1$ , и формирования случайного адреса в каждой из областей формирования адресов.

3. Способ по п.2, отличающийся тем, что случайные адреса представляют собой псевдослучайные (ПШ) последовательности.

4. Способ по п.1, отличающийся тем, что ВС представляет собой некоторую величину, подлежащую добавлению к двоичному значению, полученному посредством преобразования размера входных данных в двоичное значение, так что количество последовательных нулевых разрядов от младшего двоичного разряда (МДР) двоичного значения становится по меньшей мере больше одного.

5. Способ перемежения входных данных, имеющих размер, отличающийся от кратного  $2^m$ ,  $m > 1$ , включающий этапы последовательного запоминания входных данных в памяти, добавления величины смещения к размеру входных данных для получения виртуального адреса, имеющего размер  $N_g \times 2^m$ , где  $m > 1$ , определения множества областей формирования адресов, каждая из которых имеет размер  $2^m$ ; формирования случайных адресов в областях формирования адресов и считывания входных данных из памяти с использованием случайных адресов, сформированных в областях формирования адресов.

6. Способ по п.5, отличающийся тем, что случайные адреса представляют собой ПШ-последовательности.

7. Способ по п.5, отличающийся тем, что величина смещения представляет собой некоторое значение, подлежащее добавлению к двоичному значению, полученному посредством преобразования размера входных данных в двоичное значение, так что количество последовательных нулевых разрядов от младшего двоичного разряда (МДР) двоичного значения становится по меньшей мере больше одного.

8. Устройство для перемежения входных данных, имеющих размер, отличающийся от кратного  $2^m$ ,  $m > 1$ , содержащее память для последовательного запоминания входных данных и формирователь адресов для добавления величины смещения к размеру входных данных для получения виртуального адреса, имеющего размер  $N_g \times 2^m$ , где  $N_g$  - номер области формирования адреса,

определяющего множество областей формирования адресов, каждая из которых имеет размер  $2^m$ , где  $m > 1$ , и формирования случайных адресов в областях формирования адресов, при этом входные данные считываются из памяти с использованием случайных адресов, сформированных в областях формирования адресов.

9. Устройство по п.8, отличающееся тем, что случайные адреса формируются ПШ-генератором.

10. Устройство по п.8, отличающееся тем, что величина смещения является определенной величиной, подлежащей добавлению к двоичному значению, полученному посредством преобразования размера входных данных в двоичное значение, так что количество последовательных нулевых разрядов от МДР двоичного значения становится по меньшей мере больше одного.

11. Устройство по п.8, отличающееся тем, что формирователь адресов использует последние адреса областей формирования адресов в качестве адреса считывания.

12. Устройство по п.8, отличающееся тем, что формирователь адресов включает в себя формирователь случайных адресов, имеющий множество ПШ генераторов, каждый из которых формирует случайные адреса, соответствующие областям формирования адресов, компаратор для деления области виртуальных адресов на множество групп согласно адресам, соответствующим величине смещения, и определения, к которой группе принадлежит случайный адрес из формирователя случайных адресов, и оператор для вычитания определенной величины, соответствующей группе, определенной компаратором на основании случайного адреса, полученного из формирователя случайных адресов, для формирования адреса считывания.

13. Устройство по п.12, отличающееся тем, что каждый ПШ генератор имеет отличающееся значение исходного состояния.

14. Устройство по п.8, отличающееся тем, что формирователь адресов включает в себя множество ПШ-генераторов для формирования случайных адресов, соответствующих соответственным областям формирования адресов; счетчик для формирования сигнала выбора для выбора одного из ПШ-генераторов; селектор для выбора значения состояния выбранного одного из ПШ-генераторов в соответствии с сигналом выбора с выхода счетчика и буфер адресов для компоновки адреса считывания путем объединения битов, соответствующих сигналу выбора из счетчика, и битов с выхода селектора.

15. Устройство по п.14, отличающееся тем, что ПШ-генераторы имеют различные начальные значения.

16. Устройство по п.14, отличающееся тем, что счетчик выдает сигнал выбора для последовательного выбора ПШ-генераторов.

17. Устройство по п.14, отличающееся тем, что счетчик выдает сигнал выбора для выбора ПШ-генераторов в произвольном порядке.

18. Устройство по п.16, отличающееся тем, что счетчик контролирует последний ПШ-генератор и не выбирает последний ПШ-генератор для осуществления выбора

RU 2 2 1 7 8 6 4 C 2

RU 2 2 1 7 8 6 4 C 2

следующих ПШ-генераторов, когда значение состояния последнего ПШ-генератора соответствует величине смещения.

19. Устройство по п.17, отличающееся тем, что счетчик контролирует последний ПШ-генератор и пропускает последний ПШ-генератор при осуществлении выбора следующих ПШ-генераторов, когда значение состояния последнего ПШ-генератора соответствует величине смещения.

20. Турбокодирующее устройство, содержащее первый компонентный кодер для кодирования входных данных; перемежитель для последовательного запоминания входных данных в памяти, добавления величины смещения к размеру входных данных так, чтобы размер виртуального адреса стал  $N_g \times 2^m$ , где  $N_g$  - номер области формирования адреса,  $m > 1$ , определения

множества областей формирования адресов, каждая из которых имеет размер  $2^m$ ,  $m > 1$ ; формирования случайных адресов в областях формирования адресов и считывания входных данных из памяти с использованием случайного адреса, сформированного в областях формирования адресов, и второй компонентный кодер для кодирования данных, считываемых из перемежителя.

21. Турбокодирующее устройство по п.20, отличающееся тем, что величина смещения представляет собой некоторую величину, подлежащую добавлению к двоичному значению, полученному путем преобразования размера входных данных в двоичное значение, так что количество последовательных нулевых разрядов от МДР двоичного значения становится по меньшей мере больше одного.

5

10

15

20

25

30

35

40

45

50

55

60

Настоящее изобретение относится к устройству и способу перемежения и обращенного перемежения, и в частности, к устройству и способу перемежения и обращенного перемежения для турбокодера, используемого в системах радиосвязи, таких как спутниковая цифровая сеть с предоставлением комплексных услуг (ЦСПКУ), цифровая сотовая система, широкополосная система множественного доступа с кодовым разделением каналов (Ш-СМДКРК), международные мобильные коммуникации 2000 (ММТ-2000) и система широкополосного режима асинхронной передачи (Ш-РАП).

***Предшествующий уровень техники***

В турбокодере перемежение выполняется для рандомизации информации, вводимой в кодер, и для улучшения свойства меры различия кодового слова. В частности, ожидается, что турбокодер будет использоваться в дополнительном канале (или канале информационного обмена) системы связи ММТ-2000 (или МДКРК-2000) и в канале передачи данных универсальной системы мобильных телекоммуникаций (УСМТ), предложенной Европейским институтом стандартов по телекоммуникациям (ЕИСТ). Таким образом, для этой цели требуется способ реализации перемежителя. Кроме того, использование турбокодеров приводит к увеличению надежности системы цифровой связи, и в

RU 2217864 C2

RU 2217864 C2

частности, к усовершенствованию характеристик существующих и будущих цифровых мобильных систем связи.

Турбокодер кодирует входной кадр из  $L$  информационных битов в символы контроля по четности с использованием двух простых параллельных каскадных кодов, в которых для компонентных кодов обычно используются рекурсивные систематические сверточные (PCC) коды.

На фиг. 9 показан обычный турбокодер, подробно раскрытый в патенте США № 5446474 от 29 августа 1995 г., включенном в данное описание в качестве ссылки.

Согласно фиг. 9, турбокодер включает в себя первый компонентный кодер 11 для кодирования данных входного кадра, перемежитель 12 для перемежения данных входного кадра и второй компонентный кодер 13 для кодирования выходного сигнала перемежителя 12. В качестве первого и второго компонентных кодеров 11 и 13 обычно используется известный PCC кодер. Далее, перемежитель 12 имеет тот же самый размер, что и входной кадр информационных битов, и переупорядочивает последовательность информационных битов, поступающих на второй компонентный кодер 13, для снижения корреляции между информационными битами.

Для внутреннего перемежителя (или турбоперемежителя) 12 турбокодера предложены различные перемежители, типа псевдошумового (ПШ) случайного перемежителя, случайного перемежителя, блочного перемежителя, нелинейного перемежителя и S-случайного перемежителя. Однако до сих пор

такие перемежители представляют собой всего лишь алгоритмы, разработанные для улучшения их характеристик, исходя из научных исследований, а не реализации. Следовательно, при выполнении фактической системы должна учитываться сложность реализации аппаратных средств. Ниже приведено описание свойств и проблем, связанных с обычным перемежителем для турбокодера.

Функционирование турбокодера зависит от внутреннего перемежителя. Обычно невозможно сконструировать перемежитель, гарантирующий оптимальные характеристики, потому что увеличение размера перемежителя приводит к геометрическому увеличению объема вычислений. Следовательно, в общем случае перемежители реализуют посредством определения условий, удовлетворяющих нескольким данным критериям. Критериями являются следующие:

Свойство расстояния: мера различия между соседними символами кодового слова должна поддерживаться в определенном диапазоне. Поскольку это имеет ту же функцию, что и свойство меры различия кодового слова сверточного кода, предпочтительно создавать перемежитель с большей мерой различия, если это возможно.

Весовое свойство: вес кодового слова, соответствующего ненулевому информационному слову, должен быть выше порогового значения. Поскольку это имеет ту же функцию, что и свойство минимального расстояния сверточного кода,

предпочтительно перемежитель создают по возможности с большим весом.

Свойство случайности: коэффициент корреляции между символами слов выходного сигнала после перемежения должен быть намного ниже, чем коэффициент корреляции между первоначальными символами слов входного сигнала до перемежения. То есть, должна полностью выполняться рандомизация между символами слов выходного сигнала. Это оказывает непосредственное влияние на качество внешней информации, формируемой при непрерывном декодировании.

Хотя вышеупомянутые три критерия проектирования применяются к турбоперемежителю, свойства окончательно не проанализированы. Согласно экспериментам, случайный перемежитель превосходит по характеристикам блочный перемежитель. Однако случайный перемежитель невыгоден тем, что увеличение разнообразия и размера кадра вызывает увеличение требуемого объема памяти для хранения индекса перемежителя (то есть, правила отображения или адреса). Следовательно, учитывая объем аппаратных средств, предпочтительно использовать способ перечисления для считывания данных, хранящихся по соответствующему адресу, путем формирования адреса на тактовый сигнал каждого символа, с использованием для хранения индекса перемежителя правила формирования индекса, а не способа на основе таблиц перекодировки.



Следует отметить, что, если требуются различные размеры перемежителей, а сложность реализации аппаратных средств в системе ММТ-2000 или УТМС (УСМТ) ограничена, следует проектировать турбоперемежитель так, чтобы гарантировать оптимальные характеристики перемежителя, учитывая ограничения. То есть, необходимо определить правило формирования адреса и затем выполнить перемежение и обратное перемежение в соответствии с правилом формирования адреса. Таким образом, перемежитель должен быть спроектирован так, чтобы полностью удовлетворять установленным выше свойствам турбоперемежителя.

Технические требования к ММТ-2000 или УСМТ еще не дали какого-либо определения турбоперемежителю. Линии прямой и обратной связи, определяемые техническими требованиями ММТ-2000, имеют различные типы логических каналов и различные размеры перемежителей. Следовательно, для удовлетворения этого требования многообразия необходимо увеличение объема памяти. Например, в режиме передачи прямой линии связи  $N = 3$  можно использовать перемежитель различных размеров, в диапазоне от 144 битов на кадр до 36864 битов на кадр.

Подводя итог, можно отметить следующие недостатки, свойственные предшествующему уровню техники.

Во-первых, для обычного внутреннего перемежителя турбокодера можно использовать ПШ случайные перемежители, случайные перемежители, блоковые перемежители, нелинейные перемежители и S-случайные перемежители. Однако такие

перемежители представляют собой только алгоритмы, разработанные для улучшения их характеристик, исходя из научных исследований, а не реализации. Следовательно, при осуществлении реальной системы должна учитываться сложность реализации аппаратных средств таких перемежителей. Однако это конкретно не определяется.

Во-вторых, поскольку в существующем способе перемежения, использующем таблицу перекодировки, контроллер (центральный процессор (ЦП) или хост-компьютер) приемопередатчика должен хранить правила перемежения согласно соответствующим размерам перемежителя, память хост-компьютера в дополнение к буферу перемежителя требует отдельную емкость. То есть, когда размер кадра становится переменным и увеличивается в размере, для хранения индекса перемежителя (то есть, правила отображения или адреса) требуется повышенный объем памяти.

В-третьих, не просто реализовать перемежитель, удовлетворяющий как свойству меры различия, так и свойству случайности.

В-четвертых, еще не установлены детализированные технические требования к схеме турбоперемежителя для турбокодера прямой линии связи МДКРК-2000.

#### ***Сущность изобретения***

Задачей настоящего изобретения является создание устройства и способа для осуществления перемежителя, который может решать проблемы обычного перемежителя.

Другой задачей настоящего изобретения является создание устройства и способа перемежения и обращенного перемежения, удовлетворяющих всем свойствам турбокодера в системе связи, включая свойство меры различия, весовое свойство и свойство случайности.

Еще одной задачей настоящего изобретения является создание устройства и способа для выполнения перемежения с использованием области виртуальных адресов, имеющей размер  $2^m$  x N (где N – целое число, а M больше 1 и представляет собой номер сдвигового регистра), путем добавления в системе связи определенной величины к величине размера входных данных.

Для достижения указанных результатов заявлен способ перемежения входных данных, имеющих размер, отличающийся от кратных значений  $2^m$  ( $m > 1$ ). Способ включает последовательное запоминание входных данных в памяти; добавление величины смещения к размеру входных данных для обеспечения виртуального адреса, имеющего размер  $2^m$ ; определение множества областей формирования адресов, каждая из которых имеет размер  $2^m$ , формирование случайных адресов в областях формирования адресов; и считывание входных данных из памяти с использованием случайных адресов, формируемых из областей формирования адресов.

#### ***Краткое описание чертежей***

Вышеупомянутые и другие задачи, признаки и преимущества настоящего изобретения поясняются в последующем подробном

описании, иллюстрируемом чертежами, на которых представлено следующее:

фиг. 1 – блок-схема, иллюстрирующая устройство перемежения в системе связи согласно варианту осуществления настоящего изобретения;

фиг. 2 – блок-схема, иллюстрирующая обращенный перемежитель в системе связи согласно варианту осуществления настоящего изобретения;

фиг. 3 – схема, иллюстрирующая, как действительные символы перемежаются в соответствии с величиной смещения, существующей между перемежаемыми символами в случае перемежения с помощью области виртуальных адресов, в которой к входным данным добавляется величина смещения;

фиг. 4 – схема, иллюстрирующая связь выходных символов после удаления показанных на фиг. 3 недействительных символов;

фиг. 5 – схема, иллюстрирующая ПИИ генератор, имеющий порождающий многочлен  $(1 + x + x^6)$ ;

фиг. 6 – блок-схема, иллюстрирующая блок для формирования адреса считывания перемежения согласно варианту осуществления настоящего изобретения;

фиг. 7А – детализированная блок-схема показанного на фиг. 6 формирователя случайных адресов;

фиг. 7В – схема, иллюстрирующая другой пример счетчика 716 в показанном на фиг. 7А формирователе случайных адресов;

фиг. 8 - графическая схема программы, иллюстрирующая процесс формирования адреса считывания перемежения согласно варианту осуществления настоящего изобретения; и

фиг. 9 - блок-схема турбокодера согласно предшествующему уровню техники.

***Подробное описание предпочтительного варианта осуществления***

Ниже описан предпочтительный вариант осуществления настоящего изобретения со ссылками на чертежи. В последующем описании известные функции или конструкции подробно не описаны, чтобы не затенять изобретение ненужными деталями.

Изобретение предлагает оптимальное устройство перемежения и обращенного перемежения, удовлетворяющие свойствам турбоперемежителя (включая свойство меры различия, весовое свойство и свойство случайности).

С этой целью, если размер данных входного кадра не является кратным  $2^m$  ( $m > 1$ ), формирователь адресов нового турбоперемежителя прибавляет величину смещения (BC), которая является определенной величиной, такой, что количество последовательных нулевых битов от (младшего двоичного разряда) (МДР) становится одним из значений от 1 до 64, когда размер кадра выражен в виде двоичного значения, для определения размера  $N$  виртуального адреса. Чтобы выразить определенный размер  $N$  виртуального адреса через  $N_g \times 2^m$ , номер области  $N_g$  и значение " $m$ " определяют экспериментально, чтобы обеспечить оптимальные свойства перемежителя. После этого формируется

ПШ адрес в соответствии с частичными областями формирования адресов с размером  $2^m$  для перемежения всех данных входного кадра. Например, когда размер кадра составляет 376 (= 101111000), величина смещения, которую можно добавить так, чтобы количество последовательных нулевых битов от МДР стало определенным значением, составляет 8 (=1000).

Здесь, вследствие добавленных величин смещения, формируются ненужные адреса считывания, и эти адреса определяются как недействительные адреса. Если величина смещения добавляется к величине размера входных данных так, что входной кадр должен быть выражен через степень числа 2, увеличение размера входного кадра вызывает большое увеличение размера величины смещения, тем самым затрудняя обработку недействительного адреса. Далее, увеличение числа областей может вызывать ухудшение свойства случайности. Используемый здесь термин "область" относится к каждой области формирования адресов, когда область адресов перемежения равномерно разделена, а термин "группа" относится к области адресов, группируемой с помощью величин смещения.

Соответствующий настоящему изобретению перемежитель переставляет последовательность битов входной информации, используя способ с управлением ПШ смещением, и подает переставленные информационные биты во второй компонентный кодер. Следовательно, для перемежения согласно настоящему изобретению требуется память перемежителя (состоящая из

буфера входных данных и буфера выходных данных) для хранения битов входной информации, блок управляемого смещение ПШ перемежения (УСПШП) (состоящий из частичного реверсивного перемежителя и компаратора) для окончательного изменения последовательности битов входной информации, и реверсивный счетчик. Кроме того, для первого и второго компонентных кодеров турбокодер может использовать не только обычный компонентный кодер, но также и компонентный кодер, определяемый системой МДКРК-2000, и компонентный кодер, определяемый УСМТ системой. Далее, соответствующий настоящему изобретению перемежитель можно применять не только к внутреннему перемежителю последовательного турбокодера, но также и к каналному перемежителю.

На фиг. 1 и 2 показаны перемежитель и обращенный перемежитель согласно варианту осуществления настоящего изобретения, соответственно.

Со ссылками на фиг. 1 ниже описан перемежитель для перемежения данных кадра, поступающих из первого компонентного кодера. Формирователь 111 адресов формирует адрес считывания для изменения последовательности битов входных данных согласно размеру L данных входного кадра и входных тактовых импульсов, и обеспечивает память 112 перемежителя сформированным адресом считывания. Память 112 перемежителя последовательно запоминает входные данные в рабочем режиме записи и выдает запомненные данные в соответствии с адресом считывания, поступающим с

формирователя 111 адресов в рабочем режиме считывания. Счетчик 113 подсчитывает входные тактовые импульсы и подает подсчитанное значение тактовых импульсов в память 112 переमेжителя в качестве адреса записи. Как описано выше, перемежитель последовательно запоминает входные данные в памяти 112 перемежителя в рабочем режиме записи и выдает данные, запомненные в памяти 112 перемежителя, в соответствии с адресом считывания, поступающим с формирователя 111 адресов в рабочем режиме считывания. В качестве альтернативы, также можно изменять последовательность битов входных данных до запоминания их в памяти перемежителя в рабочем режиме записи и последовательно считывать запомненные данные в рабочем режиме считывания.

Со ссылками на фиг. 2 ниже описан обращенный перемежитель. Формирователь 211 адресов формирует адрес записи для восстановления последовательности битов входных данных в первоначальную последовательность согласно размеру L данных входного кадра и входных тактовых импульсов и обеспечивает память 212 перемежителя сформированным адресом записи. Обращенный перемежитель 212 запоминает входные данные в соответствии с адресом записи, поступающим с формирователя 211 адресов в рабочем режиме записи, и последовательно выдает запомненные данные в рабочем режиме считывания. Счетчик 213 подсчитывает входные тактовые импульсы и подает подсчитанное значение тактовых импульсов в



память 212 обращенного перемежителя в качестве адреса считывания.

Как описано выше, обращенный перемежитель имеет такую же структуру, как перемежитель, и осуществляет операции, обратные операциям перемежителя. Обращенный перемежитель отличается от перемежителя только тем, что входные данные имеют различные последовательности как в режиме считывания, так и в режиме записи. Поэтому для удобства ниже описание приведено только со ссылками на перемежитель.

Предпочтительно получить выводы на основании большого количества процедур моделирования, касающиеся реализации перемежителя с хорошими структурными свойствами. В общем, когда размер кадра больше, чем заданное значение, случайный перемежитель имеет среднюю характеристику. Следовательно, для случайного перемежителя предпочтительно проектировать перемежитель, имеющий аналогичную характеристику. С этой целью, в варианте осуществления настоящего изобретения использован регистр сдвига с линейной обратной связью (РСЛОС), который образует ПШ последовательность и использует формируемый из нее случайный адрес. Однако этот способ имеет некоторые проблемы, а именно, ПШ последовательность имеет период  $(2^m - 1)$ , и большинство размеров кадров не выражаются через степень числа 2.

Чтобы решить эти проблемы, адрес считывания формируется путем прибавления величины смещения (ВС) к размеру L входных данных, когда размер L входных данных не является кратным  $2^m$

( $m > 1$ ), с целью определения размера  $N$  виртуального адреса в соответствии с алгоритмом уравнения (1), приведенного ниже.

Ниже приведено описание программного способа перемежения согласно варианту осуществления настоящего изобретения. Когда размер  $L$  входных данных не является кратным  $2^m$  ( $m > 1$ ), размер  $N$  виртуального адреса рассчитывается путем прибавления величины смещения  $BC$  к размеру  $L$  входных данных и перемежение осуществляется управляемым смещением алгоритмом III перемежения уравнения (1).

[Уравнение 1]

```
{N=L+BC;

/*Find  $N=2^m \times Ng$ */      (Найти  $N=2^m \times Ng$ )

for (ADDRESS_WRITE=0; ADDRESS_WRITE <=  $2^m - 2$ ; ADDRESS_WRITE++)
    (для адреса записи =0; адреса записи <=  $2^m - 2$ ; адреса записи ++)
    {for (g=0; g <= Ng-1; g++) (для (g=0; g <= Ng-1; g++))
        {ADDRESS_READ=[PNg (ADDRESS_WRITE) -1] +  $g \times 2^m$ ,
            (для адреса считывания =[PNg (адрес считывания) -1] +  $g \times 2^m$ )
            if (ADDRESS_READ <= L-1) {
                (если (адрес считывания <= L-1) {})
                ADDRESS_READ=ADDRESS_READ-OFFSET (ADDRESS_READ); }
            (адрес считывания = (адрес считывания - смещение (адреса считывания))
            }
        }

/*Overwrite ADDRESS_READ with the same address as
ADDRESS_WRITE*/
```

(Переписать адрес считывания с таким же адресом, как  
и адрес записи)

```
for(g=0;g<=Ng-1;g++)          (для (g=0; g<= Ng-1; g++))
{ADDRESS_WRITE=2m-1;          (адрес записи = 2m-1)
ADDRESS_READ=ADDRESS_WRITE+g*2m-OFFSET(ADDRESS_WRITE);}
      (адрес считывания = адрес записи + g*2m - смещение
      (адреса записи)

/*OFFSET Generation Algorithm*/      (алгоритм формирования
      смещения )

function OFFSET (ADDRESS_READ)
      (действие смещения (адреса считывания))
{
if(ADDRESS_READ<GTH[0])OFFSET=0;
      (если (адрес считывания < ПЗГ[0]), смещение = 0)
else if(GTH[0]<ADDRESS_READ<GTH[1])OFFSET=1;
      (иначе, если (ПЗГ [0] < адреса считывания < ПЗГ[1]),
      смещение = 1)
else if(GTH[1]<ADDRESS_READ<GTH[2])OFFSET=2;
else if(GTH[2]<ADDRESS_READ<GTH[3])OFFSET=3;
else if(GTH[3]<ADDRESS_READ<GTH[4])OFFSET=4;
else if(GTH[4]<ADDRESS_READ<GTH[5])OFFSET=5;
else if(GTH[5]<ADDRESS_READ<GTH[6])OFFSET=6;
else OFFSET=7;          (иначе смещение = 7)
}
}
```

RU 2217864 C2

RU 2217864 C2

Адрес считывания ADDRESS\_READ, сформированный в соответствии с алгоритмом уравнения (1), отображается с помощью первоначального адреса на взаимно-однозначном основании. Такой перемежитель имеет свойство меры различия, а также свойство ПШ перемежителя. В уравнении (1), OFFSET(I) (смещение (I)) является функцией определения, к которой группе принадлежит ADDRESS\_READ (адрес считывания), с использованием пороговых значений, определяемых величиной смещения, и затем перемещением адреса на соответствующую определенную величину.

Если данные считываются посредством адресации соответствующим адресом из памяти перемежителя без смещения адреса на определенное значение, из-за величины смещения будут считываться недействительные данные. То есть, в дополнение к ADDRESS\_READ (адресу считывания), соответствующему входным данным [0...L-1], здесь существуют 8 адресов ADDRESS\_READ, соответствующих смещению [L...N-1] между последовательностями перемежения. Это показано на фиг. 3. Если они считываются, как они есть, будут передаваться N символов, превышающих на 8 символы L, которые фактически должны передаваться. Следовательно, после удаления адреса, существующего между последовательностями перемежения, должен быть присоединен следующий адрес. Это иллюстрируется на фиг. 4.

Рассмотрим фиг. 4, на которой между перемежаемыми последовательностями существуют недействительные символы от  $L$  до  $N-1$ . Следовательно, необходимо последовательно выводить перемежаемые символы, за исключением недействительных символов. Для этого используется способ с управлением смещением. То есть, регулярно определяется  $ADDRESS\_READ$  (адрес считывания), соответствующий последним 8 символам вне  $[L...N-1]$ , в соответствии с правилом перемежения. Следовательно, можно предварительно узнать положения перемеженных недействительных символов. Сначала предположим, что адреса для 8 последних символов представляют собой  $D_1, D_2, D_3, \dots, D_8$  (то есть,  $L...N-1$ ), а адрес перемежения, соответствующий  $D_i$  ( $i = 1...8$ ), представляет собой  $T_k = PIRB(D_i)$ , где  $k = 1...8$ . Конечно, не всегда выполняется  $T_1 < T_2$  для  $D_1 < D_2$ , и адреса перемежения располагаются в данном порядке. Следовательно, для удобства предположим, что индекс, контролируемый для упорядочения адреса перемежения в порядке  $T_1 < T_2 < \dots < T_8$ , определяется как "j", а использующий его адрес определяется как  $T_j$  ( $j = 1...8$ ). Затем,  $N$  областей перемежения делятся на 8 групп на основании вышеупомянутого адреса, и каждый адрес  $T_i$  становится порогом для различения их границы. Здесь должны присоединяться адреса, за исключением пороговых значений. Например, посредством вычитания "0" из  $ADDRESS\_READ$  (адрес считывания) (то есть,  $ADDRESS\_READ-0$ ) для GO,  $ADDRESS\_READ-1$

для G1, ..., и ADDRESS\_READ-7 для G7, все сформированные адреса будут иметь значения в области  $[0...L-1]$ .

Кроме того, до применения алгоритма уравнения (1) предварительно должны быть определены несколько параметров. Параметры, описанные ниже, были определены экспериментальным путем. Такие параметры являются переменными, зависящими от начальных значений ПШ генератора для формирования ПШ последовательности, но не имеют никакого отношения к эффективности перемежителя. Следовательно, начальные значения фиксируются на предварительно определенных значениях. В приведенных ниже таблицах 1 и 2  $p(x)$  является примитивным многочленом ПШ генератора, определяемым на поле Галуа  $PG(2)$ , в котором крайний левый бит показывает коэффициент 0-ой степени, а крайний правый бит показывает коэффициент самой высокой степени. То есть,  $p(x) = [1100001]$  показывает  $p(x) = 1 + x + x^6$ . ПШ генератор, соответствующий многочлену  $p(x) = 1 + x + x^6$  генератора, иллюстрируется на фиг. 5.

В общем, в процессе инициализации, в  $m$  ячеек сдвигового регистра загружаются начальные значения, соответствующие соответственным областям. После этого, значения регистра обновляются с каждым тактовым импульсом по связанной линии, и после обновления данных формируется 6-разрядный адрес комбинацией значений (0/1), хранящихся в регистре. То есть, если содержимое самой низкой степени представляет собой  $p[1]$ , а содержимое самой высокой степени  $p[m]$ , выражение

PNg (ADDRESS\_WRITE) (адрес записи) показывает адрес, полученный путем преобразования двоичного значения сдвигового регистра (p[1]p[2] ... p[m-1]p[m]) в десятичное число ( $= p[1]2^{m-1} + \dots + p[m]2^0$ ), если синхронизация осуществляется в начальный момент времени с помощью адреса записи ADDRESS\_WRITE. Кроме того, адрес, сформированный ПШ генератором, имеет период  $2^m-1$ . Далее, поскольку начальные значения являются не нулевыми, все сформированные адреса имеют значения в диапазоне  $\{1 \leq k \leq 2^m-1\}$ . Следовательно, выражение [PNg (ADDRESS\_WRITE)-1] имеет значение в диапазоне  $\{1 \leq k \leq 2^m-2\}$ . В этом случае, поскольку количество  $2^m-1$  адресов, сформированных ПШ генератором, меньше на единицу, чем количество  $2^m$  требуемых адресов, последний адрес в каждой области переписывается и затем используется в качестве ADDRESS\_READ (адреса считывания). В уравнении (I) это соотношение выражается следующим образом:

$$\text{ADDRESS\_WRITE} = \text{ADDRESS\_WRITE} + g * 2^m - \text{OFFSET}(\text{ADDRESS\_WRITE});$$

(адрес записи = адрес записи +  $g * 2^m$  - смещение (адреса записи)).

Ниже приведено описание реализации аппаратных средств алгоритма уравнения (1). На фиг. 6 показана соответствующая варианту осуществления настоящего изобретения детальная структура формирователя адресов для считывания данных, последовательно запоминаемых в памяти 112 перемещителя.

Со ссылками на фиг. 6, ниже описан формирователь 111 адресов. Формирователь 121 случайных адресов выдает

случайные адреса, сформированные множеством ПШ генераторов. Компаратор 122 сравнивает случайные адреса, поступающие из формирователя 121 случайных адресов, с пороговыми значениями ПЗГ (пороговые значения для группировки адресных областей), предварительно определенными величиной смещения, для выдачи сигнала выбора значения группы и случайных адресов. Далее, когда компаратор 122 сравнивает случайные адреса, поступающие из формирователя 121 случайных адресов, с пороговыми значениями группы ПЗГ, определенными величиной смещения, и когда какой-либо из них идентичен, компаратор 122 в этот момент удаляет случайный адрес. Селектор 123 выбирает значение группы в соответствии с сигналом выбора. Вычитающее устройство 124 вычитает определенное значение группы селектора 123 из случайного адреса, поступающего из компаратора 122, для формирования адреса считывания для считывания данных из памяти 112 перемежителя.

Детальная структура формирователя 121 случайных адресов иллюстрируется на фиг. 7А. Рассмотрим фиг. 7А, на которой ПШ генераторы 711 - 7N1 формируют ПШ последовательности для изменения последовательности информационных разрядов, хранящихся в соответствующих областях формирования адресов, и подают сформированные ПШ последовательности в первый мультиплексор 712. Здесь каждый из ПШ генераторов 711 - 7N1 инициализируется для различных значений. Счетчик 716 выдает сигналы выбора для выбора выходного сигнала первого мультиплексора 712. Если принять, что номером адресной



области является  $N_g$ , счетчик 716 выдает сигналы выбора  $0 \dots N_g - 1$ . Здесь сигналы выбора могут быть сформированы либо последовательно, либо беспорядочно. Для случайного формирования сигналы выбора беспорядочно формируются согласно данной модели, определенной экспериментальным путем. Первый мультиплексор 712 выбирает выходные сигналы ПШ генераторов 711 - 7N1 согласно сигналам выбора, поступающим из счетчика 716. Здесь из выходных данных первого мультиплексора 712 в вычитающем устройстве 718 вычитается 1, и затем они поступают на второй мультиплексор 713. Это производится для отображения случайных адресов от "0" путем вычитания "1" из всех сформированных значений, поскольку ПШ генераторы 711 - 7N1 не могут формировать значение адреса, равное "0". Счетчик 715 области формирует величину подсчета, соответствующую размеру области формирования адресов, и обеспечивает компаратор 714 сформированной величиной подсчета. Компаратор 714 обеспечивает второй мультиплексор 713 сигналом выбора "1", когда величина подсчета, поступающая со счетчика 715 области, соответствует размеру области  $2^m - 1$ . Второй мультиплексор 713 выбирает выходной сигнал первого мультиплексора 712, когда величина подсчета, сформированная счетчиком 715 области в соответствии с сигналом выбора, соответствует размеру области - 2, и выбирает выходной сигнал размера области  $2^m - 1$  (размер области - 1), поступающий из компаратора 714, когда величина подсчета, сформированная счетчиком 715 области, достигает

RU 2217864 C2

RU 2217864 C2

размера области - 1. Буфер 717 адресов запоминает выходные данные счетчика 716 в верхней области адресов, а выходные данные второго мультиплексора 713 запоминает в нижней области адресов. Адрес, хранящийся в буфере 717 адресов считывания, подается в показанный на фиг. 6 компаратор 122. Затем компаратор 122 определяет, к которой группе принадлежит адрес, и подает соответствующий сигнал выбора группы в селектор 123. Селектор 123 избирательно выдает значения группы согласно сигналу выбора, а вычитающее устройство 124 вычитает выбранное значение группы из выходного сигнала адреса с компаратора 122 и обеспечивает память 112 переключателя окончательным адресом считывания, чтобы считывать данные, соответствующие адресу считывания из памяти 112 переключателя.

Со ссылками на фиг. 6 и 7А ниже проведено описание процесса формирования адреса считывания. ПШ генераторы 711 - 7N1 формируют ПШ последовательности путем смещения хранящихся значений состояния, используя тактовые импульсы, а первый мультиплексор 712 выбирает значения состояния ПШ генераторов 711 - 7N1 согласно сигналу выбора, поступающему из счетчика 716. После выбора значений состояния, ПШ генераторы 711 - 7N1 формируют ПШ последовательности, снова посредством смещения хранящихся значений состояния с использованием тактовых импульсов. Из ПШ последовательности, выходящей из первого мультиплексора 712, вычитается "1", и затем она подается на второй мультиплексор 713. ПШ

последовательность поступает в нижнюю область буфера 717 адресов до тех пор, пока значение подсчета области  $1 / Ng \times TI$  не достигнет размера области формирования адресов, равного  $2^m - 1$ . Тем временем, когда значение подсчета области  $1 / Ng \times TI$  достигает величины размера области формирования адресов, равного  $2^m - 1$ , значение  $2^m - 1$  поступает в нижнюю область буфера 717 адресов. Далее, в верхней области буфера 717 адресов хранятся значения, показывающие область (область формирования адресов, соответствующую выбранному в данный момент ПШ генератору), с выхода счетчика 716. Адрес, хранящийся в буфере 717 адресов, поступает в компаратор 122, который определяет, к какой группе принадлежит адрес, и посылает соответствующий сигнал выбора группы в селектор 123. Затем адрес подается в вычитающее устройство 124. После этого селектор 123 избирательно выдает соответствующее значение группы согласно сигналу выбора, а вычитающее устройство 124 вычитает соответствующее значение группы из выходного сигнала значения адреса с компаратора 122 и подает адрес считывания в память 112 перемежителя. При этом, если нет группы, которой принадлежит адрес, то есть, если адрес соответствует пороговым значениям из-за величины смещения, компаратор 122 удаляет адрес и считает адрес недействительным. Затем память 112 перемежителя выдает данные, хранящиеся в соответствующем адресе, в соответствии с выданным адресом считывания.

RU 2217864 C2

RU 2217864 C2

В этом варианте осуществления недействительный адрес ПЗГ, сформированный величинами смещения, удаляется в компараторе 122. Однако в качестве альтернативного варианта осуществления имеется способ, не предусматривающий первоначальный выбор ПШ последовательности, соответствующей величине смещения, сформированной последним ПШ генератором 7N1. В этом случае функция удаления компаратора 122 не требуется.

Как показано на фиг. 7В, счетчик 720 контролирует значение состояния последнего ПШ генератора 7N1, и когда он определяет, что значение состояния является недействительным значением из-за величины смещения, счетчик 720 выдает сигнал разрешения на селектор 721. Затем селектор 721 выдает на мультиплексор 712 сигнал выбора ( $s = 0$ ) для выбора первого ПШ генератора. Когда ПШ генераторы выбираются последовательно, селектор 721 выдает сигнал выбора "0", а когда ПШ генераторы выбираются произвольно, селектор 721 выдает сигнал выбора для выбора следующего ПШ генератора. То есть, формирования недействительного адреса можно избежать, не выбирая первоначально недействительное значение, обусловленное величиной смещения, сформированной последним ПШ генератором.

На фиг. 8 показан процесс формирования адреса перемежения, основанный на алгоритме уравнения (1). Как показано на фиг. 8, формирователь адресов (или ЦП) 121 вычисляет на этапе 811 соответственные значения параметров

для перемежения. Если размер  $L$  входного кадра выражен в виде двоичной величины, формирователь 121 адресов определяет размер  $N$  виртуального адреса, прибавляя некоторую величину (или величину смещения) так, чтобы количество последовательных нулевых разрядов от МДР стало определенной величиной. Далее, если размер  $N$  виртуального адреса выражен через степень числа 2 (то есть,  $2^m \times N_g$ ), то множитель "m" и номер  $N_g$  области определяют экспериментальным путем. Параметры определяют в процессе расчета и хранят в таблице перекодировки. Во время перемежения значения считываются из таблицы перекодировки.

После этого, на этапе 813, формирователь 121 адресов инициализирует адрес записи ADDRESS\_WRITE на "0" и на этапе 815 инициализирует индекс области "g" на "0". После инициализации, на этапе 817, буфер 121 адресов формирует случайный адрес, используя ПШ последовательность, в соответствии с уравнением  $ADDRESS\_READ = [(PN_g(ADDRESS\_READ\_WRITE) - 1) + g \cdot 2^m]$ , где  $PN_g(ADDRESS\_READ\_WRITE)$  обозначает функцию формирования ПШ последовательности, а вычитание "1" из нее отображает сформированную ПШ последовательность из "0". Далее, добавление " $g \cdot 2^m$ " отображает сформированную ПШ последовательность для соответственных областей. То есть, для индекса области  $g=0$  сформированная ПШ последовательность отображается в области 0, а для индекса

области  $g=1$  сформированная ПШ последовательность отображается в области 1.

На этапе 819 формирователь 121 адресов формирует заключительный адрес считывания, используя рассчитанный случайный адрес в соответствии с уравнением  $(ADDRESS\_READ=ADDRESS\_READ-OFFSET(ADDRESS\_READ))$ . Вышеприведенное уравнение указывает, что адрес считывания рассчитывается путем определения, к которой группе принадлежит адрес считывания, а затем вычитания величины смещения, соответствующей группе. Здесь группа отличается пороговым значением группы (то есть, недействительным адресом), сформированным величиной смещения. Например, если адрес считывания соответствует группе 1, формирователь 121 адресов вычитает "1" из заключительного адреса считывания. А если адрес считывания соответствует группе 2, формирователь 121 адресов из заключительного адреса считывания вычитает "2".

После этого, на этапе 821, формирователь 121 адресов проверяет, достиг ли индекс области  $g$  номера области  $N_g - 1$ . Когда оценка показывает, что индекс области достиг номера области - 1, формирователь 121 адресов переходит к этапу 823. В ином случае, когда индекс области не достиг номера области  $N_g - 1$ , формирователь 121 адресов переходит к этапу 825, увеличивая индекс области на "1", и возвращается к этапу 817.

При обнаружении, что индекс области достиг номера области  $N_g - 1$ , на этапе 823 формирователь 121 адресов анализирует, достиг ли адрес записи ADDRESS\_WRITE значения  $2^m - 2$  (то есть, количества адресов, которые может формировать один ПШ генератор). Здесь адрес записи соответствует счету области. Если определено, что адрес записи достиг значения  $2^m - 2$ , формирователь 121 адресов переходит к этапу 829. В ином случае, если адрес записи не достиг величины  $2^m - 2$ , формирователь 121 адресов переходит к этапу 827, для увеличения адреса записи на "1" и возвращения к этапу 815.

При обнаружении, что адрес записи достиг значения  $2^m - 2$ , формирователь 121 адресов на этапе 829 отображает адрес записи для адреса считывания, используя уравнение  $ADDRESS\_WRITE = 2^m - 1$ ,  $ADDRESS\_READ = ADDRESS\_WRITE + g * 2^m - OFFSET(ADDRESS\_WRITE)$  (Адрес записи =  $2^m - 1$ , адрес считывания = адрес записи +  $g * 2^m$  - смещение (адреса записи)), и затем заканчивает программу. То есть, последний адрес записи используется как адрес считывания.

Приведенные ниже таблицы 1 и 2 показывают параметры расчета УСПШП для каждого набора скоростей при применении новой схемы перемежения к системе ММТ-2000.

Таблица 1

Набор скоростей 1	При 12,2 кбс	При 38,4 кбс	При 76,8 кбс	При 153,6 кбс	При 307,2 кбс
Размер кадра L	376	760	1528	3064	6136
Величина смещения (BC)	8	8	8	8	8
$N=L+BC$	384	768	1536	3072	6144
m	6	7	8	9	10
$N_g$	6	6	6	6	6
Начальный параметр	101011 010100 111011 101111 011101 011010	1010110 0101001 1110110 1011111 0111010 0110101	10101101 01010010 11101101 10111110 01110101 01101010	101011010 010100101 111011010 101111101 011101010 011010101	1010110101 0101001010 1110110101 1011111010 0111010101 0110101010
ПЗГ ( $t_0, t_1, t_2, t_3, t_4, t_5, t_6, t_7$ )	{23, 41, 65, 107, 119, 131, 269, 383}	{47, 77, 191, 335, 401, 425, 641, 767}	{491, 599, 737, 755, 1187, 1211, 1265, 1535}	{659, 1373, 2027, 2447, 2531, 2825, 2861, 3071}	{881, 2159, 2429, 2807, 4307, 4559, 4931, 6143}
Многочлен $p(x)$ ПШ генератора	1100001	10010001	101110001	1000100001	10010000001

RU 2217864 C2

RU 2217864 C2



Таблица 2

Набор скоростей 2	При 28,8 кбс	При 57,6 кбс	При 115,2 кбс	При 230,4 кбс	При 460,8 кбс
Размер кадра L	568	1144	2296	4600	9208
Величина смещения (BC)	8	8	8	8	8
$N=L+BC$	576	1152	2304	4508	9216
M	6	7	8	9	10
$N_g$	9	9	9	9	9
Начальный параметр	101011 010100 101010 011011 001011 111100 110111 100011 110000	1010110 0101001 1010100 0110111 0010110 1111001 1101110 1000111 1100000	10101101 01011101 10101001 01101110 00101101 11110010 11011101 10001110 11000001	101011010 010100101 101010010 001011010 001011010 111100101 110111010 100011101 110000010	1010110101 0101001010 1010100101 0110111010 0010110101 1111001010 1101110101 1000111010 1100000101
ПЗГ { $t_0, t_1, t_2,$ $t_3, t_4, t_5,$ $t_6, t_7$ }	{107, 305, 332, 368, 431, 449, 467, 575}	{179, 224, 395, 661, 710, 746, 1070, 1151}	{485, 647, 854, 881, 1529, 1565, 1646, 2303}	{197, 323, 764, 818, 2144, 3185, 4166, 4607}	{2006, 2384, 2942, 6074, 7991, 8396, 8963, 9215}
Многочлен $p(x)$ ПШ генератора	1100001	10010001	101110001	1000100001	10010000001

RU 2217864 C2

RU 2217864 C2

Приведенная ниже таблица 3 показывает адреса считывания  
УСПШП для перемежителя, имеющего размер N=376, и  
сформированные на основании таблицы 1.

Таблица 3

36	73	172	230	317	332	33	68	165	226	286	373	16	113	146	224	318	346	55	88
184	223	302	27	123	171	207	294	365	13	149	199	290	342	6	78	138	195	288	
50	118	180	193	287	364	40	106	169	192	271	357	35	100	148	239	262	338	17	97
185	215	259	8	80	156	203	257	363	51	119	189	197	256	341	25	91	158	194	303
330	12	77	190	240	279	372	53	70	174	231	267	361	26	114	166	211	261	340	60
104	162	201	258	45	99	160	196	304	348	22	81	159	241	295	58	72	143	216	275
350	44	115	135	251	265	37	89	131	221	260	366	18	76	129	206	305	358	56	117
128	246	280	354	43	90	175	234	315	352	21	124	151	228	285	351	10	109	139	225
270	335	52	86	133	208	310	327	41	122	130	247	298	323	20	108	176	219	292	321
57	101	167	205	289	320	28	82	147	198	272	367	61	120	137	243	311	343	30	107
132	232	283	331	62	85	177	227	269	325	46	74	152	209	262	322	38	116	187	200
306	368	34	105	157	243	296	359	32	84	142	217	291	339	31	121	182	204	272	329
15	92	170	245	264	324	7	125	164	218	307	369	3	94	161	252	281	344	1	126
144	237	268	1	110	183	214	309	349	47	102	155	250	282	334	23	98	141	236	316
374	11	96	134	229	301	362	5	95	178	210	278	356	2	79	168	248	314	353	48
71	163	235	300	336	39	67	145	213	293	375	19	65	136	202	274	347	9	64	179
244	312	333	4	111	153	233	299	326	49	87	140	212	277	370	24	75	181	249	266
360	59	69	154	220	308	355	29	66	188	253	297	337	14	112	173	222	276	328	54
103	150	254	313	371	42	83	186	238	284	345	63	127	191	255	319				

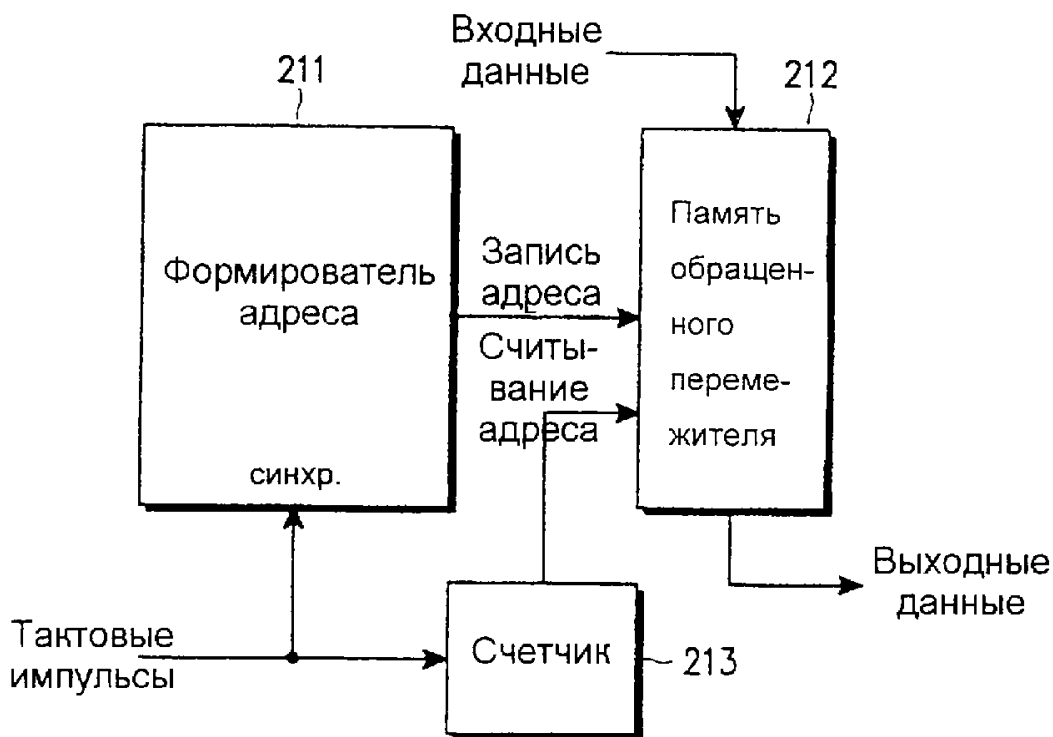
RU 2217864 C2

RU 2217864 C2

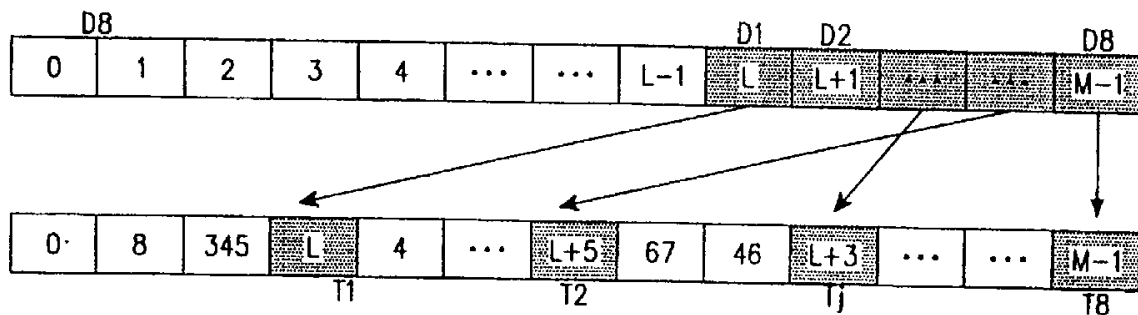
Как описано выше, настоящее изобретение предлагает способ снижения до минимума объема памяти, требуемой для выполнения случайного перемежения при удовлетворении свойства случайности, свойства меры различия и весового свойства для перемежения данных. Далее предложенный способ управляемого смещением перемежения решил проблему существующего способа ПШ перемежения, в котором размер перемежителя не может быть выражен через степень числа 2, и увеличение размера перемежителя приводит к низкой эффективности использования памяти. Кроме того, новый перемежитель является подходящим для системы ММТ-2000, в которой размер перемежителя каждого логического канала не выражается через степень числа 2 и является очень большим. При существующем способе перемежения, в контроллере (ЦП или хост-компьютере) приемопередатчика должны храниться различные правила перемежения для соответственных размеров перемежителей, так что память хост-компьютера требует отдельного объема памяти в дополнение к памяти перемежителя. Однако изобретение обеспечивает уменьшение сложности аппаратных средств благодаря реализации перемежителя, способного к перечислению. Кроме того, изобретение предлагает очень простой способ передачи для перемежителя и обращенного перемежителя и минимизирует использование памяти. То есть, новый перемежитель требует объем памяти перемежителя, соответствующий размеру L кадра. И наконец, новый перемежитель удовлетворяет всем свойствам турбо-

перемежителя, вследствие чего гарантируя средние характеристики или превышающие их характеристики.

Хотя изобретение было показано и описано на примере его определенного предпочтительного варианта осуществления, специалистам в данной области техники должно быть понятно, что можно делать различные изменения в форме и деталях, не выходя при этом за рамки сущности и объема изобретения, определенных в прилагаемой формуле изобретения.

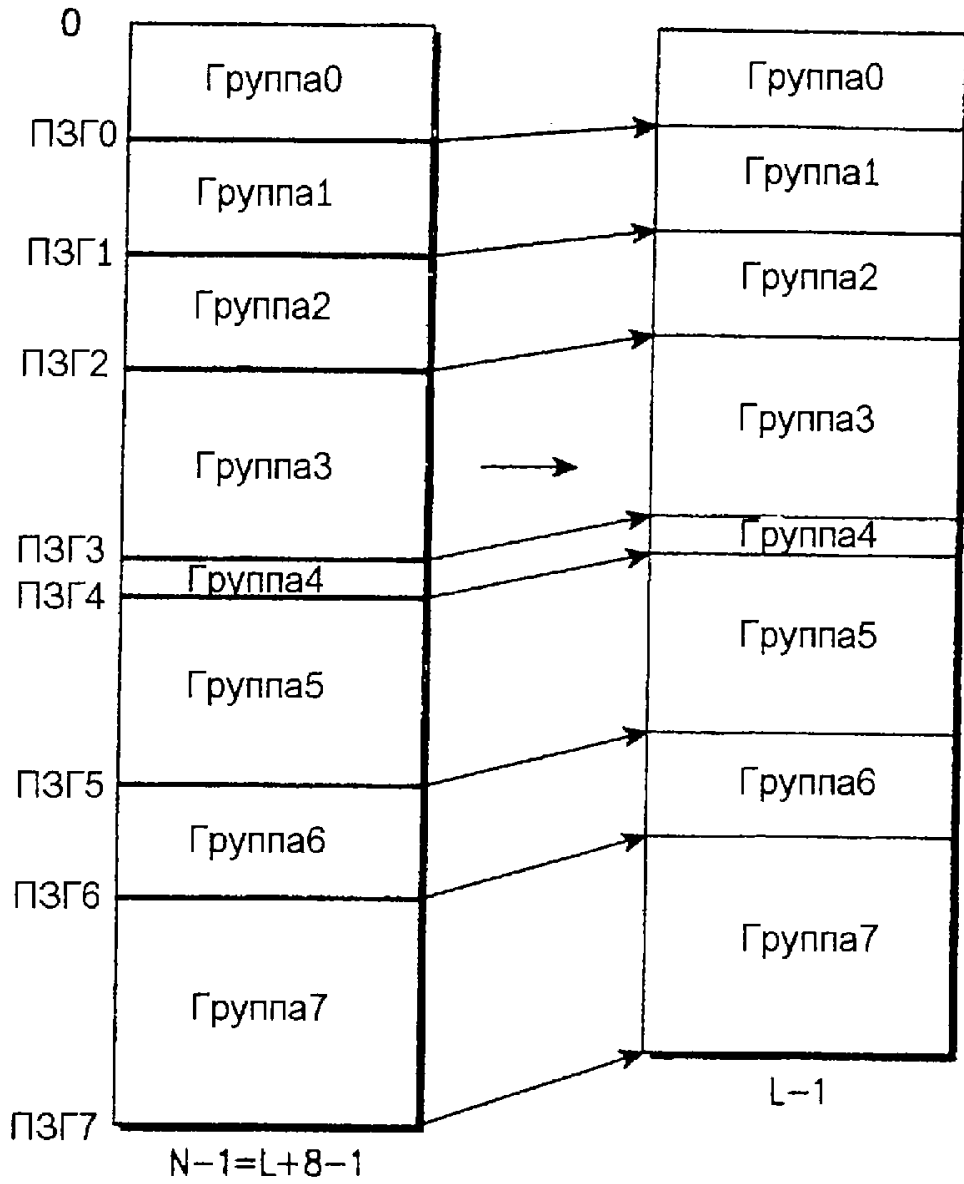


Фиг. 2

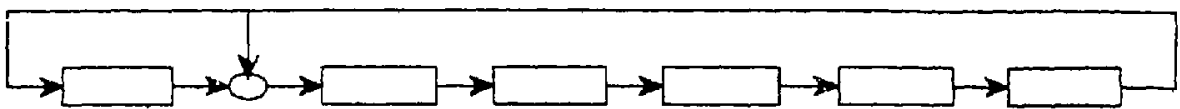


Режим записи: 0 1 2 3 4 5 6 7 8 .....L-1, L, L+1, L+2, L+3, L+4, L+5, L+6, L+7  
 Режим считывания: 0 8 345 .....

Фиг. 3



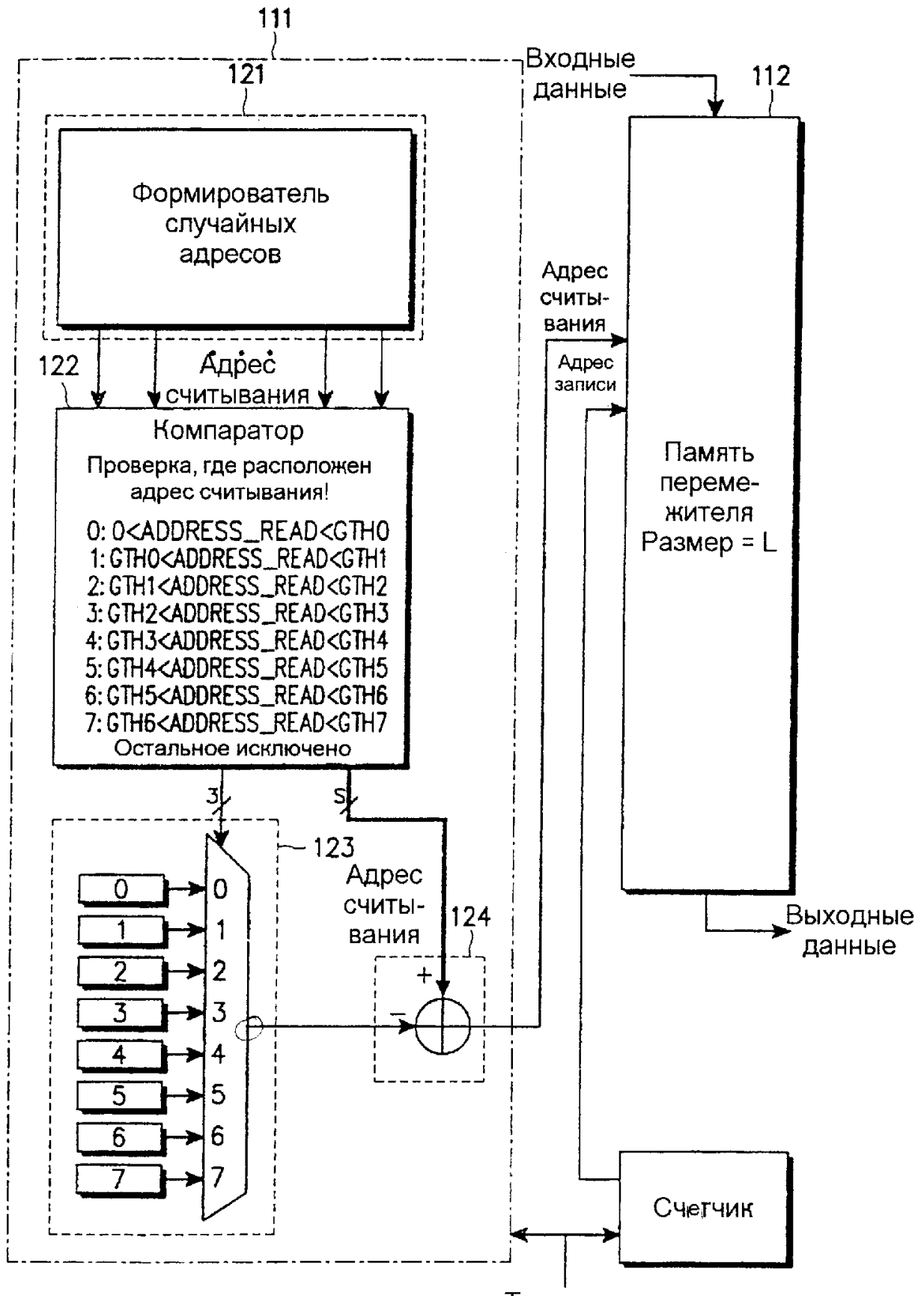
Фиг. 4

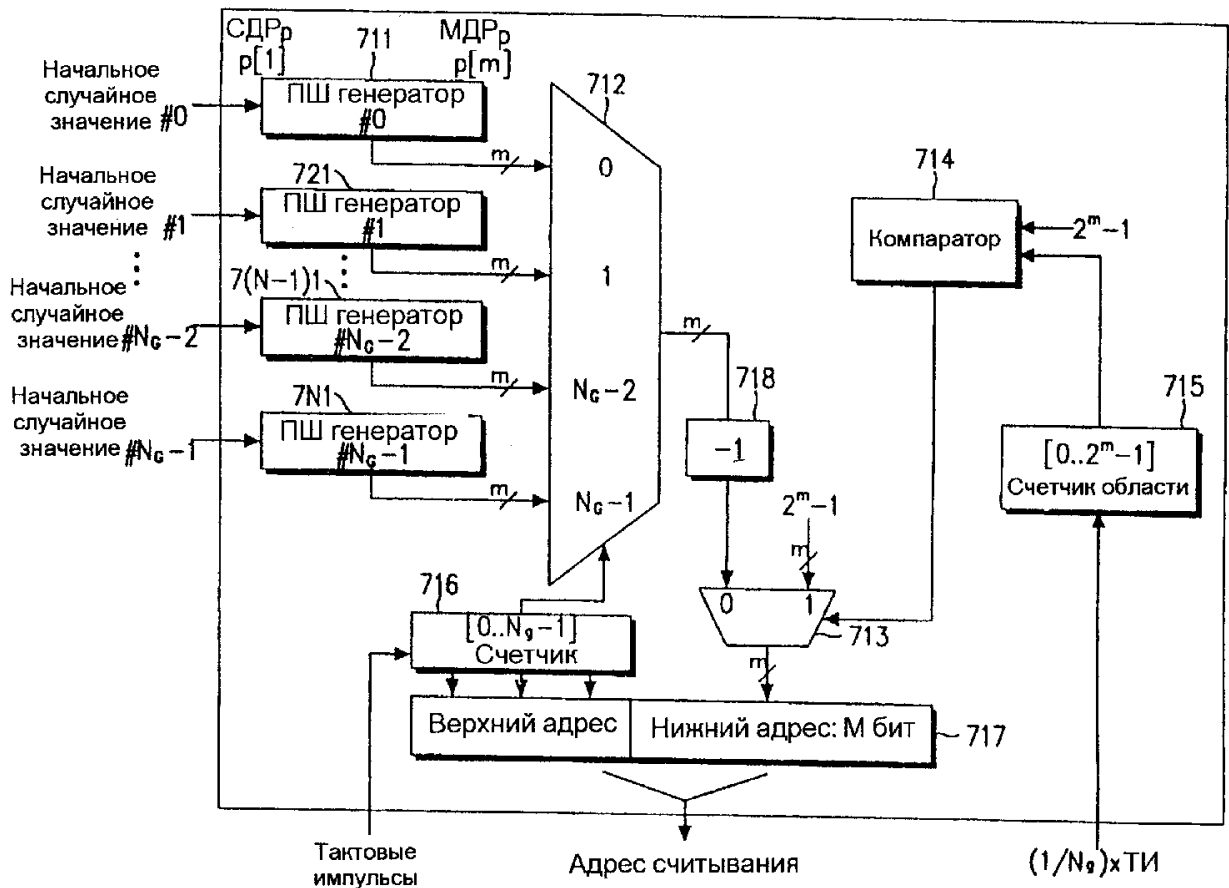


Фиг. 5

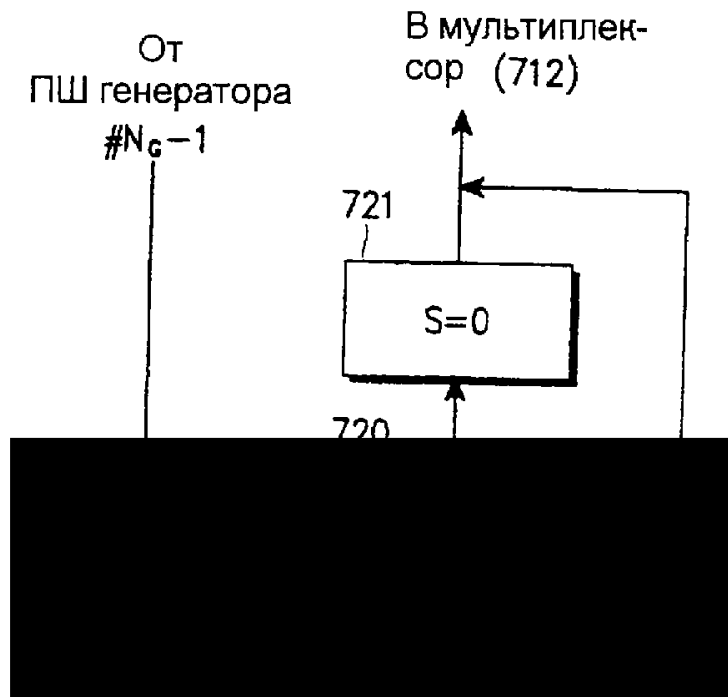
RU 2217864 C2

RU 2217864 C2



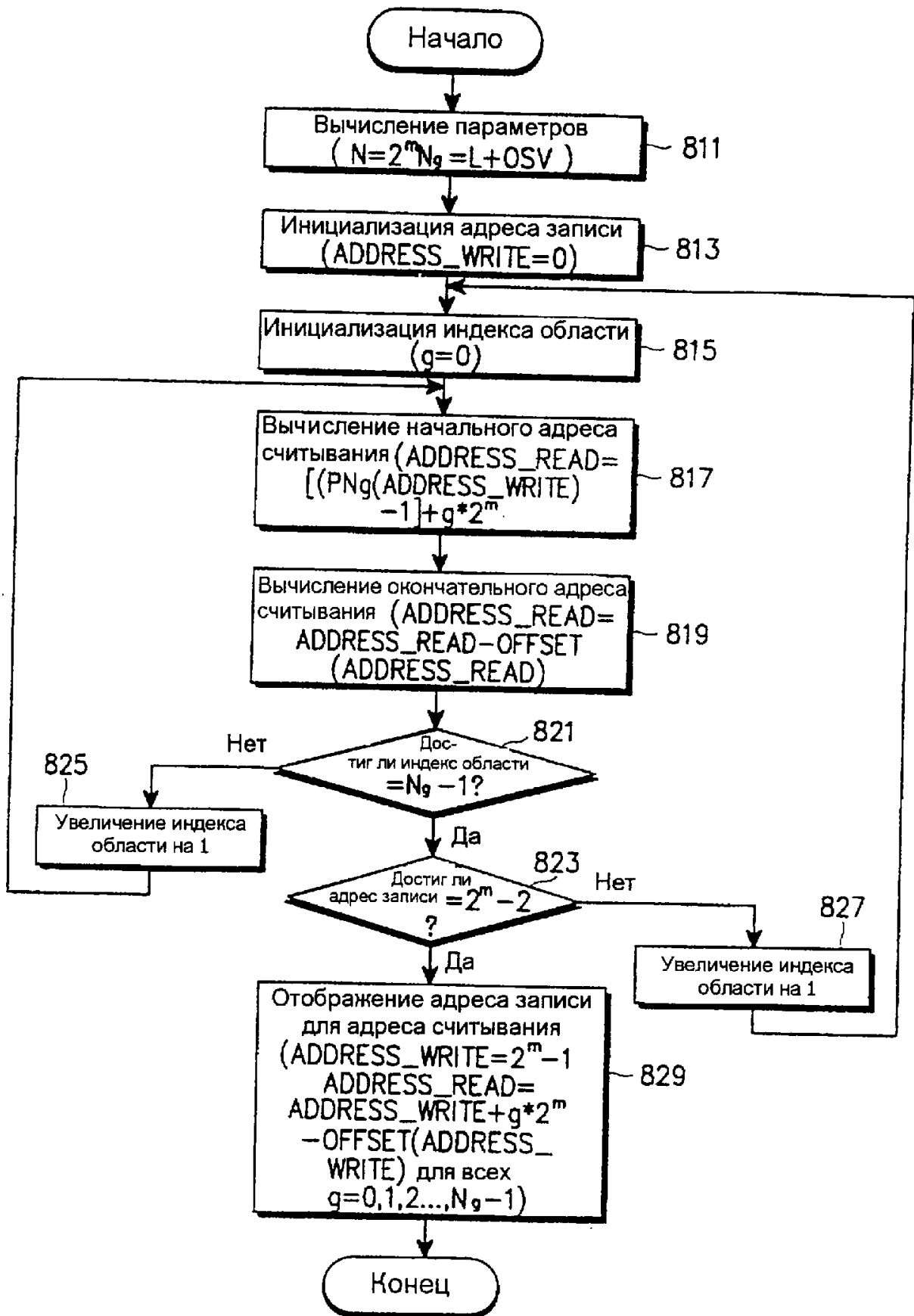


Фиг. 7А



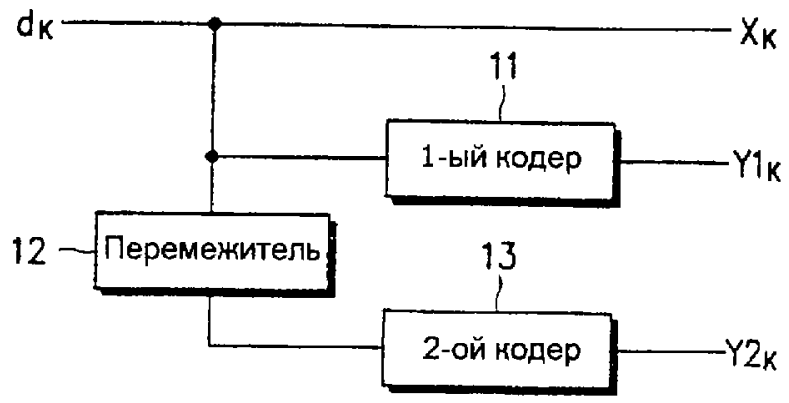
RU 2217864 C2

RU 2217864 C2



Фиг. 8





Фиг. 9

RU 2217864 C2

RU 2217864 C2