

知県長久手市横道 4 1 番地の 1 株式会社
豊田中央研究所内 Aichi (JP).

- (74) 代理人: 特許業務法人 快友国際特許事務所
(KAI-U PATENT LAW FIRM); 〒4516009 愛知
県名古屋市西区牛島町 6 番 1 号 名古屋ル
ーセントタワー 9 階 Aichi (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :
一 国際調査報告 (条約第21条(3))

of the trench with a gap opened from the bottom surface of the trench, and extends along the bottom surface of the trench. The connection region projects downward from the body region so as to reach the first electric field relaxation region, and extends long in the direction intersecting the trench when seen in plan view from above. When the dielectric constant of the connection region is ϵ (F/cm), the critical electric field strength of the connection region is E_c (V/cm), the quantum of electricity is e (C), and the surface density of the p-type impurity when the connection region positioned at the bottom part of the trench is seen in plan view from above is Q (cm⁻²), $Q > \epsilon \cdot E_c / e$ is satisfied.

(57) 要約: スイッチング素子は、トレンチが設けられた半導体基板と、ゲート絶縁膜と、ゲート電極を備える。半導体基板が、ソース領域と、ボディ領域と、ドリフト領域と、第 1 電界緩和領域と、接続領域を有する。ドリフト領域は、ボディ領域の下側のトレンチの側面とトレンチの底面でゲート絶縁膜に接する。第 1 電界緩和領域は、ドリフト領域の内部に配置されており、トレンチの底面から間隔を空けてトレンチの下部に配置されており、トレンチの底面に沿って伸びている。接続領域は、第 1 電界緩和領域に達するようにボディ領域から下側に突出しており、上から平面視したときにトレンチと交差する方向に長く伸びている。接続領域の誘電率を ϵ (F / c m)、接続領域の臨海電界強度を E_c (V / c m)、電気素量を e (C)、トレンチの下部に位置する接続領域を上から平面視したときの p 型不純物の面密度を Q (c m⁻²) としたときに、 $Q > \epsilon \cdot E_c / e$ を満たす。

明 細 書

発明の名称：スイッチング素子

技術分野

[0001] 本明細書に開示の技術は、スイッチング素子に関する。

[0002] 日本公開特許公報第2009-158681号に開示のスイッチング素子は、半導体基板とゲート電極を有している。半導体基板の上面には、トレンチが設けられている。トレンチ内に、ゲート電極が配置されている。ゲート電極は、ゲート絶縁膜によって半導体基板から絶縁されている。半導体基板は、ソース領域と、ボディ領域と、ドリフト領域と、電界緩和領域（底部領域）を有する。ソース領域は、トレンチの側面でゲート絶縁膜に接するn型領域である。ボディ領域は、ソース領域の下側のトレンチの側面でゲート絶縁膜に接するp型領域である。ドリフト領域は、ボディ領域の下側に配置されており、ボディ領域の下側のトレンチの側面とトレンチの底面でゲート絶縁膜に接しているn型領域である。電界緩和領域は、ドリフト領域の内部に配置されており、トレンチの底面から間隔を空けてトレンチの下部に配置されているp型領域である。

発明の概要

発明が解決しようとする課題

[0003] 特許文献1のスイッチング素子では、アバランシェ降伏が生じた場合に、電界緩和領域近傍で発生するホールの一部が、ドリフト領域からボディ領域へ向かって流れる過程でゲート絶縁膜に注入される。これにより、ゲート絶縁膜の特性が変化し、ゲート閾値が変動するといった問題が生じる。本明細書では、アバランシェ降伏が生じた場合に、ゲート絶縁膜の特性変化を抑制することができる技術を提案する。

課題を解決するための手段

[0004] 本明細書が開示するスイッチング素子は、上面にトレンチが設けられた半導体基板と、前記トレンチの内面を覆うゲート絶縁膜と、前記トレンチ内に

配置されており、前記ゲート絶縁膜によって前記半導体基板から絶縁されているゲート電極を備えている。前記半導体基板が、ソース領域と、ボディ領域と、ドリフト領域と、第1電界緩和領域と、接続領域を有している。前記ソース領域は、前記トレンチの側面で前記ゲート絶縁膜に接するn型領域である。前記ボディ領域は、前記ソース領域の下側の前記側面で前記ゲート絶縁膜に接するp型領域である。前記ドリフト領域は、前記ボディ領域の下側に配置されており、前記ボディ領域の下側の前記側面で前記ゲート絶縁膜に接しており、前記トレンチの底面で前記ゲート絶縁膜に接しているn型領域である。前記第1電界緩和領域は、前記ドリフト領域の内部に配置されており、前記トレンチの前記底面から間隔を空けて前記トレンチの下部に配置されており、前記トレンチの前記底面に沿って伸びているp型領域である。前記接続領域は、前記第1電界緩和領域に達するように前記ボディ領域から下側に突出しており、上から平面視したときに前記トレンチと交差する方向に長く伸びているp型領域である。前記接続領域の誘電率を ϵ (F/cm)、前記接続領域の臨界電界強度を E_c (V/cm)、電気素量を e (C)、前記トレンチの下部に位置する前記接続領域を上から平面視したときのp型不純物の面密度を Q (cm⁻²)としたときに、 $Q > \epsilon \cdot E_c / e$ を満たす。

[0005] このスイッチング素子がオフするときには、接続領域と第1電界緩和領域が繋がっている部分で電界が集中し易い。このため、このスイッチング素子では、接続領域と第1電界緩和領域が繋がっている部分の近傍でアバランシェ降伏が生じる。アバランシェ降伏で生じたホールは、接続領域を介してボディ領域へ流れる。また、このスイッチング素子では、面密度 Q が上式を満たすので、接続領域内に広がる空乏層がトレンチの下端まで達しない。すなわち、トレンチの下端の周辺の接続領域内に非空乏化領域（空乏層が広がっていない領域）が残存する。非空乏化領域によって、接続領域を流れるホール（アバランシェ降伏によって生じたホール）がゲート絶縁膜に注入されることが抑制される。したがって、上記のスイッチング素子では、アバランシェ降伏が生じた場合であっても、ゲート絶縁膜の特性変化を抑制することが

できる。

図面の簡単な説明

[0006] [図1]実施例1のMOSFETの断面斜視図。

[図2]図1の平面ⅠⅠにおける断面図。

[図3]図1の平面ⅠⅠⅠにおける断面図。

[図4]図1の平面ⅠⅤにおける断面図。

[図5]図1の平面Ⅴにおける断面図。

[図6]実施例2のMOSFETの図3に対応する断面図。

[図7]実施例2のMOSFETの図4に対応する断面図。

[図8]実施例2のMOSFETの平面図。

発明を実施するための形態

[0007] 本明細書が開示する技術要素について、以下に列記する。なお、以下の各技術要素は、それぞれ独立して有用なものである。

[0008] 本明細書が開示する一例の構成では、前記半導体基板が炭化シリコンにより構成されており、 $Q > 1.49 \times 10^{13}$ を満たしてもよい。

[0009] 本明細書が開示する一例の構成では、前記半導体基板の前記上面に前記トレンチが複数設けられており、前記接続領域が複数設けられており、前記第1電界緩和領域が複数設けられており、p型の複数の第2電界緩和領域をさらに有し、前記各第1電界緩和領域が、対応する前記トレンチの下部に配置されており、前記各接続領域が、前記複数のトレンチと交差するように伸びており、前記各第2電界緩和領域が、対応する前記接続領域の下部に配置されており、対応する前記接続領域に接続されており、前記複数の第1電界緩和領域と交差するように伸びていてもよい。

[0010] このような構成では、スイッチング素子がオフしている状態において、接続領域の下端近傍に電界が集中することが抑制される。さらに、第1電界緩和領域及び第2電界緩和領域が、平面視において格子状に配置される。このため、スイッチング素子がオフするときに、第1電界緩和領域及び第2電界緩和領域によって囲まれたドリフト領域に、第1電界緩和領域及び第2電界

緩和領域から空乏層が迅速に広がる。このように、ドリフト領域内に空乏層が迅速に広がるので、スイッチング素子のドレインソース間の容量を低減することができる。

[0011] 本明細書が開示する一例の構成では、前記接続領域のp型不純物濃度が、前記第1電界緩和領域のp型不純物濃度よりも高くてもよい。

[0012] このような構成では、接続領域と第1電界緩和領域が繋がっている部分の近傍で電界がより集中し易い。このため、接続領域と第1電界緩和領域が繋がっている部分の近傍でアバランシェ降伏を生じさせることができる。

[0013] (実施例1)

図1～5は、実施形態のMOSFET (metal-oxide-semiconductor field effect transistor) 10を示している。MOSFET 10は、半導体基板12を有している。以下では、半導体基板12の上面12aと平行な一方向をx方向といい、上面12aに平行でx方向に直行する方向をy方向といい、半導体基板12の厚み方向をz方向という。図2～5に示すように、半導体基板12の上面12a上には、電極、絶縁膜等が設けられている。なお、図1では、説明のため、半導体基板12の上面12a上の構成の図示を省略している。

[0014] 半導体基板12は、炭化シリコン (SiC) によって構成されている。半導体基板12の上面12aには、複数のトレンチ22が設けられている。図1に示すように、複数のトレンチ22は、上面12aにおいて、互いに平行に伸びている。複数のトレンチ22は、y方向に直線状に長く伸びている。複数のトレンチ22は、x方向に間隔を空けて配列されている。各トレンチ22の内部に、ゲート絶縁膜24とゲート電極26が配置されている。

[0015] ゲート絶縁膜24は、トレンチ22の内面を覆っている。ゲート絶縁膜24は、トレンチ22の側面を覆う側面絶縁膜24aと、トレンチ22の底面を覆う底面絶縁膜24bを有している。ゲート絶縁膜24は、例えば、酸化シリコンにより構成されている。

[0016] ゲート電極26は、トレンチ22内に配置されている。ゲート電極26は

、ゲート絶縁膜 24 によって半導体基板 12 から絶縁されている。図 2、3 及び 5 に示すように、ゲート電極 26 の上面は、層間絶縁膜 28 によって覆われている。

[0017] 半導体基板 12 の上面 12a には、ソース電極 70 が配置されている。ソース電極 70 は、上面 12a と層間絶縁膜 28 を覆っている。ソース電極 70 は、層間絶縁膜 28 が設けられていない部分で半導体基板 12 の上面 12a に接している。ソース電極 70 は、層間絶縁膜 28 によってゲート電極 26 から絶縁されている。半導体基板 12 の下面 12b には、ドレイン電極 72 が配置されている。ドレイン電極 72 は、半導体基板 12 の下面 12b に接している。

[0018] 図 1 に示すように、半導体基板 12 の内部には、複数のソース領域 30、ボディ領域 32、ドリフト領域 34、ドレイン領域 35、複数の第 1 電界緩和領域 36、及び、複数の接続領域 38 が設けられている。

[0019] 各ソース領域 30 は、n 型領域である。図 1 及び図 2 に示すように、隣接するトレンチ 22 に挟まれた半導体領域（以下、トレンチ間領域という。）のそれぞれに、複数のソース領域 30 が配置されている。図 1 及び図 4 に示すように、各トレンチ間領域において、複数のソース領域 30 が y 方向に間隔を空けて配置されている。図 2 及び図 4 に示すように、各ソース領域 30 は、半導体基板 12 の上面 12a に臨む範囲に配置されており、ソース電極 70 にオーミック接触している。各ソース領域 30 は、トレンチ間領域の両側に位置する 2 つのトレンチ 22 に接している。各ソース領域 30 は、トレンチ 22 の上端部において、側面絶縁膜 24a に接している。

[0020] ボディ領域 32 は、p 型領域である。ボディ領域 32 は、複数のコンタクト領域 32a と、メインボディ領域 32b を有している。

[0021] 各コンタクト領域 32a は、p 型不純物濃度が高い p 型領域である。図 1 及び図 3 に示すように、各コンタクト領域 32a は、トレンチ間領域に設けられている。各コンタクト領域 32a は、半導体基板 12 の上面 12a に臨む範囲に配置されている。各トレンチ間領域に、複数のコンタクト領域 32

aが配置されている。図1及び図4に示すように、各トレンチ間領域において、ソース領域30とコンタクト領域32aが、y方向に交互に配置されている。したがって、コンタクト領域32aは、2つのソース領域30の間に配置されている。各コンタクト領域32aは、ソース電極70にオーミック接触している。

[0022] メインボディ領域32bは、各コンタクト領域32aよりもp型不純物濃度が低いp型領域である。図1～4に示すように、メインボディ領域32bは、各ソース領域30及び各コンタクト領域32aの下側に配置されている。メインボディ領域32bは、各ソース領域30及び各コンタクト領域32aに対して下側から接している。メインボディ領域32bは、各ソース領域30及び各コンタクト領域32aの下側の全域に分布している。図2及び図3に示すように、メインボディ領域32bは、ソース領域30の下側で側面絶縁膜24aに接している。メインボディ領域32bの下端は、ゲート電極26の下端よりも上側に配置されている。

[0023] 図3及び図4に示すように、コンタクト領域32aの下部には、メインボディ領域32bから下側に伸びる複数の接続領域38が設けられている。各接続領域38は、トレンチ22の下端よりも下側まで伸びている。図2及び図4に示すように、ソース領域30の下部には、接続領域38は設けられていない。図3に示すように、接続領域38は、トレンチ22と交差する方向(x方向)に伸びている。図1及び図4に示すように、コンタクト領域32aと同様に、複数の接続領域38が、y方向に間隔を空けて配置されている。各接続領域38のp型不純物濃度は、メインボディ領域32bのp型不純物濃度よりも高い。

[0024] ドリフト領域34は、n型不純物濃度が低いn型領域である。図1～4に示すように、ドリフト領域34は、ボディ領域32（より詳細には、メインボディ領域32b）及び接続領域38の下側に配置されている。ドリフト領域34は、メインボディ領域32b及び接続領域38に対して下側から接している。また、ドリフト領域34は、図4に示すように、y方向に隣接する

2つの接続領域38に挟まれた領域にも分布している。すなわち、図4に示す断面では、ドリフト領域34は、接続領域38に対して側方から接している。ドリフト領域34は、メインボディ領域32bによって各ソース領域30から分離されている。図1及び図2に示すように、ドリフト領域34は、各トレンチ間領域から各トレンチ22よりも下側の領域まで分布している。図2に示すように、ドリフト領域34は、メインボディ領域32bの下側で側面絶縁膜24aに接している。また、ドリフト領域34は、接続領域38が存在しない範囲で底面絶縁膜24bに接している。接続領域38の下端よりも下側では、ドリフト領域34は、x方向及びy方向において、半導体基板12の略全域に分布している。

[0025] ドレイン領域35は、ドリフト領域34よりもn型不純物濃度が高いn型領域である。図1～5に示すように、ドレイン領域35は、ドリフト領域34の下側に配置されている。ドレイン領域35は、ドリフト領域34に対して下側から接している。ドレイン領域35は、半導体基板12の下面12bに臨む範囲に設けられており、ドレイン電極72にオーミック接触している。

[0026] 各第1電界緩和領域36は、p型領域である。各第1電界緩和領域36のp型不純物濃度は、接続領域38のp型不純物濃度よりも低い。各第1電界緩和領域36は、ドリフト領域34の内部に配置されている。図1～図3に示すように、各第1電界緩和領域36は、対応するトレンチ22の底面から間隔を空けてトレンチ22の下部に配置されている。図1及び図5に示すように、各第1電界緩和領域36は、対応するトレンチ22の底面に沿ってy方向に長く伸びている。図2及び図5に示すように、接続領域38が存在しない範囲では、第1電界緩和領域36の周囲は、ドリフト領域34によって囲まれている。このため、トレンチ22の底面と第1電界緩和領域36の間隔には、ドリフト領域34が配置されている。図2に示す断面では、第1電界緩和領域36は、その上面、側面及び下面において、ドリフト領域34と接している。図3に示すように、接続領域38の下部では、第1電界緩

和領域 36 は、接続領域 38 の下端に接続されている。すなわち、各接続領域 38 は、各第 1 電界緩和領域 36 に達するようにメインボディ領域 32b から下側に突出している。各第 1 電界緩和領域 36 の下端は、各接続領域 38 の下端よりも下側に配置されている。上述したように、接続領域 38 の上端はメインボディ領域 32b に接続されている。したがって、接続領域 38 を介して、第 1 電界緩和領域 36 はメインボディ領域 32b に接続されている。このため、第 1 電界緩和領域 36 は、接続領域 38、メインボディ領域 32b、及び、コンタクト領域 32a を介して、ソース電極 70 に接続されている。したがって、第 1 電界緩和領域 36 の電位は、ソース電極 70 の電位と略等しい。

[0027] 本実施例の MOSFET 10 は、 $Q > \varepsilon \cdot E_c / e$ の関係を満たすように構成されている。なお、記号 ε は、接続領域 38 の誘電率 (F/cm) を表す。記号 E_c は、接続領域 38 の臨界電界強度 (V/cm) を表す。記号 e は、電気素量 (C) を表す。記号 Q は、トレンチ 22 の下部に位置する接続領域 38 (すなわち、第 1 電界緩和領域 36 とトレンチ 22 の底面の間に位置する部分の接続領域 38) を上から平面視したときの p 型不純物の面密度 Q (cm^{-2}) を表す。面密度 Q は、トレンチ 22 の下部に位置する接続領域 38 の p 型不純物濃度 (cm^{-3}) を、 z 方向に積分した値に等しい。本実施例では、半導体基板 12 が炭化シリコンによって構成されているので、 $\varepsilon = 8.55 \times 10^{-13}$ (F/cm) であり、 $E_c = 2.8 \times 10^6$ (V/cm) である。また、 $e = 1.6 \times 10^{-19}$ (C) である。したがって、 $Q > 1.49 \times 10^{13}$ を満たすように、接続領域 38 の面密度 Q が調整されている。

[0028] MOSFET 10 の使用時には、ドレイン電極 72 にソース電極 70 よりも高い電位が印加される。ゲート電極 26 にゲート閾値以上の電圧を印加すると、ゲート絶縁膜 24 に接する範囲のメインボディ領域 32b にチャネルが形成され、スイッチング素子 10 がオンする。ゲート電極 26 に印加する電圧をゲート閾値未満まで低下させると、チャネルが消失し、MOSFET 10 がオフする。

[0029] MOSFET 10 がオフしている状態では、ドレイン電極 72 の電位がソース電極 70 の電位よりも遥かに高い。この状態では、ドリフト領域 34 は、ドレイン電極 72 に近い電位を有する。また、上述したように、第 1 電界緩和領域 36 は、ソース電極 70 と略等しい電位を有する。このため、ドリフト領域 34 と第 1 電界緩和領域 36 の界面の p n 接合に高い逆電圧が印加される。したがって、第 1 電界緩和領域 36 からドリフト領域 34 へ、空乏層が広範囲に広がっている。これにより、MOSFET 10 の耐圧が確保される。

[0030] MOSFET 10 がオフするときには、ドリフト領域 34 が空乏化されるとともに、p 型領域（すなわち、第 1 電界緩和領域 36、接続領域 38、ボディ領域 32）内にも空乏層 80（ドットハッチングされた領域）が広がる。接続領域 38 が設けられていない範囲では、図 2 に示すように、第 1 電界緩和領域 36 の略全域に空乏層 80 が広がるとともに、ドリフト領域 34 からメインボディ領域 32 b の一部に空乏層 80 が伸びる。図 4 に示すように、p 型領域（接続領域 38 及びメインボディ領域 32 b）とドリフト領域 34 の界面に倣って、p 型領域の内部へ空乏層 80 が伸びる。

[0031] 本実施例の MOSFET 10 では、接続領域 38 の p 型不純物濃度が、第 1 電界緩和領域 36 の p 型不純物濃度よりも高い。このため、接続領域 38 は、第 1 電界緩和領域 36 よりも空乏化され難い。また、接続領域 38 の p 型不純物濃度が高いため、接続領域 38 に隣接する範囲の第 1 電界緩和領域 36 は、その他の範囲の第 1 電界緩和領域 36 よりも空乏化され難い。したがって、第 1 電界緩和領域 36 と接続領域 38 の双方が設けられている範囲では、図 3 及び図 5 に示すように、空乏層 80 が湾曲する。すなわち、接続領域 38 の下部に位置する第 1 電界緩和領域 36 内に非空乏化領域が残存する。その結果、接続領域 38 の下部において等電位線が湾曲し、等電位線同士の間隔が狭くなる。このように、本実施例の MOSFET 10 では、接続領域 38 と第 1 電界緩和領域 36 が繋がっている部分の近傍で電界が集中する。このため、接続領域 38 と第 1 電界緩和領域 36 が繋がっている部分の

近傍でアバランシェ降伏が生じ易い。アバランシェ降伏に起因して生じたホールは、接続領域 38 及びボディ領域 32 を介してソース電極 70 へ流れる。ここで、接続領域 38 の面密度 Q が上述した関係式を満たす場合、接続領域 38 に広がる空乏層 80 がトレンチ 22 の下端まで達しない。すなわち、接続領域 38 に臨界電界強度の電界が印加されたとしても、空乏層 80 がトレンチ 22 の下端まで達しない。したがって、トレンチ 22 の下端の周辺の接続領域 38 内に非空乏化領域が残存する。非空乏化領域では、空乏化領域よりもホールの移動速度が遅い。このため、非空乏化領域によって、接続領域 38 を流れるホール（アバランシェ降伏によって接続領域 38 の近傍に生じたホール）がゲート絶縁膜 24 に注入されることが抑制され、ほとんどのホールがソース電極 70 へ流れる。したがって、この MOSFET 10 では、アバランシェ降伏が生じた場合であっても、ゲート絶縁膜 24 の特性変化を抑制することができる。

[0032] （実施例 2）

図 6～8 は、実施例 2 の MOSFET 100 を示している。図 6 は実施例 1 の図 3 に対応する断面を示し、図 7 は実施例 1 の図 4 に対応する断面を示している。また、図 8 は、半導体基板 12 を上側から平面視した図を示している。以下では、実施例 1 と同様の構成要素には同様の符号を付し、その説明を省略する。実施例 2 の MOSFET 100 では、実施例 1 の構成に加えて、半導体基板 12 の内部に複数の第 2 電界緩和領域 37 を有している。なお、図 8 では、第 1 電界緩和領域 36 と第 2 電界緩和領域 37 をハッチングにより示している。

[0033] 図 7 に示すように、各第 2 電界緩和領域 37 は、対応する接続領域 38 の下部に配置されている。各第 2 電界緩和領域 37 は、対応する接続領域 38 に接続されている。各第 2 電界緩和領域 37 の上端が、対応する接続領域 38 の下端に接続されている。図 6 に示すように、各第 2 電界緩和領域 37 は、各第 1 電界緩和領域 36 と略同じ深さに配置されている。図 6 及び図 8 に示すように、各第 2 電界緩和領域 37 は、複数の第 1 電界緩和領域 36 と交

差するように伸びている。すなわち、各第2電界緩和領域37は、対応する接続領域38の下端に沿ってx方向に伸びている。各第2電界緩和領域37は、複数の第1電界緩和領域36を互いに接続している。すなわち、図8に示すように、各第1電界緩和領域36及び各第2電界緩和領域37は、平面視したときに、格子状に配置されている。各第2電界緩和領域37は、各第1電界緩和領域36と略同じp型不純物濃度を有している。

[0034] 本実施例では、接続領域38の下部に接続領域38よりもp型不純物濃度が低い第2電界緩和領域37が配置される。このため、MOSFET100がオフしている状態において、第2電界緩和領域37が空乏化され、接続領域38に印加される電界が緩和される。さらに、第1電界緩和領域36及び第2電界緩和領域37は、平面視において格子状に配置される。このため、第1電界緩和領域36及び第2電界緩和領域37によって囲まれたドリフト領域34や、その上部に位置するトレンチ間領域のドリフト領域34に、第1電界緩和領域36及び第2電界緩和領域37から空乏層が迅速に広がる。このように、ドリフト領域34内に空乏層が迅速に広がるので、MOSFET100のドレインソース間の容量が減少する。これにより、MOSFET100の出力容量が減少し、MOSFET100で生じる損失を低減することができる。例えば、MOSFET100をダイオード動作させる場合、リカバリ損失を低減することができる。

[0035] 上述した各実施例では、接続領域38がコンタクト領域32aの下部に設けられていた。しかしながら、接続領域38は、コンタクト領域32aの下部に設けられていなくてもよく、例えば、ソース領域30の下部に設けられてもよい。

[0036] また、上述した各実施例では、半導体基板12が、炭化シリコンによって構成されていた。しかしながら、半導体基板12は、例えば、シリコン(Si)や窒化ガリウム(GaN)等の他の半導体材料により構成されてもよい。この場合、採用される材料の誘電率や臨海電界強度に基づいて、面密度Qを適宜設定すればよい。

[0037] 以上、実施形態について詳細に説明したが、これらは例示にすぎず、請求の範囲を限定するものではない。請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。本明細書または図面に説明した技術要素は、単独あるいは各種の組み合わせによって技術有用性を発揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの1つの目的を達成すること自体で技術有用性を持つものである。

請求の範囲

[請求項1]

スイッチング素子であって、
上面にトレンチが設けられた半導体基板と、
前記トレンチの内面を覆うゲート絶縁膜と、
前記トレンチ内に配置されており、前記ゲート絶縁膜によって前記半導体基板から絶縁されているゲート電極、
を備えており、
前記半導体基板が、
前記トレンチの側面で前記ゲート絶縁膜に接する n 型のソース領域と、
前記ソース領域の下側の前記側面で前記ゲート絶縁膜に接する p 型のボディ領域と、
前記ボディ領域の下側に配置されており、前記ボディ領域の下側の前記側面で前記ゲート絶縁膜に接しており、前記トレンチの底面で前記ゲート絶縁膜に接している n 型のドリフト領域と、
前記ドリフト領域の内部に配置されており、前記トレンチの前記底面から間隔を空けて前記トレンチの下部に配置されており、前記トレンチの前記底面に沿って伸びている p 型の第 1 電界緩和領域と、
前記第 1 電界緩和領域に達するように前記ボディ領域から下側に突出しており、上から平面視したときに前記トレンチと交差する方向に長く伸びている p 型の接続領域、
を有しており、
前記接続領域の誘電率を ϵ (F / cm)、前記接続領域の臨海電界強度を E_c (V / cm)、電気素量を e (C)、前記トレンチの下部に位置する前記接続領域を上から平面視したときの p 型不純物の面密度を Q (cm⁻²) としたときに、 $Q > \epsilon \cdot E_c / e$ を満たす、スイッチング素子。

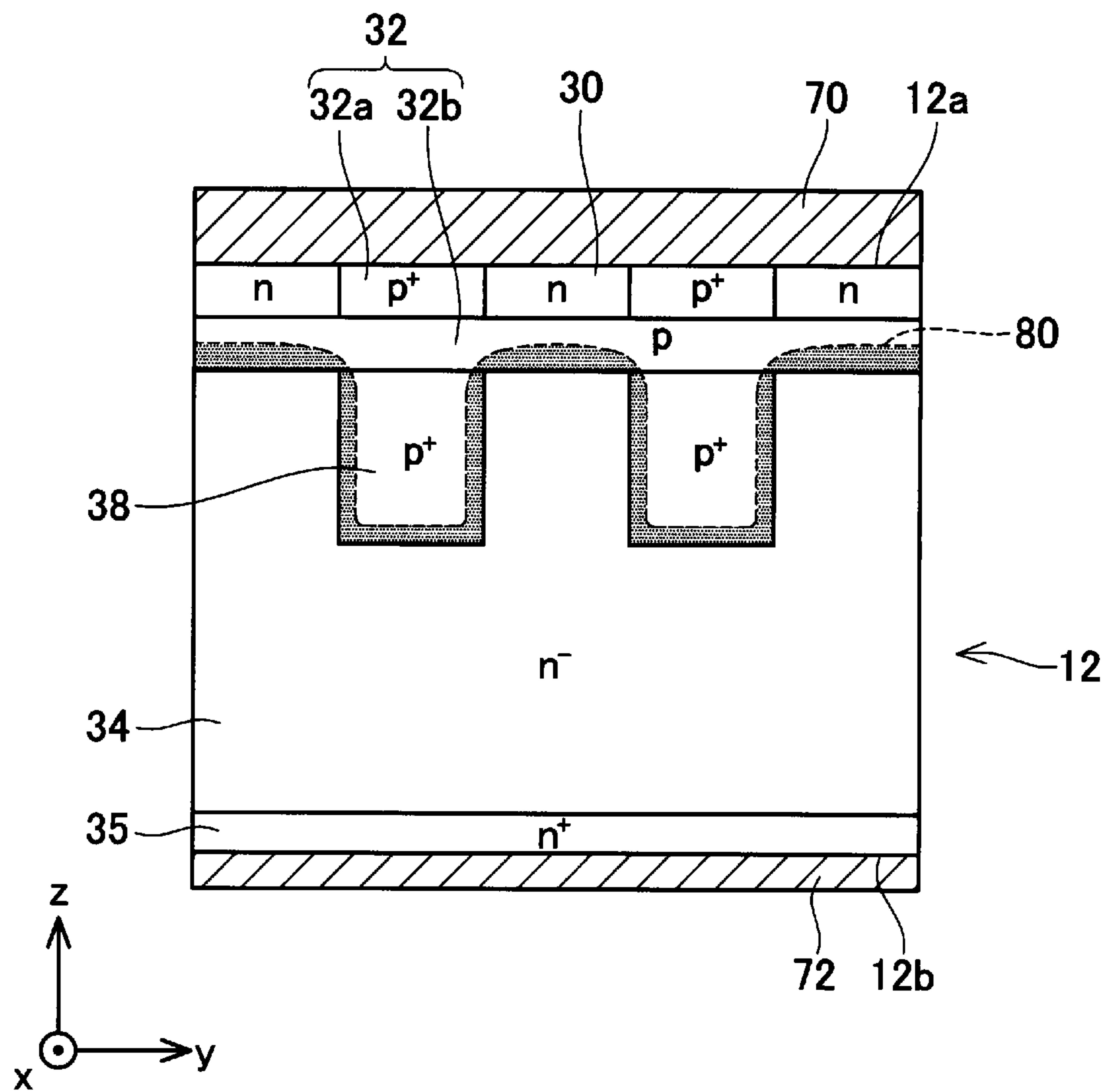
[請求項2]

前記半導体基板が炭化シリコンにより構成されており、

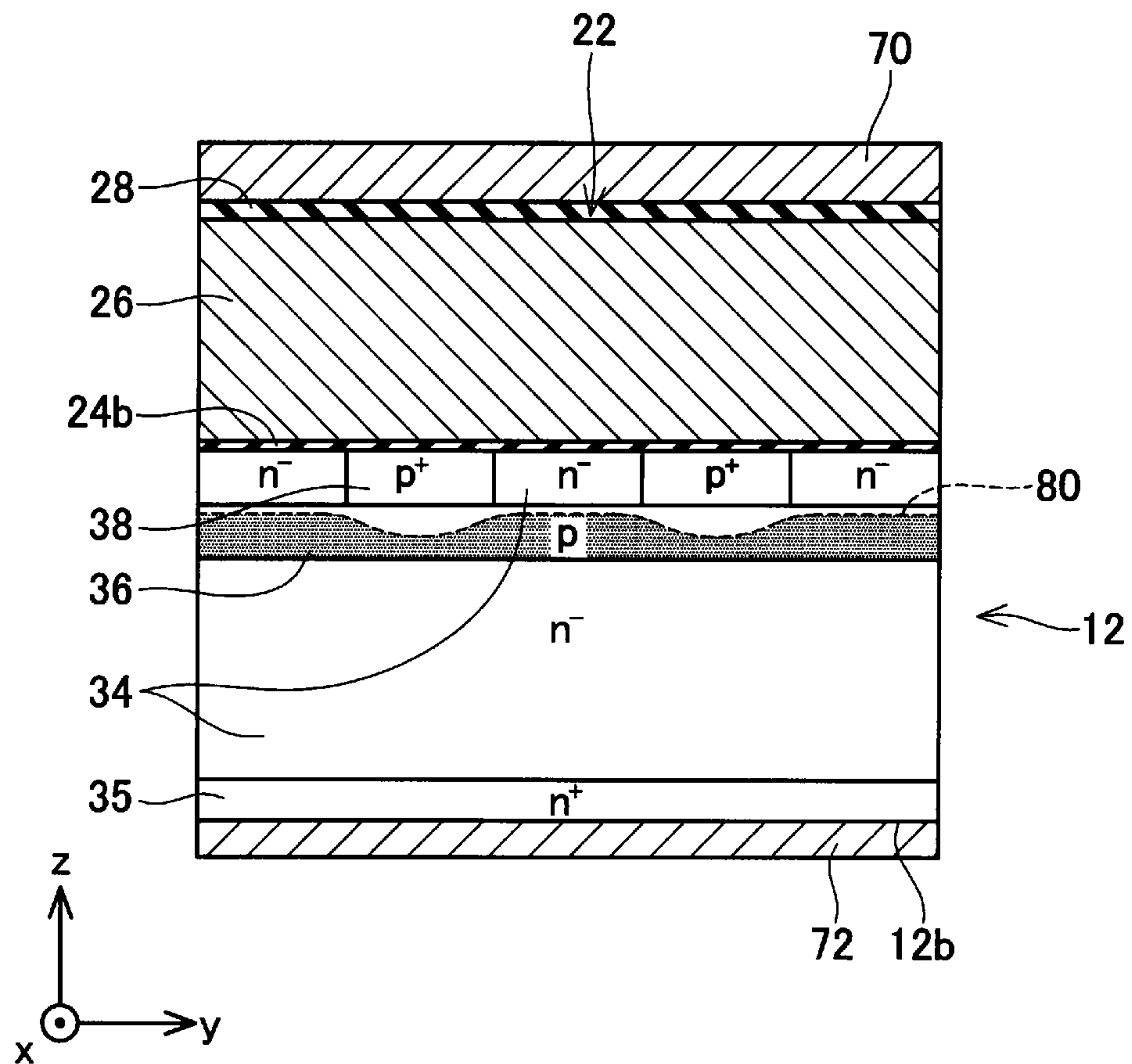
$Q > 1.49 \times 10^{13}$ を満たす、請求項1に記載のスイッチング素子。

- [請求項3] 前記半導体基板の前記上面に前記トレンチが複数設けられており、
前記接続領域が複数設けられており、
前記第1電界緩和領域が複数設けられており、
p型の複数の第2電界緩和領域をさらに有し、
前記各第1電界緩和領域が、対応する前記トレンチの下部に配置されており、
前記各接続領域が、前記複数のトレンチと交差するように伸びており、
前記各第2電界緩和領域が、対応する前記接続領域の下部に配置されており、対応する前記接続領域に接続されており、前記複数の第1電界緩和領域と交差するように伸びている、
請求項1又は2に記載のスイッチング素子。
- [請求項4] 前記接続領域のp型不純物濃度が、前記第1電界緩和領域のp型不純物濃度よりも高い、請求項1～3のいずれか一項に記載のスイッチング素子。

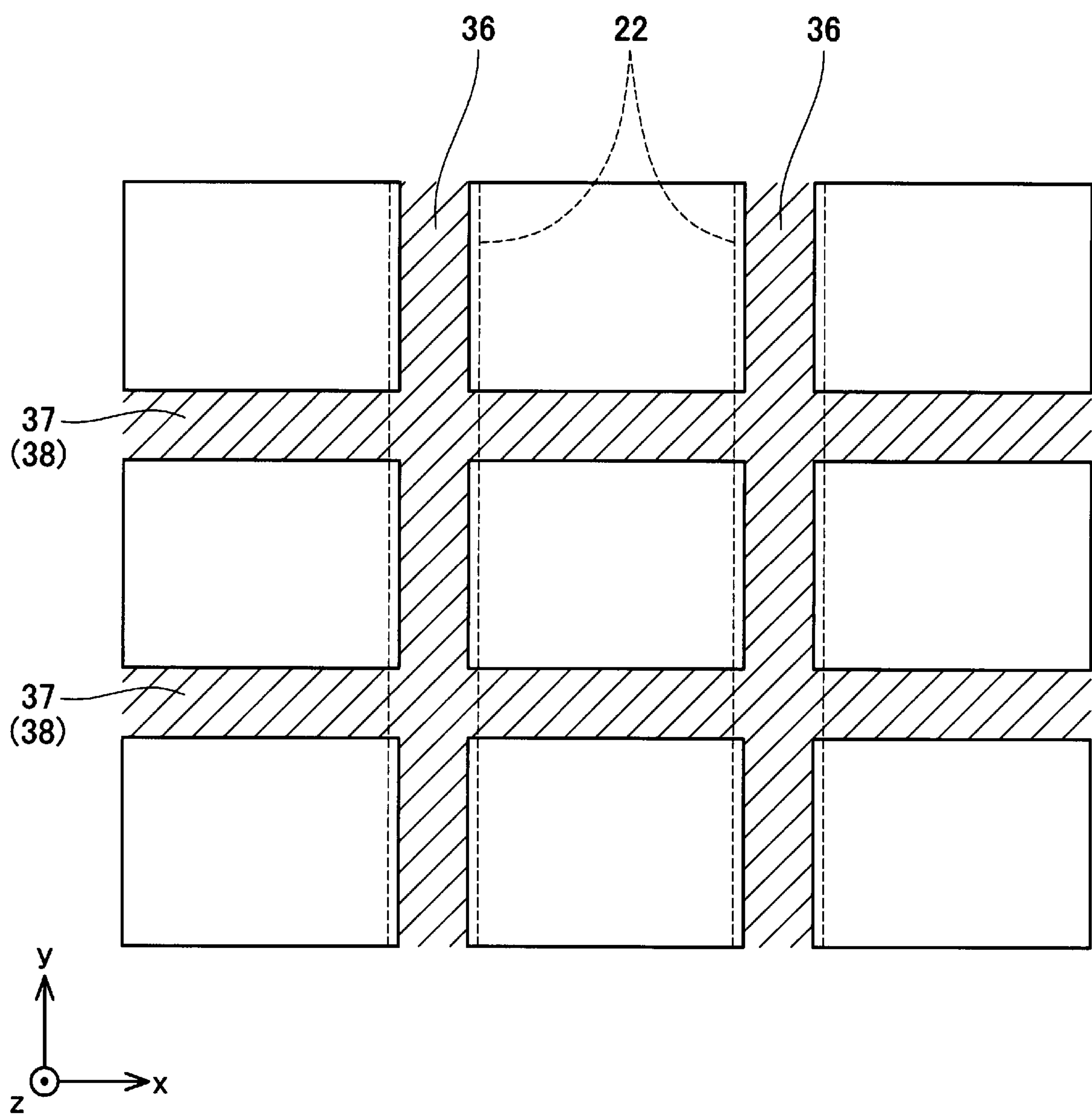
[図4]



[図5]



【図8】



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/045858

A. CLASSIFICATION OF SUBJECT MATTER Int. Cl. H01L29/78(2006.01)i, H01L29/12(2006.01)i FI: H01L29/78 652C, H01L29/78 653A, H01L29/78 652J, H01L29/78 652T, H01L29/78 652S According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int. Cl. H01L29/78, H01L29/12 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2020 Registered utility model specifications of Japan 1996-2020 Published registered utility model applications of Japan 1994-2020 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)														
C. DOCUMENTS CONSIDERED TO BE RELEVANT														
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
Y A	JP 2019-016775 A (DENSO CORP., TOYOTA CENTRAL RESEARCH AND DEVELOPMENT LABORATORIES, INC., TOYOTA MOTOR CORP.) 31 January 2019, paragraphs [0012]-[0044], [0092]-[0099], [0105], fig. 1-3, 9, 10	1-3 4												
Y A	JP 2012-169384 A (DENSO CORP., TOYOTA MOTOR CORP., TOYOTA CENTRAL RESEARCH AND DEVELOPMENT LABORATORIES, INC.) 06 September 2012, paragraphs [0023]-[0040], fig. 1	1-3 4												
A	WO 2017/043607 A1 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 16 March 2017, paragraphs [0026]-[0065], fig. 1-3	1-4												
<div>☐ Further documents are listed in the continuation of Box C.</div> <div>☒ See patent family annex.</div>														
<table><tr><td>* Special categories of cited documents:</td><td>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td></tr><tr><td>"A" document defining the general state of the art which is not considered to be of particular relevance</td><td>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td></tr><tr><td>"E" earlier application or patent but published on or after the international filing date</td><td>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</td></tr><tr><td>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td><td>"&" document member of the same patent family</td></tr><tr><td>"O" document referring to an oral disclosure, use, exhibition or other means</td><td></td></tr><tr><td>"P" document published prior to the international filing date but later than the priority date claimed</td><td></td></tr></table>			* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family	"O" document referring to an oral disclosure, use, exhibition or other means		"P" document published prior to the international filing date but later than the priority date claimed	
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention													
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone													
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art													
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family													
"O" document referring to an oral disclosure, use, exhibition or other means														
"P" document published prior to the international filing date but later than the priority date claimed														
Date of the actual completion of the international search 03.02.2020		Date of mailing of the international search report 10.02.2020												
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.												

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/045858

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2019-016775 A	31.01.2019	WO 2019/009091 A1 paragraphs [0012]- [0044], [0092]-[0099], [0105], fig. 1-3, 9, 10	
JP 2012-169384 A	06.09.2012	US 2014/0175459 A1 paragraphs [0056]- [0073], fig. 1 WO 2012/108166 A1 paragraphs [0013]- [0031], fig. 1 CN 103348478 A	
WO 2017/043607 A1	16.03.2017	DE 112012000748 T5 US 2018/0315813 A1 paragraphs [0066]- [0110], fig. 1-3 WO 2017/043606 A1 DE 112016004086 T5	

国際調査報告		国際出願番号 PCT/JP2019/045858
A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/78(2006.01)i; H01L 29/12(2006.01)i FI: H01L29/78 652C; H01L29/78 653A; H01L29/78 652J; H01L29/78 652T; H01L29/78 652S		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L29/78; H01L29/12		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2020年 日本国実用新案登録公報 1996 - 2020年 日本国登録実用新案公報 1994 - 2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2019-016775 A（株式会社デンソー、株式会社豊田中央研究所、トヨタ自動車株式会社）31.01.2019（2019 - 01 - 31） 段落[0012]-[0044], [0092]-[0099], [0105], 図1-3, 9-10	1-3
A		4
Y	JP 2012-169384 A（株式会社デンソー、トヨタ自動車株式会社、株式会社豊田中央研 究所）06.09.2012（2012 - 09 - 06） 段落[0023]-[0040], 図1	1-3
A		4
A	WO 2017/043607 A1（住友電気工業株式会社）16.03.2017（2017 - 03 - 16） 段落[0026]-[0065], 図1-3	1-4
<div>☐ C欄の続きにも文献が列挙されている。</div> <div>☒ パテントファミリーに関する別紙を参照。</div>		
<div><div>* 引用文献のカテゴリー</div><div>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</div><div>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</div><div>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</div><div>“O” 口頭による開示、使用、展示等に言及する文献</div><div>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</div></div> <div><div>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</div><div>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</div><div>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</div><div>“&” 同一パテントファミリー文献</div></div>		
国際調査を完了した日 03.02.2020		国際調査報告の発送日 10.02.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 杉山 芳弘 5F 6311 電話番号 03-3581-1101 内線 3516

引用文献			公表日	パテントファミリー文献	公表日
JP	2019-016775	A	31.01.2019	WO 2019/009091 A1 段落[0012]-[0044], [0092]- [0099], [0105], 図1-3, 9-10	
JP	2012-169384	A	06.09.2012	US 2014/0175459 A1 段落[0056]-[0073], 図1 WO 2012/108166 A1 段落[0013]-[0031], 図1 CN 103348478 A DE 112012000748 T5	
WO	2017/043607	A1	16.03.2017	US 2018/0315813 A1 段落[0066]-[0110], 図1-3 WO 2017/043606 A1 DE 112016004086 T5	