



(12) 发明专利

(10) 授权公告号 CN 102290433 B

(45) 授权公告日 2016. 04. 13

(21) 申请号 201110170424. 9

US 2010/0019342 A1, 2010. 01. 28,

(22) 申请日 2011. 06. 20

审查员 林敏

(30) 优先权数据

102010024257. 8 2010. 06. 18 DE

(73) 专利权人 赛米控电子股份有限公司

地址 德国纽伦堡

(72) 发明人 伯恩哈德·柯尼希

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 车文 樊卫民

(51) Int. Cl.

H01L 29/06(2006. 01)

H01L 29/861(2006. 01)

(56) 对比文件

US 2009/0179309 A1, 2009. 07. 16,

US 6177713 B1, 2001. 01. 23,

CN 101483195 A, 2009. 07. 15,

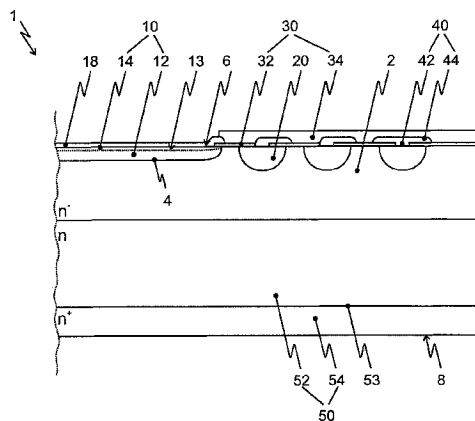
权利要求书2页 说明书4页 附图4页

(54) 发明名称

具有两级掺杂曲线的功率半导体器件

(57) 摘要

本申请书涉及一种具有 pn 结的功率半导体器件,包括带第一基础导电性的主体、具有第一两级掺杂曲线和从第一主面到主体内的第一渗透深度的带第二导电性水平居中设置在主体内的槽形区域。这种功率半导体器件此外具有设置在槽形区域与其边缘之间、由多个具有单级掺杂曲线、第二导电性和第二渗透深度的场环组成的边缘结构,其中,第一渗透深度最大为第二渗透深度百分之五十。



1. 具有至少一个功能性 pn 结 (4) 的功率半导体器件 (1), 具有带第一基础导电性的主体 (2),

水平居中设置在所述主体 (2) 内的槽形区域 (10), 所述槽形区域带第二导电性并带有第一两级掺杂曲线 (100) 和从第一主面 (6) 到所述主体 (2) 内的第一渗透深度 (102),

具有设置在所述功率半导体器件 (1) 的所述槽形区域 (10) 与边缘之间、由多个具有单级掺杂曲线、第二导电性和第二渗透深度 (202) 的设置所述主体 (2) 内的场环 (20) 组成的边缘结构, 分配给这些场环 (20) 的场板结构 (40) 和该边缘结构的钝化部 (30), 其中,

所述第一渗透深度 (102) 最大为所述第二渗透深度 (202) 的百分之五十,

为每个场环 (20) 分配有导电模制体 (40) 作为场板, 所述导电模制体带有水平居中设置在所述场环 (40) 上的第一分体 (42) 和至少一个第二分体 (44), 其中, 在这些第一分体 (42) 之间设置有第一钝化层 (32), 所述第二分体 (44) 与所述主体 (2) 横向相距并向所述功率半导体器件 (1) 边缘的方向水平伸出超过所分配的场环 (20), 其中

从第二主面 (8) 起, 构成带第三渗透深度 (502) 的第一导电性的、延伸到所述主体 (2) 内部的第二两级掺杂曲线 (500), 该第二掺杂曲线 (500) 的第一掺杂的该第三渗透深度 (502) 处于所述主体 (2) 的半个横向延伸的范围内, 第二分曲线 (540) 具有第四渗透深度 (542) 且所述第二两级掺杂曲线 (500) 的第二分曲线 (540) 的该第四渗透深度 (542) 在第一分曲线 (520) 的所述第三渗透深度 (522) 的 40% 到 70% 之间, 并且所述第二两级掺杂曲线 (500) 的第二分曲线 (540) 的第四渗透深度 (502) 为所述主体 (2) 的横向延伸的至少 20%。

2. 按权利要求 1 所述的功率半导体器件, 其中, 所述第二分体 (44) 向所述功率半导体器件 (1) 中心的方向水平伸出超过所分配的场环 (20)。

3. 按权利要求 1 所述的功率半导体器件, 其中, 所述槽形区域 (10) 的所述第一主面 (6) 上第二掺杂剂原子的浓度在  $10^{17}$  到  $10^{20} \text{cm}^{-2}$  之间。

4. 按权利要求 1 所述的功率半导体器件, 其中, 所述槽形区域 (10) 的所述两级掺杂曲线 (100) 的阶 (130) 在所述第一渗透深度 (102) 的 10% 到 40% 之间的范围内构成。

5. 按权利要求 1 所述的功率半导体器件, 其中, 在带第二导电性的所述槽形区域 (10) 的表面上设置有金属接触层 (18)。

6. 按权利要求 1 所述的功率半导体器件, 其中, 在所述第一钝化层 (32) 的上面设置有第二钝化层 (34)。

7. 按权利要求 6 所述的功率半导体器件, 其中, 所述第一钝化层 (32) 为氧化硅, 所述第二钝化层 (34) 为聚酰亚胺。

8. 按权利要求 7 所述的功率半导体器件, 其中, 所述第一 (32) 与所述第二钝化层 (34) 之间设置有由氮化硅制成的层。

9. 按权利要求 6 所述的功率半导体器件, 其中, 所述第二钝化层 (34) 完全覆盖所述导电的模制体 (40)。

10. 按权利要求 1 所述的功率半导体器件, 其中, 所述导电的模制体 (40) 及其分体 (42、44) 由金属或由掺杂的多晶硅组成。

11. 按权利要求 1 所述的功率半导体器件, 其中, 所述第二两级掺杂曲线 (500) 的第二分曲线 (540) 的该第四渗透深度 (542) 在第一分曲线 (520) 的所述第三渗透深度 (522) 的

50%到60%之间。

12. 按权利要求1所述的功率半导体器件,其中,所述第二两级掺杂曲线(500)的第二分曲线(540)的第四渗透深度(542)为所述主体(2)的横向延伸的至少30%。

13. 按权利要求1所述的功率半导体器件,其中,带第一导电性的所述第二主面(8)上通过第一分曲线(520)产生的掺杂剂原子的浓度比通过第二分曲线(540)产生的那种浓度低至少2个数量级。

14. 按权利要求13所述的功率半导体器件,其中,所述第二主面(8)上掺杂剂原子的浓度在 $10^{18}$ 到 $10^{21}\text{cm}^{-2}$ 之间。

## 具有两级掺杂曲线的功率半导体器件

### 技术领域

[0001] 本发明涉及一种具有至少一个功能性 pn 结的功率半导体器件,例如功率二极管,其由带第一导电性的半导体材料制成的,最好由单晶硅制成的主体组成。

### 背景技术

[0002] 现有技术中例如 DE 43 37 329 A1 公开了功率二极管的制造,利用氦原子核和/或电子照射该功率二极管,以及需要时设有附加的铂扩散,以便特别是改进开关性能,特别是为作为续流二极管的使用目的。

[0003] EP 1 017 093 A1 公开了一种具有两个功能性 pn 结的功率半导体器件,其背面具有两级掺杂曲线(doping profile)。该曲线通过用导电性掺杂剂对主体进行第一深度扩散、随后大规模磨掉该掺杂的区域并用高掺杂剂浓度的第二导电性掺杂剂进行非常平的第二扩散来产生。

### 发明内容

[0004] 本发明的目的在于,提供一种功率半导体器件,该功率半导体器件可实现简单的制造过程,甚至是没有粒子照射,并同时具有低的反向电流以及低正向电流和开关损耗。

[0005] 该目的依据本发明通过一种具有权利要求 1 特征的功率半导体器件得以实现。优选的实施方式在各自的从属权利要求中予以说明。

[0006] 依据本发明的功率半导体器件具有至少一个 pn 结,用于构成作为流量控制阀,优选作为二极管的功能。为此功率半导体器件具有带第一基础导电性的主体,该主体大多作为 n 型掺杂构成,通常是带有典型的在  $10^{13}$  到  $10^{14} \text{cm}^{-3}$  之间的低掺杂浓度的 n 型掺杂。以在该主体内埋入和水平居中设置在与第一主面相邻的第一侧上的方式,功率半导体器件具有带第二导电性的槽形区域,其中,该槽形区域构成为带有第一两级掺杂曲线和从第一主面到主体内的第一渗透深度。在这种情况下,优选槽形区域的两级掺杂曲线的阶设置在第一渗透深度的 10% 到 40% 之间的范围内。出于与金属接触层电触点接通的原因同样具有优点的是,槽形区域的第一主面上第二掺杂剂原子的浓度在  $10^{17}$  到  $10^{20} \text{cm}^{-2}$  之间。掺杂曲线的渗透深度在这里和后面是指与掺杂开始的那个表面的那个其中掺杂剂浓度达到基本掺杂绝对值的距离。

[0007] 在功率半导体器件的该槽形区域与边缘之间,同样在第一主面上设置由多个具有单级掺杂曲线、第二导电性和第二渗透深度的场环组成的边缘结构。给该边缘结构分配有分配给场环的场板结构以及钝化部。依据本发明,第一渗透深度最大为第二渗透深度的 50%。

[0008] 场板结构的构成为每个场环分配一个导电模制体,其带有各一个水平居中设置在场环上的第一分体。水平地在这些第一分体之间设有第一钝化层。此外设有导电模制体的至少一个各自的第二分体,该第二分体与主体借助第一钝化层相距设置。在这种情况下,该各自的第二分体向功率半导体器件边缘的方向伸出超过所分配的场环。附加可以优选至少

一个,或其他的第二分体水平向功率半导体器件中心的方向伸出超过至少一个所分配的场环。

[0009] 具有优点的是,第一钝化层的上面设置第二钝化层,该第二钝化层完全覆盖导电模制体或第一钝化层。在这种情况下,此外可以优选在第一与第二钝化层之间设置由氮化硅制成的层。

[0010] 与功率半导体器件的第二主面相邻的所属第二侧具有优点的构成具有以下特征。从第二主面起,带有两个分曲线和带第三渗透深度的第一导电性的第二两级掺杂曲线延伸到主体的内部。在这种情况下,该第三渗透深度(该第二掺杂曲线的第一分曲线的那个渗透深度)依赖于电压等级并因此依赖于功率半导体器件的必要厚度,大约为主体的半个横向延伸。此外具有优点的是,第二分曲线具有第四渗透深度和该第四渗透深度在第一分曲线第三渗透深度的 40%到 70%之间,最好在 50%到 60%之间。第二掺杂曲线的总渗透深度因此与其第一分曲线的渗透深度相同。此外,第二两级掺杂曲线第二分曲线的第四渗透深度为主体横向延伸的至少 20%,最好至少 30%。

[0011] 同样优选的是,带第一导电性的第二主面上通过第一分曲线产生的掺杂剂原子的浓度比通过第二分曲线产生的那种浓度低至少 2 个数量级,以及其中,第二主面上掺杂剂原子的浓度在  $10^{18}$ 到  $10^{21}\text{cm}^{-2}$ 之间。通常在该第二主面上可与槽形区域的那种触点金属化对比地设置有其他触点金属化。在这种情况下,这种金属化的特殊构成与各自所要使用的外部连接工艺相配合。

## 附图说明

[0012] 下面借助实施例和图 1-6 对依据本发明的解决方案做进一步说明。其中:

[0013] 图 1 示出依据本发明的功率半导体器件的部分横截面;

[0014] 图 2 示出依据本发明的功率半导体器件第一主面上的掺杂浓度;

[0015] 图 3a、b 示出依据本发明的功率半导体器件另外两种实施方式的剖面;

[0016] 图 4 和 5 示出现有技术的功率半导体器件的掺杂浓度;

[0017] 图 6 示出依据本发明的功率半导体器件的总掺杂浓度。

## 具体实施方式

[0018] 图 1 示出依据本发明的功率半导体器件 1 一部分横截面,而图 2 则示出依据本发明的功率半导体器件 1,在这里为电压等级 1200V 的功率二极管的第一主面上跨功率半导体器件 1 厚度所分配的掺杂浓度。

[0019] 图 1 示出主体 2 的一部分,正如它例如从大量功率半导体二极管中所公知的那样,该主体具有典型的弱 n 型掺杂的第一基础导电性。第一主面 6 上和从该主面横向延伸到主体 2 的内部地,示出用于构成 pn 结 4 的带有在这里为 p 型的第二导电性的槽形区域 10。

[0020] 依据本发明,该槽形区域 10 借助两级掺杂曲线 100 构成,由此总渗透深度 102 很小,在这里处于  $3\ \mu\text{m}$ 到  $4\ \mu\text{m}$ 之间的范围内。同时槽形区域 10 表面处的掺杂剂浓度足够高,在这里处于  $10^{17}$ 到  $10^{18}\text{cm}^{-2}$ 之间的范围内,以便向设置在其上面的金属接触层 18 过渡时的电阻足够小地构成。在这种情况下,优选该第一掺杂曲线 100 的阶 130 在总曲线的渗透深度 102 的 10% -40%的范围内构成。该掺杂曲线通过两个分曲线形成,具有  $3\ \mu\text{m}$ 到  $4\ \mu\text{m}$ 的

第一渗透深度 122, 该第一渗透深度最终与总渗透深度 102 相同, 和带有第二渗透深度 142 的第二分曲线, 适用于构成所称的第一掺杂曲线 100。

[0021] 这样构成的这种槽形区域 10 水平居中设置在功率半导体器件 1 的主体 2 内并各面由边缘区域包围。该边缘区域在主体 2 内具有多个场环 20, 在它们那方面以带有这里为 p 型的第二导电性的第二单级掺杂曲线 200 构成, 参见图 6。在这种情况下重要的是, 场环 20 的该第二掺杂曲线 200 的渗透深度 202 大于槽形区域 10 的第一掺杂曲线 100 的那个渗透深度 102。优选该第一渗透深度 102 理想地为直至第二渗透深度 202 的 30%, 但最大为直至 50%。

[0022] 边缘区域此外具有场板结构, 其中, 单个的导电模制体 40 构成这种场板结构。各自的导电模制体 40 一体化地由分体 42、44 构成, 其中, 各自的第一分体 42 在水平方向上居中设置在所分配的场环上并与其电接触。整个导电模制体 40 在这种情况下由金属或适当掺杂的多晶硅组成。

[0023] 在槽形区域 10 的金属接触层 18 与水平相邻的第一分体 42 之间以及在所有其他第一分体 42 之间设置有第一钝化层 32, 该第一钝化层具有优点地由该区域内主体 2 氧化形成的氧化硅来组成。

[0024] 各自的导电模制体 40 的第二分体 44 与主体 2 相距设置并水平至少向边缘方向, 但具有优点地也至少在导电的模制体 40 中这样搭接第一分体 42, 使这种搭接超出所分配的场环 20 的水平延伸。

[0025] 此外示出第二钝化层 34, 最好由聚酰亚胺构成, 该第二钝化层完全覆盖第一钝化层 32 的自由区域以及场板结构 40。此外优选可以在这两个钝化层 32、34 之间设置一个氮化硅的中间层。

[0026] 图 3 依据本发明的功率半导体器件 1 另两种实施方式的剖面。图 3a 的实施方式与图 1 实施方式的区别在于, 第一场环 20a 与槽形区域 10 搭接, 也就是在该槽形区域与第一场环之间不存在距离。在这种情况下, 此外槽形区域 10 的金属接触层 18 与第一场环 20a 的导电模制体 40a 一体化地构成。

[0027] 在图 3b 的构成中, 槽形区域 10 的金属接触层 18 同样与第一场环 20a 的导电模制体 40a 一体化地构成, 其中, 类似于图 1 的构成, 在这里该场环 20a 与槽形区域 10 相距。在这种情况下, 如同图 1 的构成中那样, 在主体 2 上面的区域内水平地在槽形区域 10 与第一场环 20a 的第一导电模制体 40a 的第一分体之间设置第一钝化层 32。

[0028] 图 4 和 5 示出依据现有技术跨功率半导体器件第一主面的厚度施加的掺杂浓度。图 4 示出电压等级 1200V 的功率二极管的典型曲线, 其中, 在这里, 在第二侧上构成单级的深掺杂曲线。在单级曲线中, 这种深掺杂是必须的, 以便在功率二极管的内部在掺杂曲线开始时构成尽可能小的斜率且同时在表面处达到高掺杂剂浓度, 从而将到金属接触层的电阻保持得尽可能低。这种类型的曲线因此也造成主体相当大的横向延伸, 在这里超过 240  $\mu\text{m}$ 。

[0029] 图 5 与此相反示出依据现有技术以薄晶片工艺制造的电压等级 1200V 的功率二极管, 其厚度仅 140  $\mu\text{m}$  并具有根据现有技术的两级掺杂曲线, 其中, 该掺杂曲线的阶几乎直接在第二表面上构成。

[0030] 图 6 示出依据本发明的功率半导体器件 1, 在这里同样是电压等级 1200V 的功率二极管跨其第一主面 6 (参见图 1) 厚度的总掺杂浓度以及掺杂分布。第一主面上如图 2 所示

那样示出第一掺杂剂浓度。作为附加在这里示出具有场环第二渗透深度 202 的第二掺杂曲线 200。

[0031] 第二侧从第二主面 8(参见图 1) 出发,原则上如同图 5 的功率二极管那样具有两级掺杂曲线。但与现有技术不同的是,在这种情况下晶片的横向延伸选择得更大,以回避薄晶片工艺的处理缺陷以及在这种情况下所需的磨掉过程。此外,为该功率二极管,掺杂剂原子浓度更高的那种掺杂的渗透深度以及形成掺杂曲线的两个单个曲线的比例选择得与图 5 的现有技术不同。

[0032] 具有第三渗透深度 522 的、更深的、平的第一分曲线 520 并因此整个第二掺杂曲线以其渗透深度 502 在电压等级 1200V 的该二极管中横向几乎一直达到功率二极管 1 主体的中心。第二且更陡峭的分曲线 540 具有第四渗透深度 542,该第四渗透深度在第三渗透深度 522 的 40%到 70%之间,最好在 50%到 60%之间。此外,该第二分曲线 540 具有渗透深度 542,该渗透深度为主体横向延伸的至少 20%,在这里为 200  $\mu\text{m}$ 。

[0033] 通过第二两级掺杂曲线 500 的这种构成,可以同时曲线开始时构成低斜率以及在第二主面上取得  $10^{18}$ 到  $10^{21}\text{cm}^{-2}$ 之间的掺杂剂原子浓度。另一方面,在第二两级掺杂曲线 500 的这种构成中,主体横向延伸超过图 5 的那种横向延伸,由此不出现薄晶片工艺的处理缺陷。

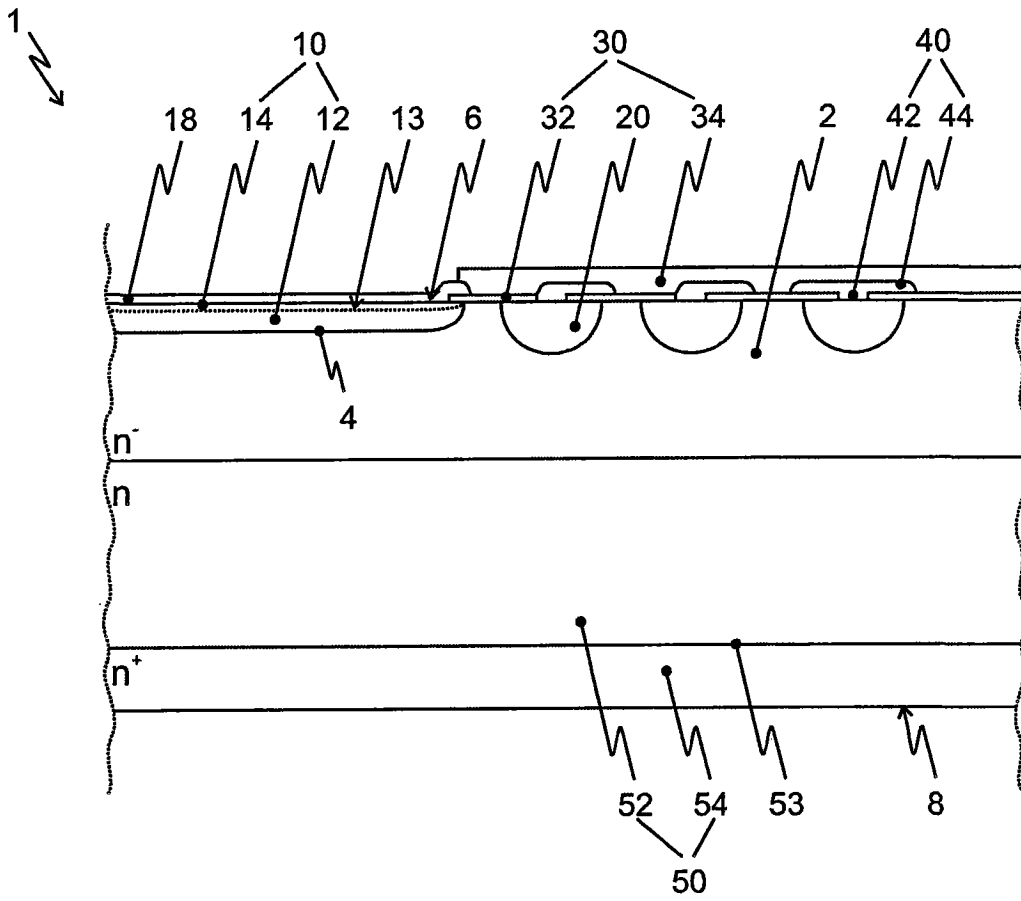


图 1

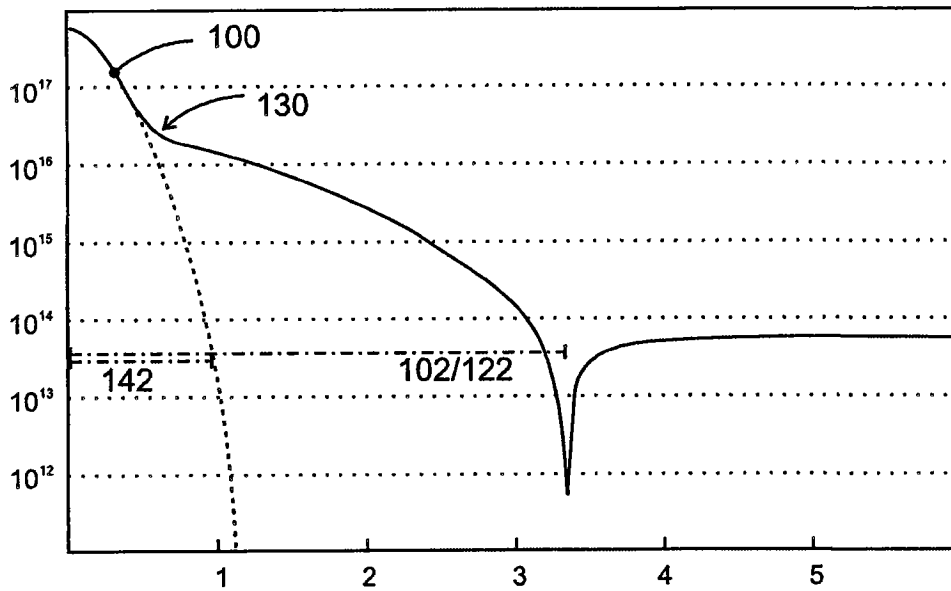


图 2

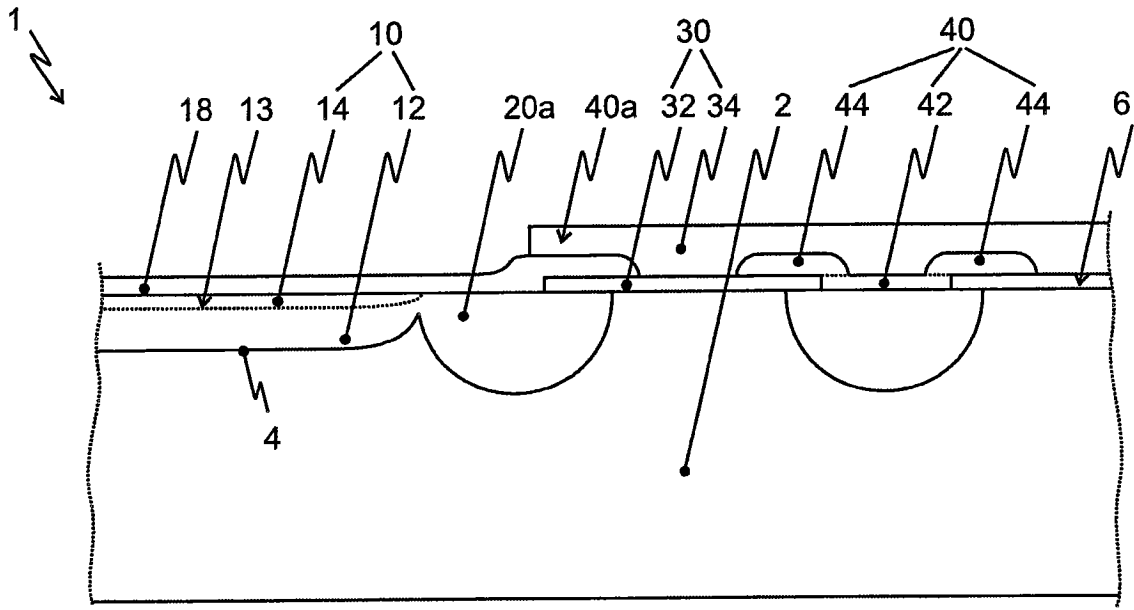


图 3a

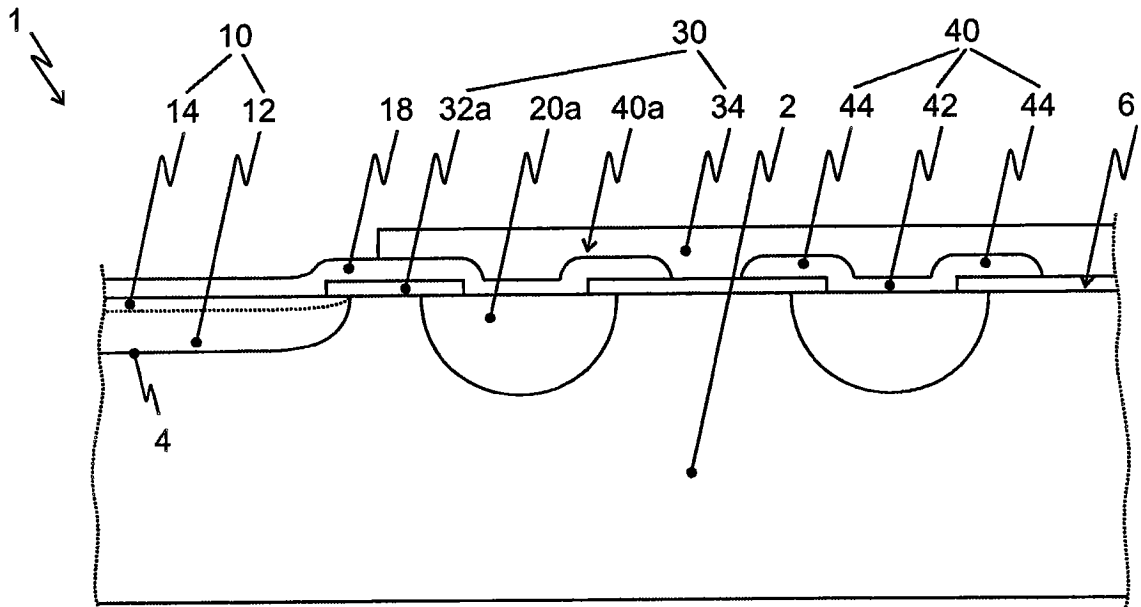


图 3b

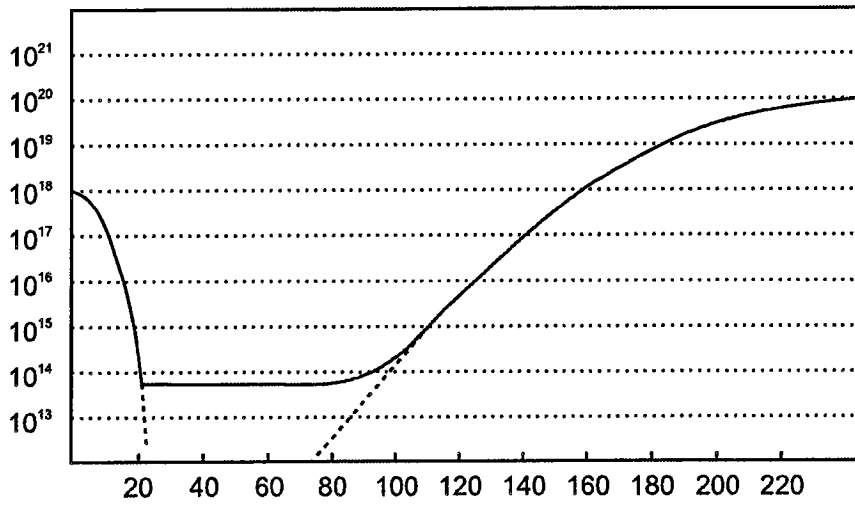


图 4 现有技术

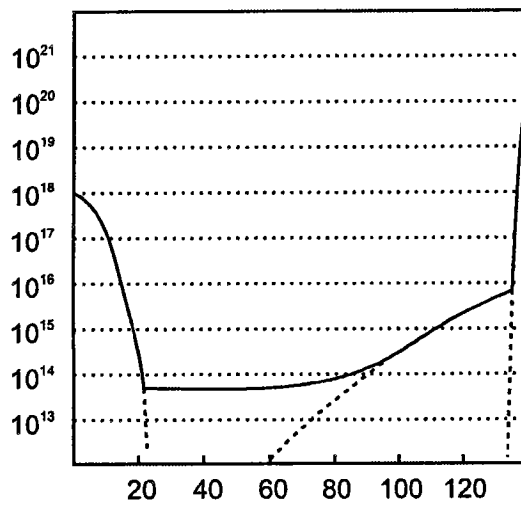


图 5 现有技术

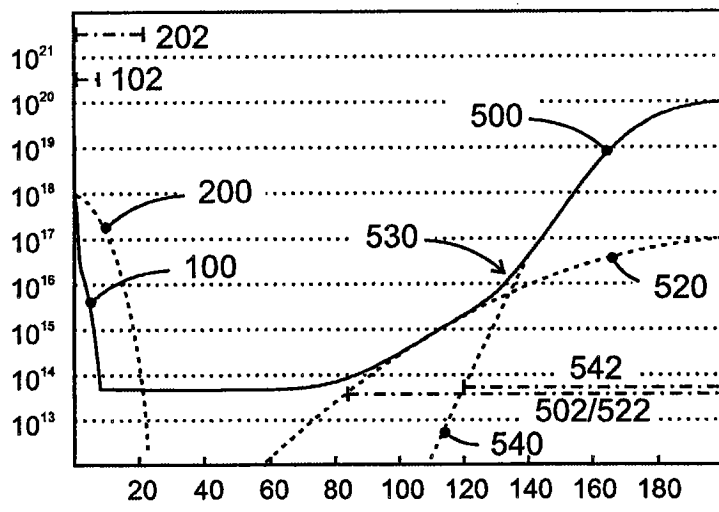


图 6