

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3992775号

(P3992775)

(45) 発行日 平成19年10月17日(2007.10.17)

(24) 登録日 平成19年8月3日(2007.8.3)

(51) Int. Cl.	F I
G06F 3/00 (2006.01)	G06F 3/00 X
	G06F 3/00 E

請求項の数 4 (全 13 頁)

<p>(21) 出願番号 特願平9-37399 (22) 出願日 平成9年2月21日(1997.2.21) (65) 公開番号 特開平10-240406 (43) 公開日 平成10年9月11日(1998.9.11) 審査請求日 平成16年1月16日(2004.1.16)</p> <p>前置審査</p>	<p>(73) 特許権者 000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地</p> <p>(74) 代理人 100080827 弁理士 石原 勝</p> <p>(72) 発明者 上田 富康 大阪府門真市大字門真1006番地 松下 電器産業株式会社内</p> <p>(72) 発明者 佐藤 洋 大阪府門真市大字門真1006番地 松下 電器産業株式会社内</p> <p>審査官 三好 洋治</p> <p style="text-align: right;">最終頁に続く</p>
---	---

(54) 【発明の名称】 コンピュータ装置

(57) 【特許請求の範囲】

【請求項1】

演算装置と、第1の入力装置と、第2の入力装置とを備え、前記演算装置と前記第1の入力装置及び第2の入力装置との間で双方向の信号伝送がなされるコンピュータ装置において、

前記第1の入力装置に対応する双方向信号と第2の入力装置に対応する双方向信号とを、送信信号および受信信号も含めて時分割して1つの双方向信号に混合すると共に、この1つに混合された双方向信号を第1の入力装置に対応する双方向信号と第2の入力装置に対応する双方向信号とに戻す混合回路を、前記演算装置の側と前記第1及び第2の入力装置の側との双方に備え、前記演算装置と前記第1及び第2の入力装置との間で、前記混合回路により混合した信号の伝送がなされることを特徴とするコンピュータ装置。

10

【請求項2】

1つに混合された伝送路中の双方向信号を単独の伝送路上の送信信号と受信信号とに分離すると共に、前記両単方向信号を前記双方向信号に戻す信号分離回路と、

前記単方向信号を平衡信号に変換すると共に、前記平衡信号を前記単方向信号に戻す平衡信号変換回路と、

を前記演算装置と前記入力装置との双方に備え、

前記演算装置側の平衡信号変換回路と前記入力装置側の平衡信号変換回路との間を平衡信号伝送路で接続したことを特徴とする請求項1に記載のコンピュータ装置。

【請求項3】

20

平衡信号変換回路にRS422信号変換回路を用いたことを特徴とする請求項2記載のコンピュータ装置。

【請求項4】

1つに混合された伝送路中の双方向信号を単独の伝送路上の送信信号と受信信号とに分離すると共に、前記両単方向信号を前記双方向信号に戻す信号分離回路と、

前記単方向信号を光信号に変換すると共に、前記光信号を前記単方向信号に戻す光信号変換回路と、

を前記演算装置と前記入力装置との双方に備え、

前記演算装置側の光信号変換回路と前記入力装置側の光信号変換回路との間を光ケーブルで接続したことを特徴とする請求項1に記載のコンピュータ装置。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、演算装置、入力装置、表示装置とを備えたコンピュータ装置に関し、特に、入力装置がフルキーボードとポインティングデバイスとの2つの入力装置であり、この2つの入力装置を演算装置から離れた場所に配置することができるコンピュータ装置に関するものである。

【0002】

【従来の技術】

パーソナルコンピュータでは、入力装置としてフルキーボードとマウスまたはトラックボールとを備えたものが一般的な構成となっている。このようなコンピュータ装置の構成を図11、図12に示す。

20

【0003】

図11は、従来技術に係るコンピュータ装置30の構成を示すブロック図で、演算装置Aと、フルキーボードによる第1の入力装置B1と、マウスまたはトラックボールによる第2の入力装置B2と、表示装置Cとを備えて構成されている。前記演算装置Aと第1の入力装置B1及び第2の入力装置B2との間は、それぞれ双方向のTTLレベル信号の双方向信号伝送路27、28で接続され、この間はシリアル信号伝送がなされる。

【0004】

図12は、前記コンピュータ装置30の演算装置Aと第1の入力装置B1、演算装置Aと第2の入力装置B2との間の信号伝送の構成を示す回路図である。演算装置Aには第1の入力装置B1との間で双方向の信号伝送するための通信制御回路25a、第2の入力装置B2との間で双方向の信号伝送するための通信制御回路26aが設けられ、第1の入力装置B1に演算装置Aと双方向の信号伝送するための通信制御回路25b、第2の入力装置B2に演算装置Aと双方向の信号伝送するための通信制御回路26bが設けられている。演算装置Aから第1の入力装置B1に制御コマンドを出力するときには、前記通信制御回路25aからデータ信号とクロック信号とが出力され、双方向伝送路27を通じて第1の入力装置B1の通信制御回路25bに入力される。逆に、第1の入力装置B1から演算装置Aにデータを出力するときには、第1の入力装置B1の通信制御回路25bからデータ信号とクロック信号とが出力され、演算装置Aの通信制御回路25aに入力される。第2

30

40

【0005】

【発明が解決しようとする課題】

上記のように構成されるコンピュータ装置を生産設備等の制御装置として利用するとき、演算装置の設置場所と、第1及び第2の入力装置、表示装置の設置場所とを数メートル以上離して設置しなければならない場合がある。このように演算装置と入力装置とを離して設置する場合には、これらの間の制御信号に周辺機器からのノイズが混入することによる誤動作が発生したり、逆に制御信号が周辺機器に対して電磁障害を与える恐れがある。

【0006】

本発明は、演算装置と入力装置とを離隔地点に設置した場合にも上記のごとき障害を発生

50

させない信号伝送方法を採用したコンピュータ装置を提供することを目的とするものである。

【0007】

【課題を解決するための手段】

本願の第1発明は、演算装置と、第1の入力装置と、第2の入力装置とを備え、前記演算装置と前記第1の入力装置及び第2の入力装置との間で双方向の信号伝送がなされるコンピュータ装置において、前記第1の入力装置に対応する双方向信号と第2の入力装置に対応する双方向信号とを、送信信号および受信信号も含めて時分割して1つの双方向信号に混合すると共に、この1つに混合された双方向信号を第1の入力装置に対応する双方向信号と第2の入力装置に対応する双方向信号とに戻す混合回路を、前記演算装置の側と前記第1及び第2の入力装置の側との双方に備え、前記演算装置と前記第1及び第2の入力装置との間で、前記混合回路により混合した信号の伝送がなされることを特徴とする。

10

【0008】

上記構成によれば、演算装置と第1及び第2の入力装置との間のそれらに対応する2つの双方向信号は、送信側においては、混合回路により送信信号および受信信号も含めて時分割して1つの双方向信号に混合されて伝送路で伝送され、受信側においては、送信信号および受信信号も含めて時分割して混合されている1つの双方向信号が第1及び第2の入力装置に対応する2つの双方向信号に戻され、演算装置と第1及び第2の入力装置との間で互いの信号が入出力される。

【0009】

上記コンピュータ装置は、平衡信号変換回路にRS422信号変換回路を用いて構成することができ、RS422は平衡型デジタル電圧インタフェースとして、平衡信号伝送の電気的特性が定められており、ノイズの影響を受け難い平衡信号伝送として採用することができる。

20

【0010】

また、本願のコンピュータ装置は、1つに混合された伝送路中の双方向信号を単独の伝送路上の送信信号と受信信号とに分離すると共に、前記両単方向信号を前記双方向信号に戻す信号分離回路と、前記単方向信号を光信号に変換すると共に、前記光信号を前記単方向信号に戻す光信号変換回路と、を前記演算装置と前記入力装置との双方に備え、前記演算装置側の光信号変換回路と前記入力装置側の光信号変換回路との間を光ケーブルで接続したことを特徴とする。

30

【0016】

【発明の実施の形態】

以下、添付図面を参照して本発明の一実施形態について説明し、本発明の理解に供する。尚、以下に示す実施形態は本発明を具体化した一例であって、本発明の技術的範囲を限定するものではない。

【0017】

図1は、本発明の第1の実施形態に係るコンピュータ装置の構成を示すブロック図である。尚、従来構成と共通する要素には同一の符号を付している。

【0018】

図1において、第1の実施形態に係るコンピュータ装置1は、生産設備の制御装置として構成されており、演算装置Aと、第1の入力装置B1と、第2の入力装置B2と、表示装置Cと、演算装置Aと第1の入力装置B1及び第2の入力装置B2との間の信号伝送を制御する混合回路4a、4b、信号分離回路5a、5b、平衡信号変換回路6a、6bと、平衡信号伝送路7とを備えて構成されている。

40

【0019】

前記第1の入力装置B1はフルキーボードによるデータ入力手段、第2の入力装置B2はマウスあるいはトラックボールによるデータ入力手段である。本構成に係るコンピュータ装置1では、制御の都合上から前記演算装置Aと、第1及び第2の入力装置B1、B2、表示装置Cとの間が数メートル以上に離れた離隔地点にそれぞれを設置するため、その間

50

の信号伝送に対して周辺機器からのノイズの影響を受けないこと、逆に周辺機器に対して不要輻射による影響を与えないようにするため、信号伝送経路に前記混合回路4 a、4 b、信号分離回路5 a、5 b、平衡信号変換回路6 a、6 b、平衡信号伝送路7を設けて、信号伝送を平衡信号により行う。

【0020】

以下に、コンピュータ装置1の特徴である信号伝送のための各構成要素について順を追って説明する。まず、混合回路4 a、4 bについて説明する。図2は混合回路の構成を示す回路図、図3は時分割信号転送のタイミング図である。

【0021】

図2において、演算装置A側の混合回路4 aは、演算装置Aと第1の入力装置B 1との間で相互に入出力するための双方向信号 a_1 と、演算装置Aと第2の入力装置B 2との間で相互に入出力するための双方向信号 a_2 との2つの双方向信号を混合して、1つの双方向信号 a_3 に変換する。

10

【0022】

演算装置Aには、先に従来構成において示したように、第1の入力装置B 1との信号伝送のための通信制御回路(LSI)25 aと、第2の入力装置B 2との信号伝送のための通信制御回路(LSI)26 aとが設けられており、それぞれデータ信号とクロック信号とからなる2つの双方向信号 a_1 、 a_2 の入出力制御を行っている。この2つの双方向信号 a_1 、 a_2 は、前記混合回路4 aに設けられた混合制御回路14 aによって1つの双方向信号 a_3 に変換される。

20

【0023】

同様に、第1及び第2の入力装置B 1、B 2の側にも、それぞれ通信制御回路25 b、26 bが設けられており、第1の入力装置B 1の通信制御回路25 bの双方向信号 b_1 と、第2の入力装置B 2の通信制御回路26 bの双方向信号 b_2 とは、第1及び第2の入力装置B 1、B 2側の混合回路4 bに設けられた混合制御回路14 bによって混合され、1つの双方向信号 b_3 に変換される。

【0024】

演算装置Aから第1の入力装置B 1または第2の入力装置B 2に制御コマンドを出力するときは、演算装置A内の通信制御回路25 aまたは26 bから出力された2つの非同期の送信信号 a_1 (T)、 a_2 (T)は、混合回路4 a内の入力ポートP 1、P 2、P 3、P 4から混合制御回路14 aに入力される。この混合制御回路14 aは予め設定された変換手順により、送信信号 a_1 (T)と送信信号 a_2 (T)とが1つの送信信号 a_3 (T)に変換され、バッファ35、36を通じて出力される。尚、前記 a_1 (T)、 a_2 (T)等の記載は、双方向信号である a_1 、 a_2 等の送信(Transmission)と受信(Recept)とを区別するもので、双方向信号の中の送信信号に(T)、受信信号に(R)を付している。以下の記載においても同様である。

30

【0025】

第1の入力装置B 1または第2の入力装置B 2からのデータ入力は、演算装置A側の混合回路4 a内の入力ポートP 5、P 6から混合制御回路14 aに入力される。混合制御回路14 aは予め設定された変換手順により、1つの受信信号 a_3 (R)をデータ信号とクロック信号とで構成された2つの受信信号 a_1 (R)と a_2 (R)とに変換し、出力バッファ31、32、33、34を通じて演算装置A内の通信制御回路25 aまたは26 aに出力する。

40

【0026】

上記演算装置A側の混合回路4 aにおける動作と同様の動作が、第1及び第2の入力装置B 1、B 2側の混合回路4 bにおいてもなされ、第1の入力装置B 1の送信信号 b_1 (T)と第2の入力装置B 2の送信信号 b_2 (T)とが混合されて送信信号 b_3 (T)として出力され、演算装置Aからの受信信号 b_3 (R)は受信信号 b_1 (R)と受信信号 b_2 (R)とに振り分けられて第1及び第2の入力装置B 1、B 2にそれぞれ入力される。

【0027】

50

上記混合回路 4 a、4 b による信号の混合動作は、図 3 に示すように、時分割で転送することによって行われる。

【0028】

図 3 は、時分割のタイミング図で、演算装置 A と第 1 及び第 2 の入力装置 B 1、B 2 との間における信号伝送の時分割内容を示している。同図において、同期 (1) は演算装置 A から第 1 の入力装置 B 1 へ向けての送信信号 a_1 (T) を送信信号 a_3 (T) として出力するタイミングであり、第 1 の入力装置 B 1 は受信信号 b_1 (R) として受信する。また、同期 (2) は第 1 の入力装置 B 1 から演算装置 A へ向けての送信信号 b_1 (T) を送信信号 b_3 (T) として出力するタイミングであり、演算装置 A は受信信号 a_1 (R) として受信する。更に、同期 (3) は演算装置 A から第 2 の入力装置 B 2 へ向けての送信信号 a_2 (T) を送信信号 a_3 (T) として出力するタイミングであり、第 2 の入力装置 B 2 は受信信号 b_2 (R) として受信する。更に、同期 (4) は第 2 の入力装置 B 2 から演算装置 A へ向けての送信信号 b_2 (T) を送信信号 b_3 (T) として出力するタイミングであり、演算装置 A は受信信号 a_2 (R) として受信する。以降は同期 (1) から (4) までを繰り返す。

10

【0029】

次に、信号分離回路 5 a、5 b について説明する。図 4 は信号分離回路の構成を示す回路図である。

【0030】

図 4 において、信号分離回路 5 a は、双方向信号と単方向信号とのいずれか一方を他方に変換する変換制御回路 15 a を備えて構成されている。演算装置 A から第 1 の入力装置 B 1 または第 2 の入力装置 B 2 への信号伝送するときは、先に説明した混合回路 4 a により 1 つに混合された双方向信号 a_3 として出力されたデータ信号とクロック信号とが、この信号分離回路 5 a の入力バッファ 37、38 を通じて前記変換制御回路 15 a に入力される。変換制御回路 15 a は予め設定された通信手順と通信速度に準じて入力されたデータ信号に通信制御用のコマンドを付加して送信信号とし、送信信号出力バッファ 39 を通じて送信信号 a_4 を出力する。

20

【0031】

第 1 の入力装置 B 1 または第 2 の入力装置 B 2 からの入力信号は、受信信号 a_5 として入力バッファ 40 を通じて変換制御回路 15 a に入力される。前記変換制御回路 15 a は予め設定された通信手順と通信速度に準じて受信信号 a_5 から通信制御用コマンドを削除して演算装置 A への入力データとし、出力バッファ 41、42 を通じてデータ信号とクロック信号とを混合回路 4 a へ出力する。

30

【0032】

第 1 及び第 2 の入力装置 B 1、B 2 側の信号分離回路 5 b も同様に変換制御回路 15 b を備えて構成されており、前記演算装置 A 側の信号分離回路 5 a と、第 1 及び第 2 の入力装置 B 1、B 2 側の信号分離回路 5 b とは、予め設定された通信手順と通信速度とに従って動作する。

【0033】

次いで、平衡信号変換回路 6 a、6 b 及び伝送路 7 について、平衡信号回路の好ましい実施態様として、RS 422 規格になる RS 422 回路を採用した構成を図 5 を参照して説明する。

40

【0034】

図 5 において、演算装置 A 側の平衡信号変換回路 6 a 及び第 1 及び第 2 の入力装置 B 1、B 2 側の平衡信号変換回路 6 b は、それぞれ RS 422 信号変換回路として構成され、この間の平衡信号伝送路 7 は RS 422 信号伝送路として構成されている。演算装置 A 側の平衡信号変換回路 6 a は、ラインドライバ 17 a とラインレシーバ 18 a とを備えて構成され、演算装置 A 側の信号分離回路 5 a によって単方向信号に分離された送信信号 a_4 は、ラインドライバ 17 a により RS 422 信号 (平衡信号) に変換され、平衡信号伝送路 7 により伝送されて第 1 及び第 2 の入力装置 B 1、B 2 側の平衡信号変換回路 6 b が備え

50

たラインレシーバ18bに入力される。このラインレシーバ18bにより単方向信号 b_4 に変換された受信信号は、第1及び第2の入力装置B1、B2側の信号分離回路5bに入力される。

【0035】

第1及び第2の入力装置B1、B2側の信号分離回路5bからの送信信号 b_5 は、平衡信号変換回路6bのラインドライバ17bでRS422信号に変換され、平衡信号伝送路7により伝送されて演算装置A側の平衡信号変換回路6aのラインレシーバ18aに入力される。このラインレシーバ18aにより単方向信号 a_5 に変換された受信信号は、演算装置A側の信号分離回路5bに入力される。

【0036】

この平衡信号伝送における前記ラインレシーバ18a、18bは、差動アンプとして構成されているのでコモンモードノイズは除去され、前記平衡信号伝送路7は、図示するように、より平衡度の高い2対のツイストペア線が用いられているのでノーマルモードノイズが乗りにくく、耐ノイズ性に優れた信号伝送を行うことができ、信号伝送の距離が長くなった場合にも外来ノイズによる誤動作や不要輻射による周辺機器への影響を排除することができる。

【0037】

従って、上記第1の実施形態による構成により、演算装置Aと第1及び第2の入力装置B1、B2とは、それぞれ混合回路4a、4bと、信号分離回路5a、5bと、平衡信号変換回路6a、6bとにより、平衡信号伝送路7で接続できるので、周辺機器からのノイズによる影響を受け難く、また、逆に周辺機器に電磁障害を与えないので、生産設備内で演算装置Aと第1及び第2の入力装置B1、B2とを離隔地点に設置したような場合でも正常な動作を確保できる。

【0038】

次に、本発明の第2の実施形態に係るコンピュータ装置について説明する。図6は第2の実施形態に係るコンピュータ装置の構成を示すブロック図、図7は光信号変換回路の構成を示すブロック図である。尚、先の構成と共通する要素には同一の符号を付し、その説明は省略する。

【0039】

図6において、第2の実施形態に係るコンピュータ装置2は、演算装置Aと第1及び第2の入力装置B1、B2とにそれぞれ設けられた信号分離回路5aと信号分離回路5bとの間の単方向信号 a_4 、 a_5 、 b_4 、 b_5 を、それぞれ光信号変換回路10a、10bによって光信号に変換し、光ケーブル11により相互に伝送できるように構成されている。

【0040】

前記光信号変換回路10a、10bは、図7に示すように構成されている。光信号変換回路10a、10bにはそれぞれ電気-光変換回路19a、19bと、光-電気変換回路20a、20bとが設けられており、TTLレベル信号の送信信号 a_4 、 b_5 は、それぞれ電気-光変換回路19a、19bにより光信号に変換されて光ケーブル11で伝送される。光ケーブル11で伝送されてきた光信号は、光-電気変換回路20a、20bでそれぞれTTLレベル信号の受信信号 a_5 、 b_4 に変換される。

【0041】

光信号による信号伝送は、信号伝送路を電氣的に絶縁することになるので、原理的にコモンモードノイズを除去することができ、第1の実施形態において説明した平衡信号伝送において除去できないような大きなコモンモードノイズに対しても有効に作用する。従って、本構成になるコンピュータ装置2は、ノイズ発生源の多い生産設備等に演算装置Aと入力装置Bとを離隔地点に設置したような状態でも、周辺機器からのノイズの影響を受け難く、特に大きな誘導ノイズの発生源があるような環境では有効である。また、光信号伝送は原理的にも電磁輻射を発生させないので、周辺機器に電磁障害を与えることがない。

【0042】

上記したごとく、周辺ノイズの影響を受け難い光信号変換による信号伝送路の絶縁の構成

10

20

30

40

50

は、図 8 に示すように、フォトカプラを用いて構成することもできる。

【 0 0 4 3 】

図 8 は、演算装置 A 側に設けられた信号分離回路 5 a と、第 1 及び第 2 の入力装置 B 1、B 2 側に設けられた信号分離回路 5 b との間に、それぞれフォトカプラ絶縁回路 1 2 a、1 2 b を設け、その間を 2 対のツイストペア線による絶縁信号ケーブル 1 3 で接続したものである。この構成での信号伝送はカレントループ伝送となるため、線路抵抗やノイズの影響を受け難く、また信号伝送路は絶縁されるので、伝送経路上に混入したノイズが遮断され、よりノイズに強い信号伝送を実現することができる。

【 0 0 4 4 】

次いで、第 1 及び第 2 の実施形態において説明した混合回路 4 a、4 b の時分割転送方式のより好ましい態様を本発明の第 3 の実施形態として説明する。図 9 は第 3 の実施形態に係る混合回路の構成を示すブロック図、図 10 は信号伝送の状態を説明する模式図である。

【 0 0 4 5 】

本実施形態では、演算装置 A 側の混合回路 2 1 a をマスターとし、第 1 及び第 2 の入力装置 B 1、B 2 側の混合回路 2 1 b をスレーブとして、マスターである混合回路 2 1 a の同期タイミングに従って、スレーブである混合回路 2 1 b が動作するように構成されている。更に、図 10 に示すように、混合回路 2 1 a (または混合回路 2 1 b) から出力される双方向信号 a_3 (b_3) は、バケット 1 とバケット 2 とにより構成され、前記バケット 1 には第 1 の入力装置 B 1 と第 2 の入力装置 B 2 との区分、前記バケット 2 には転送するコマンドデータやステータス情報が載せられ、バケット 2 に転送するコマンドデータやステータス情報がない場合には、マスターとスレーブとの間で予め設定されたダミーデータを転送する時分割転送方式として構成されている。この構成により、2 つの非同期の双方向信号 a_1 、 a_2 (b_1 、 b_2) を同期化して時分割に転送し、1 つの双方向信号 a_3 (b_3) とする。

【 0 0 4 6 】

図 9 において、演算装置 A 側の混合回路 2 1 a がマスターとして、第 1 及び第 2 の入力装置 B 1、B 2 側の混合回路 2 1 b がスレーブとして動作する。まず、混合回路 2 1 a が混合回路 2 1 b に向けて混合信号 a_3 (T) を出力する場合と、混合回路 2 1 b から混合回路 2 1 a に混合信号 a_3 (R) を入力する場合との混合回路 2 1 a の動作について説明する。

【 0 0 4 7 】

演算装置 A から第 1 の入力装置 B 1 への送信信号 a_1 (T)、演算装置 A から第 2 の入力装置 B 2 への送信信号 a_2 (T) がそれぞれ送信信号入力部 4 3、4 4 に入力されると、送信信号 a_1 (T)、 a_2 (T) は同期タイミングで出力するまで待機のため、それぞれ出力データ記憶部 4 5、4 6 に記憶される。この出力データ記憶部 4 5、4 6 には、前記送信信号入力部 4 3、4 4 に信号入力がないときに出力する予め設定されたダミーデータも記憶されている。前記出力データ記憶部 4 5、4 6 に一時記憶された出力データは、転送部 4 7 により同期タイミング発生部 2 2 からの同期タイミングに従ってバケット 1 に第 1 の入力装置 B 1、第 2 の入力装置 B 2 の区別、バケット 2 に出力データ記憶部 4 5 と出力データ記憶部 4 6 とから該当する出力データが転送され、この出力データは出力部 4 8 により同期タイミング発生部 2 2 からの同期タイミングに従ってスレーブである第 1 及び第 2 の入力装置 B 1、B 2 に向けて混合信号 a_3 (T) として出力される。

【 0 0 4 8 】

混合回路 2 1 b からの混合信号 a_3 (R) を入力するときには、混合信号 a_3 (R) が入力部 4 9 に入力されると、入力装置検出部 5 0 において入力データのバケット 1 から第 1 の入力装置 B 1、第 2 の入力装置 B 2 の区別が検出され、検出された入力装置の区分に該当するバケット 2 のデータはそれぞれ入力データ記憶部 5 1、5 2 に配分されて演算装置 A に出力するまで記憶され、この入力データ記憶部 5 1、5 2 に記憶された内容が予め設定されたダミーデータでないとき受信信号出力部 5 3、5 4 からそれぞれ受信信号 a_1 (

R)、 a_2 (R)として演算装置Aに出力される。

【0049】

次に、スレーブ側の混合回路21bに混合回路21aからの混合信号 b_3 (R)を入力する場合と、混合回路21bが混合回路21aに向けて混合信号 b_3 (T)を出力する場合との混合回路21bの動作について説明する。

【0050】

混合回路21aからの混合信号 b_3 (R)を入力するときには、混合信号 b_3 (R)が入力部55に入力されると、同期タイミング検出部23により混合信号 b_3 (R)のデータから同期タイミングが検出され、出力データ転送部56は混合信号 b_3 (R)のポケット1から入力装置B1、B2の区別を判別し、該当するデータはそれぞれ出力データ記憶部57、58に第1の入力装置及び第2の入力装置B2に出力するまで記憶され、この出力データ記憶部57、58に記憶された内容が予め設定されたダミーデータでないとき受信信号出力部59、60からそれぞれ第1の入力装置B1または第2の入力装置B2にそれぞれ受信信号 b_1 (R)、 b_2 (R)として出力される。

10

【0051】

第1及び第2の入力装置B1、B2からの送信信号 b_1 (T)、 b_2 (T)を出力するときには、送信信号 b_1 (T)、 b_2 (T)がそれぞれ送信信号入力部61、62に入力されると、送信信号 b_1 (T)、 b_2 (T)の内容を混合信号 b_3 として出力するまで待機のため、それぞれ入力データ記憶部63、64に記憶される。この入力データ記憶部63、64には、前記送信信号入力部61、62に信号入力がないときに出力する予め設定されたダミーデータも記憶されている。前記入力データ記憶部63、64に一時記憶された入力データは、入力データ転送部65により同期タイミング検出部23からの同期タイミングに従ってポケット1に第1の入力装置B1、第2の入力装置B2の区別、ポケット2に入力データ記憶部63と入力データ記憶部64とから該当する入力データが転送され、この入力データは出力部66により同期タイミング検出部23からの同期タイミングに従ってマスターである演算装置Aに向けて混合信号 b_3 (T)として出力される。

20

【0052】

上記動作により、演算部Aから第1の入力装置B1または第2の入力装置B2への2つの送信信号 a_1 (T)、 a_2 (T)は、1つの混合信号 a_3 (T)として混合回路21aから出力され、信号分離回路5a、平衡信号変換回路6a、平衡信号伝送路7、平衡信号変換回路6b、信号分離回路5bを通じて混合信号 b_3 (R)として第1及び第2の入力装置B1、B2側の混合回路21bに伝送され、受信信号 b_1 (R)は第1の入力装置B1に、受信信号 b_2 (R)は第2の入力装置B2に入力される。また、第1の入力装置B1からの送信信号 b_1 (T)及び第2の入力装置B2からの送信信号 b_2 (T)は混合回路21bにより混合され混合信号 b_3 (T)として出力され、信号分離回路5b、平衡信号変換回路6b、平衡信号伝送路7、平衡信号変換回路6a、信号分離回路5aを通じて混合信号 a_3 (R)として演算装置A側の混合回路21aに伝送され、第1の入力装置B1からの受信信号 a_1 (R)と第2の入力装置B2からの受信信号 a_2 (R)として演算装置Aに入力される。

30

【0053】

以上説明した各実施形態において、第1の入力装置B1内の通信制御回路25bに第2の入力装置B2の通信制御回路26b、混合回路4b、信号分離回路5bを一体的にLSIとして構成することもできる。第2の入力装置B2はマウスまたはトラックボールであり、回路構成の収容に制限があるため、この構成により具体化することができる。

40

【0054】

【発明の効果】

以上の説明の通り本願の第1発明によれば、演算装置と第1及び第2の入力装置との間の2つの双方向信号は、送信側において1つの双方向信号に混合多重化して伝送し、受信側においては、多重化している1つの双方向信号を第1及び第2の入力装置に対応する2つの双方向信号に戻して演算装置と第1及び第2の入力装置との間で互いの信号を入出力

50

させられる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に係るコンピュータ装置の構成を示すブロック図。

【図 2】上記構成における信号分離回路の構成を示す回路図。

【図 3】上記構成における時分割の同期タイミング図。

【図 4】上記構成における信号分離回路の構成を示す回路図。

【図 5】上記構成における平衡信号変換回路の構成を示す回路図。

【図 6】本発明の第 2 の実施形態に係るコンピュータ装置の構成を示すブロック図。

【図 7】上記構成における光信号変換回路の構成を示す回路図。

【図 8】光信号変換と平衡信号変換とを併用した信号伝送の構成を示す回路図。

10

【図 9】本発明の第 3 の実施形態に係る混合回路の構成を示すブロック図。

【図 10】上記構成における同期タイミング図。

【図 11】従来例に係るコンピュータ装置の構成を示すブロック図。

【図 12】従来構成に係る信号伝送の構成を示す回路図。

【符号の説明】

1、2 コンピュータ装置

4 a、4 b 混合回路

5 a、5 b 信号分離回路

6 a、6 b 平衡信号変換回路

7 平衡信号伝送路

20

10 a、10 b 光信号変換回路

11 光ケーブル

21 a、21 b 混合回路

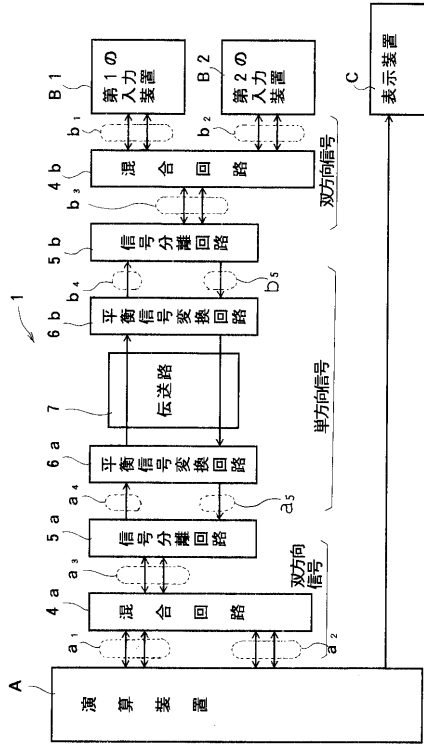
A 演算装置

B 1 第 1 の入力装置

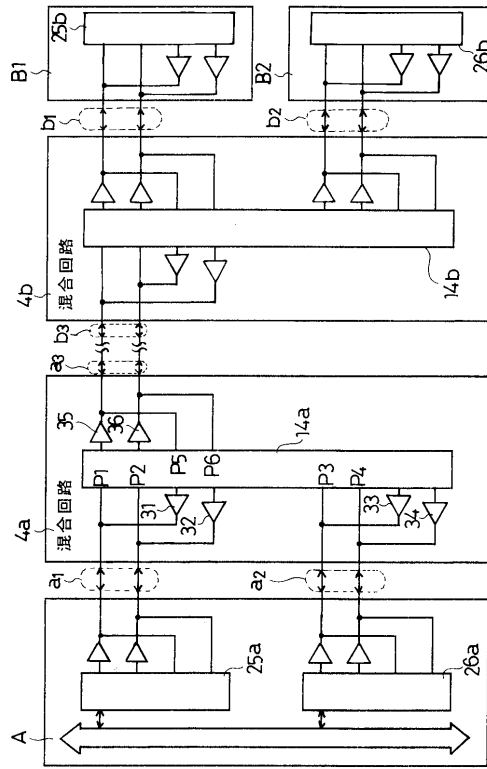
B 2 第 2 の入力装置

C 表示装置

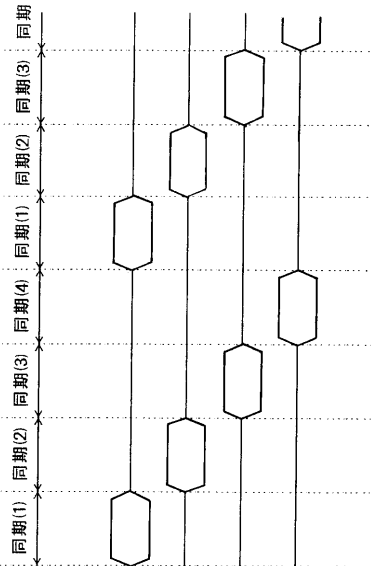
【 図 1 】



【 図 2 】



【 図 3 】



同期タイミング

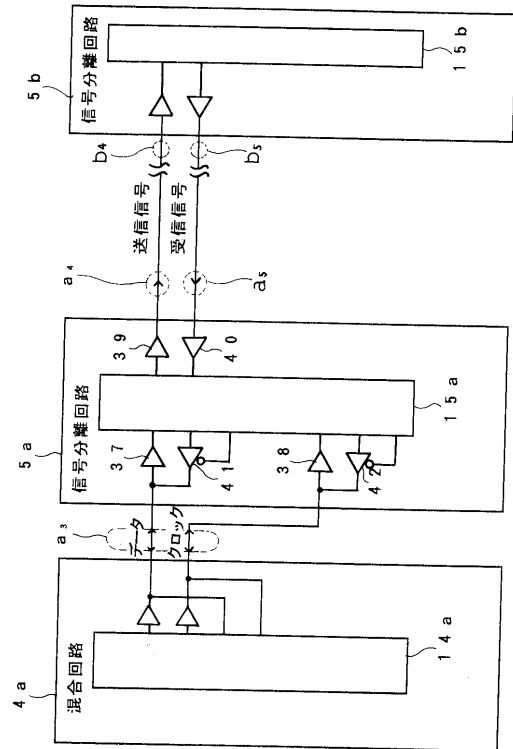
演算装置A → 第1の入力装置 B1 の送信信号 a₁ (T)

第1の入力装置 B1 → 演算装置A の送信信号 b₁ (T)

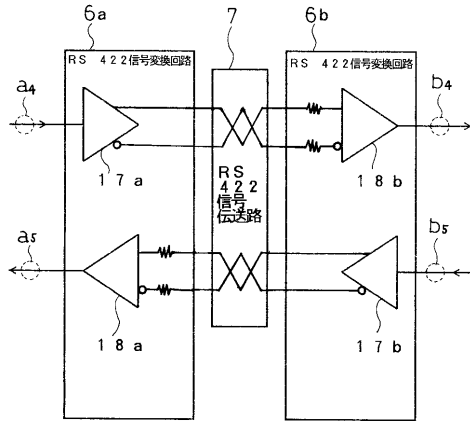
演算装置A → 第2の入力装置 B2 の送信信号 a₂ (T)

第2の入力装置 B2 → 演算装置A の送信信号 b₂ (T)

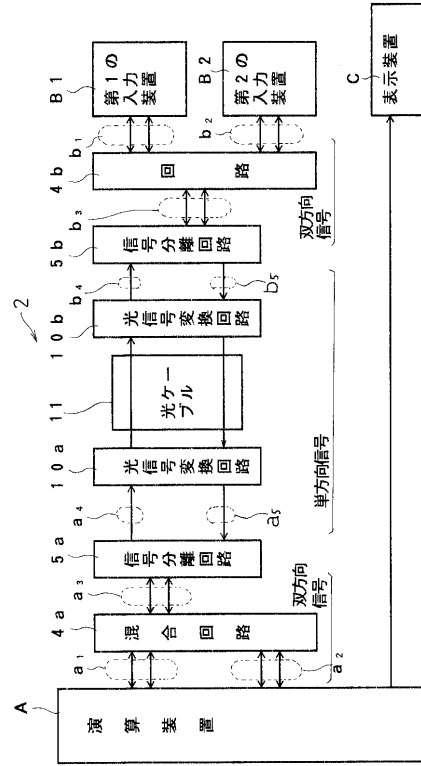
【 図 4 】



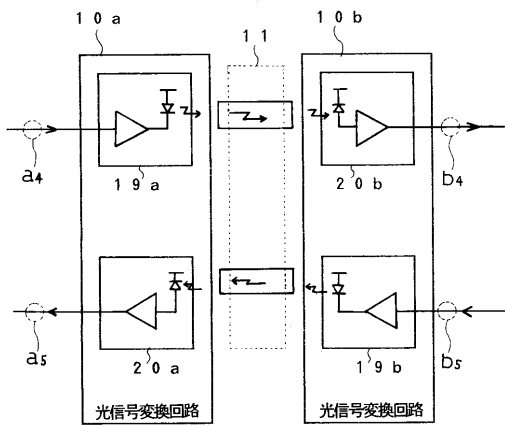
【 図 5 】



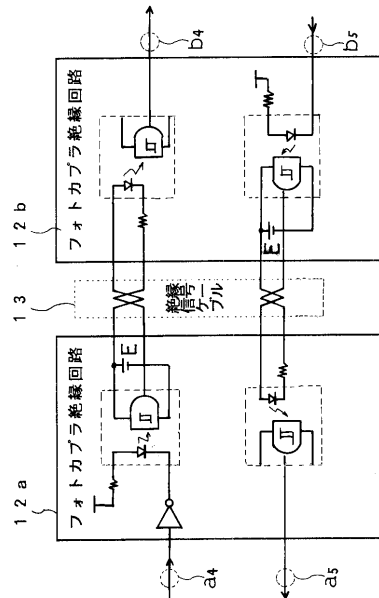
【 図 6 】



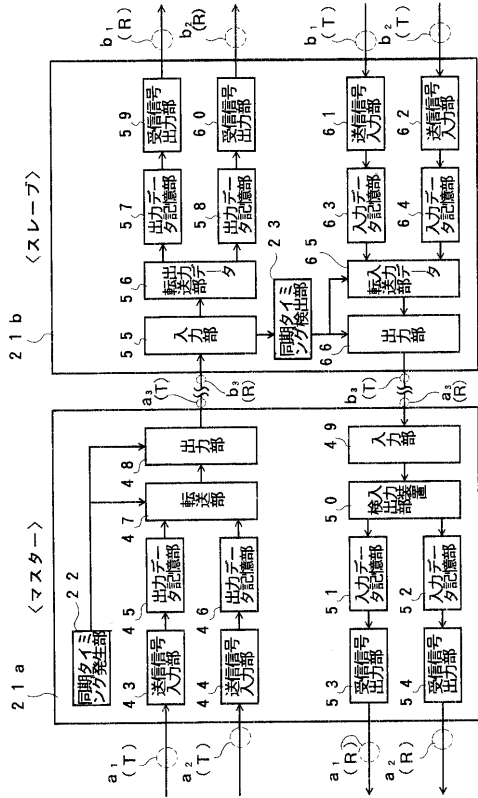
【 図 7 】



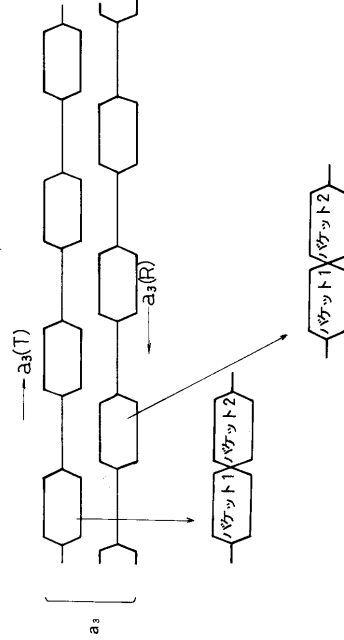
【 図 8 】



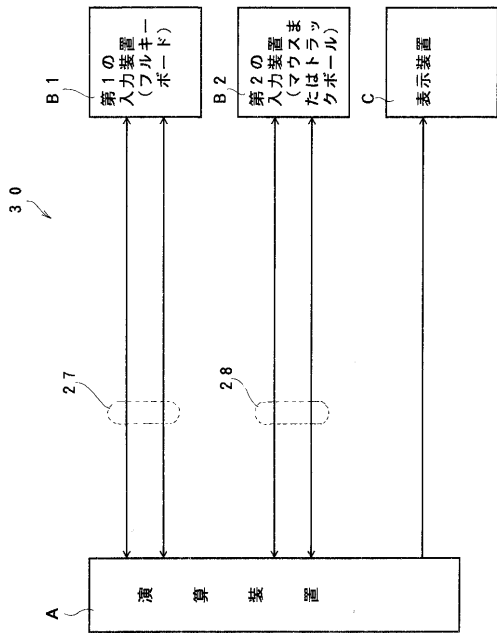
【 図 9 】



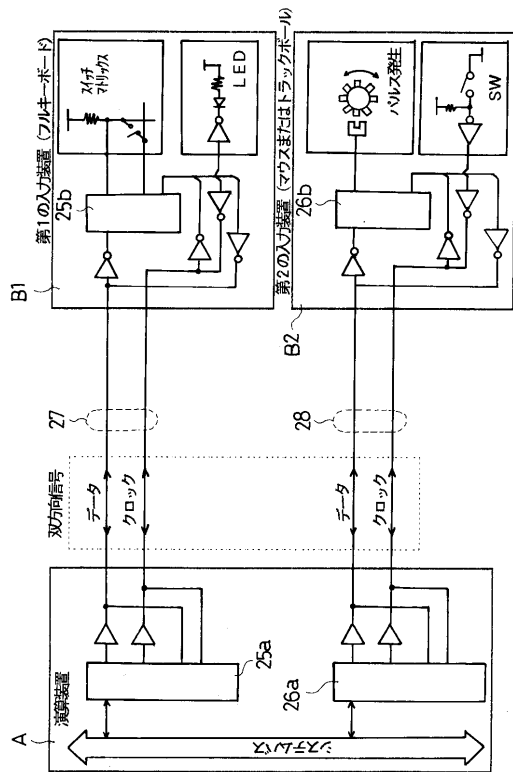
【 図 10 】



【 図 11 】



【 図 12 】



フロントページの続き

- (56)参考文献 特開平04 - 076656 (JP, A)
特開昭62 - 026523 (JP, A)
特開昭61 - 000826 (JP, A)
特開平05 - 027891 (JP, A)
特開平06 - 349344 (JP, A)
特開平07 - 254890 (JP, A)

- (58)調査した分野(Int.Cl., DB名)

G06F 3/00