

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6002037号  
(P6002037)

(45) 発行日 平成28年10月5日 (2016. 10. 5)

(24) 登録日 平成28年9月9日 (2016. 9. 9)

(51) Int. Cl.	F I	
H O 1 L 21/205 (2006. 01)	H O 1 L 21/205	
C 2 3 C 16/24 (2006. 01)	C 2 3 C 16/24	
C 2 3 C 16/02 (2006. 01)	C 2 3 C 16/02	
H O 1 L 21/336 (2006. 01)	H O 1 L 29/78	6 5 8 E
H O 1 L 29/78 (2006. 01)	H O 1 L 29/78	6 5 8 A
請求項の数 5 (全 12 頁) 最終頁に続く		

(21) 出願番号	特願2012-528090 (P2012-528090)	(73) 特許権者	509268440
(86) (22) 出願日	平成22年9月3日 (2010. 9. 3)		ビシャイ - シリコニックス
(65) 公表番号	特表2013-504217 (P2013-504217A)		V I S H A Y - S I L I C O N I X
(43) 公表日	平成25年2月4日 (2013. 2. 4)		アメリカ合衆国カリフォルニア州、サンタ
(86) 国際出願番号	PCT/US2010/047827		クララ、ローレルウッド、ロード、220
(87) 国際公開番号	W02011/029010		1
(87) 国際公開日	平成23年3月10日 (2011. 3. 10)	(74) 代理人	100117787
審査請求日	平成25年8月27日 (2013. 8. 27)		弁理士 勝沼 宏仁
(31) 優先権主張番号	61/239, 729	(74) 代理人	100091982
(32) 優先日	平成21年9月3日 (2009. 9. 3)		弁理士 永井 浩之
(33) 優先権主張国	米国 (US)	(74) 代理人	100107537
(31) 優先権主張番号	12/873, 147		弁理士 磯貝 克臣
(32) 優先日	平成22年8月31日 (2010. 8. 31)	(74) 代理人	100105795
(33) 優先権主張国	米国 (US)		弁理士 名塚 聡

最終頁に続く

(54) 【発明の名称】 半導体デバイス形成方法

(57) 【特許請求の範囲】

【請求項 1】

半導体形成方法において、

a 第 1 導電型のシリコンウェーハを準備する工程と、b シリコン酸化物層を前記シリコンウェーハの全ての表面に付着する工程と、c 前記シリコン酸化物を前記シリコンウェーハの前面から除去する工程と、d 前記シリコン酸化物を前記シリコンウェーハの前面から除去する工程と、e 前記シリコンウェーハの前記前面のマスクしていない領域上にバッファ層を成長させる工程と、f 前記バッファ層上に前記第 1 導電型の非シリコンエピタキシャル層を成長させる工程と、g 前記第 1 導電型のキャリアをインプラントすることなく、逆の導電型の領域を形成するように前記エピタキシャル層にインプラントする工程と、h 非シリコンエピタキシャル層を成長させる前記工程 f と、インプラントにより前記逆の導電型の垂直カラムと前記マスクした領域の上方に垂直トレンチを形成する工程と、を含む、

方法。

【請求項 2】

請求項 1 に記載の方法において、更に、

前記シリコンウェーハにインプラントを行い、前記垂直カラムと垂直方向で整合した前

10

20

記逆の導電型の領域を形成する工程を含む、方法。

【請求項 3】

請求項 1 に記載の方法において、更に、

ポリシリコン層を前記シリコンウェーハの裏面に前記シリコン酸化物に重ねて付着する工程を含む、方法。

【請求項 4】

請求項 3 に記載の方法において、

前記ポリシリコン層を付着する前記工程は、前記成長工程前に行われる、方法。

【請求項 5】

請求項 1 に記載の方法において、更に、

少なくとも 6 層の前記エピタキシャル層を成長させる工程を含む、方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本願は、2009 年 9 月 3 日にルー等が出願した「基板ウェーハの裏側及び縁部断面をシールするためのシステム及び方法」という表題の米国仮特許出願第 61 / 239, 729 号（代理人の事件番号：VISH-8781-PRO）の優先権を主張するものである。出典を明示することにより、この出願に開示された全ての内容は本明細書の開示の一部とされる。

【0002】

20

本発明の実施例は、半導体の設計及び製造の分野に関し、更に詳細には、基板ウェーハの裏側及び縁部断面をシールするためのシステム及び方法に関する。

【背景技術】

【0003】

エピタキシーは、例えば単結晶シリコンを単結晶基板上で成長する、又は基板上に付着するプロセスである。例示のプロセスには、化学気相成長法（CVD）が含まれ、この方法では、水素キャリアガス中の四塩化シリコン（ $\text{SiCl}_4$ ）、三塩化シラン（ $\text{SiHCl}_3$ ）、二塩化シラン（ $\text{SiH}_2\text{Cl}_2$ ）、及び/又はシラン（ $\text{SiH}_4$ ）等の気相のシリコン源を、例えば約 700 乃至 1200 の高温でシリコン基板上に通し、エピタキシャル成長プロセスを行う。エピタキシャルプロセスは、非シリコン材料の成長も行うということは理解されよう。

30

【0004】

エピタキシーは、半導体の成長における重要なプロセスであり、多くの場合、シリコンウェーハを加工して半導体デバイスにする前にシリコンウェーハの研磨した平らな表面上にプレドーピングシリコンの層を成長するのに使用される。エピタキシーは、コンピュータの電源、ペースメーカー、自動販売機の制御装置、自動車用コンピュータ、等のパワー半導体デバイスの製造で一般的に使用されている。

【0005】

図 1A（従来技術）は、「オートドーピング」として知られている、エピタキシャル成長の一つの周知の有害な副作用を示す。オートドーピングは、基板 110 から発生したドーパントがエピタキシャル層に入り込み、エピタキシャル層のドーピングプロファイルを有害に変化するプロセスである。ドーパントの移動は、例えばプロセスガス中への遊離を含む、基板からエピタキシャル層までの様々な経路をとる。一般的には、オートドーピングは、例えば、エピタキシャル層の降伏電流の低下を含む多くの有害作用をもたらす。更に、オートドーピングプロセスは、一般的には、制御も予測もできない。かくして、オートドーピングは多くの有害な効果をもたらす。

40

【0006】

ウェーハの裏側に随意的な酸化物シール 125 を形成してもよい。酸化物シール 125 は、一般的には、オートドーピングを減少しようとするものである。しかしながら、酸化物シール 125 は、多数のエピタキシャル層成長プロセス間の多数のクリーニングプロセス

50

中に腐蝕し、「ピンホール」欠陥が生じる場合がある。酸化物シール 1 2 5 がこのように腐蝕すると、酸化物シール 1 2 5 はオートドーピングを防ぐことができない。

【 0 0 0 7 】

ウェーハの裏側で望ましからぬエピタキシャル成長が生じた場合、エピタキシャルプロセスに追加の問題点が生じる。図面 1 B（従来技術）は、プロセスガスに露呈されることによってウェーハ 1 1 0 / 酸化物シール 1 2 5 の裏側即ち反対側に形成された不規則なシリコンの「瘤」即ちノジュール 1 3 0 を示す。このようなノジュールが形成される主な場所は酸化物シール 1 2 5 のピンホール欠陥であるが、このようなノジュールは、酸化物シール 1 2 5 がない場所を含むこの他の位置にも形成される。このような瘤は、代表的には、均等ではない。例えば、このような偶然の裏側のエピタキシャル成長は統一的で滑らかな層を形成せず、複数の不規則な瘤を形成する。このようなノジュールによりウェーハの裏側が不均等になり、続いて行われる半導体加工工程の邪魔になる。これは、これらのノジュールのため、ウェーハを加工機械と正確に整合することができないためである。例えば、図面 1 B に示すように、ノジュール 1 3 0 のためウェーハ 1 1 0 を平らに置くことはできない。

10

【 0 0 0 8 】

オートドーピング及び不時の裏側のエピタキシャル成長の両方を低減するための、これらの効果を受け入れることを含む多くのシステム及び方法があるが、こうした従来技術の方法は、全ての環境で受け入れられるものではない。更に、多数のエピタキシャル層を使用することは周知である。このような場合には、多数のエピタキシャル成長プロセスによるオートドーピング及び/又は裏側ノジュールの蓄積により、従来の低減技術は何の役にも立たず、即ち満足 of いくものではなかった。

20

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 米国仮特許出願第 6 1 / 2 3 9 , 7 2 9 号

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

概括的に述べると、本明細書中、基板ウェーハの裏側及び縁部断面をシールするためのシステム及び方法を開示する。基板ウェーハの裏側及び縁部断面をシールするためのシステム及び方法が望ましい。更に、有害な副作用を蓄積することなく、多数のエピタキシャル層を形成するシステム及び方法が望ましい。更に、垂直トレンチ及び/又は垂直ドープカラムを持つ多数のエピタキシャル層を形成するシステム及び方法が望ましい。更に、基板ウェーハの裏側及び縁部断面をシールするための、従来のウェーハ加工システムと互換性があり且つ補完的なシステム及び方法が望ましい。本発明による実施例は、こうした必要を満たすものである。

30

【 課題を解決するための手段 】

【 0 0 1 1 】

基板ウェーハの裏側及び縁部断面をシールするためのシステム及び方法を開示する。第 1 の方法の実施例によれば、第 1 導電型のシリコンウェーハにアクセスする。第 1 導電型のエピタキシャル層をシリコンウェーハの前面上で成長する。エピタキシャル層をインプラントし、逆の導電型の領域を形成する。成長及びインプラントを繰り返し、逆の導電型の垂直カラムを形成する。ウェーハに更にインプラントを行い、垂直カラムと垂直方向で整合した逆の導電型の領域を形成する。

40

【 0 0 1 2 】

第 2 の方法の実施例によれば、シリコン酸化物層を前記シリコンウェーハの全ての表面及び縁部に付着する。シリコン酸化物をシリコンウェーハの前面から除去する。ポリシリコン層をシリコンウェーハの裏面にシリコン酸化物に重ねて付着する。エピタキシャルシリコン層をシリコンウェーハの前側上で成長する。エピタキシャルシリコン層のオートド

50

ーピングを、シリコン酸化物層がないウェーハ上でのエピタキシャルシリコンの成長中に生じるオートドーピングよりも減少する。

【 0 0 1 3 】

本発明の別の実施例によれば、半導体デバイスは、バルクシリコンを含むシリコン基板と、基板の前側に付着した複数の積み重ねられたエピタキシャルシリコン層とを含む。複数のエピタキシャルシリコン層の各々は、集合して、半導体デバイスに垂直ドーブカラムを形成するドーブ領域を含む。

【図面の簡単な説明】

【 0 0 1 4 】

【図 1 A】図 1 A（従来技術）は、「オートドーピング」として周知のエピタキシャル成長の一つの有害な副作用を示す図である。

10

【図 1 B】図 1 B は、（従来技術）は、プロセスガスに露呈されることによりウェーハの裏側又は反対側に形成される不規則なシリコンの「瘤」即ちノジュールを示す図である。

【図 2】図 2 A、図 2 B、及び図 2 C は、オートドーピング及び / 又は裏側でのノジュールの成長を阻止するため、本発明の実施例によるウェーハ基板のシールプロセスを示す図である。

【図 3 A】図 3 A は、本発明の実施例による、シールドウェーハ上でのエピタキシャル成長を示す図である。

【図 3 B】図 3 B は、本発明の実施例による、エピタキシャル層の前面 / 上面上での不均等な、例えばエピタキシャル層の選択的エピタキシャル成長を示す図である。

20

【図 3 C】図 3 C は、本発明の実施例による、複数のエピタキシャル層の繰り返しドーピングを示す図である。

【図 4】図 4 は、本発明の実施例により、更に加工を行った後の最終的な半導体ウェーハ基板を示す図である。

【発明を実施するための形態】

【 0 0 1 5 】

次に、添付図面を参照して本発明の様々な実施例を以下に詳細に説明する。本発明をこれらの実施例と関連して説明するが、これは、本発明をこれらの実施例に限定しようとするものではないということは理解されよう。それとは逆に、本発明は、添付の特許請求の範囲に定義された本発明の精神及び範囲に含まれる変形、変更、及び等価物を含もうとするものである。更に、本発明の以下の詳細な説明において、本発明の完全な理解を提供するため、多くの特定の詳細が記載されている。しかしながら、本発明は、これらの特定の詳細なしで実施してもよいということは当業者には理解されよう。その他の点に関し、周知の方法、手順、構成要素、及び回路は詳細には説明していない。これは、本発明の態様を不必要に不明瞭にしないようにするためである。

30

【 0 0 1 6 】

図 2 A 乃至図 2 C は、オートドーピング及び / 又は裏面ノジュール成長が生じないようにする、本発明の実施例によるウェーハ基板のシールプロセスを示す。図 2 A では、シリコン基板 2 1 0 は、厚さが約 8 0 0 乃至 1 2 0 0 、例えば約 1 0 0 0 のシリコン酸化物 2 2 0 によって均等にコーティングされている。アイテム 2 1 0 は、更に、一実施例では、酸化物シール、例えば図 1 A の酸化物シール 1 2 5 をその裏面に備えている。例えば、シリコン酸化物 2 2 0 は、ウェーハ 2 1 0 の前面、裏面、及び縁部に付着している。

40

【 0 0 1 7 】

図 2 B では、シリコン酸化物コーティング 2 2 0 の上部分、例えばウェーハ 2 1 0 の上部又は前面の上方のシリコン酸化物 2 2 0 の部分が、例えば研磨によって除去してある。ウェーハ 2 1 0 の上側の僅かな量が除去してあってもよいということは理解されよう。

【 0 0 1 8 】

図 2 C ではポリシリコン層 2 3 0 がウェーハ 2 1 0 の裏側にシリコン酸化物 2 2 0 に被せて付着してある。例えば、シリコン酸化物 2 2 0 はウェーハ 2 1 0 にぴったりと付着しており、ポリシリコン 2 3 0 はシリコン酸化物 2 2 0 にぴったりと付着している。ポリシ

50

リコン２３０の厚さは、約８０００乃至９０００であり、例えば約８５００である。ポリシリコン２３０の付着は、一実施例では、ウェーハの裏側だけに付着するように行われる。一つの適当なプロセスは、シールドウェーハ環境中での化学気相成長法によるシリコンカーバイドサセプタ上への付着である。

【００１９】

図２Ｂ及び図２Ｃに示すプロセス運転は、図示されたのとは異なる順番で行われてもよいということは理解されよう。例えば、ポリシリコンをウェーハの全ての面に付着した後、本発明の実施例に従ってシリコン酸化物コーティング２２０の上部分の除去と関連して前側から除去してもよい。

【００２０】

本発明の実施例によれば、シリコン酸化物コーティング２２０は、エピタキシャル成長中にオートドーピングが生じないようにする。例えば、シリコン酸化物コーティング２２０は、ウェーハ２１０から、エピタキシャル層の形成に使用されるプロセスガス混合物にドーパントが移動しないようにする。更に、本発明の実施例によれば、ポリシリコン２３０は、ウェーハ２１０の裏側に不均等なノジュールが成長しないようにする。例えば、ポリシリコン２３０は、エピタキシャルシリコン成長に対して均等な核形成を提供する。かくして、この場合でもエピタキシャル材料がウェーハ２１０の裏側で成長するが、このような成長は、コーティングが施されていないウェーハの後側に直接的に形成される従来技術で生じる図１Ｂに示す有害な不均等なノジュールでなく、実質的に均等であり、例えば滑らかな層を形成する。

【００２１】

図３Ａは、本発明の実施例によるシールドウェーハ上でのエピタキシャル成長を示す。ウェーハ２１０は、底部及び縁部がシリコン酸化物２２０でコーティングされている。ウェーハ２１０の底部は、シリコン酸化物２２０の一部に被せて付着したポリシリコン２３０でコーティングされている。

【００２２】

エピタキシャル層３１０がウェーハ２１０の前面／上面で成長してある。随意であるが、エピタキシャル層３２０がエピタキシャル層３１０の上面で成長されている。エピタキシャル層３２０は、厚さ及びドーピング組成がエピタキシャル層３１０と異なるということは理解されよう。シリコン酸化物２２０のシールド効果により、エピタキシャル成長プロセス中に有害なオートドーピングが生じず、エピタキシャル層３１０、３２０は、有利なことに、所望のドーピング特性を有する。

【００２３】

図３Ａは、更に、ウェーハ２１０の底側の実質的に均等なエピタキシャル層３３０を示す。層３３０は、層３１０及び／又は３２０の成長中に形成される。層３３０は、例えば図１Ｂにノジュール１３０によって示すような不均等なシリコンノジュールの有害な取り扱い効果をウェーハ２１０に及ぼさない。

【００２４】

本発明の実施例によれば、ウェーハ２１０の前面／上面でのエピタキシャル成長は、均等である必要がない。図３Ｂは、本発明の実施例による、エピタキシャル層３１０の前面／上面上での不均等なエピタキシャル成長、例えばエピタキシャル層３２１の選択的エピタキシャル成長を示す。例えば、一領域でのエピタキシャル成長の欠如がトレンチ３２５を形成する。層３２１の形成は、選択的エピタキシャル成長を行うための様々な周知のプロセスにも適している。例えば、下側の領域、例えばエピタキシャル層３１０又は基板２１０の一領域を、トレンチ３２５の領域で、エピタキシャル成長前に例えば二酸化シリコン又はシリコンナイトライド等の誘電体フィルムでマスクしてもよい。

【００２５】

同様に、複数のエピタキシャル層が、層３１０及び３２０で示すように均等に、又は層３２１及び３２２で示すように不均等に成長してもよい。トレンチ３２５等の有利な結果即ち特徴を、こうした特徴を材料の除去によって形成するプロセスとは対照的に、材料の

10

20

30

40

50

形成の欠如によって形成できる。各エピタキシャル層のドーパント濃度は、所望のドーピングプロファイルが形成されるように、異なってもよい。更に、様々な厚さ及び／又はドーピング特性を持つ多くのエピタキシャル層を成長でき、例えばトレンチ 3 2 5 等の特徴が所望の深さを備えていてもよいということは理解されよう。勿論、トレンチ 3 2 5 は、基板で、例えば基板 2 2 0 で終端してもよいし、又は例えば 3 1 0、3 2 1、3 2 2 等の複数のエピタキシャル層のうちの一つの内部で終端してもよい。

【 0 0 2 6 】

更に、本発明による実施例は、他のトレンチ形成方法、例えば材料を除去することによって基板内で終端するトレンチを例えば基板 2 2 0 内に形成する方法と組み合わせてもよい。

10

【 0 0 2 7 】

図 3 C は、本発明の実施例による、複数のエピタキシャル層の繰り返しドーピングを示す。例えば、エピタキシャル層 3 4 1 を、層 3 2 0 によって示す（図 3 A 参照）のと同様の方法で成長する。層 3 4 1 の形成後、層 3 4 1 の一部、例えば領域 3 4 5 を周知のプロセスでドーピングする。次いで、エピタキシャル層 3 4 2 を層 3 4 1 上で成長し、層 3 4 2 の一部、例えば領域 3 4 5 を周知のプロセスでドーピングする。

【 0 0 2 8 】

例えば、基板 2 1 0 を n 型ドーパントでドーピングした場合、エピタキシャル層 3 1 0、3 4 1、3 4 2 は n 型エピタキシャル層であってもよい。領域 3 4 5 を p 型ドーパントでドーピングしてもよい。この新規な方法では、所定のドーパント型、例えば p 型ドーパントの垂直カラム即ちウェルが形成される。各層が個々に成長し、ドーピングがなされるため、層厚、ドーピング深さ、ドーピング濃度、ドーピング種等が各層の成長及びドーピングプロセスによって異なる。このようなカラム又はウェルは、他のドーピング方法、例えば表面の上方からの従来のウェルインプランテーション (well implantation) では得るのが困難であるか或いは不可能な特性、例えば深さ及び／又はドーピングレベル及び／又はドーピングプロファイルを備えているということは理解されるべきである。

20

【 0 0 2 9 】

図 4 は、本発明の実施例に従って更にプロセスを加えた後の最終的な半導体ウェーハ基板を示す。図 4 に示すように、ウェーハ 2 1 0 が所望の厚さを持つように、ウェーハ 2 1 0 の裏側の付着物、例えばエピタキシ 3 3 0、ポリシリコン 2 3 0、及びシリコン酸化物 2 2 0 の裏側部分を、例えば研削、又は裏側ラップ仕上げ、又は他の周知のプロセスによって除去してもよい。シリコン酸化物 2 2 0 の側部／縁部もまた、除去してもよい。しかしながら、ウェーハの縁部は、一般的には、最終的な半導体デバイスには使用されず、及びかくしてシリコン酸化物 2 2 0 のこうした縁部を除去する必要はないということは理解されるべきである。

30

【 0 0 3 0 】

図 4 は、更に、複数のエピタキシャル層、例えばエピタキシャル層 3 6 0、3 7 0 に隙間によって形成された随意の垂直トレンチ 3 2 5 を示す。更に、図 4 は、エピタキシャル材料層を成長した後、こうした層にドーピングを行うサイクルを繰り返すことによって形成された随意のドーパカラム 3 4 5 を示す。

40

【 0 0 3 1 】

本発明による実施例は、多数のエピタキシャル層を使用する半導体デバイスの形成に適している。例えば、周知のトレンチ半導体、例えば金属 - 半導体酸化物 - 半導体電界効果トランジスタ (M O S F E T) で使用されているトレンチは、多数の、例えば 2 層乃至 2 0 層の選択的に成長したエピタキシャル層から形成される。本発明による実施例は、このような多数のエピタキシャル成長の、従来技術で発生していたような多くの有害な効果をなくし、減少し、低減する。

【 0 0 3 2 】

本発明による実施例は、更に、シリコン基板上での非シリコン材料のエピタキシャル成長にも適している。非シリコン材料層には、例えば、ガリウムナイトライド (G a N)、

50

シリコンカーバイド (SiC)、サファイヤ、ゲルマニウム (Ge)、ガリウム砒素 (GaAs)、インジウムアンチモニド (InSb)、鉛硫黄 (PbS)、鉛セレン化物 (PbSe)、等が含まれる。このような非シリコン材料をシリコン基板上で成長するため、一般的には、先ず最初に一つ又はそれ以上のバッファ層をシリコン基板上部で成長し、シリコン基板と非シリコンエピタキシャル層との間にバッファを形成する。このようなバッファ層は、一般的には、シード添加、格子不整合、応力除去、亀裂がない等のシリコン基板と非シリコンエピタキシャル層との間の問題点を低減しようとするものである。例示のバッファ層は、アルミニウムナイトライド (AlN)、パターンドサファイヤ、ハフニウムナイトライド (HfN)、バリウムフルオライド (BaF<sub>2</sub>)、等で形成されている。

#### 【0033】

10

これらのバッファ層を成長し、非シリコン単晶エピタキシャル層の高品質の層を提供するため、一般的には、高温 (800 乃至 1250 ) でのプロセス運転が必要とされる。この高温範囲 (800 乃至 1250 ) において、シリコン基板は、一般的には、バッファ層の成長中、基板の裏側及び縁部からガス状のシリコン及び / 又は砒素を放出する (図1A参照)。こうした遊離したガスは、有害なことに、バッファ層に組み込まれ (オートドーピング)、低品質の汚染されたバッファ層が形成される。バッファ層が汚染されてしまうと、このような汚染されたバッファ層上に低品質のエピタキシャル層が付着する。

#### 【0034】

20

本発明による実施例は、バッファ層の成長中に基板の裏面及び縁部からのこのようなガスの放出を低減及び / 又は阻止するためのシールを形成することである。この新規な方法において、高品質のバッファ層が得られ、有利なことにシリコン基板上で高品質の非シリコンエピタキシャル層を成長できる。

#### 【0035】

要するに、本発明の実施例は、基板ウェーハの裏側及び縁部断面をシールするためのシステム及び方法を提供する。更に、有害な副作用を重ねることなく、多数のエピタキシャル層を形成するシステム及び方法を提供する。更に、垂直トレンチ及び / 又は垂直ドープカラムを持つ多数のエピタキシャル層を形成するシステム及び方法を提供する。更に、本発明による実施例は、基板ウェーハの裏側及び縁部断面をシールするための、従来のウェーハ加工システムと互換性があり且つ補完的なシステム及び方法を提供する。

30

#### 【0036】

かくして、本技術による実施例を説明した。本技術を特定の実施例で説明したが、本発明は、これらの実施例によって限定されるものと解釈されるべきではなく、添付の特許請求の範囲に従って解釈されるべきであるということは理解されるべきである。当業者には明らかであるが、好ましくは、本明細書中に説明した全てのエレメント、部品、及び工程が含まれる。これらのエレメント、部品、及び工程は、他のエレメント、部品、及び工程に代えてもよいし、なくしてもよいということは理解されるべきである。

#### 【0037】

要約すると、以上の記載は、少なくとも以下の広範な概念を開示したものである。

#### 【0038】

40

##### 概念 1

半導体形成方法において、

第1導電型のシリコンウェーハにアクセスする工程と、

前記第1導電型のエピタキシャル層を前記シリコンウェーハの前面上で成長する工程と

、

前記エピタキシャル層をインプラントし、逆の導電型の領域を形成する工程と、

前記成長及びインプラントを繰り返し、前記逆の導電型の垂直カラムを形成する工程とを含む、方法。

#### 【0039】

##### 概念 2

50

概念 1 に記載の方法において、更に、  
前記シリコンウェーハにインプラントを行い、前記垂直カラムと垂直方向で整合した前記逆の導電型の領域を形成する工程を含む、方法。

【 0 0 4 0 】

概念 3

概念 1 に記載の方法において、更に、  
シリコン酸化物層を前記シリコンウェーハの全ての表面に付着する工程を含む、方法。

【 0 0 4 1 】

概念 4

概念 3 に記載の方法において、  
前記シリコン酸化物を付着する前記工程は、前記成長工程の前に行われる、方法。

10

【 0 0 4 2 】

概念 5

概念 4 に記載の方法において、更に、  
前記シリコン酸化物を前記シリコンウェーハの前面から除去する工程を含む、方法。

【 0 0 4 3 】

概念 6

概念 5 に記載の方法において、  
前記除去工程は、前記成長工程の前に行われる、方法。

20

【 0 0 4 4 】

概念 7

概念 4 に記載の方法において、更に、  
ポリシリコン層を前記シリコンウェーハの裏面に前記シリコン酸化物に重ねて付着する工程を含む、方法。

【 0 0 4 5 】

概念 8

概念 7 に記載の方法において、  
前記ポリシリコン層を付着する前記工程は、前記成長工程前に行われる、方法。

【 0 0 4 6 】

概念 9

概念 1 に記載の方法において、更に、  
少なくとも 6 層の前記エピタキシャル層を成長する工程を含む、方法。

30

【 0 0 4 7 】

概念 10

シリコンウェーハ上にエピタキシャルシリコンを成長する方法において、  
前記シリコンウェーハの全ての表面及び縁部にシリコン酸化物層を付着する工程と、  
前記シリコンウェーハの前面から前記シリコン酸化物を除去する工程と、  
ポリシリコン層を前記シリコンウェーハの裏面に前記シリコン酸化物に重ねて付着する工程と、

前記シリコンウェーハの前記前側上でエピタキシャルシリコン層を成長する工程とを含む、方法。

40

【 0 0 4 8 】

概念 11

概念 10 に記載の方法において、  
前記エピタキシャルシリコン層のオートドーピングを、前記シリコン酸化物層がないウェーハ上でのエピタキシャルシリコンの成長中のオートドーピングと比較して減少する、方法。

【 0 0 4 9 】

概念 12

概念 10 に記載の方法において、更に、

50



前記エピタキシャルシリコン層上に別のエピタキシャルシリコン層を成長する工程を含む、方法。

【 0 0 5 0 】

概念 1 3

概念 1 2 に記載の方法において、更に、

前記別のエピタキシャルシリコン層の成長前に前記エピタキシャルシリコン層の一領域をドーピングする工程を含む、方法。

【 0 0 5 1 】

概念 1 4

概念 1 2 に記載の方法において、

前記別のエピタキシャルシリコン層は、エピタキシャルシリコンがないことを特徴とする隙間を含む、方法。

【 0 0 5 2 】

概念 1 5

概念 1 0 に記載の方法において、

前記ポリシリコン層上で成長する任意のエピタキシャルシリコンは、前記ポリシリコン層がないウェーハの裏側で成長したエピタキシャルシリコンよりも滑らかであることを特徴とする、方法。

【 0 0 5 3 】

概念 1 6

半導体デバイスにおいて、

バルクシリコンを含むシリコン基板と、

前記基板の前側に付着した複数の積み重ねられたエピタキシャルシリコン層とを含み、

前記複数のエピタキシャルシリコン層の各々が、集合して、前記半導体デバイスに垂直ドープカラムを形成するドープ領域を含む、半導体デバイス。

【 0 0 5 4 】

概念 1 7

概念 1 6 に記載の半導体デバイスにおいて、

少なくとも 6 つの積み重ねられたエピタキシャル層を含む、半導体デバイス。

【 0 0 5 5 】

概念 1 8

概念 1 6 に記載の半導体デバイスにおいて、

前記垂直ドープカラムは、表面インプラントーションにより得ることができる深さよりも大きい深さを持つことを特徴とする、半導体デバイス。

【 0 0 5 6 】

概念 1 9

シリコンウェーハにおいて、

バルクシリコンと、

前記バルクシリコンの少なくとも一つの平らな表面及び縁部上のシリコン酸化物コーティングと、

前記バルクシリコンの前記平らな表面上の前記シリコン酸化物コーティング上に配置されたポリシリコン層とを含む、シリコンウェーハ。

【 0 0 5 7 】

概念 2 1

方法において、

前記シリコンウェーハの全ての表面及び縁部にシリコン酸化物層を付着する工程と、

前記シリコンウェーハの前面から前記シリコン酸化物を除去する工程と、

前記シリコンウェーハの裏面に前記シリコン酸化物に重ねてポリシリコン層を付着する工程と、

前記シリコンウェーハの前記前面にバッファ層を付着する工程と、

10

20

30

40

50

非シリコンエピタキシー層を前記シリコンウェーハの前側の前記バッファ層上で成長する工程とを含む、方法。

【符号の説明】

【 0 0 5 8 】

- 1 3 0 ノジュール
- 1 2 5 酸化物シール
- 2 1 0 シリコン基板
- 2 2 0 シリコン酸化物
- 2 3 0 ポリシリコン層
- 3 1 0 エピタキシャル層
- 3 2 0 エピタキシャル層
- 3 2 5 トレンチ
- 3 3 0 エピタキシー層

10

【 図 1 A 】

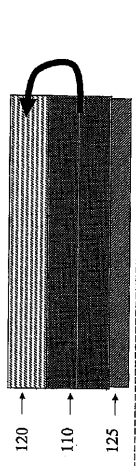


Figure 1A (conventional art)

【 図 1 B 】

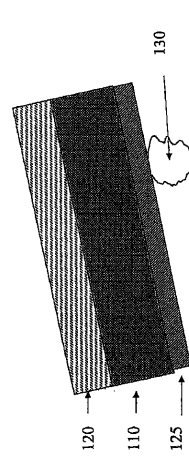


Figure 1B (conventional art)

【 図 2 A 】

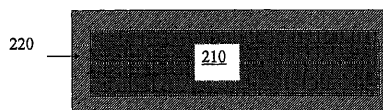


Figure 2A

【 図 2 B 】

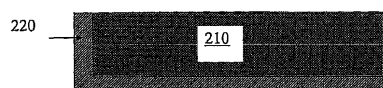


Figure 2B

【図 2 C】

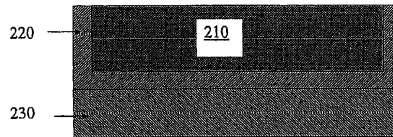


Figure 2C

【図 3 A】

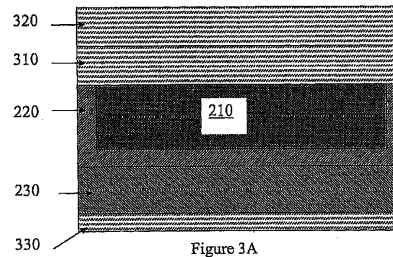


Figure 3A

【図 3 B】

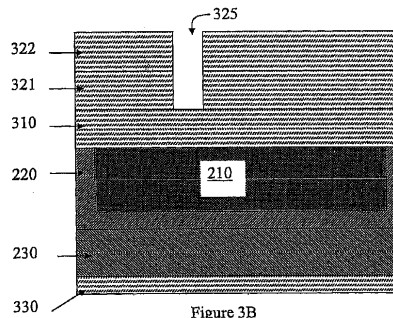


Figure 3B

【図 3 C】

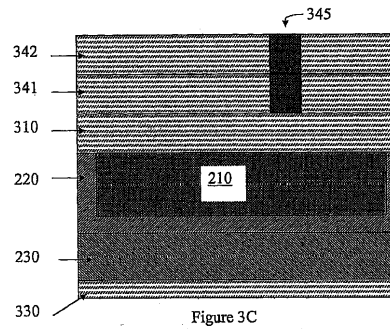


Figure 3C

【図 4】

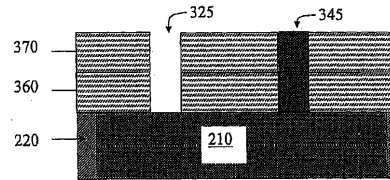


Figure 4

## フロントページの続き

(51)Int.Cl.		F I		
H 0 1 L	29/12	(2006.01)	H 0 1 L	29/78 6 5 2 T
H 0 1 L	21/20	(2006.01)	H 0 1 L	21/20

(74)代理人 100096895  
弁理士 岡田 淳平

(74)代理人 100106655  
弁理士 森 秀行

(74)代理人 100127465  
弁理士 堀田 幸裕

(74)代理人 100179338  
弁理士 大野 浩之

(72)発明者 ハミルトン、ルー  
アメリカ合衆国カリフォルニア州、ロサンゼルス、リンドブレード、ドライブ、4 2 6 1

(72)発明者 テ トウ、チャウ  
アメリカ合衆国カリフォルニア州、サンノゼ、エル、グランデ、ドライブ、3 6 0 5

(72)発明者 カイル、テリル  
アメリカ合衆国カリフォルニア州、サンタクララ、ロンドンベリー、ドライブ、3 3 8 5

(72)発明者 デーバ、エヌ、パタナヤク  
アメリカ合衆国カリフォルニア州、サラトガ、ブルックヘイブン、ドライブ、1 9 1 2 3

(72)発明者 シャロン、シ  
アメリカ合衆国カリフォルニア州、サンノゼ、ノヨ、ドライブ、0 3 4

(72)発明者 クオ イン、チェン  
アメリカ合衆国カリフォルニア州、ロス、アルトス、ニューキャッスル、ドライブ、1 6 7 3

(72)発明者 ロバート、シュ  
アメリカ合衆国カリフォルニア州、フリーモント、ルシンダ、コート、4 0 1 6 4

審査官 小川 将之

(56)参考文献 特開平 0 2 - 1 7 0 4 1 5 ( J P , A )  
特開 2 0 0 2 - 2 0 3 9 6 3 ( J P , A )  
特開平 0 6 - 0 2 1 3 8 8 ( J P , A )  
特開 2 0 0 3 - 0 3 1 5 8 5 ( J P , A )  
特開昭 5 2 - 0 2 7 3 5 6 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 1 / 2 0 5  
H 0 1 L 2 9 / 7 8  
H 0 1 L 2 1 / 3 3 6  
H 0 1 L 2 1 / 2 0