

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5243688号
(P5243688)

(45) 発行日 平成25年7月24日(2013.7.24)

(24) 登録日 平成25年4月12日(2013.4.12)

(51) Int.Cl.	F I
G09G 3/291 (2013.01)	G09G 3/28 H
G09G 3/20 (2006.01)	G09G 3/20 611C
	G09G 3/20 621A
	G09G 3/20 622C
	G09G 3/20 623D
請求項の数 8 (全 12 頁) 最終頁に続く	

(21) 出願番号	特願2005-200653 (P2005-200653)	(73) 特許権者	501263810
(22) 出願日	平成17年7月8日(2005.7.8)		トムソン ライセンシング
(65) 公開番号	特開2006-23751 (P2006-23751A)		Thomson Licensing
(43) 公開日	平成18年1月26日(2006.1.26)		フランス国, 92130 イッシー レ
審査請求日	平成20年6月27日(2008.6.27)		ムーリノー, ル ジヤヌ ダルク,
(31) 優先権主張番号	04291751.8		1-5
(32) 優先日	平成16年7月9日(2004.7.9)		1-5, rue Jeanne d' A
(33) 優先権主張国	欧州特許庁 (EP)		rc, 92130 ISSY LES
			MOULINEAUX, France
		(74) 代理人	100070150
			弁理士 伊東 忠彦
		(74) 代理人	100091214
			弁理士 大貫 進介
		(74) 代理人	100107766
			弁理士 伊東 忠重
最終頁に続く			

(54) 【発明の名称】 ラインワイズダイナミックアドレッシングによるディスプレイ装置の駆動方法および装置

(57) 【特許請求の範囲】

【請求項 1】

複数のセルまたはピクセルを有するディスプレイ装置を駆動する方法であって、
アドレッシングデータをデータ駆動手段にローディング周波数でロードするステップと

、
前記アドレッシングデータに基づき、前記複数のセルまたはピクセルの各ラインのアドレッシング周波数に対応するアドレッシング時間中に前記複数のセルまたはピクセルの少なくとも1つにアドレッシング信号を印加するステップとを有し、

各ラインの前記アドレッシングデータの前記ローディング周波数は、前記ディスプレイ装置の画面における垂直位置により可変であり、そのため前記ローディング周波数は前記ディスプレイ装置の画面上のラインの垂直位置にともなって可変であることを特徴とする方法。

【請求項 2】

各ラインの前記アドレッシング周波数はプライミング信号のあるなしに依存し、そのため前記ローディング周波数はプライミング信号のあるなしに応じて決定される、請求項 1 に記載の方法。

【請求項 3】

前記アドレッシング周波数は第 1 の LUT を用いることによりライン番号に応じて変更される、請求項 1 または 2 に記載の方法。

【請求項 4】

前記ローディング周波数は第2のLUTを用いることによりライン番号に応じて変更される、請求項1ないし3いずれか一項に記載の方法。

【請求項5】

複数のセルまたはピクセルを有するディスプレイ装置を駆動するデバイスであって、前記複数のセルまたはピクセルの各ラインのアドレッシング周波数に対応するアドレッシング時間中に前記複数のセルまたはピクセルの少なくとも1つにアドレッシング信号を印加するデータ駆動手段と、

前記データ駆動手段にアドレッシングデータをローディング周波数でロードする制御手段とを有し、

前記制御手段は、各ラインのアドレッシングデータの前記ローディング周波数を、前記ディスプレイ装置の画面におけるラインの垂直位置の変化に応じて変えるように設計されていることを特徴とするデバイス。

10

【請求項6】

各ラインの前記アドレッシング周波数はプライミング信号のあるなしに依存し、そのため前記ローディング周波数はプライミング信号のあるなしに応じて前記制御手段により制御可能である、請求項5に記載のデバイス。

【請求項7】

前記制御手段は、ライン番号に応じて前記アドレッシング周波数を変更する第1のLUTのための第1のメモリ手段を含む、請求項5または6に記載のデバイス。

【請求項8】

前記制御手段は、ライン番号に応じて前記ローディング周波数を変更する第2のLUTのための第2のメモリ手段を含む、請求項5ないし7いずれか一項に記載のデバイス。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アドレッシングデータをデータドライバにローディング周波数でロードすることにより、複数のセルまたはピクセルを有するディスプレイ装置を駆動し、アドレッシング周波数に対応するアドレッシング時間に前記複数のセルまたはピクセルの少なくとも1つにアドレッシング信号を印加する方法に関する。さらにまた、本発明は、前記方法に対応する、ディスプレイ装置を駆動する装置にも関する。

30

【背景技術】

【0002】

今日、プラズマ技術により、視野角の制限がない大画面薄型フラットカラーパネルが実現されている。ディスプレイサイズは従来のCRT画像チューブよりも非常に大きくすることができる。

【0003】

ヨーロッパのテレビ業界では、従来からピクチャ品質を向上する多大な努力を重ねてきた。そのため、プラズマ等の新しい技術は、現行の標準的テレビ技術と比較して少なくとも同等のピクチャ品質を提供できなければならない。ピクチャ品質としては、画面の明るさ(brightness)が最も重要である。

40

【0004】

しかし、実際にプラズマ技術に使用される電子部品は電磁放射を増加させる。PDP(プラズマディスプレイ装置)の電磁放射を他の電子製品(VCR、DVD、PC、携帯電話等)のそれと同等にするため、画面の前にフィルターをつける必要がある。放射の発生源は大きく分けて、サステイン(sustain)周波数とデータ駆動(data driving)の2つがあるが、サステイン周波数に対する解決策は本願の主題ではなく、本願はデータ駆動に対する解決策を提供するものである。以下、説明を簡単にするために、40MHzデータドライバを用いた標準的なPDPの場合を考える。このような製品を販売するに当たり、図1に示したような電磁放射の分野の規格を尊重する必要がある。図1は、データドライバが40MHzで駆動

50

された（R、G、Bのセルが交互にオン、オフしている）高コントラスト画面の場合を示している。

【0005】

欧州規格によるコンシューマアプリケーションに対する限度（クラスB規格）を図示した。データドライバ周波数（40MHz）にある1つのピークが基準限度を超えている。この基準限度を満たすために、パネルの前面にフロントフィルターをつける。このフィルターの目的は、いわゆるファラデー原理を用いてEMI（電磁波雑音）を削減することである。このフィルターは薄い金属グリッドにより覆われた透明レイヤーである。フィルターを装着した画面の基本アセンブリーを図2に示した。パネル1は、ドライバ2とパワーエレクトロニクス3とともに、ハウジング4の内部に配置されている。ハウジング4はディスプレイ装置の後ろ側のEMIをストップする。フロントフィルター5がパネル1の前面に装着されており、パネルの前面から放射されるEMIをストップする。

10

【0006】

それにもかかわらず、コンシューマアプリケーションの場合、このフィルター5は実際に50%から60%の低減透過率しかない（プロフェッショナルアプリケーションの場合、規格はそれほど厳しくなく、透過率は65%から75%と高い）。このフィルター装着は義務的であるが、それというのもプラズマパネルにフロントフィルターを装着しなければ、赤外線（IR）リモートコントロールでさえ正しく動作しなくなるからである。言い換えると、アドレッシングスピードのみならず明るさを向上しなければならぬ場合、それに伴って放射も増加してしまう。従って、透過率が低くなっても、より強力なフィルター

20

【0007】

データ駆動に関するEMIをさらに低減するために、PDPデータ駆動の態様について知っておく必要がある。

【0008】

プラズマセルを発光させる前に駆動するため、書き込み段階またはアドレッシング段階と呼ばれる第1の段階を実行しなければならない。この段階の間、PDPの各ライン電極（図3を参照）はそれぞれのドライバであるラインドライバ1、ラインドライバ2等により交互に選択される。各選択の間に、2値データ情報（セルオンまたはオフ）がすべてのデータ電極Y（コラム電極）に一度に与えられる。そうするために、コラム電極Yはいわゆるデータドライバであるデータドライバ1～27に接続されている。これらのデータドライバは、所定のデータクロック（例えば、この例では40MHz）で動作するレジスタ（シリアル入力、パラレル出力）として動作する。ラインドライバとデータドライバはPDPコントローラにより制御および駆動されている。さらにまた、ライン電極XはPDPのフロントプレートに構成されており、コラム電極Yはバックプレートに構成されている。852ピクセル×480ラインの画面を有する単一スキャンWVGA PDPの場合、852×3（R+G+B）=2,556個のセルにデータドライバを介して書き込まなければならない。今日、ドライバは一般に2つの並列入力とコラム電極Yへの96のパラレル出力を有し、ドライバのロードに48クロック必要である（48/40=1.2μs）。最後に、2556/96=26.625であるから、すべてのセルに書き込むには27個のデータドライバが必要である。36個のデータ出力は余るが、接続されずに、プラズマ制御ICによりゼロ（オフ）にされる。

30

40

【0009】

これに関して、データクロックにジッターを持たせることがすでに提案されている。これは、各セルに対して各時点で様々なクロックを使用するということを意味する。その場合、データドライバクロックにある種のランダム効果を有するジッタージェネレータを付加する。しかし、ローディングスピード全体が期待書き込みスピードを超えないようにしなければならない。ジッターの使用は非常に効果的であるというわけではない。

【0010】

さらに、特許文献1によれば、図4に示したように、ラインあたり様々なアドレッシン

50

グ期間を使用してもよい。アドレッシング期間の長さはラインごとに異なる。ライン当たりのアドレッシング時間の進展に関して、その依存性には3つのカテゴリがある。

- パネル均質性依存性。このパラメータは、パネルは画面全体で同じ振る舞いをするわけではないという事実に関係している。

- プライミング効率の依存性。プライミング動作により書き込みは速くなるが、その効率は時間とともに低下することがある（パネルの技術に依存する）。

- サステイン効率の依存性。書き込み動作のすぐ後にサステイン動作をする。書き込み動作の効率はパネルの容量効果に関連しているため、サステイン動作の遅れに伴って変化する。

【0011】

サブフィールドの強さには2つの異なるカテゴリがあることは、特許文献2にすでに説明した通りである。

- プライミングに先行されたサブフィールド。プライムドサブフィールド（PSF）とも呼ぶ。

- プライミングに先行されないサブフィールド。リフレッシュングサブフィールド（RSF）とも呼ぶ。

【0012】

図5と図6は、上記2つのサブフィールドのカテゴリに対するPDPラインごとのアドレッシング時間の例を示す図である。

【0013】

図5は、プライムドサブフィールドの全体的アドレッシングスピードの一例を示す。ライン160付近の領域において、1ライン当たりのアドレッシング時間は1 μ sより低い。ライン番号が大きくなると、1ライン当たりのアドレッシング時間は急激に増加する。

【0014】

これとは対照的に、図6はノンプライムドサブフィールドの全体的アドレッシングスピードの一例を示す図である。1ライン当たりのアドレッシング時間は1 μ sより常に大きい。ライン番号が大きくなっても基本的に増加しない。

【0015】

明らかに、パネル技術に応じて、アドレッシングスピードのカーブは異なった振る舞いをする。ここに示したカーブはすべて具体的な技術に関係した単なる例である。いかなる場合にも、パネルスピードの特徴付けは、技術やプロセスごとに具体的に行わねばならない。

【0016】

しかし、特許文献1に記載された技術によれば、アドレッシングスピードのみが変更される。言い換えると、特許文献1に開示されているように、様々なアドレッシングスピードに合わせて、データドライバのクロックは1ライン当たりの最速アドレッシングスピードに対応しているべきである。

- 図5の場合、最速アドレッシングスピードは0.95 μ sであり、データドライバは51.61MHzで動作することを要する。

- 図6の場合、最速アドレッシングスピードは1.23 μ sであり、データドライバは39.03MHzで動作することを要する。

【0017】

実際に、ラインに書き込む（すなわち、アドレッシング）前にデータドライバ（図3参照）はロードされている必要があり、ローディングスピードをアドレッシング期間よりも低くすることだけが必要である。ローディングスピードは一定に保たれ、その結果データドライバクロックも一定に保たれる。しかし、これでは、冒頭で説明したようにEMIに大きなインパクトを与えてしまう。

【特許文献1】欧州特許出願第EP1365382号

【特許文献2】欧州特許出願第EP1250696号

【発明の開示】

10

20

30

40

50

【発明が解決しようとする課題】**【0018】**

上記を鑑みて、本発明は、放射されるEMIがそれぞれの規格要求を満たす、ディスプレイパネルを駆動する方法および装置を提供することを課題とする。

【課題を解決するための手段】**【0019】**

本発明によれば、上記の課題は、複数のセルまたはピクセルを有するディスプレイ装置を駆動する方法により解決される。本方法は、ローディング周波数でアドレッシングデータをデータ駆動手段にロードするステップと、前記アドレッシングデータに基づき、アドレッシング周波数に対応するアドレッシング時間中に前記複数のセルまたはピクセルの少なくとも1つにアドレッシング信号を印加するステップを有し、アドレッシングデータの前記ローディング周波数は前記アドレッシング周波数に連続的に適応される。

10

【0020】

さらにまた、本発明の別の態様によれば、複数のセルまたはピクセルを有するディスプレイ装置を駆動するデバイスが提供される。本デバイスは、アドレッシング周波数に対応するアドレッシング時間中に前記複数のセルまたはピクセルの少なくとも1つにアドレッシング信号を印加するデータ駆動手段と、ローディング周波数で前記データ駆動手段にアドレッシングデータをロードする制御手段とを有し、前記制御手段は前記ローディング周波数を前記アドレッシング周波数に連続的に適応させるように構成されている。

【0021】

本発明の有利な点は、データドライバのローディングクロックをアドレッシング期間に正確にマッチさせられることである。異なるクロックにより、EMI放射のスペクトルが広がり、規格限度を満足することができる。

20

【0022】

以下の説明において、ローディングスピードとローディング周波数は、ローディング周波数を指定するために区別せずに使用する。同様に、アドレッシングスピードとアドレッシング周波数は、アドレッシング周波数を指すために使用される。

【0023】

前記ローディング周波数はプライミング信号のあるなしに応じて決定されてもよい。アドレッシング周波数がプライミング信号のあるなしにより変わるものであるから、ローディング周波数も変化してもよい。このように、ローディング周波数の制御に対して、プライミング信号の適用を考慮すべきである。

30

【0024】

ローディング周波数はディスプレイデバイスの画面のライン番号（例えば、垂直方向のパネルの振る舞い）に伴って変化してもよい。具体的には、ライン番号に伴ってアドレッシング周波数が連続的に変化するのであるから、ローディング周波数も連続的に変化する。これによりEMIスペクトルが広がる。

【0025】

アドレッシング周波数は第1のルックアップテーブル（LUT）を用いて、ライン番号に応じて変更されてもよい。同様に、ローディング周波数が第2のLUTを用いて、ライン番号に応じて変更されてもよい。このようなLUTにより、信号の依存性を簡単に処理することが可能となる。

40

【0026】

本発明の実施形態を図面に例示し、以下により詳しく説明する。

【発明を実施するための最良の形態】**【0027】**

本発明の主要なアイデアは、ローディングスピードをアドレッシング期間に正確に適応させることである。図5の実施例により、サブフィールドがプライミングされている好ましい実施形態を提供する。

【0028】

50

【表 1】

Line 0:	1.35 μ s \Rightarrow	35,6MHz
Line 25:	1.23 μ s \Rightarrow	39,03MHz
Line 50:	1.13 μ s \Rightarrow	42,49MHz
Line 75:	1.05 μ s \Rightarrow	45,72MHz
Line 100:	0.99 μ s \Rightarrow	48,49MHz
Line 125:	0.95 μ s \Rightarrow	50,54MHz
Line 150:	0.93 μ s \Rightarrow	51,62MHz
Line 175:	0.93 μ s \Rightarrow	51,62MHz
Line 200:	0.94 μ s \Rightarrow	51,07MHz
Line 225:	0.97 μ s \Rightarrow	49,49MHz
Line 250:	1.01 μ s \Rightarrow	47,53MHz
Line 275:	1.06 μ s \Rightarrow	45,29MHz
Line 300:	1.14 μ s \Rightarrow	42,11MHz
Line 325:	1.23 μ s \Rightarrow	39,03MHz
Line 350:	1.34 μ s \Rightarrow	35,83MHz
Line 375:	1.48 μ s \Rightarrow	32,43MHz
Line 400:	1.63 μ s \Rightarrow	29,45MHz
Line 425:	1.81 μ s \Rightarrow	26,51MHz
Line 480:	2.20 μ s \Rightarrow	21,82MHz

10

20

30

上の表において、第1のコラムはアドレスされるラインを表し、第2のコラムは1ラインごとの必要スピードアドレッシング時間を表し、第3のコラムは対応するラインのデータドライバで使用される現行データクロックを表す。図7には、プライムドサブフィールドの場合のデータクロックがライン番号上に示されている。この例では平均周波数は41.21MHzである。最大クロックは51.50MHzであり、最小クロックは21.82MHzである。

【0029】

本発明による、EMIスペクトルの結果を図8に示した。放射の分析はデータ駆動に限定している。図8の左側には固定ドライバクロックの場合のスペクトルを示した。図8の右側には可変ドライバクロックの場合の広がったスペクトルを示した。

【0030】

データ駆動電子部品により放射されるエネルギーは変化しなかったが、エネルギーはより大きな周波数範囲に広がり、各ピークの振幅は低下している。上記のアプローチにより、より少ないエネルギーをフィルターするだけなので、透過率の高いフロントフィルターで様々な規格を満足することができるであろう。

【0031】

図9には、上記実施例の全体的スペクトルを示した。スペクトルは100MHzより低い周波数レンジでも一点鎖線により示した規格限度より低いことが明らかである。よって、本実施例のPDPはクラスB規格をパスする。

【0032】

図10は、本発明の方法を実施する装置の可能な構成を表している。このタイプの装置

50

はPCT国際出願第W000/46782号に記載されている。本装置はビデオデガンマ回路10を有する。8ビットで符号化されたRGBデータはこのデガンマ回路10に入力される。ビデオデガンマ回路10から出力される10ビットRGBデータは、平均パワー測定ブロック11で分析される。この平均パワー測定ブロック11は平均パワー値(APL)を計算し、PWE(ピークホワイトエンハンスメント)制御ブロック12に送る。APLは以下のように計算することができる。

【0033】

【数1】

$$APL = \frac{1}{3 \cdot M} \cdot \sum_{m=1}^{m=M} (R_m + G_m + B_m)$$

10

ここで、Mはピクセルの合計数を表す。制御ブロック12は、LUT121にある内部パワーレベルモードテーブルを調べ、他の処理ブロックのために選択されたモード制御信号を生成する。制御ブロック12は、使用するサステインテーブルとサブフィールドコーディングブロック13で使用するサブフィールド符号化(コーディング)テーブルを選択する。サブフィールドコーディングブロック13は、ビデオデガンマ回路10からの10ビット入力データから16ビット出力データを生成する。

【0034】

また、制御ブロック12は、フレームメモリ14へのRGBピクセルデータの書き込み(WR)、第2のフレームメモリからのRGBサブフィールドデータの読み出し(RD)、シリアル・ツー・パラレル変換回路15(SP)を制御する。変換されたデータはPDP16に出力される。

20

【0035】

サブフィールドコーディングブロック13から16ビットデータを受け取る2つのフレームメモリが必要である。データはピクセルごとに書き込まれるが、変換回路15(SF-R、SF-G、SF-B)にサブフィールドごとに読み出される。第1のサブフィールドを完全に読み出すために、メモリにはフレーム全体が入っていないなければならない。現実的な実施では、2つの全フレームメモリがあり、一方のフレームメモリに書き込んでいる間に、他方のフレームメモリを読み出す。このようにして、間違っただータを読み出すことを防止する。

30

【0036】

コスト的に最適化されたアーキテクチャでは、この2つのフレームメモリ14は同一のSDRAMメモリIC上にあり、2つのフレームへのアクセスは時間多重されてもよい。

【0037】

図11は、図10に示したドライバ部分を詳細に示す図である。その構造は基本的に図3の構造と同じものである。データドライバであるデータドライバ1、データドライバ2、...データドライバ27は、PDPのバックプレートのコラム電極Yを駆動する。ラインドライバであるラインドライバ1、2は、PDPのフロントプレートの水平ライン電極Xを駆動する。最後に制御ブロック12は、PDPドライバ回路を駆動するために必要なSCANおよびSUSTAINパルスを生成する。アドレッシング信号の長さ(アドレッシングスピード)は、好ましくは制御ブロック12に格納された第1のLUT122から、実際にはパネルのラインごとに取りられる。同時に、データドライバに対するデータドライバクロックに関する情報は、好ましくは制御ブロック12に格納された第2のLUT123から取られ、データをシリアル/パラレル変換15から送り、データドライバローディングを制御するために使用される。本実施例において、データドライバは21.82MHzから51.50MHzの間の可変クロック周波数でロードされる。

40

【0038】

上記コンセプトのパラメータはすべて、所定のパネル技術に対して1度に計算され、プラズマ専用ICのPROMまたはLUT122、123に格納される。

50

【図面の簡単な説明】

【0039】

【図1】EMI放射および規格限度を示す図である。

【図2】EMI対策としてのフロントフィルタを示す概略図である。

【図3】PDPデータ駆動を示すブロック図である。

【図4】従来技術による動的アドレッシングを示す図である。

【図5】プライムドサブフィールドのアドレッシングスピードとライン番号の関係を示すグラフである。

【図6】ノンプライムドサブフィールドのアドレッシングスピードとライン番号の関係を示すグラフである。

10

【図7】本発明による、プライムドサブフィールドのデータドライバのクロック周波数を示すグラフである。

【図8】固定ドライバクロックの場合と可変ドライバクロックの場合のEMIスペクトルを比較したグラフである。

【図9】本発明によるPDPの全体的EMIスペクトルを示すグラフである。

【図10】本発明の一実施形態によるハードウェア構成を示すブロック図である。

【図11】本発明によるデータドライバのブロック図である。

【符号の説明】

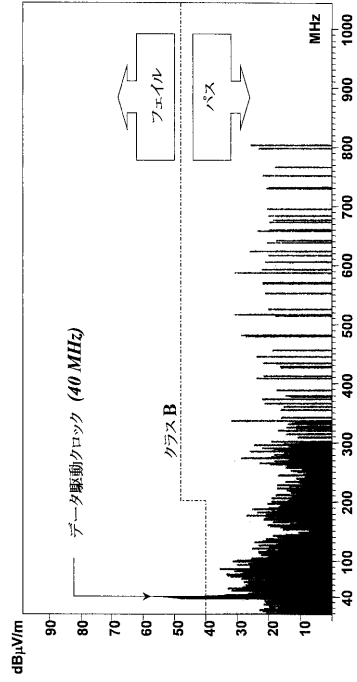
【0040】

- 1 パネル
- 2 ドライバ
- 3 パワーエレクトロニクス
- 4ハウジング
- 5 フロントフィルタ
- 10 ビデオデガンマ
- 11 平均パワー測定
- 12 制御
- 13 サブフィールドコーディング
- 14 2フレームメモリ
- 15 シリアルパラレル変換
- 16 プラズマディスプレイパネル
- 121 LUT (APL)
- 122 スピードLUT
- 123 データLUT

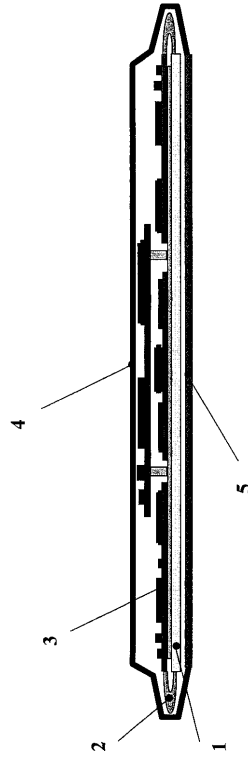
20

30

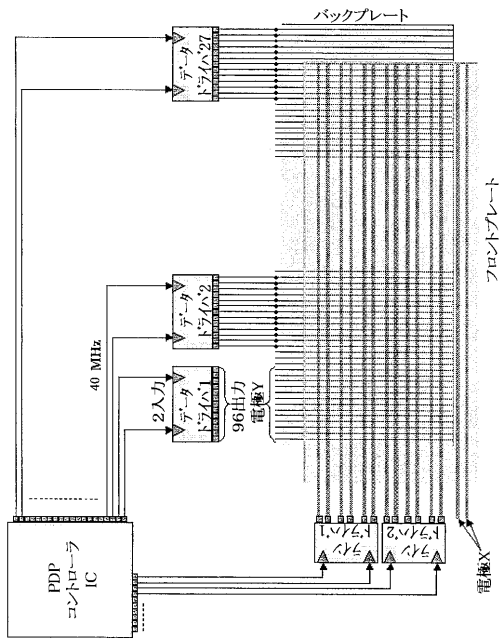
【図1】



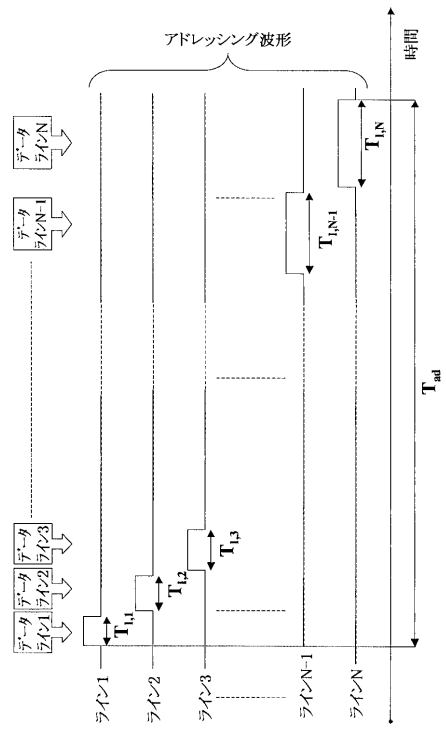
【図2】



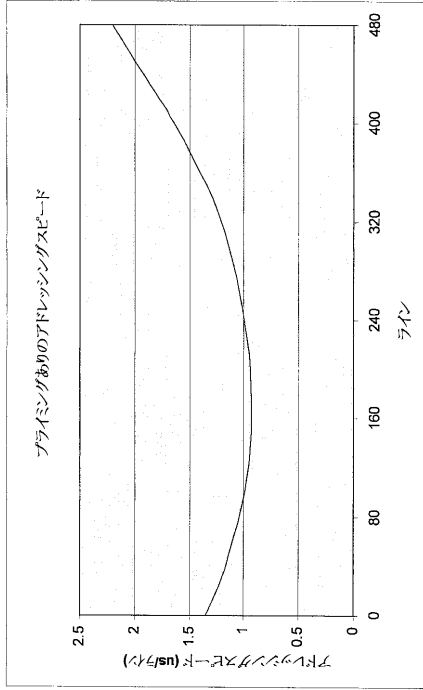
【図3】



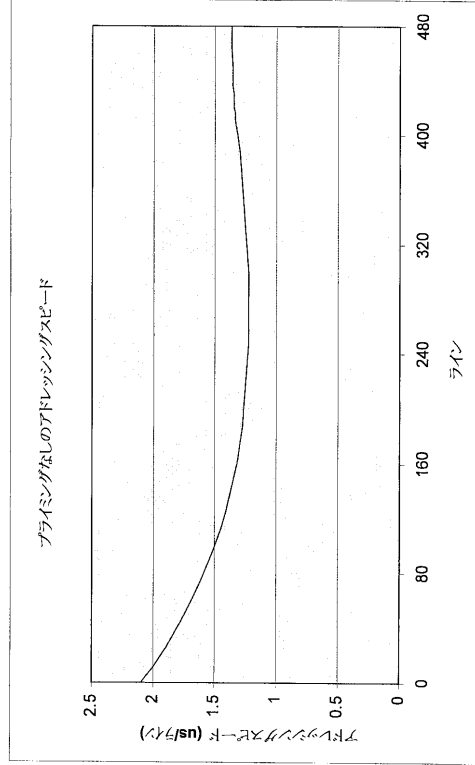
【図4】



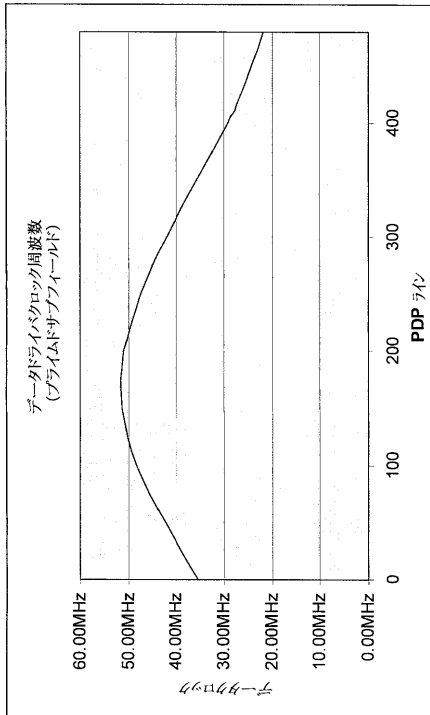
【 図 5 】



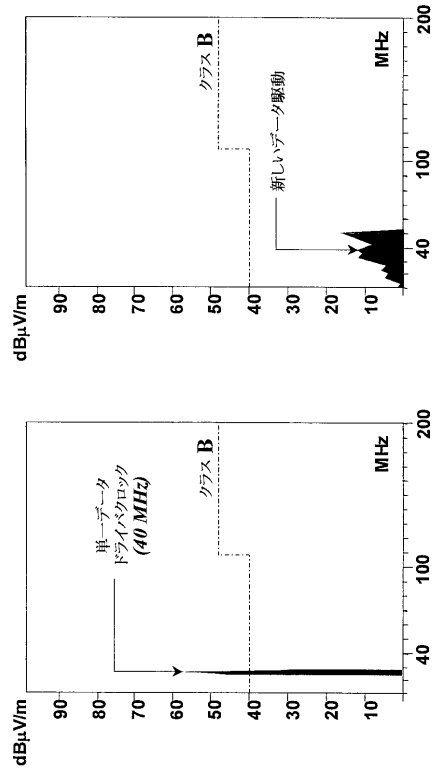
【 図 6 】



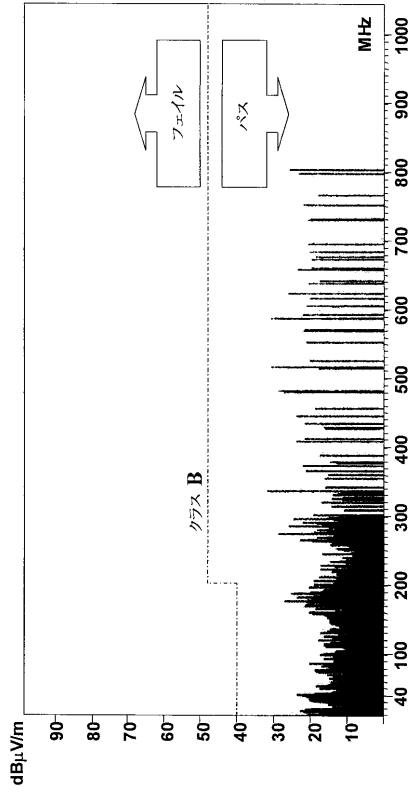
【 図 7 】



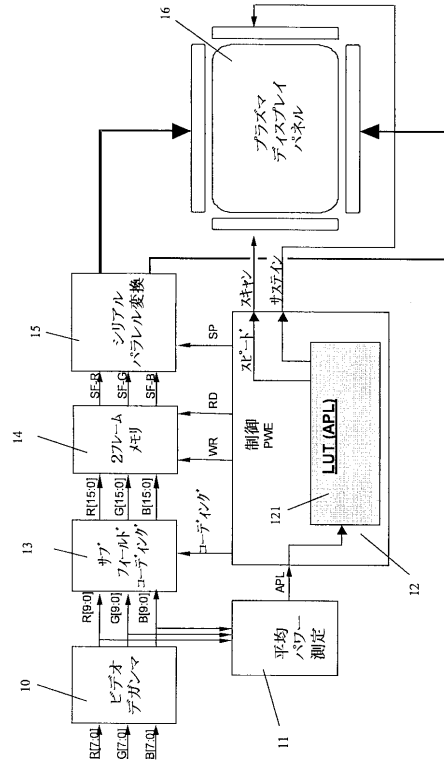
【 図 8 】



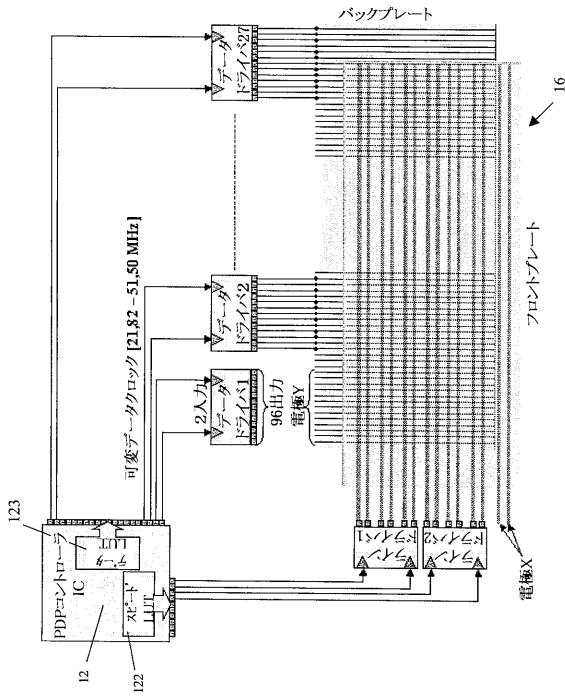
【図9】



【図10】



【図11】



フロントページの続き

- (51)Int.Cl. F I
 G 0 9 G 3/20 6 3 1 V
 G 0 9 G 3/20 6 3 3 G
- (74)代理人 100135079
 弁理士 宮崎 修
- (72)発明者 セバスティアン ヴァイトブルフ
 ドイツ連邦共和国, 7 8 0 7 8 ニーダーエシャッハ, イム・ヴォルフアッカー 2 5
- (72)発明者 セドリック テボー
 ドイツ連邦共和国, 7 8 0 5 0 フィリンゲン - シュヴェニンゲン, オーベレシュトラーセ 8
- (72)発明者 ライナー シュヴェーア
 ドイツ連邦共和国, 7 8 0 7 8 ニーダーエシャッハ, レルヒエンヴェーク 1 2

審査官 佐野 潤一

- (56)参考文献 特開2004 - 061702 (JP, A)
 特開2003 - 140600 (JP, A)
 特開平08 - 320668 (JP, A)
 特開平09 - 179520 (JP, A)
 特開平11 - 024627 (JP, A)
 特開平11 - 352917 (JP, A)
 特開2000 - 338932 (JP, A)
 特開2001 - 282165 (JP, A)
 特開2004 - 117911 (JP, A)
 特開2005 - 070488 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 2 9 1
 G 0 9 G 3 / 2 0