



(12) 发明专利申请

(10) 申请公布号 CN 104412395 A

(43) 申请公布日 2015. 03. 11

- (21) 申请号 201380036760. 1 H01L 33/02(2006. 01)
- (22) 申请日 2013. 07. 03 H01L 33/12(2006. 01)
- (30) 优先权数据 H01L 33/32(2006. 01)
61/670257 2012. 07. 11 US
- (85) PCT国际申请进入国家阶段日
2015. 01. 09
- (86) PCT国际申请的申请数据
PCT/IB2013/055446 2013. 07. 03
- (87) PCT国际申请的公布数据
W02014/009856 EN 2014. 01. 16
- (71) 申请人 皇家飞利浦有限公司
地址 荷兰艾恩德霍芬
- (72) 发明人 P. N. 格里洛特 I. H. 维德森
T. 恩沙尼安 P. P. 德布
- (74) 专利代理机构 中国专利代理(香港)有限公
司 72001
代理人 孙之刚 景军平
- (51) Int. Cl.
H01L 33/00(2006. 01)

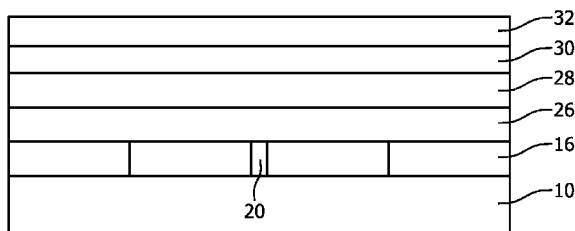
权利要求书1页 说明书5页 附图4页

(54) 发明名称

降低或者消除III-氮化物结构中的纳米管缺陷

(57) 摘要

本发明的实施例包括布置在n型区与p型区之间的III-氮化物发光层、包括纳米管缺陷的III-氮化物层和布置在III-氮化物发光层与包括纳米管缺陷的III-氮化物层之间的纳米管终止层。纳米管在纳米管终止层中终止。



1. 一种器件,包括:
布置在 n 型区与 p 型区之间的 III - 氮化物发光层 ;以及
掺杂有受主的 III - 氮化物层,其中 n 型区布置在掺杂有受主的 III - 氮化物层与发光层之间。
2. 权利要求 1 的器件,还包括包括纳米管缺陷的层,其中掺杂有受主的 III - 氮化物层布置在包括纳米管缺陷的层与发光层之间,其中纳米管缺陷在掺杂有受主的 III - 氮化物层中终止。
3. 权利要求 1 的器件,其中受主是镁。
4. 权利要求 3 的器件,其中掺杂有受主的 III - 氮化物层与 n 型层共同电气连接。
5. 权利要求 1 的器件,其中掺杂有受主的 III - 氮化物层是第一镁掺杂层,器件还包括布置在第一镁掺杂层与发光层之间的第二镁掺杂层。
6. 权利要求 5 的器件,其中第一镁掺杂层被掺杂到比第二镁掺杂层更低的镁浓度。
7. 权利要求 1 的器件,还包括布置在掺杂有受主的 III - 氮化物层与 III - 氮化物发光层之间的包括铝的层。
8. 权利要求 1 的器件,其中 III - 氮化物发光层与掺杂有受主的 III - 氮化物层间隔至少 1 微米。
9. 一种器件,包括:
布置在 n 型区与 p 型区之间的 III - 氮化物发光层 ;
包括纳米管缺陷的 III - 氮化物层 ;以及
布置在 III - 氮化物发光层与包括纳米管缺陷的 III - 氮化物层之间的纳米管终止层,其中纳米管在纳米管终止层中终止。
10. 权利要求 9 的器件,其中纳米管终止层包括铝。
11. 权利要求 10 的器件,其中纳米管终止层包含镁。
12. 权利要求 9 的器件,其中纳米管终止层包括超晶格,超晶格包括多个交替的第一和第二层。
13. 权利要求 12 的器件,其中第一层是 GaN,并且第二层是 $Al_xGa_{1-x}N$,其中 $0 < x \leq 1$ 。
14. 权利要求 12 的器件,其中第一层是 $Al_bGa_{1-b}N$,并且第二层是 $Al_cGa_{1-c}N$,其中 $b \neq c$ 。
15. 权利要求 9 的器件,其中 III - 氮化物发光层与纳米管终止层间隔至少 1 微米。
16. 权利要求 9 的器件,其中纳米管终止层与 n 型层共同电气连接。
17. 权利要求 9 的器件,其中纳米管终止层与 n 型层共同电气连接。
18. 权利要求 9 的器件,其中纳米管终止层包括静电放电保护电路的部分。
19. 一种方法,包括:
在生长衬底之上生长 III - 氮化物层,其中 III - 氮化物层包括纳米管缺陷 ;
在 III - 氮化物层之上生长纳米管终止层,其中纳米管在纳米管终止层中终止 ;以及
在纳米管终止层之上生长 III - 氮化物发光层。
20. 权利要求 19 的方法,其中 III - 氮化物层以第一温度生长并且纳米管终止层以第二温度生长,其中第二温度低于第一温度 100 至 200°C。

降低或者消除III - 氮化物结构中的纳米管缺陷

技术领域

[0001] 本发明涉及降低或者消除III - 氮化物结构中的纳米管缺陷。

背景技术

[0002] 包括发光二极管(LED)、谐振腔发光二极管(RCLED)、垂直腔激光二极管(VCSEL)和边发射激光器的半导体发光器件处于当前可用的最高效的光源之中。能够跨可见光谱操作的高亮度发光器件的制造中的当前感兴趣的材料系统包括III - V族半导体,尤其是镓、铝、镉和氮的二元、三元和四元合金,其也被称为III - 氮化物材料。典型地,III - 氮化物发光器件通过借由金属有机化学气相沉积(MOCVD)、分子束外延(MBE)或者其它外延技术在蓝宝石、碳化硅、III - 氮化物或者其它适合的衬底上外延生长不同组分和掺杂物浓度的半导体层的叠层来制作。叠层通常包括形成在衬底之上的掺杂有例如Si的一个或多个n型层、形成在一个或多个n型层之上的有源区中的一个或多个发光层以及形成在有源区之上的掺杂有例如Mg的一个或多个p型层。电气接触形成在n和p型区上。

[0003] III - 氮化物器件通常生长在蓝宝石、Si或SiC衬底上。由于衬底材料与III - 氮化物半导体材料之间的晶格常数和热膨胀系数中的差异,在生长期间在半导体中形成缺陷,其可能限制III - 氮化物器件的效率。

发明内容

[0004] 本发明的目的是降低或者消除III - 氮化物结构中的纳米管缺陷。

[0005] 本发明的实施例包括布置在n型区与p型区之间的III - 氮化物发光层、包括纳米管缺陷的III - 氮化物层和布置在III - 氮化物发光层与包括纳米管缺陷的III - 氮化物层之间的纳米管终止层。纳米管在纳米管终止层中终止。

[0006] 本发明的实施例包括布置在n型区与p型区之间的III - 氮化物发光层,以及可以掺杂有受主的III - 氮化物层。n型区布置在掺杂有受主的III - 氮化物层与发光层之间。受主可以是例如镁。

[0007] 根据本发明的实施例的方法包括在生长衬底之上生长III - 氮化物层,III - 氮化物层包括纳米管缺陷,在III - 氮化物层之上生长纳米管终止层,以及在纳米管终止层之上生长III - 氮化物发光层。纳米管在纳米管终止层中终止。

附图说明

[0008] 图1图示了生长在衬底上的III - 氮化物成核层。

[0009] 图2图示了生长在图1中图示的结构之上的有源区和高温层中的纳米管的形成。

[0010] 图3图示了包括纳米管终止结构的III - 氮化物结构。

[0011] 图4图示了包括多个受主掺杂层的纳米管终止结构。

[0012] 图5图示了包括受主掺杂层和附加层的纳米管终止结构。

[0013] 图6图示了超晶格纳米管终止结构。

[0014] 图 7 图示了形成到倒装芯片器件中的图 3 的结构。

[0015] 图 8 图示了并入到静电放电保护电路中的纳米管终止结构。

[0016] 图 9 是图 8 中图示的结构的电路图。

具体实施方式

[0017] 图 1 和 2 图示了在本文中被称为纳米管的缺陷类型的形成。纳米管由于其大尺寸——通常数微米长,以及直径中的数十或数百埃——而是特别成问题的缺陷。例如,在 III-氮化物材料中,纳米管可以在一些实施例中至少 10 Å 宽,以及在一些实施例中不大于 500Å 宽。在诸如 SiC 之类的一些材料中,纳米管可以是 1 微米宽,或者甚至更宽。纳米管可能由诸如 GaN 膜中的氧、硅、镁、铝和铟之类的杂质造成。纳米管还可能涉及衬底表面上的杂质或缺陷,诸如刮痕,或者纳米管可能存在于衬底自身中,并且可能从衬底继续到生长在衬底上的 III-氮化物材料中。纳米管通常以 $\sim 10^6 \text{ cm}^{-2}$ 的密度形成在 III-氮化物器件中,所述密度比典型的 III-氮化物器件中的位错密度(其可以从 $\sim 10^7 \text{ cm}^{-2}$ 变化到 $\sim 10^{10} \text{ cm}^{-2}$) 低得多。

[0018] 在图 1 中,低温成核层 12 (通常 GaN 或 AlN) 沉积在衬底 10 上,所述衬底 10 可以是例如蓝宝石、SiC、Si、复合衬底或者任何另一适合的衬底。成核层 12 通常是例如以低于 800°C 的温度沉积的多晶或者非晶层。然后,以高于沉积温度的温度对成核层 12 进行退火。当成核层 12 被退火时,成核层在衬底上形成成核层的小分离岛 14。

[0019] 在图 2 中,高温 III-氮化物层 16 (通常 GaN) 生长在成核层 12 之上以减小器件中的线位错的密度,以及创建其上可以生长有源区和其它器件层的光滑、均匀的表面。高温层 16 初始在岛 14 上成核,这导致单独的岛 18A、18B、18C 和 18D,其最终合并到光滑、均匀的膜中。岛之间的大多数边界合并以形成光滑均匀的膜,但是诸如岛 18A 与 18B 之间的边界或者岛 18C 与 18D 之间的边界之类的这些边界可能包含一个或多个位错,因此引起线位错密度 $\sim 10^7 \text{ cm}^{-2}$ 到 $\sim 10^{10} \text{ cm}^{-2}$ 。虽然大多数岛合并,但是在一些岛之间留有间隙,并且这些间隙形成时常被称为纳米管的长窄缺陷。一个这样的纳米管 20 在图 2 中被图示在岛 18B 与 18C 之间。在诸如 LED 之类的 III-氮化物器件中,发光或者有源区 22 生长在高温层 16 上方。纳米管 20 可能蔓延靠近有源区 22 或者到有源区 22 中而形成受损区域 24。有源区中的这些受损区域可能造成低劣的 LED 性能和低劣的可靠性,并且因此是不合期望的。

[0020] 在本发明的实施例中,防止纳米管蔓延到稍后生长层或者降低纳米管的尺寸的结构(其在本文中被称为“纳米管终止结构”或者 NTS)在有源区之前生长。图 3 图示了包括 NTS 的 III-氮化物结构。在图 3 中,高温层 16 (通常未掺杂或者 n 型 GaN 层)生长在衬底上的成核层(未示出)之上,如以上在图 1 和 2 中所描述的那样。高温层可能包括一个或多个纳米管 20。NTS 26 生长在包括纳米管 20 的高温层 16 之上。NTS 26 的至少一部分可以未被有意地掺杂、掺杂有诸如镁之类的受主或者掺杂有诸如 Si 之类的施主。

[0021] n 型区 28 生长在 NTS 26 之上,其后是有源区 30,其后是 p 型区 32。适合的发光区 30 的示例包括单个厚或薄发光层,或者包括通过阻挡层分离的多个薄或厚发光层的多量子阱发光区。在发射可见光的器件中,有源区 30 中的发光层典型地是 InGaN。在发射 UV 光的器件中,有源区 30 中的发光层可以是 GaN 或者 AlGaN。n 型区 28 和 p 型区 32 中的每一个可以包括不同组分、厚度和掺杂物浓度的多个层,包括未被有意地掺杂的层或者相反导电

类型的层。在一个示例中, n 型区 28 包括掺杂有 Si 的至少一个 n 型 GaN 层, 有源区 30 包括通过 GaN 阻挡层分离的 InGaN 量子阱层, 并且 p 型区 32 包括掺杂有 Mg 的至少一个 p 型 GaN 或者 AlGaN 层。

[0022] 在一些实施例中, NTS 26 是低温 GaN 层。例如, 低温 GaN NTS 可以以低于高温 GaN 层 16 的生长温度近似 100 到 200°C 的温度来生长。该低温 GaN NTS 可以在一些实施例中至少为 10 nm 厚, 在一些实施例中不大于 40 nm 厚, 在一些实施例中 25 nm 厚, 在一些实施例中至少 100 nm 厚, 在一些实施例中不大于 1 微米厚, 以及在一些实施例中 0.5 微米厚。低温 GaN 层是基本上单晶层, 并且其可以是掺杂或者未掺杂的。

[0023] 在一些实施例中, NTS 26 是包括铝的 III - 氮化物层, 诸如 AlN、AlGa_xN、AlBGa_xN 或者 AlInGa_xN。Al_xGa_{1-x}N NTS 中的组分 x 可以在一些实施例中至少为 0.1, 在一些实施例中不大于 0.5, 在一些实施例中至少 0.2, 以及在一些实施例中不大于 0.3。在一个示例中, Al_xGa_{1-x}N NTS 层在 x = 0.25 处为 150 Å 厚。关于厚度和组分上限由针对 GaN 上的 AlGa_xN 的生长的破裂阈值来确定, 因此如果 NTS 26 足够薄以避免破裂, 则可以使用 AlN。作为结果, 最大可允许厚度随着 Al 组分增加而减小。含铝 NTS 的厚度可以在一些实施例中至少为 50 Å 厚, 在一些实施例中不大于 0.5 μm 厚, 在一些实施例中至少 100 Å 厚, 以及在一些实施例中不大于 500 Å 厚。含铝 NTS 可以未掺杂或者掺杂有诸如镁之类的受主。在一些实施例中, 含铝层包括未掺杂有 Si 或者不是掺杂的 n 型的至少某个最小厚度。例如, 该最小厚度在一些实施例中至少为 2 nm 以及在一些实施例中至少 5 nm。

[0024] 在一些实施例中, NTS 26 是掺杂有受主缺陷的 III - 氮化物层。镁是优选的受主, 尽管也可以使用其它受主缺陷。针对这些受主缺陷的其它潜在候选包括碳、铍或者本征缺陷。镁掺杂 NTS 26 可以例如是包括 GaN、InGa_xN、AlGa_xN 或者 AlInGa_xN 的任何适合的 III - 氮化物材料。在一些实施例中, 镁掺杂 NTS 26 可以在对成核层 12 进行退火之后立即生长, 使得高温层 16 (其通常是未掺杂的) 被省略。镁浓度的范围可以在一些实施例中从 $1 \times 10^{17} \text{ cm}^{-3}$ 到 $1 \times 10^{20} \text{ cm}^{-3}$ 以及在一些实施例中从 $1 \times 10^{17} \text{ cm}^{-3}$ 到 $1 \times 10^{19} \text{ cm}^{-3}$ 。该层中的镁掺杂物不需要在生长之后被激活。

[0025] 在一些实施例中, 镁掺杂 NTS 26 中的镁的浓度是渐变的。如本文所使用的, 术语“渐变”当描述器件中的一个或多个层中的掺杂物浓度时意指涵盖以除组分中的单个台阶之外的任何方式实现掺杂物浓度中的改变的任何结构。每个渐变层可以是子层的叠层, 子层中的每一个具有不同于邻近于它的任一子层的掺杂物浓度。如果子层具有可分辨的厚度, 那么渐变层是台阶式渐变层。在一些实施例中, 台阶式渐变层中的子层可以具有范围从数十埃到数千埃的厚度。在其中各个子层的厚度接近零的限制中, 渐变层是连续渐变的区。构成每一个渐变层的子层可以被设置成形成掺杂物浓度相对厚度中的各种分布, 包括但不限于线性渐变、抛物线渐变和幂律渐变。而且, 渐变层或者渐变区不限于单个渐变分布, 而是可以包括具有不同渐变分布的部分和具有基本上恒定的掺杂物浓度的一个或多个部分。例如, 在渐变的镁掺杂 NTS 26 中, 镁浓度可以随 NTS 26 生长而以线性方式增加, 使得镁的浓度在较靠近有源区的 NTS 26 的部分中比在较远离有源区的 NTS 26 的部分中更高。

[0026] 在一些实施例中, NTS 26 包括多个层。图 4、5 和 6 图示了具有多个层的纳米管终止结构。

[0027] 图 4 图示了具有掺杂有镁或任何其它适合的受主的多个层的 NTS 26。层 40、42

和 44 中的每一个可以具有不同的掺杂物浓度。例如,层 40 可以具有在零(未掺杂有 Mg)与 $2 \times 10^{18} \text{ cm}^{-3}$ 之间的镁浓度,层 42 可以具有在一些实施例中在 $1 \times 10^{17} \text{ cm}^{-3}$ 与 $1 \times 10^{20} \text{ cm}^{-3}$ 之间以及在一些实施例中在 $2 \times 10^{17} \text{ cm}^{-3}$ 与 $5 \times 10^{19} \text{ cm}^{-3}$ 之间的镁浓度,并且层 44 可以具有在零(未掺杂有 Mg)与 $1 \times 10^{19} \text{ cm}^{-3}$ 之间的镁浓度。在一些实施例中,最靠近有源区 30 的 NTS 26 中的层可以具有最高的掺杂物浓度。在一些实施例中,最靠近生长衬底 10 的 NTS 26 中的层可以具有最低的掺杂物浓度。尽管图 4 图示了三个层,但是具有多个受主掺杂层的 NTS 可以包括比三个层更多或者更少的层。层 40、42 和 44 可以具有相同的组分,尽管它们不需要这样。例如,层 40、42 和 44 可以是 GaN、InGaN、AlGa_aN、AlN 或者 AlInGaN。

[0028] 在图 5 中,NTS 26 包括至少两个层 46 和 48。层 46 生长在高温含纳米管层 16 上。层 46 可以掺杂有镁或者另一受主。层 46 通常是 GaN,尽管它可以是 InGaN、AlGa_aN 或者 AlInGaN。层 48 生长在层 46 之上。层 48 可以包括铝和 / 或镉。例如,层 48 可以是 AlGa_aN、InGaN 或者 AlInGaN。可替换地,层 48 可以是以低于高温层 16 的温度 100 至 200°C 的温度生长的 GaN 层。低温 GaN 层可以是掺杂或者未掺杂的。有源区 30 生长在层 48 之上。有源区 30 可以与层 48 直接接触地生长,或者可以通过例如如图 3 中图示的 n 型区 28 从层 48 间隔开。

[0029] 在图 6 中,NTS 26 是超晶格。超晶格可以是掺杂或者未掺杂的。超晶格包括层 50 和 52 的多个对。层 50 和 52 交替。尽管图示了三个层对,但是可以使用更多或者更少的层对。有源区 30 生长在超晶格之上。有源区 30 可以与超晶格直接接触地生长,或者可以通过例如如图 3 中图示的 n 型区 28 从超晶格间隔开。尽管超晶格被图示成以与高温层 16 直接接触的层 50 开始并且以布置在有源区 30 下方的层 52 终止,但是超晶格可以以或者层 50 或者层 52 开始或者终止,并且超晶格可以包括不完整的层对。在一个实施例中,层 50 是 GaN,并且层 52 是具有在 0.05 与 1 之间的铝组分 a 的 Al_aGa_{1-a}N。在一个实施例中,层 50 是 GaN 并且层 52 是 AlN。在一些实施例中,层 50 是 Al_bGa_{1-b}N,并且层 52 是 Al_cGa_{1-c}N,其中,在一个实施例中 $b \neq c$,在一些实施例中 $b > c$,以及在一些实施例中 $b < c$ 。在一个实施例中,层 50 和 52 可以具有组分 $b = 0.05$ 和 $c = 1$ 。还可以使用应变补偿层对,其中层 50 和 52 中的一个受压缩应变,诸如通过使用 InGaN 或者另一含镉层,并且层 50 和 52 中的另一个处于拉伸应变之下,诸如通过使用 AlGa_aN、AlN 或者 AlInGaN。层 50 和 52 中的每一个可以是例如在一些实施例中至少为 1 nm 厚以及在一些实施例中不大于 50 nm 厚。超晶格的总厚度可以在一些实施例中至少为 10 nm 厚以及在一些实施例中不大于 1000 nm 厚。

[0030] 在一些实施例中,NTS 26 从有源区 30 间隔开。例如,NTS 26 (其可以是以上所描述的任何 NTS) 可以通过 n 型区 28 从有源区 30 间隔开。NTS 26 可以在一些实施例中与有源区 30 间隔至少 500 nm,在一些实施例中与有源区 30 间隔至少 1 微米,以及在一些实施例中与有源区 30 间隔不大于 5 微米。NTS 26 在器件的有源区之前生长,使得 NTS 26 包括在其上生长有源区 30 的模板中。在生长之后,可以维持取向,使得 NTS 位于有源区下方,或者器件可以翻转,使得 NTS 位于有源区上方。

[0031] 在一些实施例中,有源区布置在 n 型区与 p 型区之间。金属接触形成在 n 和 p 型区上以便正向偏置有源区。在一些实施例中,没有金属接触形成在 NTS 上使得 NTS 在器件中不是有意地电气有源的,这意味着 NTS 不在从接触流过半导体结构的电子和空穴的直接路径中。在一些实施例中,一些电流可能无意地流到 NTS 中或者流过 NTS。

[0032] 图 3、4、5 和 6 中图示的半导体结构可以形成到任何适当的器件中。图 7 图示了适当的器件的一个示例，倒装芯片。半导体结构 70 可以包括以下中的一个或多个：成核层 12、高温层 16、NTS 26、n 型区 28、有源区 30 和 p 型区 32，并且可以包括以上所描述的这些结构或者这些结构的特征的任何组合。金属 p 接触 60 形成在 p 型区上。如果大部分光通过与 p 接触相对的表面被引导离开半导体结构，那么 p 接触 60 可以是反射性的。倒装芯片器件可以通过借由标准光刻操作对半导体结构进行图案化并且对半导体结构进行蚀刻以移除 p 型区的整个厚度的一部分和发光区的整个厚度的一部分以形成显露其上形成金属 n 接触 62 的 n 型区的表面的台面来形成。p 和 n 接触通过可以填充有介电材料的间隙 64 从彼此电气隔离。可以以任何适合的方式来形成台面以及 p 和 n 接触。形成台面以及 p 和 n 接触对于本领域技术人员而言是众所周知的。衬底 10 可以被移除或者减薄，或者可以留在器件中，如图 7 中所示。如果衬底 10 被移除，那么成核层 12、高温层 16 和 NTS 26 中的任何或全部可以被移除或者减薄。

[0033] 在一些实施例中，金属接触可以形成在 NTS 和高温区二者上，使得 NTS 可以形成诸如静电放电保护电路之类的辅助电气保护电路的部分。图 8 图示了包括形成静电放电保护电路的部分的 NTS 的器件的横截面。图 9 是图 8 中图示的结构的电路图。在图 8 和 9 的器件中，NTS 26 电气连接到 n 型区 28，并且 p 型区 32 电气连接到高温层 16，使得 NTS 26 和高温层 16 形成反并联连接到由围绕有源区 30 的 n 型和 p 型区 28 和 32 形成的二极管的静电放电 (ESD) 保护二极管。第一和第二金属接触 64 和 66 分别形成在 NTS 26 和高温层 16 上，如图 8 中所示。除了暴露其上形成接触 62 的 n 型区的台面之外，可以蚀刻台面以暴露其上形成接触 64 的 NTS 26，并且暴露其上形成接触 66 的高温层 16。接触 62 与 64 之间的电气连接 80 和接触 60 与 66 之间的电气连接 82 可以是形成在具有适当的介电隔离层的芯片上的金属层，或者可以通过外部电路形成在底座上。

[0034] 图 8 和 9 中的 LED 包括 n 型区 28、有源区 30 和 p 型区 32。LED 通过向分别电气连接到 p 型区 32 和 n 型区 28 的金属接触 60 和 62 施加电流来被正向偏置。ESD 保护二极管包括高温层 16 和 NTS 26，其分别连接到金属接触 66 和 64。

[0035] 图 9 是图 8 中图示的器件的电路图。图 9 中图示了 LED 90 和静电放电保护二极管 88。箭头 84 图示了正常 LED 操作期间的电流流动。箭头 86 图示了静电放电事件期间的电流流动。

[0036] 尽管在以下示例中，半导体发光器件是发射蓝光或 UV 光的 III-氮化物 LED，但是除 LED 之外的诸如激光二极管之类的半导体发光器件可以在本发明的范围内。

[0037] 已经详细描述了本发明，本领域技术人员将领会到，在给出本公开的情况下，可以对本发明做出修改而不脱离于本文所描述的发明概念的精神。因此，不旨在将本发明的范围局限于所图示和描述的特定实施例。

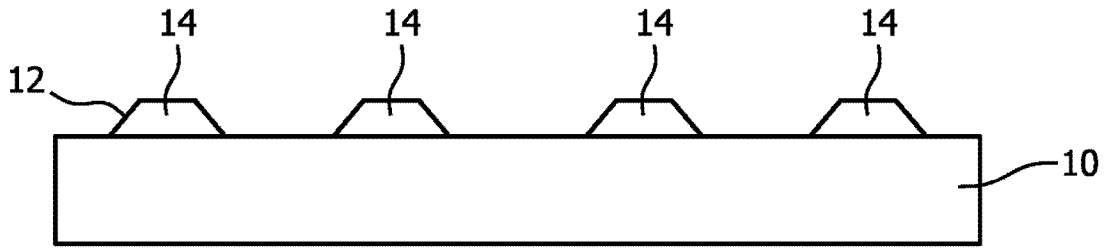


图 1

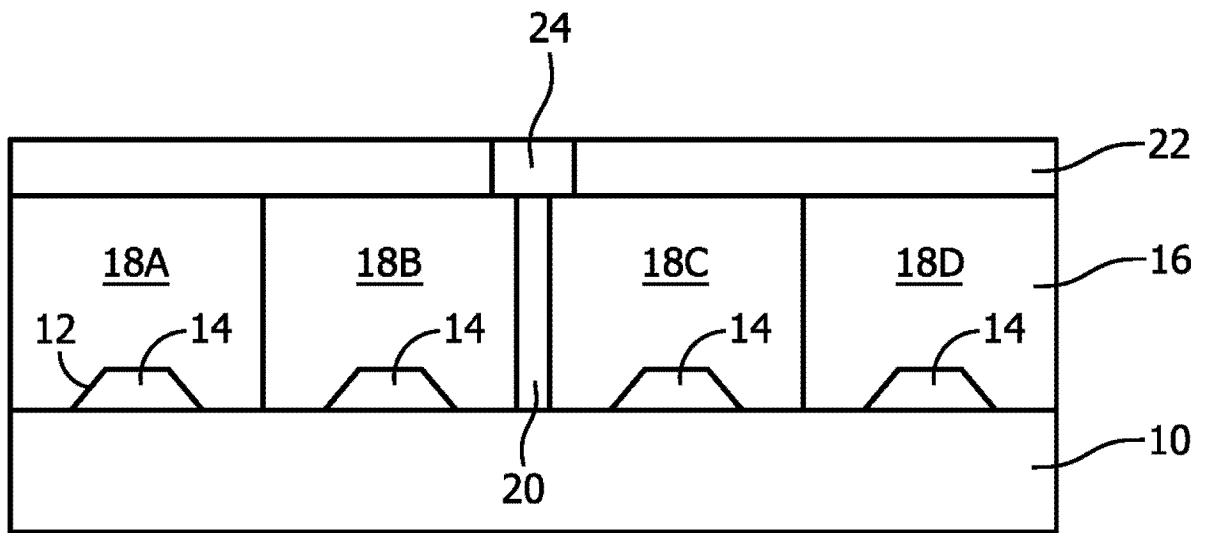


图 2

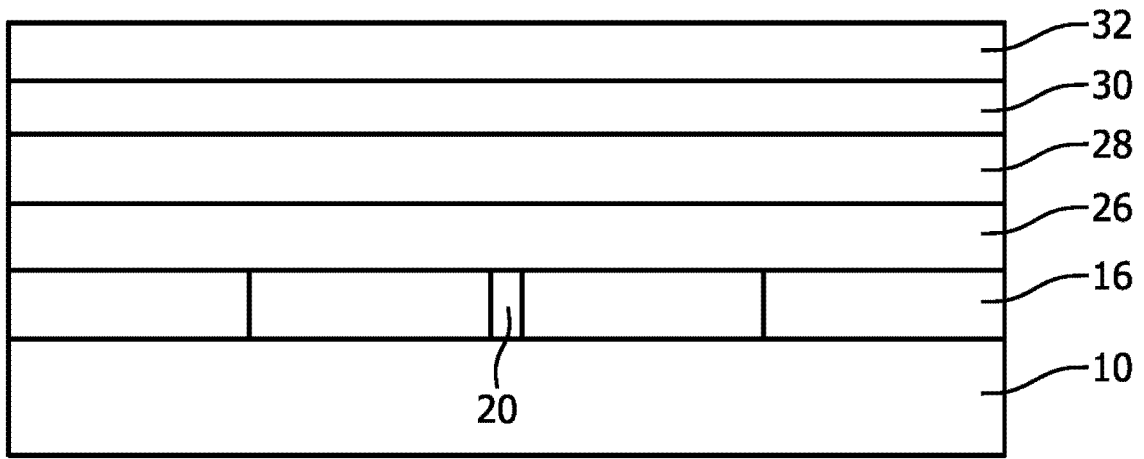


图 3

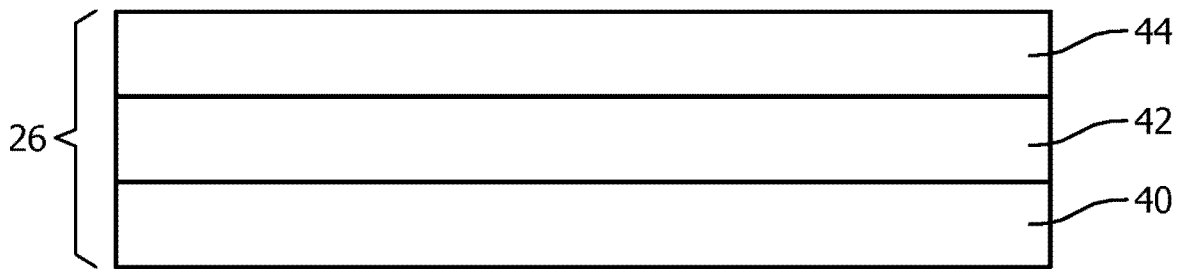


图 4

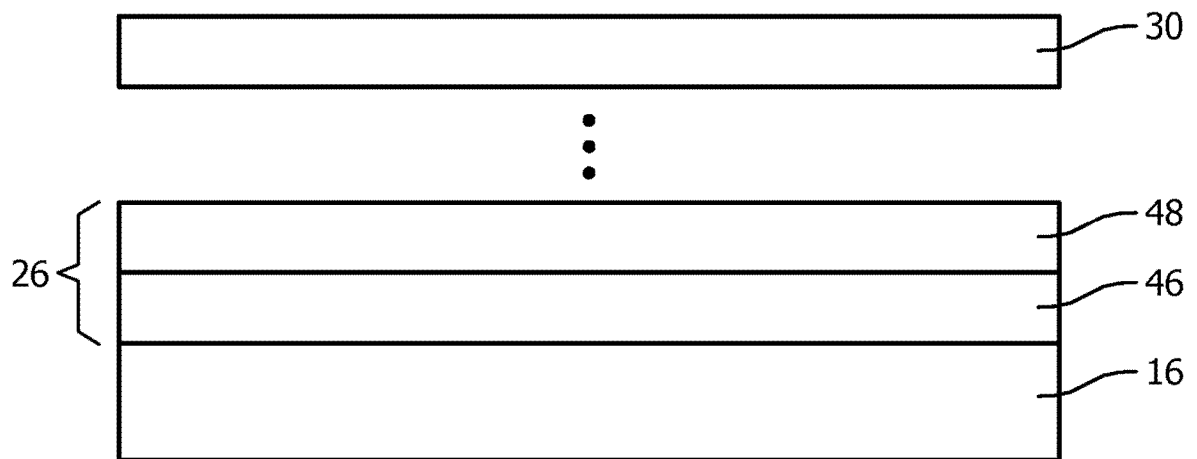


图 5

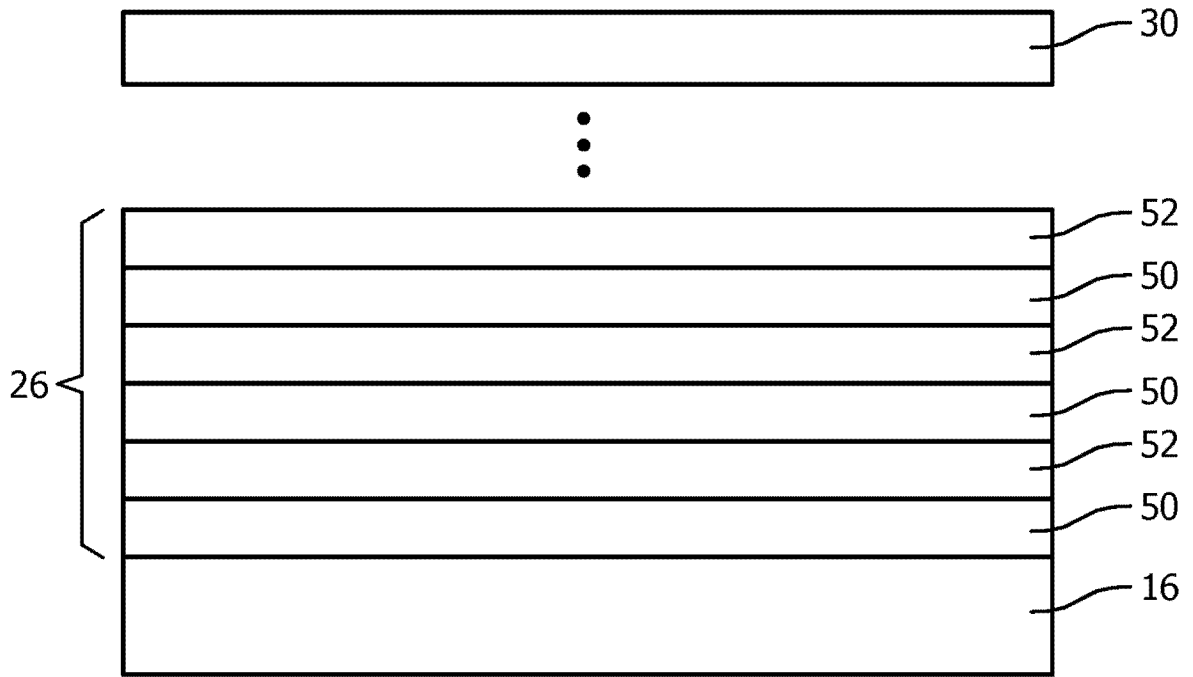


图 6

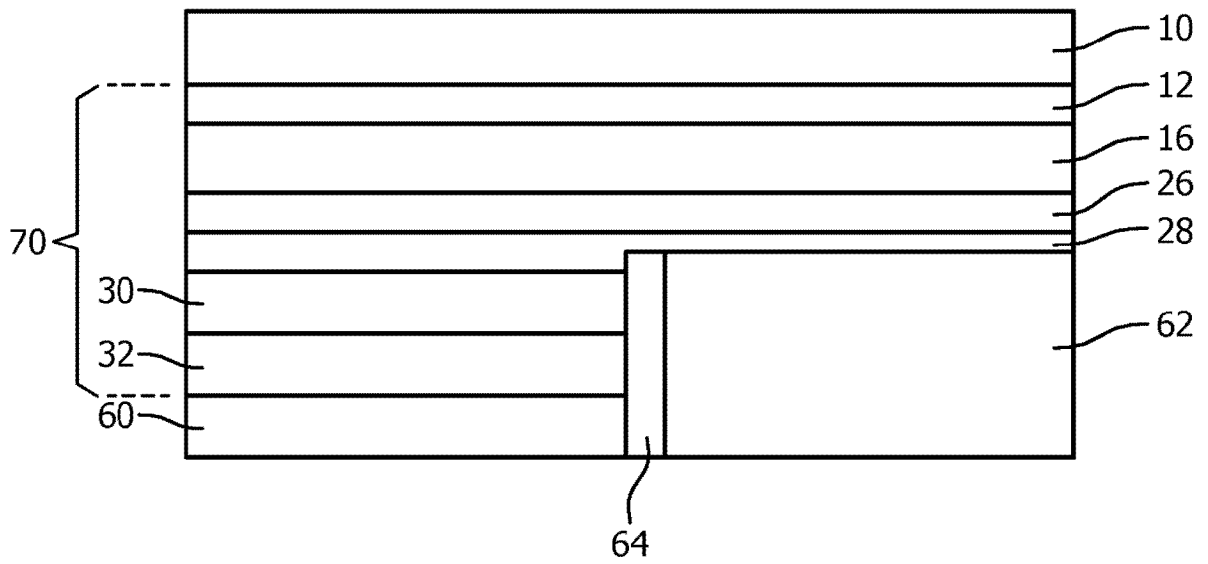


图 7

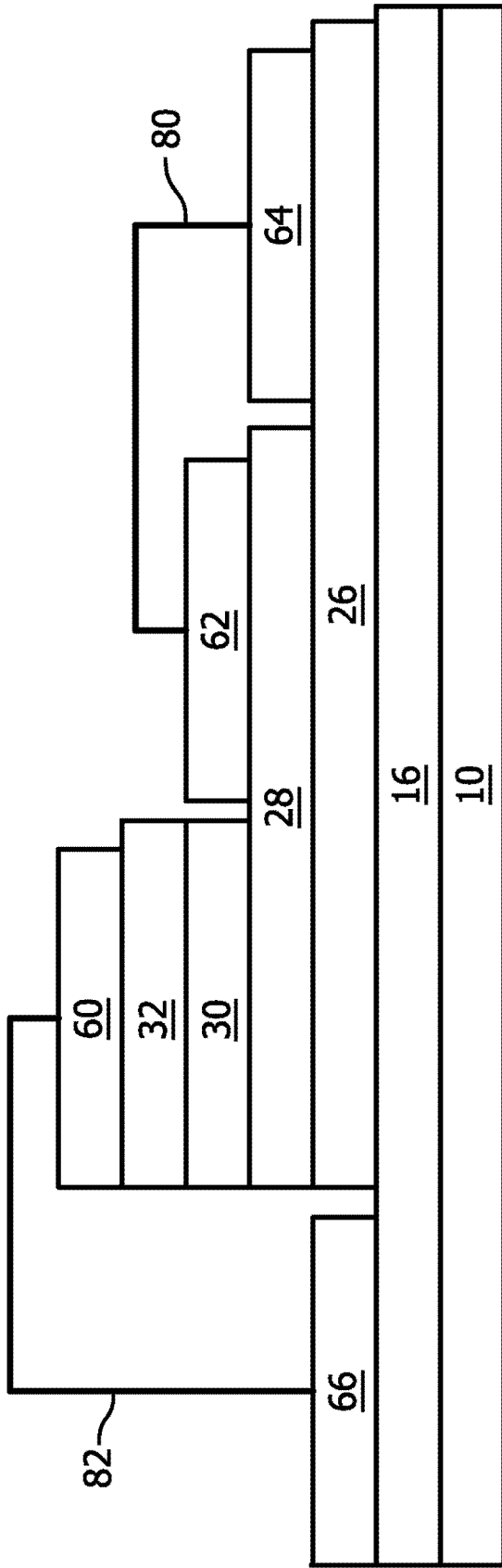


图 8

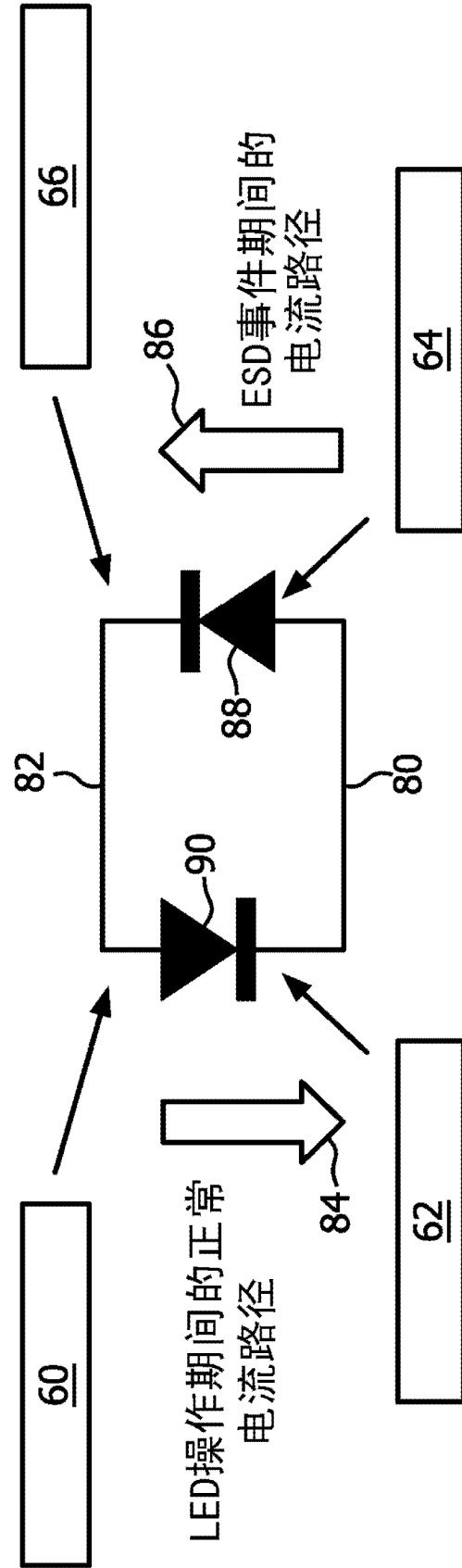


图 9