

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY 104205

Patent dodatkowy
do patentu _____

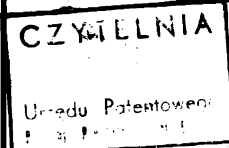
Zgłoszono: 16.06.76 (P. 190485)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 19.12.77

Opis patentowy opublikowano: 15.11.1979

Int. Cl.². G05F 5/00
H02M 1/14



Twórca wynalazku: Marek Stabrowski

Uprawniony z patentu: Politechnika Warszawska, Warszawa (Polska)

Cyfrowy sposób stabilizacji napięcia stałego oraz cyfrowy stabilizator napięcia stałego o działaniu dyskretnym

Dziedzina techniki. Przedmiotem wynalazku jest cyfrowy sposób oraz cyfrowy stabilizator napięcia stałego o działaniu dyskretnym.

Stan techniki. Znane są stabilizatory napięcia stałego zawierające elementy o działaniu dyskretnym pracujące w układzie mostkowym porównywania napięcia wzorcowego wytwarzanego cyfrowo z napięciem wyjściowym stabilizatora. Jedną gałąź układu mostkowego zawiera źródło napięcia wzorcowego będące przetwornikiem cyfrowo-analogowym i rezystor, a druga składa się z rezystora nastawnego, elementu regulacyjnego i zasilacza sieciowego. W przekątną mostka włączony jest wzmacniacz sygnału błędu oddziałującego na element regulacyjny. Wartość stabilizowanego napięcia wyjściowego nastawia się cyfrowo przez zmianę słowa wejściowego cyfrowego źródła napięcia wzorcowego. Rezystor nastawny służy do zmiany zakresu napięcia wyjściowego. Ze względu na analogowe wytwarzanie sygnału błędu poprzez porównywanie napięcia wyjściowego z napięciem wzorcowym przy użyciu dzielnika rezystorowego sygnał błędu w takim stabilizatorze w stanie ustalonym jest różny od zera. Wartość sygnału błędu zależy od wartości napięcia zasilacza sieciowego i od wartości prądu obciążenia. Próby wyeliminowania tej zależności nie dały dotychczas w pełni zadowalających rezultatów. Wszystkie proponowane dotąd rozwiązania polegały na starannym stabilizowaniu napięcia wzorcowego i powiększaniu wzmocnienia wzmacniacza sygnału błędu. Prowadzi to tylko do zmniejszenia sygnału błędu, a nie do jego pełnej eliminacji.

Istota wynalazku. Cyfrowy sposób stabilizacji według wynalazku, polega na tym, że napięcie wyjściowe stabilizatora przetwarza się w przetworniku analogowo-cyfrowym w słowo cyfrowe, które następnie porównuje się w komparatorze cyfrowym ze słowem cyfrowym odniesienia. Otrzymany w wyniku porównania znak sygnału błędu stabilizacji poprzez zmianę kierunku zliczania licznika rewersyjnego zliczającego impulsy z pomocniczego generatora impulsów zmienia się stan licznika rewersyjnego, który następnie przetwarza się w przetworniku cyfrowo-analogowym na sygnał korygujący napięcie wyjściowe stabilizatora.

Cyfrowy stabilizator napięcia stałego według wynalazku, posiada przetwornik analogowo-cyfrowy, którego wejście jest połączone z wyjściem stabilizatora, a wyjście jest połączone z jednym z wejść komparatora

cyfrowego, przy czym drugie wejście komparatora jest połączone ze źródłem słów cyfrowych odniesienia, a pierwsze wyjście komparatora jest połączone z wejściem zliczania wstecz licznika rewersyjnego, zaś drugie wyjście komparatora jest połączone z wejściem zliczania w przód licznika rewersyjnego.

Natomiast wyjście trzecie komparatora cyfrowego jest połączone z pierwszym wejściem elementu kombinacyjnego NAND, którego drugie wejście jest połączone z pomocniczym generatorem impulsów. Wyjście elementu kombinacyjnego NAND jest połączone z wejściem liczącym prostym licznika rewersyjnego, którego wyjście jest połączone z wejściem przetwornika cyfrowo-analogowego. Wyjście przetwornika cyfrowo-analogowego jest połączone z równoległym wejściem dzielnika rezystancyjnego wzmacniacza sygnału błędu.

Korzystne jest jeśli komparator cyfrowy posiada dodatkowe wyjście progowe połączone z wejściem sterującym generatorem zwiększającą częstotliwość generatorem impulsów.

Korzystne skutki techniczne wynalazku. Zarówno sposób stabilizacji napięcia stałego jak i stabilizator napięcia stałego umożliwia określenie w postaci cyfrowej znaku błędu stabilizacji. Zależnie od znaku błędu licznik rewersyjny zlicza impulsy z generatora impulsów w przód lub wstecz, zaś stan licznika koryguje napięcie wyjściowe stabilizatora. Taki sposób korygowania błędu stabilizacji jest znacznie prostszy niż stabilizator charakteryzuje się prostym układem i wymaga mniej elementów składowych. Dzięki zwiększeniu częstotliwości generatorem impulsów uzyskano skrócenie czasu dochodzenia do stanu zerowego sygnału błędu stabilizacji.

Objaśnienie rysunku. Przykład stosowania sposobu jest bliżej objaśniony w oparciu o rysunek pozwalający lepiej zrozumieć proces jego stosowania, przedstawiający na fig. 1 schemat blokowo-ideowy stabilizatora napięcia stałego, zaś stabilizator napięcia stałego uwidoczniony jest w przykładzie wykonania na fig. 2 rysunku, która przedstawia schemat blokowo-ideowy stabilizatora napięcia stałego z krótkim czasem ustalania się wartości napięcia wyjściowego.

Przykłady wykonania. Jak uwidoczniono na fig. 1 rysunku, tranzystor T_p regulacyjny połączony jest swym kolektorem z dodatnim biegunem zasilacza E_u sieciowego, emiterem z masą przetwornika cyfrowo-analogowego CA, masą wzmacniacza A sygnału błędu i dodatnią końcówką wyjściową stabilizatora a bazą z wyjściem wzmacniacza A sygnału błędu. Wejście przetwornika analogowo-cyfrowego AC jest dołączone do końcówek wyjściowych stabilizatora, a wyjście do jednego z wejść komparatora KC cyfrowego. Z drugim wejściem komparatora KC połączone jest źródło słów cyfrowych CO odniesienia. Wyjście stwierdzające stan równości komparatora KC połączone jest z jednym wejściem elementu kombinacyjnego B typu NAND a z jej drugim wejściem połączone jest wyjście generatora GI impulsów. Wyjście elementu kombinacyjnego B połączone jest z wejściem zliczającym d licznika LR rewersyjnego. Wejście e zliczania w przód licznika LR rewersyjnego jest połączone z wyjściem b komparatora KC, stwierdzającym, że sygnał słowa cyfrowego CO odniesienia jest większy od sygnału wyjściowego przetwornika analogowo-cyfrowego AC. Natomiast wejście f zliczania wstecz jest połączone z wyjściem c komparatora KC stwierdzającym, że sygnał słowa cyfrowego CO odniesienia jest mniejszy od sygnału wyjściowego przetwornika analogowo-cyfrowego AC. Wyjście licznika LR połączone jest z wejściem przetwornika cyfrowo-analogowego CA o wyjściu dołączonym do rezystora R_r . Druga końcówka R_r jest połączona z wejściem wzmacniacza A sygnału błędu i rezystorem R_{vc} , który swą drugą końcówką połączony jest z ujemną końcówką zasilacza E_u sieciowego stanowiące ujemną końcówkę wyjściową stabilizatora.

Cyfrowy sposób stabilizacji napięcia stałego realizowany w układzie na fig. 1 rysunku, polega na tym, że napięcie E_o wyjściowe stabilizatora przetwarza się w przetworniku analogowo-cyfrowym AC w słowo cyfrowe, które z kolei porównuje się w komparatorze KC cyfrowym z wzorcowym słowem cyfrowym wytwarzanym przez źródło słów cyfrowych CO odniesienia.

Gdy słowa cyfrowe są różne, występuje sygnał błędu stabilizacji i komparator KC określa znak tego błędu, po czym otwiera element kombinacyjny B typu NAND. Przez element kombinacyjny B impulsy z generatora GI impulsów przesyła się do licznika LR rewersyjnego. Powodują one zwiększenie lub zmniejszenie stanu licznika LR zależnie od tego, które z jego wejść e zliczania w przód czy wejść f zliczania wstecz jest pobudzone przez komparator KC cyfrowy. To zaś zależy od tego, które ze słów cyfrowych ze źródła słów cyfrowych CO odniesienia, czy z przetwornika analogowo-cyfrowego AC jest większe, a więc od znaku sygnału błędu. Następnie stan licznika LR rewersyjnego przetwarza się w przetworniku cyfrowo-analogowym CA w napięcie oddziałujące poprzez dzielnik rezystorowy $R_r - R_{vc}$ i wzmacniacz A sygnału błędu na bazę tranzystora T_p regulacyjnego, zmieniając spadek napięcia kolektor – emiter tranzystora T_p . Zmieniając napięcie kolektor – emiter doprowadza się napięcie E_o wyjściowe do takiej wartości, że słowa cyfrowe generowane przez przetwornik analogowo-cyfrowy AC i źródło słów cyfrowych CO odniesienia są identyczne, a więc napięcie wyjściowe E_o jest dokładnie równe wartości zadanej przez źródło słów cyfrowych CO odniesienia. Za pomocą komparatora KC cyfrowego blokuje się wówczas element kombinacyjny B i stan licznika LR, a więc i napięcie oddziałujące na tranzystor T_p regulacyjny nie ulega dalszym zmianom.

Nastawiania wartości napięcia E_o wyjściowego odbywa się poprzez zmianę słowa cyfrowego wytworzonego przez źródło słów cyfrowych CO odniesienia.

W uwidoczninym na fig. 2 rysunku stabilizatorze napięcia tranzystor T_p regulacyjny połączony jest swym kolektorem z dodatnim biegunem zasilacza E_u sieciowego, emiterem z masą przetwornika cyfrowo-analogowego CA, masą wzmacniacza A sygnału błędu i dodatnią końcówką wyjściową stabilizatora, a bazą z wyjściem wzmacniacza A sygnału błędu. Wejście przetwornika analogowo-cyfrowego AC jest dołączone do końcówek wyjściowych stabilizatora a wyjście do jednego z wejść komparatora KC cyfrowego. Z drugim wejściem komparatora KC połączone jest źródło słów cyfrowych CO odniesienia. Wyjście stwierdzające stan równości komparatora KC połączone jest z jednym wejściem elementu kombinacyjnego B typu NAND, a z jej drugim wejściem połączone jest wejście generatora GI impulsów. Wyjście elementu kombinacyjnego B połączone jest z wejściem d zliczającym licznika LR rewersyjnego. Wejście e zliczania w przód licznika LR jest połączone z wyjściem b komparatora KC, stwierdzającym, że sygnał słowa cyfrowego CO odniesienia jest większy od sygnału wyjściowego przetwornika analogowo-cyfrowego AC, zaś wejście f zliczania wstecz jest połączone z wyjściem a komparatora KC, stwierdzającym, że sygnał słowa cyfrowego CO odniesienia jest mniejszy od sygnału wyjściowego przetwornika analogowo-cyfrowego AC. Wejście h generatora GI impulsów jest połączone z wyjściem g komparatora KC sygnalizującym duże różnice między słowami cyfrowymi.

Stabilizator działa w sposób niżej opisany. Napięcie E_o wyjściowe stabilizatora przetwarzane jest w przetworniku analogowo-cyfrowym AC w słowo cyfrowe, które z kolei porównywane jest w komparatorze KC cyfrowym z wzorcowym słowem cyfrowym wytwarzanym przez źródło słów cyfrowych CO odniesienia. Gdy słowa te są różne występuje sygnał błędu stabilizacji i komparator KC określa znak tego błędu, po czym otwiera elementy kombinacyjne B typu NAND. Przez element kombinacyjny B impulsy z generatora GI impulsów przesyłane są do licznika LR rewersyjnego. Powodują one zwiększenie lub zmniejszanie stanu licznika LR rewersyjnego zależnie od tego, które z jego wejść e zliczania w przód czy z wejść f zliczania wstecz jest pobudzone przez komparator KC. To zaś zależy od tego, które ze słów cyfrowych ze źródła słów cyfrowych CO odniesienia, czy z przetwornika analogowego cyfrowego AC jest większe, a więc od znaku sygnału błędu. Przy dużych różnicach słów cyfrowych z przetwornika analogowo-cyfrowego AC i źródła słowa cyfrowego CO odniesienia, stan licznika LR zmienia się szybciej ze względu na powiększoną częstotliwość generatora GI impulsów. Wskutek tego błąd stabilizacji jest szybciej sprowadzany do zera i stabilizator szybciej osiąga stan ustalony równości nastawy napięcia wyjściowego, zadawanej przez źródło słowa cyfrowego CO odniesienia i napięcia E_o wyjściowego stabilizatora.

Stan licznika LR jest następnie przetwarzany w przetworniku cyfrowo-analogowym CA na napięcie oddziałujące poprzez dzielnik rezystorowy $R_r - R_{vc}$ wzmacniacz A błędu na bazę tranzystora T_p regulacyjnego, zmieniając spadek napięcia kolektor-emiter tranzystora T_p . Zmieniając napięcie kolektor-emiter, doprowadzone jest napięcie E_o wyjściowe do takiej wartości, że słowa cyfrowe generowane przez przetwornik analogowo-cyfrowy AC i źródło słowa cyfrowego CO odniesienia są identyczne, a więc napięcie E_o wyjściowe jest dokładnie równe wartości zadanej przez źródło słowa cyfrowego CO odniesienia. Komparator KC blokuje wówczas element kombinacyjny B i stan licznika LR, a więc i napięcie oddziałujące na tranzystor T_p regulacyjny nie ulega dalszym zmianom.

Nastawianie wartości napięcia E_o wyjściowego realizowane jest przez zmianę słowa cyfrowego wytwarzanego przez źródło słowa cyfrowego CO odniesienia.

Zastrzeżenia patentowe

1. Cyfrowy sposób stabilizacji napięcia stałego poprzez korygowanie napięcia wyjściowego stabilizatora przez podanie napięcia sterującego na dzielnik rezystancyjny wejściowy wzmacniacza sygnału błędu powodującego zmianę spadku napięcia kolektor-emiter szeregowego tranzystora regulacyjnego, z n a m i e n n y t y m, że napięcie wyjściowe (E_o) stabilizatora przetwarza się w przetworniku analogowo-cyfrowym (AC) w słowo cyfrowe, które następnie porównuje się w komparatorze (KC) cyfrowym ze słowem cyfrowym odniesienia, przy czym otrzymany w wyniku porównania znak sygnału błędu stabilizacji poprzez zmianę kierunku zliczania licznika (LR) rewersyjnego zliczającego impulsy z pomocniczego generatora (GI) impulsów, zmienia stan licznika (LR), który następnie przetwarza się w przetworniku cyfrowo-analogowym (CA) na sygnał korygujący napięcie (E_o) wyjściowe stabilizatora.

2. Cyfrowy stabilizator napięcia stałego o działaniu dyskretnym, zawierający tranzystor regulacyjny włączony w obwód wyjściowy, w układzie wspólnego emitera oraz wzmacniacz sygnału błędu, z n a m i e n n y t y m, że posiada przetwornik analogowo-cyfrowy (AC), którego wejście jest połączone z wyjściem stabilizatora, a wyjście jest połączone z jednym z wejść komparatora (KC) cyfrowego przy czym drugie wejście komparatora

(KC) jest połączone ze źródłem słów cyfrowych (CO) odniesienia a wyjście (C) komparatora (KC) jest połączone z wejściem (f) zliczania wstecz licznika (LR) rewersyjnego, zaś wyjście (b) komparatora (KC) jest połączone z wejściem (e) zliczania w przód licznika (LR) rewersyjnego natomiast wyjście (a) komparatora (KC) jest połączone z pierwszym wejściem elementu (B) kombinacyjnego typu NAND, którego drugie wejście jest połączone z pomocniczym generatorem (GI) impulsów, zaś wyjście elementu (B) kombinacyjnego jest połączone z wejściem (d) liczącym prostym licznika (LR) rewersyjnego, którego wyjście jest połączone z wejściem przetwornika cyfrowo-analogowego (CA), zaś wyjście przetwornika jest połączone z równoległym dzielnikiem wejściowym złożonym z rezystorów (R_r) i (R_{vc}) wzmacniacza (A) sygnału błędu.

3. Cyfrowy stabilizator według zastrz. 2, z n a m i e n n y t y m, że komparator (KC) cyfrowy posiada dodatkowe wyjście (g) progowe połączone z wejściem (h) sterującym generatorem (GI), zwiększające częstotliwość generatorem (GI) impulsów.

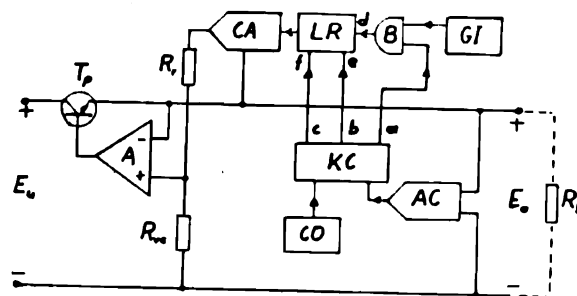


Fig. 1.

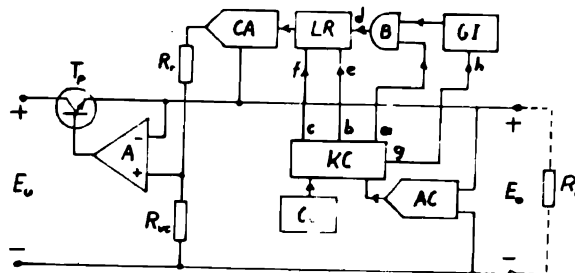


Fig. 2.