

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2009年3月5日 (05.03.2009)

PCT

(10) 国際公開番号  
WO 2009/028145 A1

- (51) 国際特許分類:  
H01L 33/00 (2006.01) H01L 21/205 (2006.01)
- (21) 国際出願番号: PCT/JP2008/002216
- (22) 国際出願日: 2008年8月14日 (14.08.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2007-223705 2007年8月30日 (30.08.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 信越半導体株式会社 (Shin-Etsu Handotai Co., Ltd.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目6番2号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 渡辺政孝 (WATANABE, Masataka) [JP/JP]; 〒3790196 群馬県安

中市磯部2丁目13番1号信越半導体株式会社 半導体磯部研究所内 Gunma (JP).

(74) 代理人: 好宮幹夫 (YOSHIMIYA, Mikio); 〒1100005 東京都台東区上野7丁目6番11号第一下谷ビル 8F Tokyo (JP).

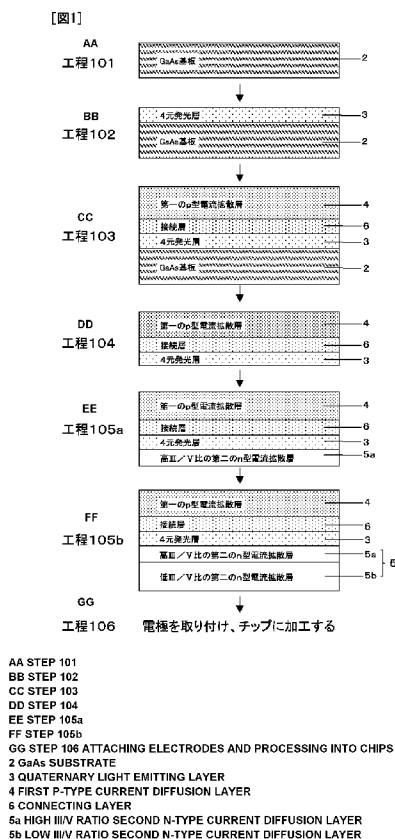
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有])

(54) Title: HIGH-INTENSITY LIGHT-EMITTING DIODE MANUFACTURING METHOD, LIGHT-EMITTING ELEMENT SUBSTRATE AND HIGH INTENSITY LIGHT-EMITTING DIODE

(54) 発明の名称: 高輝度発光ダイオードの製造方法および発光素子基板並びに高輝度発光ダイオード



(57) Abstract: A manufacturing method of a high-intensity light-emitting diode comprising a step of forming a group III-V compound semiconductor as a second current diffusion layer by HVPE growth over a surface from which a GaAs substrate has been eliminated. The step of forming the group III-V compound semiconductor is performed while a III/V ratio of a supplied material gas at an initial part of the formation is set at 3 or higher, and thereafter, the III/V ratio is varied to a relatively lower value. When the growth is started out for forming the second current diffusion layer with the III/V ratio at 3 or higher, a growth temperature is controlled between 550°C and 700°C, and when the III/V ratio is set at 5 or higher, between 550°C and 730°C, both of the temperature ranges being lower than that used during the growth with the relatively lower III/V ratio. The temperature is then increased to the same temperature as that used during the growth with the relatively lower III/V ratio. In this way, it is possible to prevent damages in the grown layer, which occur during the step of epitaxially growing the second current diffusion layer over the surface from which the GaAs substrate has been eliminated, and suppress micropore defects that may occur in an interface at the initial stage of the growth.

(57) 要約: 本発明は、GaAs基板を除去した面に第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程は、供給する原料ガスの形成当初のIII/V比を3以上にし、その後前記III/V比が相対的に低くなるように変化させ、且つIII/V比を3以上にして第二の電流拡散層を形成する時の成長温度を、III/V比を相対的に低くして成長する時の温度よりも低温域である550°C~700°C、III/V比を5以上にする場合は550°C~730°Cの範囲内の温度として成長を開始し、その後III/V比を相対的に低くして成長する時の温度と同じ温度まで昇温させることを特徴とする高輝度発光ダイオードの製造方法である。これによって、GaAs基板を除去した面に第二の電流拡散層をエピタキシャル成長する際に

起こる成長膜の破壊を防ぎ、成長初期段階の界面に発生するマイクロ欠陥を抑えることができる。

WO 2009/028145 A1



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

## 明 細 書

# 高輝度発光ダイオードの製造方法および発光素子基板並びに高輝度発光ダイオード

## 技術分野

[0001] 本発明は、高輝度発光ダイオードを製造する方法および発光素子基板並びに高輝度発光ダイオードに関するものである。

## 背景技術

[0002] 近年、発光ダイオードの高輝度化が研究されており、発光層全域での発光と側面からの光取り出し効率を飛躍的に向上させるため、電流拡散層が厚膜化されている。図11は、光吸収タイプの高輝度発光ダイオードの断面を示した概略図である。この高輝度発光ダイオード51は、GaAs基板52上に4元発光層53、接続層54'、電流拡散層54を有しており、特に従来の電流拡散層の厚さが約8 $\mu$ mだったのに対して、高輝度発光ダイオードの電流拡散層54は約50～150 $\mu$ mの厚膜を有する。これにより従来の発光ダイオードに比べて、約2倍以上の高輝度化が図れる。また、この図11の光吸収タイプの高輝度発光ダイオード51は、以下のようにして製造される。

[0003] 先ず、有機金属化学気相成長(Metal-Organic Chemical Vapor Deposition: MOCVD)のリアクター内にてGaAs基板52の上に4元系の化合物半導体(例えばAlGaInP)で構成される発光層53をエピタキシャル成長させ、その上に電流拡散層54を成長させるための接続層54'をヘテロエピタキシャル成長させ、取り出す。続いてハイドライド気相成長(Hydride Vapor Phase Epitaxy: HVPE)のリアクター内に入れ、接続層54'の上に光取り出し用の窓であるGaP等の電流拡散層54をホモエピタキシャル成長させ、そして、真空蒸着法により光取り出し側電極56及び裏面電極

５７を取付けてチップ化する。

[0004] このように製造された高輝度発光ダイオード５１は、４元発光層５３の発光波長域においてＧａＡｓ基板５２の光吸収が大きいため、光吸収タイプの高輝度発光ダイオードとして知られている。

[0005] 一方、光透過タイプの高輝度発光ダイオードは、光吸収タイプの高輝度発光ダイオード５１と同じ製造方法で、第一の電流拡散層５４を形成した後、ＧａＡｓ基板５２をエッチング液で除去した後、ＧａＡｓ基板５２を除去した面に、第二の電流拡散層をヘテロエピタキシャル成長させ形成する。その後、電極を付けてチップに加工して光透過タイプの高輝度発光ダイオードを得る。このように製造された光透過タイプの高輝度発光ダイオードは、発光素子側面のみならず透明基板側からの光の取り出し効果を上げている（米国特許第５００８７１８号明細書）。

[0006] しかし、このような光透過タイプの高輝度発光ダイオードにおいて、ＧａＡｓ基板を除去した面に第二の電流拡散層を形成する際に、格子のズレ量が大きくなると生じる格子歪による応力が原因で、エピタキシャル中の成長膜が破壊されてしまう問題がある。

[0007] また、ＧａＡｓ基板を除去した面に第二の電流拡散層を形成する際に、格子のズレ量が大きくなると生じる格子不整合が原因で、成長初期段階の界面に略球形で直径が数十ｎｍ～数μｍのマイクロ穴欠陥ができてしまい、このマイクロ穴欠陥により、部分的に接合不良が発生してしまうため問題となる。

## 発明の開示

[0008] 本発明はこのような問題点に鑑みてなされたもので、高輝度発光ダイオードの製造方法において、ＧａＡｓ基板を除去した面に、第二の電流拡散層を形成する際に起こる、エピタキシャル中の成長膜の破壊を防ぎ、成長初期段階の界面に発生するマイクロ穴欠陥を抑えることができる高輝度発光ダイオードの製作を目的とする。

[0009] 上記課題を解決するために、本発明は、少なくとも、GaAs基板の第一主表面側上に4元発光層をエピタキシャル成長により形成する工程と、該4元発光層上に第一の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程と、前記GaAs基板を除去する工程と、前記GaAs基板を除去した面に第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程と、得られた基板をチップに加工する工程、とを行う高輝度発光ダイオードの製造方法において、

前記GaAs基板を除去した面に第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程は、供給する原料ガスの形成当初のIII/V比を3以上にし、その後前記III/V比が相対的に低くなるように変化させ、第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程とし、該工程において前記形成当初のIII/V比を3以上にして第二の電流拡散層を形成する時の成長温度を、III/V比を相対的に低くして成長する時の温度よりも、低温域である550℃～700℃、III/V比を5以上にする場合は550℃～730℃の範囲内の温度として成長を開始し、その後III/V比を相対的に低くして成長する時の温度と同じ温度まで昇温させることを特徴とする高輝度発光ダイオードの製造方法を提供する。

[0010] ここで、前記供給する原料ガスの形成当初のIII/V比を、3より高くし、前記第二の電流拡散層を形成する時の成長温度を、550℃～700℃の範囲内の温度とすることができる。

[0011] 光透過タイプの高輝度発光ダイオードの製造において、GaAs基板を除去した面に、第二の電流拡散層を成長する際に、格子のズレ量が大きくなると生じる格子歪による応力が原因で、エピタキシャル中の成長膜が破壊されてしまう問題がある。特に原料ガスの供給口から離れた位置で製造された基板ほど、成長膜が破壊され、マイクロ穴欠陥が生じてしまう傾向が強い。従って、上記問題は、第二の電流拡散層の形成過程で、電流拡散層の原料ガスであるIII族ガスの欠乏が理由と考えられる。

そこで、形成当初の  $\text{III}/\text{V}$  比を 3 以上、より好ましくは 3 より高くし、 $\text{III}$  族ガスがすべての基板に十分行き渡った状態で、 $\text{III}/\text{V}$  比を相対的に低くすることで、上記問題が解決され、成長膜の破壊を防止することができる。

このように、本発明の当該製造方法により、原料ガスの供給口から離れた位置で製造された基板でも成長膜の破壊を抑えることができ、高品質な高輝度発光ダイオードを製造することができる。

[0012] また、光透過タイプの高輝度発光ダイオードの製造において、 $\text{GaAs}$  基板を除去した面に第二の電流拡散層を形成する際に、格子のズレ量が大きくなると生じる格子不整合が原因で、成長初期段階の界面にマイクロ穴欠陥ができてしまい、このマイクロ穴欠陥により、部分的に接合不良が発生してしまうため問題となる。

しかし、形成当初の  $\text{III}/\text{V}$  比を 3 以上、より好ましくは 3 以上にした状態で、後の  $\text{III}/\text{V}$  比を相対的に低くして成長するときの温度（例えば  $750^{\circ}\text{C}$ ）に昇温する途中の  $550\sim 700^{\circ}\text{C}$ 、 $\text{III}/\text{V}$  比を 5 以上にする場合は  $550^{\circ}\text{C}\sim 730^{\circ}\text{C}$  といった低温域の温度で成長を開始することで、格子のズレ量を小さくし、マイクロ穴欠陥の発生を抑えることができる。また、成長開始温度を下げることにより線膨張率差による反りを軽減することもできる。

その結果、部分的な接合不良を抑えた電流拡散層を形成することができ、チップ工程での基板割れも防止することができる。それは、原料ガスの供給口から離れた位置で製造された基板でも同様の効果が得られる。

[0013] この場合、前記成長させる第一、第二の電流拡散層を、 $\text{GaP}$  または  $\text{GaAsP}$  窓層とすることができる。

[0014] このように電流拡散層としては、 $\text{GaP}$  または  $\text{GaAsP}$  とすることができる。高輝度とすることができる。

[0015] この場合、前記形成当初の  $\text{III}/\text{V}$  比を 3 以上にする方法を、 $\text{III}/\text{V}$  比を相対的に低くする時よりも、 $\text{V}$  族原料ガスの供給量を少なくすること

により、 $\text{III}/\text{V}$ 比を相対的に高くすることが好ましい。

[0016]  $\text{III}$ 族原料ガスの供給量を一定にし、 $\text{V}$ 族原料ガスの供給量を少なくすることで、原料濃度を下げて、 $\text{III}/\text{V}$ 比が高い環境を整えることができ、成長膜の破壊を防止し、マイクロ穴欠陥の発生を抑えることができる。また、高 $\text{III}/\text{V}$ 比の電流拡散層が形成された後、 $\text{V}$ 族原料ガスの割合を上げることにより、高速成長させることができ、生産性が良く、急激な成長で格子緩和を促進して、反りが小さく、割れにくい電流拡散層を備えた高輝度発光ダイオードを製造することができる。

[0017] また、本発明では、少なくとも、4元発光層と第一、第二の電流拡散層とからなる発光素子基板であって、前記第二の電流拡散層の界面における直径 $1\mu\text{m}$ 以上のマイクロ穴欠陥数が $200$ 個未満/ $\text{cm}$ 、好ましくは $80$ 個/ $\text{cm}$ 未満、より好ましくは $0$ 個/ $\text{cm}$ であることを特徴とする発光素子基板が得られる。

[0018] このように、例えば、4元発光層と第一、第二の電流拡散層とからなる発光素子基板において、第二の電流拡散層の界面における直径 $1\mu\text{m}$ 以上のマイクロ穴欠陥数が $200$ 個未満/ $\text{cm}$ 、好ましくは $80$ 個/ $\text{cm}$ 未満、より好ましくは $0$ 個/ $\text{cm}$ である発光素子基板であれば、接合不良のない高品質な発光素子基板となる。

[0019] さらに、本発明では、少なくとも、4元発光層と第一、第二の電流拡散層とからなる発光ダイオード素子であって、前記第二電流拡散層界面における直径 $1\mu\text{m}$ 以上のマイクロ穴欠陥数が $200$ 個未満/ $\text{cm}$ 、好ましくは $80$ 個/ $\text{cm}$ 未満、より好ましくは $0$ 個/ $\text{cm}$ であることを特徴とする高輝度発光ダイオード素子が得られる。

[0020] このように、例えば、4元発光層と第一、第二の電流拡散層とからなる発光ダイオード素子において、第二電流拡散層界面における直径 $1\mu\text{m}$ 以上のマイクロ穴欠陥数が $200$ 個未満/ $\text{cm}$ 、好ましくは $80$ 個/ $\text{cm}$ 未満、より好ましくは $0$ 個/ $\text{cm}$ であることを特徴とする高輝度発光ダイオード素子であれば、接合不良がなく、良好な $\text{Vf}$ 値やライフ特性を持つ高輝度発光ダ

イオード素子となる。

- [0021] このような本発明の高輝度発光ダイオードの製造方法であれば、GaAs基板を除去した面に第二の電流拡散層を成長する際に、エピタキシャル中の成長膜の破壊を効果的に防止し、成長初期段階の界面に発生してしまうマイクロ穴欠陥を効果的に抑えることができ、これは原料ガスの供給口から離れた位置で製造された基板でも同様の効果が得られるため、高品質な高輝度発光ダイオードを高い生産性で製造することができる。

### 図面の簡単な説明

- [0022] [図1]本発明に係る高輝度発光ダイオードの製造方法を工程順に示した概念図である。
- [図2]実施例1における、n型GaP窓層の原料ガスの供給口からみて(a)上流、(b)中流、(c)下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。
- [図3]比較例1における、n型GaP窓層の原料ガスの供給口からみて(a)上流、(b)中流、(c)下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。
- [図4]比較例2における、n型GaP窓層の原料ガスの供給口からみて(a)上流、(b)中流、(c)下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。
- [図5]比較例3における、n型GaP窓層の原料ガスの供給口からみて(a)上流、(b)中流、(c)下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。
- [図6]実施例1における、n型GaP窓層の原料ガスの供給口からみて(a)上流、(b)中流、(c)下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡で500倍に拡大したn層界面の観察写真である。
- [図7]比較例1における、n型GaP窓層の原料ガスの供給口からみて(a)

上流、（b）中流、（c）下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡で500倍に拡大したn層界面の観察写真である。

[図8]比較例2における、n型GaP窓層の原料ガスの供給口からみて上流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡で500倍に拡大したn層界面の観察写真である。

[図9]比較例3における、n型GaP窓層の原料ガスの供給口からみて上流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡で500倍に拡大したn層界面の観察写真である。

[図10]実施例、比較例および実験例で用いた原料ガスを供給する装置の（a）断面図と（b）正面図である。

[図11]光吸収タイプの高輝度発光ダイオードの断面を示した概略図である。

### 発明を実施するための最良の形態

[0023] 以下、本発明の実施の形態を添付の図面を参照して、さらに詳しく説明する。

本発明者は、高輝度発光ダイオードの製造方法において、GaAs基板を除去した面に第二の電流拡散層を成長する際に、エピタキシャル中の成長膜の破壊を防止し、成長初期段階の界面に発生してしまうマイクロ穴欠陥を抑えることができる高輝度発光ダイオードの製造方法を開発すべく鋭意検討を重ねた。

[0024] その結果、本発明者は、特に原料ガスの供給口から離れた位置で製造された基板ほど、成長膜が破壊され、マイクロ穴欠陥が生じてしまう傾向が強いことから、III族原料が消費され、III/V比が低くなると成長膜の破壊が生じるのではないかと考えた。そして、形成当初にIII/V比が3以上の環境だと、エピタキシャル中の成長膜の破壊を防止することができ、炉内に導入する原料ガスのモル比を変えることで形成当初のIII/V比を3以上にした状態で、後のIII/V比を相対的に低くして成長するときの温度（例えば750℃）に昇温する途中の550～700℃、III/V比を

5以上にする場合は $550^{\circ}\text{C}\sim 730^{\circ}\text{C}$ といった低温域の温度で成長を開始することで、マイクロ穴欠陥の発生を抑えることができ、チップ工程での基板割れの防止もでき、それは、原料ガスの供給口から離れた位置で製造された基板でも同様の効果が得られることを見出し、本発明を完成させた。

[0025] 以下、本発明の高輝度発光ダイオードの製造方法について説明する。

本発明の高輝度発光ダイオードの製造方法は、少なくとも、GaAs基板の第一主表面側上に4元発光層をエピタキシャル成長により形成する工程と、該4元発光層上に第一の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程と、前記GaAs基板を除去する工程と、前記GaAs基板を除去した面に第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程と、得られた基板をチップに加工する工程とを行う、高輝度発光ダイオードを製造する方法において、前記GaAs基板を除去した面に第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程は、供給する原料ガスの形成当初のIII/V比を3以上にし、その後前記III/V比が相対的に低くなるように変化させ、第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程とし、該工程において前記形成当初のIII/V比を3以上にして第二の電流拡散層を形成する時の成長温度を、III/V比を相対的に低くして成長する時の温度よりも、低温域である $550^{\circ}\text{C}\sim 700^{\circ}\text{C}$ 、III/V比を5以上にする場合は $550^{\circ}\text{C}\sim 730^{\circ}\text{C}$ の範囲内の温度として成長を開始し、その後III/V比を相対的に低くして成長する時の温度と同じ温度まで昇温させることを特徴とする高輝度発光ダイオードの製造方法である。

図1は、本発明に係る高輝度発光ダイオードの製造方法を工程順に示した概念図である。以下、各工程についてさらに詳しく説明する。

[0026] 図1の工程101において、成長用単結晶基板としてn型GaAs基板2を準備し洗浄した後MOCVDのリアクターに入れる。

[0027] 次に、工程102において、n型GaAs基板2の第一主表面側上に、有

機金属気相成長法（MOCVD法）により、 $\text{AlGaInP}$ よりなる4元発光層3を、エピタキシャル成長させ $5\mu\text{m}$ ほど形成させる。この4元発光層3は、各々 $(\text{Al}_x\text{Ga}_{1-x})_y\text{In}_{1-y}\text{P}$  ( $0 < x, y < 1$ )よりなり、n型クラッド層、活性層、p型クラッド層をこの順で形成する。

[0028] これら各層のエピタキシャル成長で使用するAl、Ga、In（インジウム）、P（リン）の各成分源となる原料ガスとして、Al源ガス（例えば、トリメチルアルミニウム（TMAI）、トリエチルアルミニウム（TEAI））、Ga源ガス（例えば、トリメチルガリウム（TMGa）、トリエチルガリウム（TEGa））、In源ガス（例えば、トリメチルインジウム（TMIn）、トリエチルインジウム（TEIn））、P源ガス（例えば、トリメチルリン（TMP）、トリエチルリン（TEP）、ホスフィン（ $\text{PH}_3$ ））などが挙げられる。

[0029] 次に、工程103において、4元発光層3の上に、第一の電流拡散層を形成する。電流拡散層4は、GaPまたはGaAsP窓層とすることが好ましい。以下、電流拡散層4として、GaP窓層を例に挙げ、説明する。

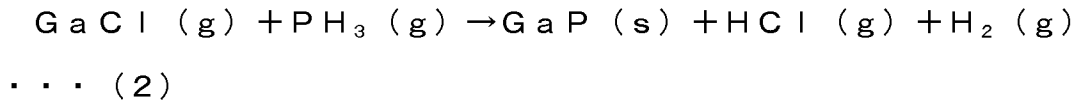
[0030] p型GaPからなる接続層6をMOCVD法により数 $\mu\text{m}$ の厚さでヘテロエピタキシャル成長させる。そして、基板をHVPEのリアクター内に入れ、Znをドーピングし、接続層6の上にp型GaPの電流拡散層4をホモエピタキシャル成長させ、p型GaP窓層を $30\sim 200\mu\text{m}$ 厚で形成させる。

[0031] ここでHVPE法について、具体的には、容器内にてIII族元素であるGaを所定の温度に加熱保持しながら、そのGa上に塩化水素を導入することにより、下記（1）式の反応によりGaClを生成させ、キャリアガスである $\text{H}_2$ ガスとともに基板上に供給する。なお、成長温度は、例えば $600^\circ\text{C}$ 以上 $800^\circ\text{C}$ 以下に設定する。



[0032] また、V族元素であるPは、 $\text{PH}_3$ をキャリアガスである $\text{H}_2$ とともに基板上に供給し、p型ドーパントであるZnは、DMZn（ジメチルZn）の形

で供給する。GaClはPH<sub>3</sub>との反応性に優れ、下記(2)式の反応により、効率よく電流拡散層を成長させることができる。



[0033] 次に、工程104において、GaAs基板の第二主表面側を研磨して周辺のノジュールを除去した後、GaAs基板を除去するため、エッチングを行う。エッチング液として、例えば、硫酸／過酸化水素混合液を用いることができる。

[0034] 次に、工程105a、工程105bにおいて、前記GaAs基板を除去した面に第二の電流拡散層5を前述のHVPE法を用い、エピタキシャル成長により形成する。なお、この電流拡散層5は、n型GaP窓層、又はn型GaAsP窓層であることが好ましい。工程105aでは当初III/V比を3以上、より好ましくは3より高くし、高III/V比の第二の電流拡散層5aを数μm形成する。一方、工程105bではIII/V比を相対的に低くなるように変化させ、低III/V比の第二の電流拡散層5bを形成する。

このように、エピタキシャル成長当初のIII/V比を3以上、より好ましくは3より高くすることで、III族原料の不足から生じるエピタキシャル膜の破壊を効果的に防止できる。

[0035] ここで、工程105aにおける、III/V比を3以上にする方法は、工程105bの時に比べ、V族原料ガスの供給量を少なくすることで、III/V比を相対的に高くするのが好ましい。こうすることで、III族原料の未反応による無駄をなくすることができる。また、成長初期の反応温度を低温にする場合に、原料が過剰となり、エピタキシャル膜品質が低下するようなこともない。

このとき、工程105aにおける、3以上に設定するIII/V比を、好ましくは5以上とすることができる。該範囲とすることで、より下流に位置する基板においても、エピタキシャル中の成長膜の破壊を効果的に抑えるこ

とができる。なお、 $\text{III}/\text{V}$ 比は、10000以下であることが望ましい。10000より小さければ、V族元素が不足してエピタキシャル膜品質が低下することを抑制できる。

一方、工程105bにおける、相対的に低く設定する $\text{III}/\text{V}$ 比を、好ましくは1.0以上、更に好ましくは1.2以上とすることができる。

[0036] さらに、工程105aにおける成長開始温度は、工程105bの成長温度に昇温する途中の低温域である $550^{\circ}\text{C}\sim 700^{\circ}\text{C}$ 、 $\text{III}/\text{V}$ 比を5以上にする場合は $550^{\circ}\text{C}\sim 730^{\circ}\text{C}$ の範囲内の温度とし、その後工程105bの成長温度と同じ温度まで昇温させる。

このように、 $550^{\circ}\text{C}\sim 700^{\circ}\text{C}$ 、 $\text{III}/\text{V}$ 比を5以上にする場合は $550^{\circ}\text{C}\sim 730^{\circ}\text{C}$ といった低温域の温度で成長を開始し昇温することで、マイクロ穴欠陥の発生を抑えることができるためである。

[0037] 最後に、工程106において、基板を切断し、チップに加工して、電極付け等を行い、高輝度発光ダイオードが得られる。

[0038] (実施例1)

前記した本発明の図1の工程に従い、厚さ $280\mu\text{m}$ で外周にオリエンテーションフラット(OF)が形成されたGaAs基板の第一主表面側上に、 $600\sim 800^{\circ}\text{C}$ の環境下、 $(\text{CH}_3)_3\text{Al}$ 、 $(\text{CH}_3)_3\text{Ga}$ 、 $(\text{CH}_3)_3\text{In}$ 、 $\text{PH}_3$ を原料ガスとして、MOCVD法を用い、 $\text{AlGaInP}$ の4元発光層を $8\mu\text{m}$ 形成する。その際表層に、MOCVD法を用い、GaP膜を数 $\mu\text{m}$ 形成する。その上に、HVPE法を用い、第一の電流拡散層としてp型GaP窓層を $150\mu\text{m}$ 形成した後、GaAs基板をエッチング除去した。

次に、第二の電流拡散層を、HVPE法により形成する。形成当初の形成開始温度を $614^{\circ}\text{C}$ とし、所定の成長温度である $750^{\circ}\text{C}$ に昇温する途中の低温域の $614^{\circ}\text{C}$ から成長を開始する。また、炉内に導入するn型GaP窓層の原料ガスである塩化水素とホスフィンのモル比を変えることで $\text{III}/$

V比を6.0として基板に原料ガスを供給し、n型GaP窓層を2.5 $\mu$ m形成する。その後、III/V比を1.2~3.0に変えて、n型GaP窓層を150 $\mu$ m形成した。

[0039] 前記原料ガスの供給は、図10に示される装置を用いて行った。図10の(a)は装置の断面図であり、(b)は正面図である。サセプタ21の上流から表側に供給される原料ガスは、ザグリ部22に保持された基板24の表側と十分触れ合うことができる。なお、均等に原料ガスが供給されるように、支持軸25は一定速度で回転している。なお、下記の全ての実施例、比較例および実験例においてもこの装置を用いて原料ガスの供給を行った。

[0040] 図2は、実施例1における、n型GaP窓層の原料ガスの供給口からみて(a)上流、(b)中流、(c)下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。

また、図6は、実施例1における、n型GaP窓層の原料ガスの供給口からみて(a)上流、(b)中流、(c)下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡(VK-9710 キーエンス製)で500倍に拡大したn層界面の観察写真である。それぞれのウェーハのセンター(Center)および外周から5mmの位置2点(OF側(OF)およびOF側の反対側(反OF))のn層界面を観察した。どのウェーハにもマイクロ穴欠陥が観察されておらず欠陥の発生を抑えることができた。

[0041] (比較例1)

前記実施例と同じ方法で、GaAs基板をエッチング除去するまでの工程を行う。

次に、第二の電流拡散層を、HVPE法により形成する。成長温度を750℃で一定に保ち、また、n型GaP窓層の原料ガスの形成当初のIII/V比を6.0として基板に原料ガスを供給し、n型GaP窓層を2.5 $\mu$ m形成する。その後、III/V比を1.2~3.0に変えて、n型GaP窓

層を  $150\text{ }\mu\text{m}$  形成した。

[0042] 図3は、比較例1における、 $n$ 型GaP窓層の原料ガスの供給口からみて（a）上流、（b）中流、（c）下流で $n$ 型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。

また、図7は、比較例1における、 $n$ 型GaP窓層の原料ガスの供給口からみて（a）上流、（b）中流、（c）下流で $n$ 型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡（VK-9710 キーエンス製）で500倍に拡大した $n$ 層界面の観察写真である。なお、（a）上流は、ウェーハのセンター（Center）のみ、（b）中流、（c）下流は、それぞれのウェーハのセンター（Center）および外周から5mmの位置2点（OF側（OF）およびOF側の反対側（反OF））の $n$ 層界面を観察した。図7の $n$ 層界面の観察写真から、比較例1の界面部分にマイクロ穴欠陥が観察された。

[0043] （比較例2）

前記実施例と同じ方法で、GaAs基板をエッチング除去するまでの工程を行う。

次に、第二の電流拡散層を、気相成長法により形成する。成長温度を $750^{\circ}\text{C}$ で一定に保ち、 $n$ 型GaP窓層の原料ガスのIII/V比を3.0で一定に保ちながら、 $n$ 型GaP窓層を $150\text{ }\mu\text{m}$ 形成した。

[0044] 図4は、比較例2における、 $n$ 型GaP窓層の原料ガスの供給口からみて（a）上流、（b）中流、（c）下流で $n$ 型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。

また、図8は、比較例2における、 $n$ 型GaP窓層の原料ガスの供給口からみて上流で $n$ 型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡（VK-9710 キーエンス製）で500倍に拡大した $n$ 層界面の観察写真である。なお、それぞれのウェーハのセンター（Center）および外周から5mmの位置2点（OF側（OF）およびO

F側の反対側（反OF））のn層界面を観察した。図8のn層界面の観察写真から、比較例2の界面部分にマイクロ穴欠陥が観察された。

[0045] （比較例3）

前記実施例と同じ方法で、GaAs基板をエッチング除去するまでの工程を行う。

次に、第二の電流拡散層を、気相成長法により形成する。成長温度を750℃で一定に保ち、n型GaP窓層の原料ガスのIII/V比を1.2で一定に保ちながら、n型GaP窓層を150μm形成した。

[0046] 図5は、比較例3における、n型GaP窓層の原料ガスの供給口からみて（a）上流、（b）中流、（c）下流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板表面の観察写真である。

また、図9は、比較例3における、n型GaP窓層の原料ガスの供給口からみて上流でn型GaP膜を形成して得られた高輝度発光ダイオードの基板のカラーレーザー顕微鏡（VK-9710 キーエンス製）で500倍に拡大したn層界面の観察写真である。なお、ウェーハのセンター（Center）および外周から5mmの位置2点（OF側（OF）およびOF側の反対側（反OF））のn層界面を観察した。図9のn層界面の観察写真から、比較例3の界面部分にマイクロ穴欠陥が観察された。

[0047] 図4、5の基板表面の観察写真からもわかる通り、III/V比が3.0以下かつ基板温度を高温とした場合は下流の基板に成長膜の破壊が見られた。また、III/V比が1.2の場合は下流の基板だけでなく、中流の基板にも成長膜の破壊があった。

[0048] （実験例）

前記実施例1と同じ方法で、GaAs基板をエッチング除去するまでの工程を行う。

次に、第二の電流拡散層を、気相成長法により形成する。形成当初の形成

開始温度を5水準、n型GaP窓層の原料ガスの形成当初のI I I/V比を5水準設定し、それぞれを変化させて第二の電流拡散層を形成した。前記形成開始温度は、それぞれ500℃、550℃、700℃、730℃とし、所定の成長温度である750℃に昇温する途中の低温域の温度から成長を開始させた。また、残りの1水準は750℃で一定とした。前記n型GaP窓層の原料ガスの形成当初のI I I/V比はそれぞれ1.2、3、6、20、80として基板に原料ガスを供給し、n型GaP窓層を2.5μm形成した。その後、I I I/V比を1.2~3.0に変えて、n型GaP窓層を150μm形成した。

[0049] なお、上記実験例中、形成開始温度を700℃とした時にn型GaP窓層の原料ガスの形成当初のI I I/V比を6とした場合を実施例2、20とした場合を実施例3、80とした場合を実施例4とし、形成開始温度を550℃とした時に原料ガスの形成当初のI I I/V比を6とした場合を実施例5、20とした場合を実施例6、80とした場合を実施例7とし、また比較例4（形成開始温度=500℃、形成当初のI I I/V比=1.2）、比較例5（形成開始温度=500℃、形成当初のI I I/V比=3）、比較例6（形成開始温度=500℃、形成当初のI I I/V比=6）、比較例7（形成開始温度=500℃、形成当初のI I I/V比=20）、比較例8（形成開始温度=500℃、形成当初のI I I/V比=80）、比較例9（形成開始温度=550℃、形成当初のI I I/V比=1.2）、実施例8（形成開始温度=550℃、形成当初のI I I/V比=3）、比較例10（形成開始温度=700℃、形成当初のI I I/V比=1.2）、実施例9（形成開始温度=700℃、形成当初のI I I/V比=3）、比較例11（形成開始温度=730℃、形成当初のI I I/V比=1.2）、比較例12（形成開始温度=730℃、形成当初のI I I/V比=3）、実施例10（形成開始温度=730℃、形成当初のI I I/V比=6）、実施例11（形成開始温度=730℃、形成当初のI I I/V比=20）、実施例12（形成開始温度=730℃、形成当初のI I I/V比=80）、比較例13（750℃一定、

形成当初の  $I I I / V$  比 = 1. 2)、比較例 14 (750°C一定、形成当初の  $I I I / V$  比 = 3)、比較例 15 (750°C一定、形成当初の  $I I I / V$  比 = 6)、比較例 16 (750°C一定、形成当初の  $I I I / V$  比 = 20)、比較例 17 (750°C一定、形成当初の  $I I I / V$  比 = 80)) とした。

[0050] 表 1 はそれぞれの水準を用いて第二の電流拡散層を形成したウェーハにおいて接合不良およびマイクロ穴欠陥 (直径  $1 \mu m$  以上) の個数の結果を示したものである。なお、マイクロ穴欠陥の計数方法は、カラーレーザー顕微鏡 (VK-9710 キーエンス製) により 500 倍に拡大した写真から界面に沿って  $50 \mu m$  の範囲で  $1 \mu m$  以上の欠陥個数をカウントし、その個数を 200 倍して 1 cm 当りの個数とし、ウェーハのセンターおよび外周から 5 mm の位置 2 点 (OF 側及び OF 側の反対側 (反 OF 側)) の計 3 点の平均値を算出した。

[0051] [表 1]

|          | III/V 比                         | 80  | 20  | 6    | 3    | 1.2 |
|----------|---------------------------------|-----|-----|------|------|-----|
| 750°C 一定 | 接合不良状況                          | △   | △   | △    | △    | ×   |
|          | 直径 $1 \mu m$ 以上のマイクロ穴欠陥個数 (/cm) | 390 | 270 | 1580 | 1830 | -   |
| 730°C 開始 | 接合不良状況                          | □   | □   | □    | △    | ×   |
|          | 直径 $1 \mu m$ 以上のマイクロ穴欠陥個数 (/cm) | 100 | 120 | 150  | 250  | -   |
| 700°C 開始 | 接合不良状況                          | ◎   | ◎   | ◎    | □    | ×   |
|          | 直径 $1 \mu m$ 以上のマイクロ穴欠陥個数 (/cm) | 0   | 0   | 0    | 150  | -   |
| 650°C 開始 | 接合不良状況                          | ◎   | ◎   | ◎    | ○    | ×   |
|          | 直径 $1 \mu m$ 以上のマイクロ穴欠陥個数 (/cm) | 0   | 0   | 0    | 80   | -   |
| 500°C 開始 | 接合不良状況                          | ×   | ×   | ×    | ×    | ×   |
|          | 直径 $1 \mu m$ 以上のマイクロ穴欠陥個数 (/cm) | -   | -   | -    | -    | -   |

[0052] 上記表 1 の記載中、◎、○は接合不良なし、□は若干の接合不良があるが 95% 以上良品、△は一部接合不良あり、×はエピタキシャル成長不可を示す。表 1 から、実施例 2-7 においては、接合不良がなく、 $1 \mu m$  以上のマイクロ穴欠陥は 0 個/cm であった。一方、形成当初の  $I I I / V$  比を 1. 2 とした比較例 4-11、13 においてはエピタキシャル成長できず、その他の比較例 (比較例 12、14-17) においては一部接合不良が見られ、 $1 \mu m$  以上のマイクロ穴欠陥が多数見られた。このことから、第二の電流拡散層形成当初の  $I I I / V$  比を 3 以上にした状態で、かつ、後の  $I I I / V$  比を相対的に低くして成長するときの温度 (750°C) に昇温する途中の 5

50～700℃、 $I/I/V$ 比を5以上にする場合は550℃～730℃といった低温域の温度で成長を開始することで、接合不良を抑えることができ、マイクロ穴欠陥の発生を抑えることができることが明らかとなった。

[0053] これらの結果の通り、本発明の高輝度発光ダイオードの製造方法によれば、GaAs基板を除去した面に第二の電流拡散層を成長する際に、エピタキシャル中の成長膜の破壊を効果的に防止し、成長初期段階の界面に発生してしまうマイクロ穴欠陥を効果的に抑えることができ、それは、原料ガスの供給口から離れた下流で製造された基板でも同様の効果が得られるため、高品質な高輝度発光ダイオードを製造することができた。

[0054] 本発明によって、膜破壊がなくなって窓層の両面成長エピタキシャル成長による高品質な高輝度発光ダイオードの生産が多段で安定して生産できるようになり、両面成長の生産性が大幅に向上した。また、界面穴欠陥の発生を抑えることにより、 $V_f$ 値やライフ特性が向上し、接合不良を抑えることにより、チップ製作工程での接合不良部の除去による歩留低下の抑制と除去工数の低減を実現でき、高輝度発光ダイオードの生産性が飛躍的に向上した。

[0055] 尚、本発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

## 請求の範囲

- [1]       少なくとも、GaAs基板の第一主表面側上に4元発光層をエピタキシャル成長により形成する工程と、該4元発光層上に第一の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程と、前記GaAs基板を除去する工程と、前記GaAs基板を除去した面に第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程と、得られた基板をチップに加工する工程、とを行う高輝度発光ダイオードの製造方法において、

前記GaAs基板を除去した面に第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程は、供給する原料ガスの形成当初のIII/V比を3以上にし、その後前記III/V比が相対的に低くなるように変化させ、第二の電流拡散層としてIII-V族化合物半導体をHVPE成長により形成する工程とし、該工程において前記形成当初のIII/V比を3以上にして第二の電流拡散層を形成する時の成長温度を、III/V比を相対的に低くして成長する時の温度よりも、低温域である550℃～700℃、III/V比を5以上にする場合は550℃～730℃の範囲内の温度として成長を開始し、その後III/V比を相対的に低くして成長する時の温度と同じ温度まで昇温させることを特徴とする高輝度発光ダイオードの製造方法。

- [2]       前記供給する原料ガスの形成当初のIII/V比を、3より高くし、前記第二の電流拡散層を形成する時の成長温度を、550℃～700℃の範囲内の温度とすることを特徴とする請求項1に記載の高輝度発光ダイオードの製造方法。

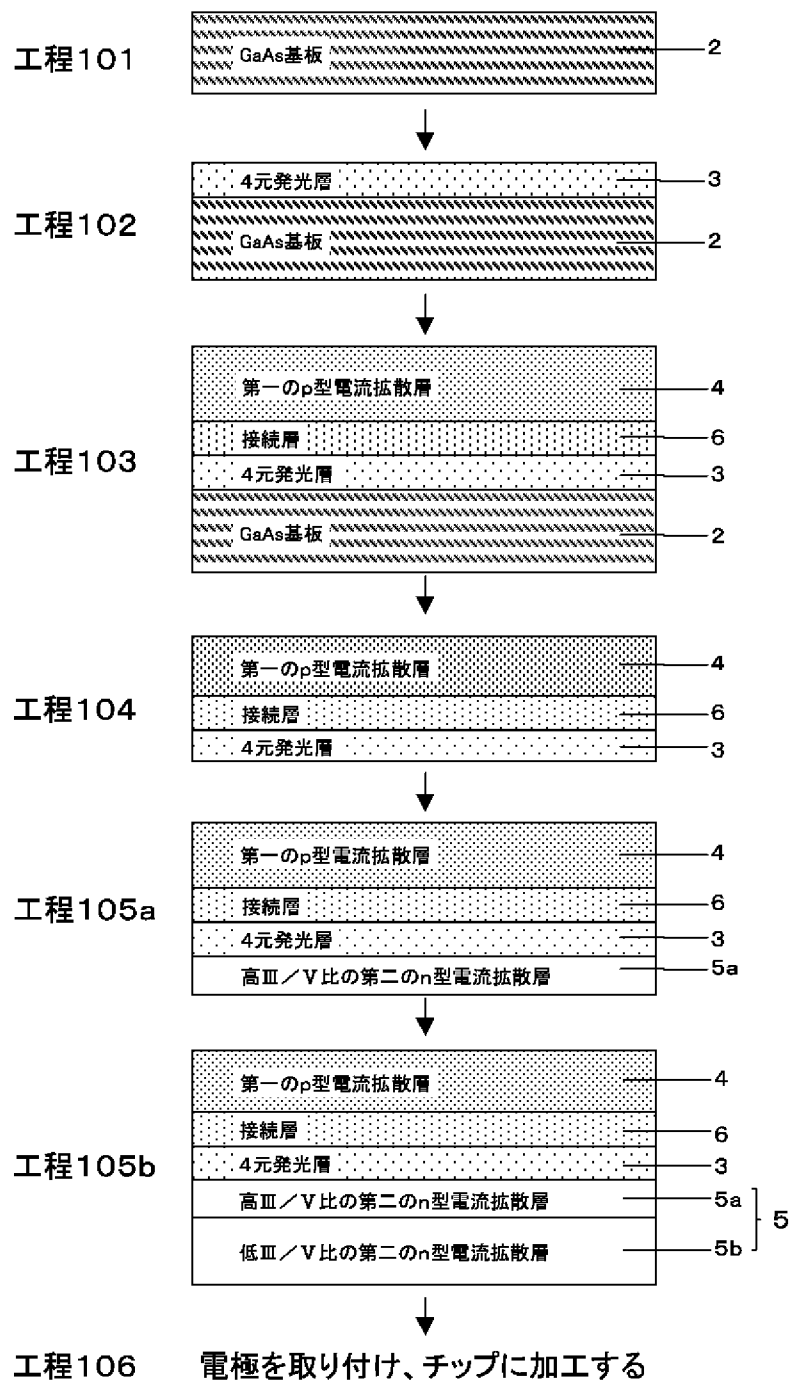
- [3]       前記成長させる第一、第二の電流拡散層を、GaPまたはGaAsP窓層とすることを特徴とする請求項1または請求項2に記載の高輝度発光ダイオードの製造方法。

- [4] 前記形成当初の I I I / V 比を 3 以上にする方法を、I I I / V 比を相対的に低くする時よりも、V 族原料ガスの供給量を少なくすることにより、I I I / V 比を相対的に高くすることを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の高輝度発光ダイオードの製造方法。
- [5] 少なくとも、4 元発光層と第一、第二の電流拡散層とからなる発光素子基板であって、前記第二の電流拡散層の界面における直径  $1 \mu\text{m}$  以上のマイクロ穴欠陥数が  $200 \text{ 個}/\text{cm}$  未満であることを特徴とする発光素子基板。
- [6] 少なくとも、4 元発光層と第一、第二の電流拡散層とからなる発光素子基板であって、前記第二の電流拡散層の界面における直径  $1 \mu\text{m}$  以上のマイクロ穴欠陥数が  $80 \text{ 個}/\text{cm}$  未満であることを特徴とする請求項 5 に記載の発光素子基板。
- [7] 少なくとも、4 元発光層と第一、第二の電流拡散層とからなる発光素子基板であって、前記第二の電流拡散層の界面における直径  $1 \mu\text{m}$  以上のマイクロ穴欠陥数が  $0 \text{ 個}/\text{cm}$  であることを特徴とする請求項 6 に記載の発光素子基板。
- [8] 少なくとも、4 元発光層と第一、第二の電流拡散層とからなる発光ダイオード素子であって、第二電流拡散層界面における直径  $1 \mu\text{m}$  以上のマイクロ穴欠陥数が  $200 \text{ 個}/\text{cm}$  未満であることを特徴とする高輝度発光ダイオード素子。
- [9] 少なくとも、4 元発光層と第一、第二の電流拡散層とからなる発光ダイオード素子であって、第二電流拡散層界面における直径  $1 \mu\text{m}$  以上のマイクロ穴欠陥数が  $80 \text{ 個}/\text{cm}$  未満であることを特徴とする請求項 8 に記載の高輝

度発光ダイオード素子。

- [10]      少なくとも、4元発光層と第一、第二の電流拡散層とからなる発光ダイオード素子であって、第二電流拡散層界面における直径 $1\mu\text{m}$ 以上のマイクロ穴欠陥数が0個/cmであることを特徴とする請求項9に記載の高輝度発光ダイオード素子。

[図1]

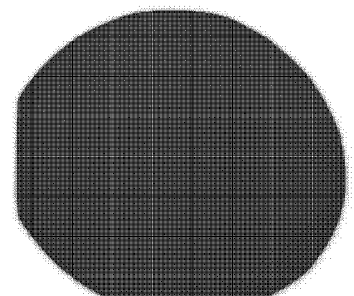
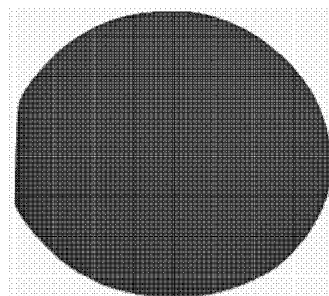
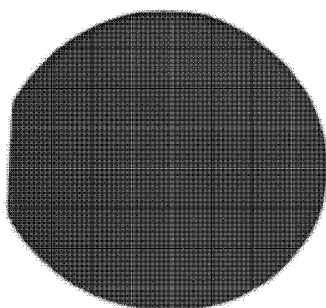


[図2]

(a) 上流

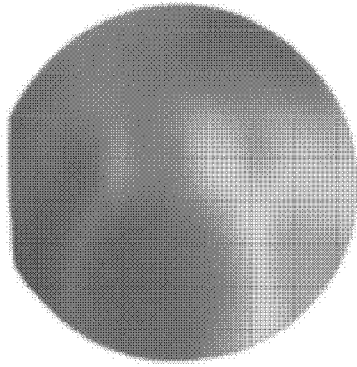
(b) 中流

(c) 下流

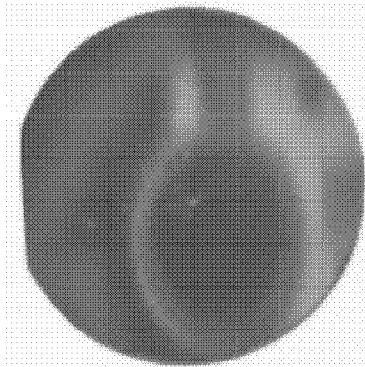


[図3]

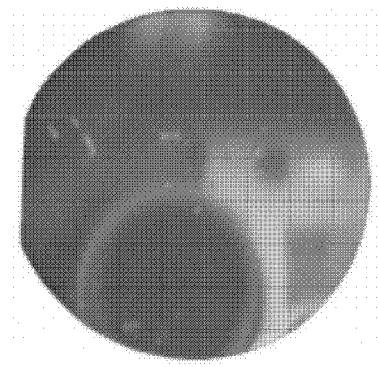
(a) 上流



(b) 中流

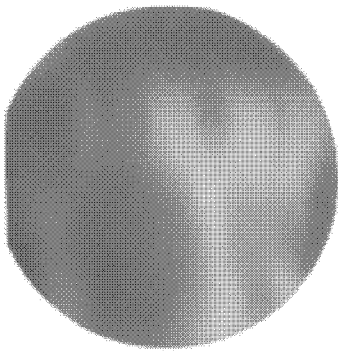


(c) 下流

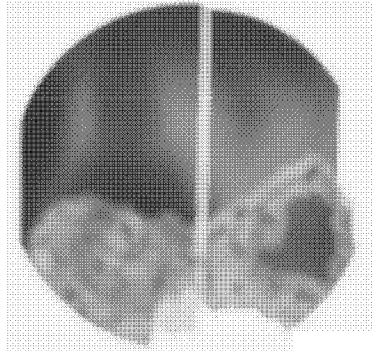


[図4]

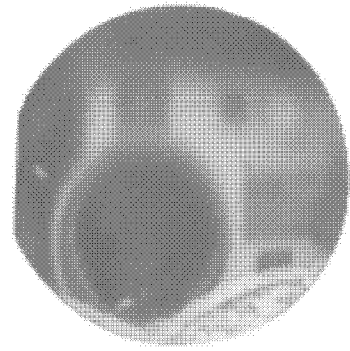
(a) 上流



(b) 中流

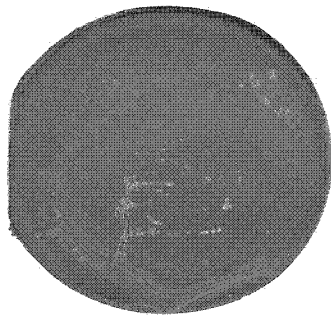


(c) 下流

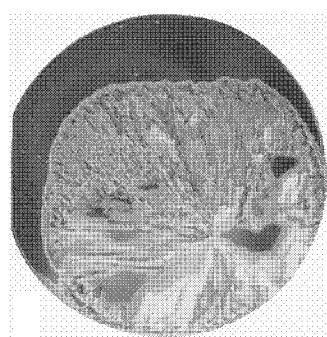


[図5]

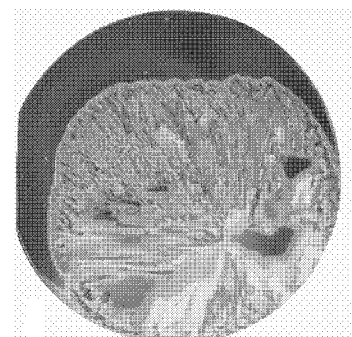
(a) 上流



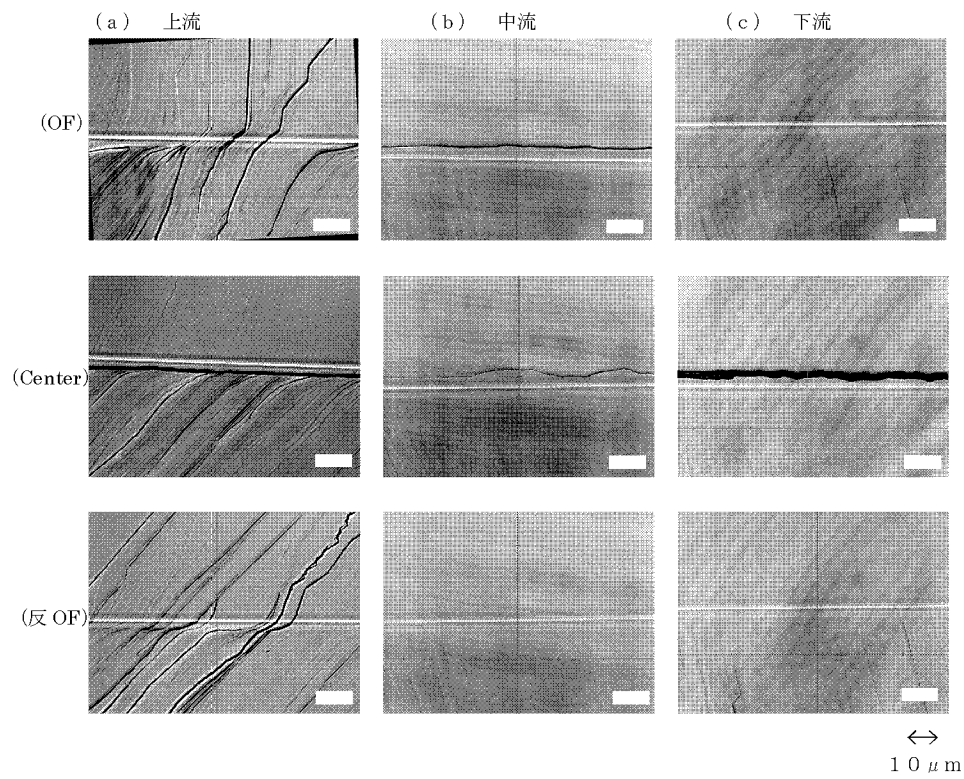
(b) 中流



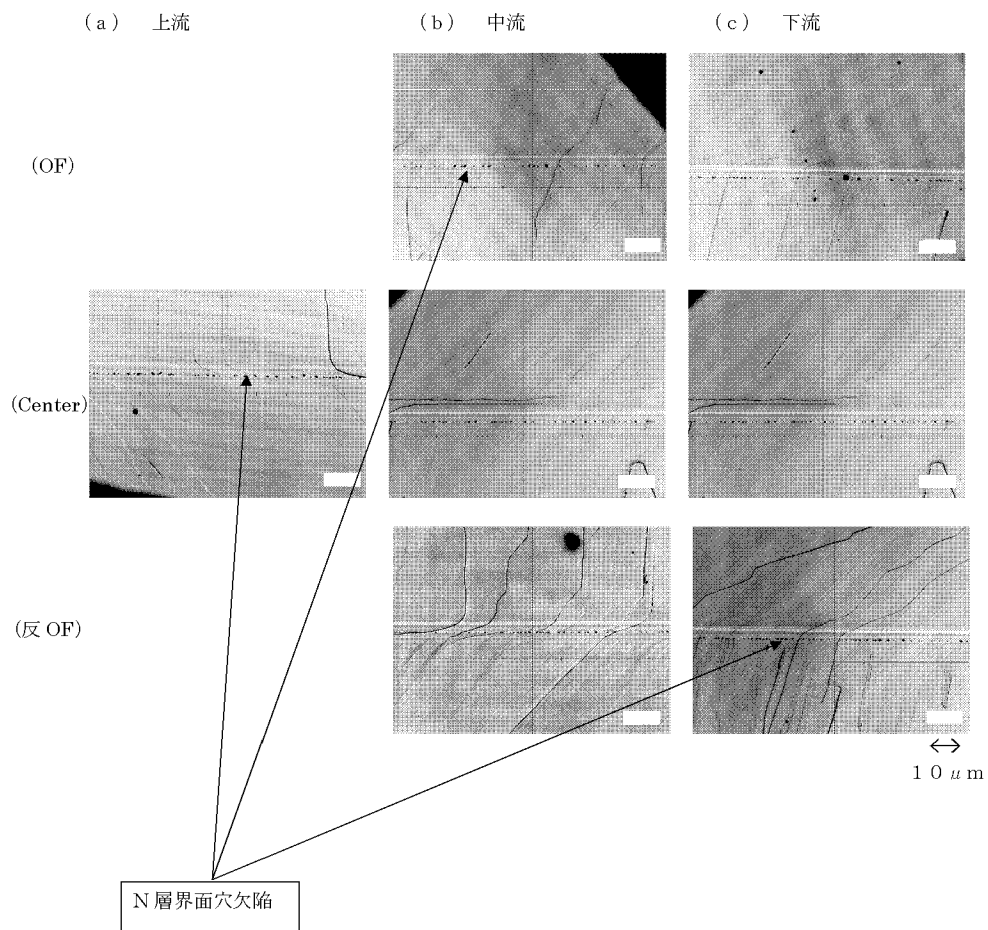
(c) 下流



[図6]



[図7]

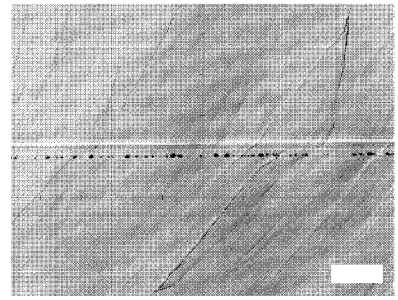
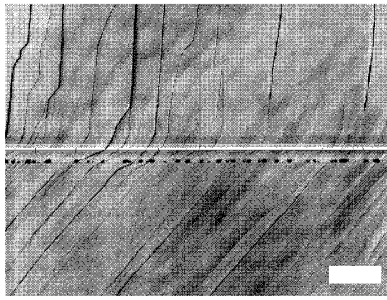
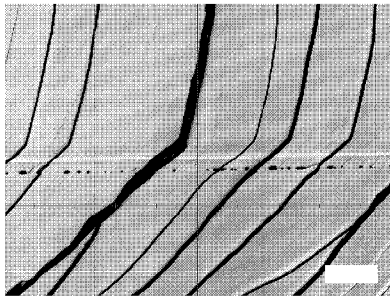


[図8]

(OF)

(Center)

(反 OF)



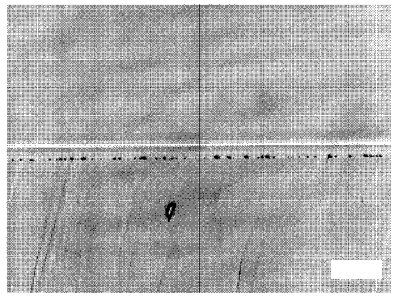
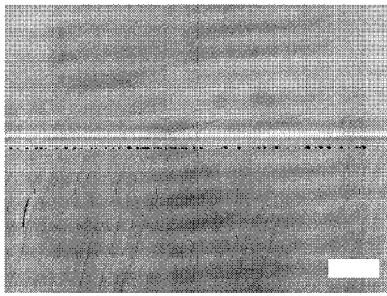
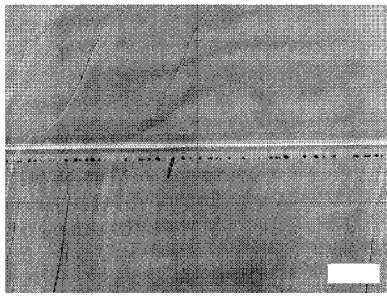
↔  
10 μm

[図9]

(OF)

(Center)

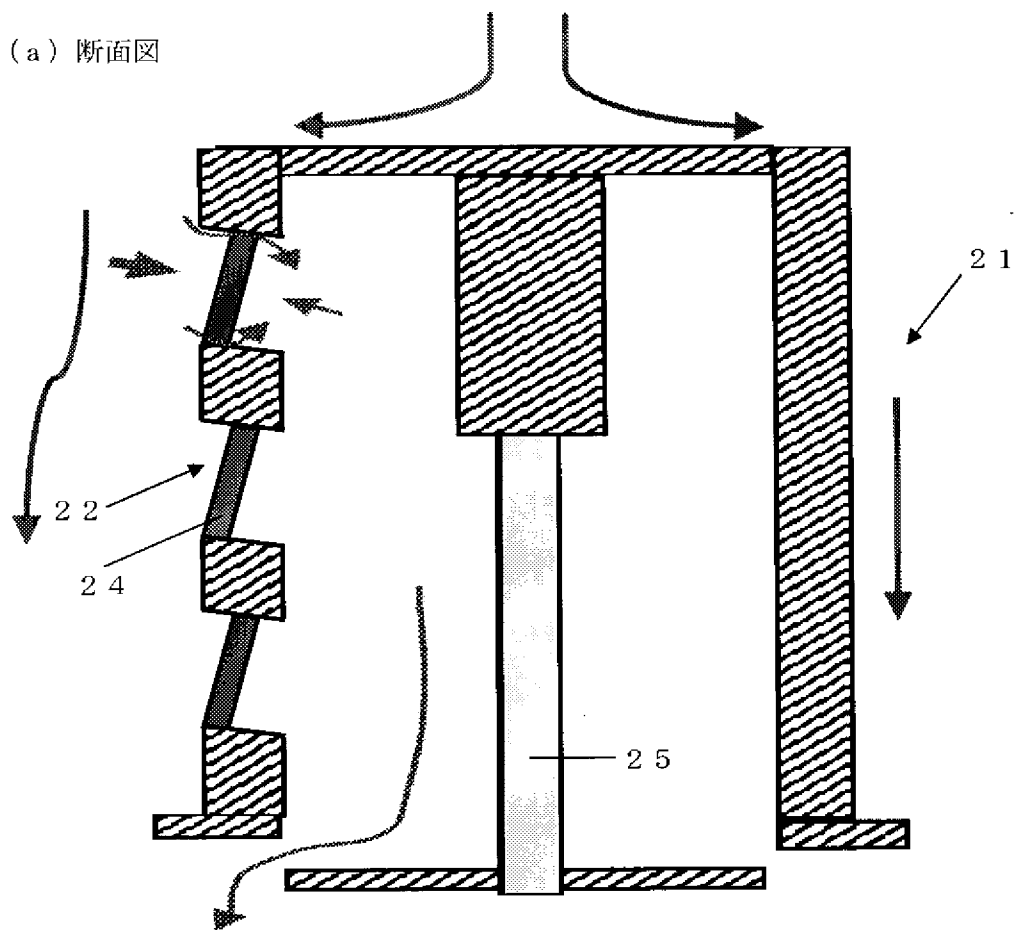
(反 OF)



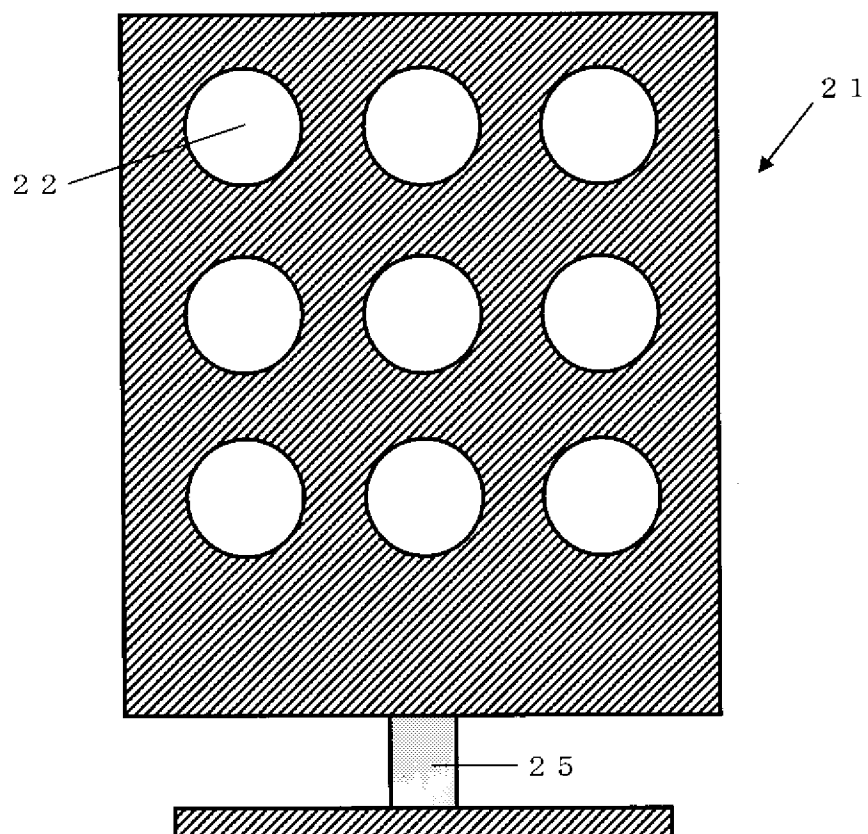
↔  
10 μm

[图10]

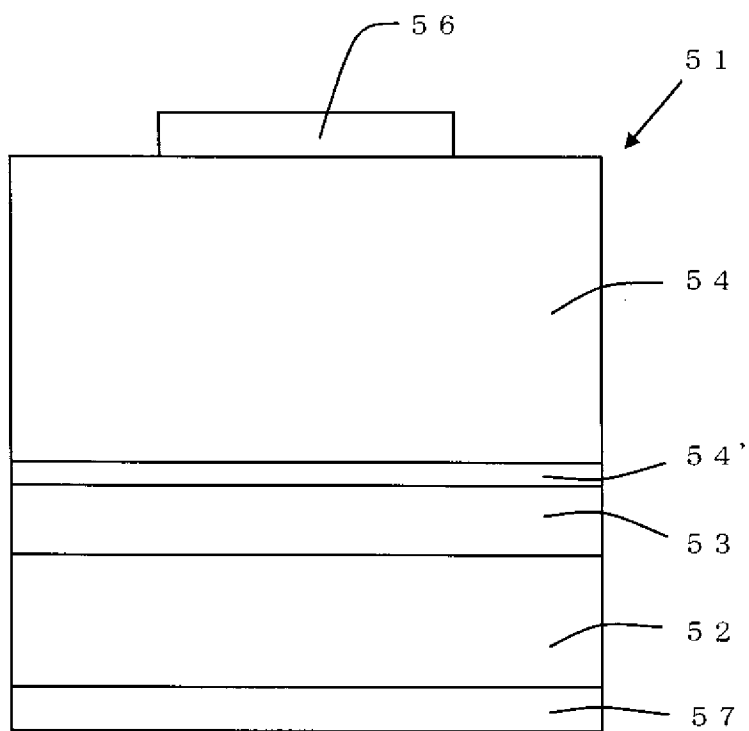
(a) 断面图



(b) 正面图



[図11]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/002216

## A. CLASSIFICATION OF SUBJECT MATTER

H01L33/00(2006.01) i, H01L21/205(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00, H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2008

Kokai Jitsuyo Shinan Koho 1971-2008 Toroku Jitsuyo Shinan Koho 1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                              | Relevant to claim No. |
|-----------|---------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y<br>A    | JP 2005-150664 A (Shin-Etsu Handotai Co., Ltd.),<br>09 June, 2005 (09.06.05),<br>Par. No. [0033]; Fig. 4<br>(Family: none)      | 5-10<br>1-4           |
| Y<br>A    | JP 2004-296707 A (Shin-Etsu Handotai Co., Ltd.),<br>21 October, 2004 (21.10.04),<br>Par. No. [0050]; Fig. 1<br>(Family: none)   | 5-10<br>1-4           |
| A         | JP 2004-260109 A (Shin-Etsu Handotai Co., Ltd.),<br>16 September, 2004 (16.09.04),<br>Full text; all drawings<br>(Family: none) | 1-10                  |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
08 September, 2008 (08.09.08)Date of mailing of the international search report  
16 September, 2008 (16.09.08)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/002216

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | WO 2007/088841 A1 (Shin-Etsu Handotai Co., Ltd.),<br>09 August, 2007 (09.08.07),<br>Full text; all drawings<br>& JP 2007-207932 A | 1-10                  |
| A         | JP 2000-269145 A (Sharp Corp.),<br>29 September, 2000 (29.09.00),<br>Full text; all drawings<br>(Family: none)                    | 1-10                  |
| A         | JP 2003-023177 A (Sharp Corp.),<br>24 January, 2003 (24.01.03),<br>Full text; all drawings<br>& US 2003/0008430 A1                | 1-10                  |
| A         | JP 2005-277218 A (Shin-Etsu Handotai Co., Ltd.),<br>06 October, 2005 (06.10.05),<br>Full text; all drawings<br>(Family: none)     | 1-10                  |

## A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L33/00(2006.01)i, H01L21/205(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L33/00, H01L21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 0 8 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 0 8 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 0 8 年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリ* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                               | 関連する<br>請求の範囲の番号 |
|----------------|-----------------------------------------------------------------|------------------|
| Y<br>A         | JP 2005-150664 A（信越半導体株式会社）<br>2005.06.09, 段落【0033】、図4（ファミリーなし） | 5-10<br>1-4      |
| Y<br>A         | JP 2004-296707 A（信越半導体株式会社）<br>2004.10.21, 段落【0050】、図1（ファミリーなし） | 5-10<br>1-4      |
| A              | JP 2004-260109 A（信越半導体株式会社）<br>2004.09.16, 全文、全図（ファミリーなし）       | 1-10             |

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

0 8 . 0 9 . 2 0 0 8

国際調査報告の発送日

1 6 . 0 9 . 2 0 0 8

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

松崎 義邦

2 K

3 4 9 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

| C (続き) . 関連すると認められる文献 |                                                                          |                  |
|-----------------------|--------------------------------------------------------------------------|------------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                        | 関連する<br>請求の範囲の番号 |
| A                     | WO 2007/088841 A1 (信越半導体株式会社)<br>2007.08.09, 全文、全図<br>& JP 2007-207932 A | 1-10             |
| A                     | JP 2000-269145 A (シャープ株式会社)<br>2000.09.29, 全文、全図 (ファミリーなし)               | 1-10             |
| A                     | JP 2003-023177 A (シャープ株式会社)<br>2003.01.24, 全文、全図<br>& US 2003/0008430 A1 | 1-10             |
| A                     | JP 2005-277218 A (信越半導体株式会社)<br>2005.10.06, 全文、全図 (ファミリーなし)              | 1-10             |