(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 699 38 207 T2** 2009.02.12

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 670 142 B1**
(21) Deutsches Aktenzeichen: **699 38 207.6**
(96) Europäisches Aktenzeichen: **06 002 932.9**
(96) Europäischer Anmeldetag: **01.12.1999**
(97) Erstveröffentlichung durch das EPA: **14.06.2006**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **20.02.2008**
(47) Veröffentlichungstag im Patentblatt: **12.02.2009**

(51) Int Cl.[8]: ***H03M 1/68*** (2006.01)
G09G 3/36 (2006.01)
H03M 1/80 (2006.01)

(30) Unionspriorität:

34473298	**03.12.1998**	**JP**
7784699	**23.03.1999**	**JP**

(84) Benannte Vertragsstaaten:
DE, FR, GB, NL

(73) Patentinhaber:
Semiconductor Energy Laboratory Co., Ltd., Atsugi, Kanagawa, JP

(74) Vertreter:
Grünecker, Kinkeldey, Stockmair & Schwanhäusser, 80802 München

(72) Erfinder:
Munehiro, Azami, Atsughi-shi Kanagawa-ken 243-0036, JP; Mitsuaki, Osame, Atsughi-shi Kanagawa-ken 243-0036, JP; Yutaka, Shionoiri, Atsughi-shi Kanagawa-ken 243-0036, JP; Shou, Nagao, Atsughi-shi Kanagawa-ken 243-0036, JP

(54) Bezeichnung: **Anzeigegerät mit aktiver Matrix**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Hintergrund der Erfindung

(Sachgebiet der Erfindung)

[0001] Die vorliegende Erfindung bezieht sich auf eine D/A-Umwandlungs-(Digital/Analog-Wandler)-Schaltung (DAC), und, insbesondere, auf eine DAC, die in einer Treiberschaltung für eine Halbleitervorrichtung vom Aktiv-Matrix-Typ verwendet wird. Weiterhin bezieht sich die Erfindung auf eine Halbleiteranzeigevorrichtung vom Typ mit aktiver Matrix, die die DAC verwendet.

(Hintergrund)

[0002] In neuerer Zeit sind Technologien zum Herstellen von Halbleitervorrichtungen, die Halbleiterdünnfilme, gebildet auf kostengünstigen Glassubstraten, zum Beispiel Dünnfilmtransistoren (TFT), haben, schnell entwickelt worden. Der Grund ist eine erhöhte Anforderung von Flüssigkristallanzeigevorrichtungen vom Typ mit aktiver Matrix.

[0003] Die Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix ist so, dass Pixel-TFTs auf Pixelbereichen feldmäßig angeordnet sind, die aus mehreren Tausend bis mehreren Millionen Pixeln, angeordnet ähnlich Matrizen, bestehen, und dass elektrische Ladungen, die von den Pixelelektroden, verbunden mit den jeweiligen Pixel-TFTs, aufgenommen und abgegeben werden, durch ein umschaltendes Merkmal der Pixel-TFTs gesteuert werden.

[0004] Weiterhin sind Flüssigkristallanzeigevorrichtungen vom Typ mit aktiver Matrix eines digitalen Ansteuersystems, die dazu geeignet sind, unter einer hohen Rate angesteuert zu werden, im Zusammenhang mit hoher Genauigkeit und hoher Bildgenauigkeit der Anzeigevorrichtungen erkannt worden.

[0005] Eine Digital-Analog-Wandlerschaltung (DAC), die digitale Video-Daten, die von der Außenseite eingegeben werden, in analoge Signale (Gradationsspannungen) umwandelt, ist für Flüssigkristallanzeigevorrichtungen eines Typs mit aktiver Matrix eines digitalen Ansteuersystems erforderlich. Dabei sind verschiedene Typen von Digital-Analog-Wandlerschaltungen vorhanden. Allerdings ist hier ein Beispiel einer DAC dargestellt, die für Flüssigkristallanzeigevorrichtungen vom Typ mit aktiver Matrix verwendet ist.

[0006] Die Zeichnung unter Bezugnahme auf **Fig. 25** stellt ein Beispiel einer DAC nach dem Stand der Technik dar. Die DAC nach dem Stand der Technik, dargestellt in **Fig. 25**, besitzt "n" Schalter (SW_0 bis SW_{n-1}), die durch jeweilige Bits von "n" Bit-Digital-Daten (D_0 bis D_{n-1}) gesteuert werden, Kapazitäten (C, 2C, ...2^{n-1}C), verbunden mit den jeweiligen Schaltern (SW_0 bis SW_{n-1}), und einen Reset-Schalter (Res). Auch sind eine Energieversorgungsquelle V_H und eine Energieversorgungsquelle V_1 mit dem DAC nach dem Stand der Technik verbunden. Weiterhin ist eine Kapazität C_1 eine Lastkapazität einer Signalleitung, verbunden mit einem Ausgang V_{out}. Zusätzlich ist die Ernergieversorgungsquelle mit V_G angegeben. Allerdings kann V_G irgendeine optionale, konstante Energieversorgungsquelle sein.

[0007] Die Schalter (SW_0 bis SW_{n-1}) sind jeweils mit der Energieversorgungsquelle V_1 verbunden, wenn die Bits entsprechend zu den eingegebenen, digitalen Daten (D_0 bis D_1) 0 (Lo) sind, und sind mit der Energieversorgungsquelle V_H verbunden, wenn die entsprechenden Bits 1(Hi) sind.

[0008] Eine Beschreibung der DAC nach dem Stand der Technik wird aufeinanderfolgend vorgenommen. Vorgänge der DAC nach dem Stand der Technik werden in eine Reset-Periode (T_R) und eine Dateneingabeperiode (T_B) zur Beschreibung klassifiziert.

[0009] Zuerst wird, in der Reset-Periode T_R, der Reset-Schalter Res geschlossen, alle Bits (D_0 bis D_{n-1}) der digitalen Daten sind 0 (L_o) und alle Schalter (SW_0 bis SW_{n-1}) sind mit der Energieversorgungsquelle V_L verbunden. **Fig. 26(A)** stellt eine äquivalente Schaltung der DAC nach dem Stand der Technik in diesem Zustand dar.

[0010] Nach dem Ende der Reset-Periode T_R wird, da alle Bits der digitalen Daten (D_0 bis D_{n-1}) 0(L_o) sind, der Anfangswert (Voreinstellung) Q_L der elektrischen Ladung, akkumuliert in der Lastkapazität C_L, dargestellt in **Fig. 26(A)**, so, wie in dem folgenden Ausdruck (19).

$$Q^O_L = c_L \cdot (V_L - V_G) \qquad (19)$$

[0011] Nachdem die Reset-Periode T_R beendet ist, beginnt eine Datenschreibperiode T_E, und die digitalen Daten (D_0 bis D_{n-1}), die optionale Bitinformationen haben, steuern die Schalter (SW_0 bis SW_{n-1}). Und eine elektrische Ladung wird entsprechend den jeweiligen Bitinformationen aufgeladen und entladen, wodurch ein Bereitschaftszustand danach entsteht. Fig. 26(B) stellt die äquivalente Schaltung zu diesem Zeitpunkt dar. Die elektrischen Ladungen Q_0, Q_1 und Q_L, akkumuliert in synthetisierten Kapazitäten C_0, C_1 und C_L, werden wie in den folgenden Ausdrücken (20a) bis (20c) ausgedrückt.

$$Q_0 = c_0 (V_L - V_{out}) \quad (20a)$$

$$Q_1 = c_1 \cdot (V_H - V_{out}) \quad (20b)$$

$$Q_L = C_L \cdot (V_{out} - V_G) \quad (20c)$$

[0012] Her kann, da die folgenden Ausdrücke (21a) und (21b) aufgestellt sind,

$$c_0 = c \cdot (\overline{D}_0 + 2\overline{D}_1 + 4\overline{D}_2 + ... + 2^{n-1}\overline{D}_{n-1}) \quad (21a)$$

$$c_1 = c \cdot (\overline{D}_0 + 2\overline{D}_1 + 4\overline{D}_2 + ... + 2^{n-1}\overline{D}_{n-1}) \quad (21b)$$

der folgende Ausdruck (23) durch das Präventationsgesetz der elektrischen Ladung an dem V_{out} aufgestellt werden.

$$Q^O_L = Q_L - Q_0 - Q_1 \quad (23)$$

[0013] Der Ausgang V_{out} wird wie in dem folgenden Ausdruck (24).

$$V_{out} = V_L + \frac{c_1 \cdot \alpha \cdot (V_H - V_L)}{(2^n - 1) \cdot c} \quad \ldots (24)$$

[0014] Allerdings ist α das Verhältnis (in dieser Beschreibung bezeichnet als "Spannungskompressionsverhältnis") der maximalen Spannungsamplitude des Ausgangs V_{out} zu der Spannungsamplitude ($V_H - V_L$), wobei das α wie folgt ausgedrückt wird:

$$\alpha = \frac{1}{1 + \frac{2^m}{2^n - 1} \cdot \frac{c_L}{c}} \quad \ldots (25)$$

[0015] Wie in Fig. 26(C) dargestellt ist, befindet sich der Ausgang V_{out} in einer linearen Beziehung in Bezug auf Adressen (0 bis 2^{n-1}). Da allerdings der Ausgang V_{out} von einer Differenz zwischen V_H und V_L entsprechend dem Ausdruck (24) abhängt, und sich in einer linearen Form in Bezug auf die Adressen von digitalen Daten, mit der V_1 als Referenzpotenzial verwendet, ändert, ist es nicht möglich, unabhängig die Spannungsamplitude und das Referenzpotenzial des Ausgangs V_{out} zu steuern.

[0016] Als nächstes stellt Fig. 27 ein anderes Beispiel von DACs nach dem Stand der Technik dar. Die DAC nach dem Stand der Technik, dargestellt in Fig. 27, besitzt "n" Schalter (SW_0 bis SW_{n-1}), die durch jeweilige Bits von "n" Bit-Digitaldaten (D_0 bis D_{n-1}), Kapazitäten (C, 2C,...2^{m-1}C, C, 2C, ...2^{n-m-1}C), verbunden mit den jeweiligen Schaltern (SW_0 bis SW_{n-1}), gesteuert werden, zwei Reset-Schalter (Res1 und Res2) und einen Kopplungskondensator. Auch sind eine Energieversorgungsquelle V_H und eine Energieversorgungsquelle V_L mit dem DAC nach dem Stand der Technik verbunden.

[0017] Auch stellt Fig. 28 ein noch anderes Beispiel von DACs nach dem Stand der Technik dar. Die DAC nach dem Stand der Technik, dargestellt in Fig. 28, besitzt "n" Schalter (SW_0 bis SW_{n-1}), die durch jeweilige Bits von "n" Bit-Digitaldaten (D_0 bis D_{n-1}), Kapazitäten (C, 2C, ...2^{m-1}C, C, 2C, ...2^{n-m-1}C) verbunden mit den jeweiligen Schaltern (SW_0 bis SW_{n-1}), und zwei Reset-Schaltern (Res1 und Res2) gesteuert werden. Auch ist die DAC nach dem Stand der Technik, dargestellt in Fig. 28, gegenüber der DAC nach dem Stand der Technik, dargestellt in Fig. 27, dahingehend unterschiedlich, dass eine Kapazität C mit der Schaltung auf der Seite der niedrigeren Bits verbunden ist, und der Kopplungskondensator, der eine Schaltung entsprechend zu dem unteren Bit mit einer Schaltung entsprechend zu dem oberen Bit verbindet, ist gegenüber demjenigen, was in Fig. 27 dargestellt ist, unterschiedlich.

[0018] In entweder der DAC nach dem Stand der Technik, dargestellt in Fig. 27, oder der DAC nach dem Stand der Technik, dargestellt in Fig. 28, sind die Schalter (SW_0 bis SW_{n-1}) jeweils so ausgelegt, um mit der Energieversorgungsquelle V_1 verbunden zu werden, wenn eingegebene, digitale Daten (D_0 bis D_{n-1})0(Lo) sind, und um mit der Energieversorgungsquelle V_H verbunden zu werden, wenn die eingegebenen, digitalen Daten 1 (Hi) sind.

[0019] Der Ausgang V_{out} der DAC nach dem Stand der Technik, dargestellt in Fig. 27, wird wie in dem folgenden Ausdruck (26):

$$V_{out} = V_L + \frac{C_1}{(2^n - 1)\cdot C}\cdot \alpha_A \cdot (V_H - V_L) \qquad \ldots (26)$$

[0020] Weiterhin wird der Ausgang V_{out} der DAC nach dem Stand der Technik, dargestellt in Fig. 28, so wie in dem folgenden Ausdruck (27):

$$V_{out} = V_L + \frac{C_1}{2^n \cdot C}\cdot \alpha_B \cdot (V_H - V_L) \qquad \ldots (27)$$

[0021] Hierbei ist C1 dasselbe wie dasjenige in dem vorstehenden Ausdruck (21b), und die nachfolgenden Ausdrücke werden aufgestellt, wobei αA und αB Spannungskompressionsverhältnisse sind.

$$\alpha_A = \frac{1}{1 + \frac{2^n}{2^n - 1}\cdot\frac{C_L}{C}} \qquad \ldots (28a)$$

$$\alpha_B = \frac{1}{1 + \frac{2^m}{2^n - 1}\cdot\frac{C_L}{C}} \qquad \ldots (28b)$$

[0022] Auch ist verständlich, dass, in diesen DACs nach dem Stand der Technik, der Ausgang V_{out} eine lineare Beziehung in Bezug auf die Adressen (0 bis 2^{n-1}) von digitalen Daten wie bei der DAC nach dem Stand der Technik, dargestellt in **Fig.** 17(C), ist. Da allerdings durch die Ausdrücke (26) und (27) der Ausgang V_{out} von einer Differenz zwischen V_H und V_L abhängt, und von Änderungen in einer linearen Form in Bezug auf die Adressen von digitalen Daten, mit V_L als die Referenzspannung verwendet, ist es nicht möglich, unabhängig die Spannungsamplitude und das Referenzpotenzial des Ausgangs V_{out} zu steuern.

[0023] Ähnliche D/A-Wandler nach dem Stand der Technik sind aus US 4,568,917 ersichtlich. Eine Aktiv-Matrixanzeige, die alle Merkmale des Oberbegriffs des Anspruchs 1 aufweist, kann in JP 101 97 897 gefunden werden.

Zusammenfassung der Erfindung

[0024] Die vorliegende Erfindung wurd in Hinsicht auf die oben erwähnten Probleme und Nachteile entwickelt. Deshalb ist es eine Aufgabe der Erfindung, eine Aktiv-Matrixanzeige bereitzustellen, die eine DAC umfasst, die in der Lage ist, unabhängig die Spannungsamplitude und das Referenzpotenzial des Ausgangs V_{out} zu steuern. Nachfolgend wird eine Beschreibung einer DAC gemäß der Erfindung angegeben.

[0025] Die vorliegende Erfindung bezieht sich auf eine Digital-Analog-Umwandlungsschaltung, die "n"-Bit-Digitaldaten (wobei "n" eine natürliche Zahl ist) in analoge Signale umwandelt, wobei die jeweiligen Bits der "n"-Bit-Digitaldaten Schalter steuern, und weiterhin eine Ladung und Entladung von elektrischen Ladungen in Kapazitäten, verbunden mit den Schaltern, steuert, und die Digital-Analog-Umwandlungsschaltung gibt analoge Signale mit Offset-Spannungen, verwendet als eine Referenzspannung, aus.

[0026] Die Erfindung bezieht sich auf eine Digital-Analog-Umwandlungsschaltung, die "n"-Bit-Digitaldaten (wobei "n" eine natürliche Zahl ist) in analoge Signale umwandelt, wobei die Digital-Analog-Umwandlungsschaltung "n" Schalter und "n" Kapazitäten entsprechend zu den jeweiligen Bits der "n"-Bit-Digitaldaten besitzt, wobei die "n" Schalter entsprechend zu den "n" Bits ein Laden und ein Entladen elektrischer Ladungen in den Kapazitäten, verbunden mit jedem der "n" Schalter, steuern, und die Digital-Analog-Umwandlungsschaltung analoge Signale mit Offset-Spannungen, verwendet als eine Referenzspannung, ausgibt.

[0027] Eine Digital-Analog-Umwandlungsschaltung gemäß der Erfindung weist, wobei die Digital-Analog-Umwandlungsschaltung "n"-Bit-Digitaldaten in analoge Signale umwandelt, Schalter, gesteuert durch die jeweiligen Bits der unteren "m" Bits (wobei "n" und "m" natürliche Zahlen sind, und m < n gilt) von "n"-Bit-Digitaldaten, und Schalter, gesteuert durch die jeweiligen Bits der oberen ("n" – "m") Bits der "n"-Bit-Digitaldaten; Kondensatoren, verbunden mit jedem der Schalter, gesteuert durch die jeweiligen Bits der niedrigeren "m" Bits, wobei jede der Kapazitäten das 2_{m-1}-fache der Einheit-Kapazität ist; Kondensatoren, verbunden mit jedem der Schalter, gesteuert durch die jeweiligen Bits der höheren "n-m" Bits, wobei jede der Kapazitäten das 2^{n-m-1}-fache der Einheit-Kapazität ist; einen Kopplungskondensator; und zwei Reset-Schalter; wobei die zwei Energieversorgungsquellen und eine Offset-Energieversorgungsquelle mit der Digital-Analog-Umwandlungsschaltung verbunden sind; wobei die Schalter irgendeine der zwei Energieversorgungsquellen auswählen, wobei die zwei Reset-Schalter ein Laden elektrischer Ladungen in die Kondensatoren steuern; und wobei die Digital-Analog-Umwandlungsschaltung analoge Signale ausgibt, mit dem Potenzial der Offset-Energieversorgungsquelle, als Referenzpotenzial verwendet, und zwar von einem gemeinsamen Verbindungsende der höheren ("n-m") Bit-Kapazitäten der "n"-Bit-Digitalvideodaten; auf.

[0028] Eine Digital-Analog-Umwandlungsschaltung gemäß der Erfindung weist auf: einen Nieder-Bit-Schaltungsabschnitt, gesteuert durch das niedrigere "m" Bit (wobei "n" und "m" natürliche Zahlen sind, mit "m" < "n") von Daten, wobei der Nieder-Bit-Schaltungsabschnitt aus Schaltern, gesteuert durch die jeweiligen Bits, und Kondensatoren, verbunden mit den Schaltern, besteht, mit einer Kapazität, die größer als das 2^{m-1}-fache der Einheit-Kapazität ist; einen Höher-Bit-Schaltungsabschnitt, gesteuert durch die höheren ("n"-"m") Bits von "n"-Bit-Digitaldaten, wobei der Höher-Bit-Schaltungsabschnitt aus Schaltern, gesteuert durch die jeweiligen Bits, und Kondensatoren, verbunden mit den Schaltern, besteht, mit einer Kapazität, die größer als das 2^{n-m-1}-fache der Einheit-Kapazität ist; einen Kopplungskondensator, der aus der vorstehend angegebenen Einheit-Kapazität besteht, für ein Verbinden des Nieder-Bit-Schaltungsabschnitts mit dem Höher-Bit-Schaltungsabschnitt; und zwei Reset-Schaltern; wobei zwei Energieversorgungsquellen und eine Offset-Energieversorgungsquelle darin eingegeben werden; wobei die zwei Reset-Schalter ein Aufladen von elektrischen Ladungen in die jeweiligen Kondensatoren des Nieder-Bit-Schaltungsabschnitts und solchen des Höher-Bit-Schaltungsabschnitts steuern; wobei die Offset-Energieversorgungsquelle in das gemeinsame Verbindungsende der jeweiligen Kondensatoren des Höher-Bit-Schaltungsabschnitts eingegeben wird; wobei die jeweiligen Schalter des Nieder-Bit-Schaltungsabschnitts irgendeine der zwei Energieversorgungsquellen von Informationen der jeweiligen Bits auswählt, und ein Laden und Entladen einer elektrischen Ladung der Kondensatoren, verbunden mit den jeweiligen Schaltern, steuert; wobei die jeweiligen Schalter des Höher-Bit-Schaltungsabschnitts irgendeine der zwei Energieversorgungsquellen von Informationen der jeweiligen Bits auswählt und ein Laden und Entladen elektrischer Ladung der Kondensatoren, verbunden mit den jeweiligen Schaltern, steuert; und wobei analoge Signale, in denen das Potenzial der Offset-Energieversorgungsquelle als ein Referenzpotenzial verwendet wird, von dem gemeinsamen Verbindungsende des Höher-Bit-Schaltungsabschnitts ausgegeben werden.

[0029] In einer DAC gemäß der Erfindung kann der Ausgang V_{out} seine Amplitude durch eine Differenz zwischen V_H und V_1 und einer Änderung in einer linearen Form in Bezug auf die Adressen von digitalen Daten, während das V_1 als das Referenzpotenzial verwendet wird, bestimmen. Das bedeutet, dass es möglich ist, unabhängig die Spannungsamplitude und das Referenzpotenzial des Ausgangs V_{out} zu steuern. Deshalb kann, falls die Differenz zwischen V_H und V_1 konstant ist, derselbe Ausgang V_{out} sogar erhalten werden, obwohl sowohl V_H als auch V_1 klein gemacht sind. Dementsprechend ist es möglich, die Spannung der Energieversorgungsquelle auf einen niedrigeren Wert zu unterdrücken, wodurch α klein gemacht werden kann, das bedeutet die Kapazität C kann klein gemacht werden, und der Layout-Bereich des Kondensatorbereichs kann verringert werden.

Kurze Beschreibung der Zeichnungen:

[0030] Fig. 1 stellt eine DAC (Digital-Analog-Umwandlungsschaltung) gemäß der Erfindung dar,

[0031] Fig. 2(A)–Fig. 2(C) stellen äquivalente Schaltungen dar, um Vorgänge einer DAC gemäß der Erfindung zu beschreiben, und zeigen eine Grafik, die den Ausgang der DAC gemäß der Erfindung darstellt,

[0032] Fig. 3 stellt eine Ausführungsform einer DAC gemäß der Erfindung dar,

[0033] Fig. 4(A)–Fig. 4(C) stellen äquivalente Schaltungen dar, um Vorgänge einer DAC gemäß der Erfindung zu beschreiben, und zeigen eine Grafik, die den Ausgang der DAC gemäß der Erfindung darstellt,

[0034] Fig. 5 stellt ein Beispiel einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0035] Fig. 6 stellt ein Beispiel einer Selektorschaltung dar;

[0036] Fig. 7 zeigt ein Zeitdiagramm der Selektorschaltung;

[0037] Fig. 8 stellt eine andere Ausführungsform einer DAC gemäß der Erfindung dar,

[0038] Fig. 9(A) und Fig. 9(B) stellen eine Pegel-Verschiebeeinrichtungsschaltung und eine Analog-Schalter-Schaltung dar,

[0039] Fig. 10(A) und Fig. 10(B) stellen eine Digital-Videodaten-Teilungsschaltung dar,

[0040] Fig. 11 zeigt ein Zeitdiagramm der Digital-Videodaten-Teilungsschaltung,

[0041] Fig. 12(A)–Fig. 12(E) stellen ein beispielhaftes Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0042] Fig. 13(A)–Fig. 13(C) stellen ein beispielhaftes Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0043] Fig. 14(A)–Fig. 14(C) stellen ein beispielhaftes Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0044] Fig. 15(A)–Fig. 15(C) stellen ein beispielhaftes Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0045] Fig. 16(A)–Fig. 16(E) stellen ein beispielhaftes Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0046] Fig. 17(A)–Fig. 17(D) stellen ein beispielhaftes Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0047] Fig. 18(A) und Fig. 18(B) stellen ein beispielhaftes Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0048] Fig. 19(A)–Fig. 19(E) stellen ein Beispiel von Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0049] Fig. 20(A) und (B) stellen ein Beispiel von Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung dar,

[0050] Fig. 21 stellt ein Beispiel eines TFT dar, der eine Flüssigkristallanzeigevorrichtung eines Typs einer aktiven Matrix unter Verwendung einer DAC gemäß der Erfindung bildet,

[0051] Fig. 22 stellt ein Beispiel eines TFT dar, der eine Flüssigkristallanzeigevorrichtung eines Typs mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung bildet,

[0052] Fig. 23(A) und Fig. 23(B) stellen Projektoren dar, in denen eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der vorliegenden Erfindung eingesetzt ist,

[0053] Fig. 24(A) bis Fig. 24(E) stellen Beispiele von elektronischen Vorrichtungen dar, in denen eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung eingesetzt ist,

[0054] Fig. 25 stellt eine DAC nach dem Stand der Technik dar,

[0055] Fig. 26(A)–(C) stellen eine DAC nach dem Stand der Technik dar,

[0056] Fig. 27 stellt eine DAC nach dem Stand der Technik dar,

[0057] Fig. 28 stellt eine DAC nach dem Stand der Technik dar,

[0058] Fig. 29 stellt die Ausgangsspannung in Bezug auf digitale Videodaten gemäß einer bevorzugten Ausführungsform einer DAC der Erfindung dar,

[0059] Fig. 30 zeigt eine grafische Darstellung, die TFT-Charakteristika darstellt,

[0060] Fig. 31 zeigt ein Anzeigebeispiel einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, mit einer DAC gemäß der Erfindung,

[0061] Fig. 32 zeigt ein Beispiel einer Anzeige einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix mit einer DAC gemäß der Erfindung,

[0062] Fig. 33 zeigt eine grafische Darstellung, die die Charakteristika eines Anlegungsspannungs-Permeationsverhältnisses eines schwellwertlosen, antiferroelektrischen, gemischten Flüssigkristalls darstellt,

[0063] Fig. 34(A) bis Fig. 34(D) stellen ein Herstellverfahren gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung dar,

[0064] Fig. 35(A) bis Fig. 35(D) stellen ein Herstellverfahren gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung dar,

[0065] Fig. 36(A) bis Fig. 36(D) stellen ein Herstellverfahren gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung dar,

[0066] Fig. 37(A) bis Fig. 37(B) stellen ein Herstellverfahren gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung dar,

[0067] Fig. 38 stellt einen Querschnitt einer Flüssigkristallvorrichtung gemäß der vorliegenden Erfindung dar,

[0068] Fig. 39 stellt eine optische Charakteristik eines Flüssigkristallmaterials dar,

[0069] Fig. 40A zeigt eine Draufsicht, die den Aufbau einer EL-Anzeigevorrichtung mit aktiver Matrix darstellt, und Fig. 40B zeigt eine Querschnittsansicht davon,

[0070] Fig. 41A zeigt eine Draufsicht, die den Aufbau einer EL-Anzeigevorrichtung mit aktiver Matrix darstellt, und Fig. 41B zeigt eine Querschnittsansicht davon,

[0071] Fig. 42 zeigt eine Ansicht, die den Aufbau eines Pixelbereichs in einer EL-Anzeigevorrichtung mit aktiver Matrix darstellt,

[0072] Fig. 43A zeigt eine Draufsicht, die den Aufbau eines Pixelbereichs in einer EL-Anzeigevorrichtung mit aktiver Matrix darstellt, und **Fig.** 43(B) zeigt ein Schaltungsmuster davon,

[0073] Fig. 44 zeigt eine Ansicht, die den Aufbau eines Pixelbereichs in einer EL-Anzeigevorrichtung mit aktiver Matrix darstellt, und

[0074] Fig. 45A bis Fig. 45C zeigen Schaltungsmuster eines Pixelbereichs in einer EL-Anzeigevorrichtung mit aktiver Matrix.

Beschreibung von bevorzugten Ausführungsformen

[0075] Nachfolgend wird eine Beschreibung einer bevorzugten Ausführungsform einer DAC gemäß der Erfindung vorgenommen. Weiterhin ist die DAC gemäß der Erfindung nicht auf die folgenden Ausführungsformen beschränkt.

[0076] Fig. 1 stellt ein Schaltungsdiagramm einer DAC gemäß der Erfindung dar. Die DAC der Erfindung, dargestellt in Fig. 1, ist dazu geeignet, digitale Daten von "n" Bits (D_0 bis D_{n-1}) zu handhaben. Zusätzlich wird D_0

als LSB bezeichnet, und D_{n-1} wird als MSB bezeichnet. Auch wird angenommen, dass "n"-Bit-Digitaldaten in niedrigere "m" Bits (D_0 bis D_{m-1},) und höhere "n-m" Bits (D_m bis D_{n-1}) unterteilt sind.

[0077] Wie in Fig. 1 dargestellt ist, besitzt die DAC gemäß der Erfindung "n" Schalter (SW_0 bis SW_{n-1}), die durch jeweilige Bits von "n"-Bit-Digitaldaten (D_0 bis D_{n-1}) gesteuert werden, Kondensatoren (C, 2C,...2^{m-1}C, C, 2C, ...2^{n-m-1}C), verbunden mit den jeweiligen Schaltern (SW_0 bis SW_{n-1}), und zwei Reset-Schalter (Res1 und Res2). Diese Kapazitäten sind zu einem Ganzzahligen der Einheit-Kapazität C gemacht. Die DAC gemäß der Erfindung besitzt eine Kapazität C, die einen Schaltungsabschnitt entsprechend zu den Nieder-"m"-Bits mit einem Schaltungsbereich entsprechend zu den Höher-"n-m"-Bits verbindet. Wie in Fig. 1 dargestellt ist, ist ein Ende der jeweiligen Kondensatoren des Schaltungsbereichs entsprechend zu den Nieder-"m"-Bits zu einem gemeinsamen Verbindungsende gestaltet. Auch ist ein Ende der jeweiligen Kondensatoren des Schaltungsabschnitts entsprechend zu den Höher-"n-m"-Bits zu einem gemeinsamen Verbindungsende gestaltet. Weiterhin ist die Kapazität C_L eine Lastkapazität einer Signalleitung, verbunden mit dem Ausgang V_{out}. Die Erdungsspannung ist als V_G eingestellt. Allerdings kann V_G irgendeine optionale, konstante Energieversorgungsquelle sein.

[0078] Die Energieversorgungsquellen V_H, V_L, eine Offset-Energieversorgungsquelle V_B und eine Energieversorgungsquelle V_A sind mit der DAC gemäß der Erfindung verbunden. Weiterhin werden, in Fällen, wo $V_H > V_L$ und $V_H < V_L$ gilt, Phasen-umgekehrte, analoge Signale über den Ausgang V_{out} ausgegeben. Auch wird hier der Ausgang dahingehend angenommen, dass er in einer normalen Phase vorliegt, wobei $V_H > V_L$ gilt, und der Ausgang wird dahingehend angenommen, dass er in einer umgekehrten Phase vorliegt, wobei $V_H < V_L$ gilt.

[0079] Die Schalter (SW_0 bis SW_{n-1}) sind, jeweils, mit der Energieversorgungsquelle V_L verbunden, wenn eingegebene, digitale Daten (D_0 bis D_{m-1})0(Lo) sind, und zu der Energieversorgungsquelle V_H, wenn die eingegebenen, digitalen Daten 1(Hi) sind. Der Reset-Schalter Rest steuert ein Aufladen elektrischer Ladungen von der V_B in die Kondensatoren (C, 2C,... 2^{n-m-1}C) entsprechend zu den Höher-"n-m"-Bits, und der Reset-Schalter Res2 steuert ein Laden von elektrischen Ladungen von V_A in die Kondensatoren (C, 2C,... 2^{m-1}C) entsprechend zu Nieder-"m"-Bits.

[0080] Weiterhin kann, durch Verbinden eines Endes des Reset-Schalters Res2 mit der Energieversorgungsquelle V_L, keine Spannung von der Energieversorgungsquelle V_A zugeführt werden.

[0081] Als nächstes wird eine Beschreibung von Vorgängen der DAC gemäß der Erfindung aufeinanderfolgend angegeben. Die Vorgänge der DAC der Erfindung können in Bezug auf Vorgänge beschrieben werden, die in eine Reset-Periode T_R und eine Dateneingabeperiode T_B unterteilt sind.

[0082] Zuerst sind die Reset-Schalter Res1 und Res2 in der Reset-Periode T_R geschlossen, wobei alle Bits (D_0 bis D_{n-1}) von digitalen Daten 0 (Lo) werden, und alle Schalter (SW_0 bis SW_{n-1}) sind mit der Energieversorgungsquelle V_1 verbunden. In diesem Zustand ist eine äquivalente Schaltung der DAC gemäß der Erfindung, die in Fig. 1 dargestellt ist, in Fig. 2(A) dargestellt.

[0083] Nachdem die Reset-Periode T_R beendet ist, werden die Voreinstellungen (Anfangswerte) 0_00, Q10, Q_20, Q_30, Q0 und QL0 einer elektrischen Ladung, akkumuliert in den jeweiligen, synthetisierten Kapazitäten, dargestellt in Fig. 2(A), wie in den nachfolgenden Ausdrücken (1a) bis (1f).

$$Q_0^0 = (2^m - 1)\cdot c\cdot(V_1 - V_A) \quad (1a)$$

$$Q_1^0 = 0 \quad (1b)$$

$$Q_2^0 = (^{2n-m} - 1)\cdot C\cdot(V_L - V_A) \quad (1c)$$

$$Q_3^0 = 0 \quad (1d)$$

$$Q^0 = c\cdot(V_L - V_A) \quad (1e)$$

$$Q_L^0 = C_L\cdot(V_L - V_A) \quad (1f)$$

[0084] Nachdem die Reset-Periode T_R beendet ist, wird eine Datenschreibperiode T_E begonnen, wobei digitale Daten (D_0 bis D_{n-1}), die optionale Bitinformationen haben, die Schalter (SW_0 bis SW_{n-1}) steuern, und eine elektrische Ladung wird in Übereinstimmung mit den jeweiligen Bitinformationen geladen und entladen. Danach entsteht ein Bereitschaftszustand. Und die elektrischen Ladungen Q_0, Q_1, Q_2, Q_3, Q und Q_L, akkumuliert

in den synthetisierten Kapazitäten C_0, C_1, C_2, C_3, C und C_L, werden schließlich so, wie in den nachfolgenden Ausdrücken (2a) bis (2f).

$$Q_0 = C_0 \cdot (V_L - V_m) \quad (2a)$$

$$Q_1 = c_1 \cdot (V_H - V_m) \quad (2b)$$

$$Q_2 = C_2 \cdot (V_L - V_{out}) \quad (2c)$$

$$Q_3 = C_3 \cdot (V_H - V_{out}) \quad (2d)$$

$$Q_L = c_L \cdot (V_{out} - V_G) \quad (2f)$$

wobei

$$c_0 = C \cdot (\overline{D}_0 + 2\overline{D}_1 + 4\overline{D}_2 + \ldots + 2^{m-1}\overline{D}_{m-1}) \quad (3a)$$

$$c_1 = c \cdot (D_0 + 2D_1 + 4D_2 + \ldots + 2^{m-1}D_{m-1}) \quad (3b)$$

$$C_2 = C \cdot (\overline{D}_m + 2\overline{D}_{m+1} + 4\overline{D}_{m+2} + \ldots + 2^{n-m-1}\overline{D}_{n-1}) \quad (3c)$$

$$C_3 = C \cdot (D_m + 2D_{m+1} + 4D_{m+2} + \ldots + 2^{n-m-1}D_{n-1}) \quad (3d)$$

[0085] Hierbei werden, an Punkten V_{out} und V_M in Fig. 2(B), die folgenden Ausdrücke (4a) und (4b) durch das Präservationsgesetz einer elektrischen Ladung aufgestellt.

$$\begin{cases} -Q_0 - Q_1 + Q = -Q_0^0 - Q_1^0 + Q^0 & \ldots(4a) \\ -Q_2 - Q_3 - Q + Q_L = -Q_2^0 - Q_3^0 - Q^0 + Q_L^0 & \ldots(4b) \end{cases}$$

[0086] Hier werden (1a) bis (1f) und (2a) bis (2f) gegen (4a) und (4b) substituiert, und das V_{out} wird herausgearbeitet, wodurch der folgende Ausdruck (5) erhalten wird.

$$V_{out} = V_B + \frac{\{c_0 + 2^m \cdot c_2 - (2^n - 1) \cdot c\} V_L + (c_1 + 2^m \cdot c_3) V_H}{(2^n - 1) \cdot c + 2^m \cdot c_L} \quad \ldots (5)$$

wobei, da die folgenden Ausdrücke (6a) und (6b) aufgestellt werden

$$c_0 + c_1 = c \cdot (1 + 2 + 4 + \ldots + 2^{m-1}) = (2^m - 1) \cdot c \quad (6a)$$

$$c_2 + c_3 = c \cdot (1 + 2 + 4 + \ldots + 2^{n-m-1}) = (2^{n-m} - 1) \cdot c \quad (6b)$$

der folgende Ausdruck erhalten werden kann

$$c_0 + c_1 + 2^m \cdot (c_2 + c_3) = (2^n - 1) \cdot c \quad (7)$$

[0087] Deshalb kann, durch Substituieren von (6a), (6b) und (7) für den Ausdruck (5), der nachfolgende Ausdruck erhalten werden

$$V_{out} = V_B + \frac{(c_1 + 2^m \cdot c_3)}{(2^n - 1) \cdot c} \cdot \alpha \cdot (V_H - V_L) \quad \ldots (8)$$

wobei α so wie in dem Ausdruck (9) nachfolgend wird; und α ein Spannungskompressionsverhältnis ist.

$$\alpha = \frac{1}{1 + \frac{2^m}{2^n - 1} \cdot \frac{c_L}{c}} \quad \ldots (9)$$

[0088] Dementsprechend kann, anhand des Ausdrucks (8), verständlich werden, dass V_{out} nicht von V_A abhängt. Basierend auf dem Ausdruck (8) zeigt Fig. 2(C) eine Grafik, in der V_{out} als die Ordinate genommen wird

und Adressen als die Abszisse genommen werden. Wie in Fig. 2(C) dargestellt ist, kann festgestellt werden, dass der Ausgangs V_{out} in einer linearen Form in Bezug auf die Adressen (0 bis 2^{n-1}) von digitalen Daten vorliegt. Weiterhin kann der Ausgang V_{out} seine Amplitude durch eine Differenz zwischen V_H und V_L bestimmen und ändert sich in einer linearen Form in Bezug auf die Adressen von digitalen Daten wie die Offset-Energieversorgungsquelle V_B, die als das Referenzpotenzial verwendet ist. Das bedeutet, dass es möglich ist, unabhängig die Spannungsamplitude des Ausgangs V_{out} und das Referenzpotenzial zu steuern. Auf der Basis hiervon kann, falls die Differenz zwischen V_H und V_L konstant ist, derselbe Ausgang sogar erhalten werden, obwohl sowohl V_H und V_L klein gemacht sind, wodurch es möglich ist, die Energieversorgungsspannung auf einem niedrigen Niveau zu halten. Dadurch kann α klein gemacht werden, das bedeutet die Kapazität C kann klein gemacht werden. Dementsprechend kann der Layout-Bereich des Kapazitätsbereichs verringert werden.

[0089] Weiterhin können in den Kapazitäten, verwendet bei dem Aufbau der vorliegenden Erfindung, Fehler, die annähernd die vorstehend angegebene, lineare Beziehung erfüllen, zugelassen werden.

[0090] Nachfolgend wird eine Beschreibung von bevorzugten Ausführungsformen einer DAC gemäß der Erfindung vorgenommen. Detaillierte Anordnungen der DAC gemäß der Erfindung sind nicht auf die nachfolgenden Ausführungsformen beschränkt.

Ausführungsform 1

[0091] Fig. 3 stellt ein Schaltungsdiagramm einer 8-Bit-DAC der Ausführungsform dar. Eine DAC der Ausführungsform, dargestellt in Fig. 3, verwaltet digitale Daten, die aus acht Bits (D_0(LSB) bis D_7(MSB)) bestehen. Auch sind die Acht-Bit-Digitaldaten in untere vier Bits (D_0 bis D_3) und obere vier Bits (D_4 bis D_7) unterteilt.

[0092] Die DAC der Ausführungsform besitzt, wie in Fig. 3 dargestellt ist, acht Schalter (SW_0 bis SW_7), gesteuert durch die jeweiligen Bits der Acht-Bit-Digitaldaten (D_0 bis D_7), Kondensatoren (C, 2C, 4C, 8C, C, 2C, 4C und 8C), verbunden mit den jeweiligen Schaltern (SW_0 bis SW_7), und zwei Reset-Schalter (Res1 und Res2). Auch besitzt die DAC der Ausführungsform eine Kapazität, die einen Schaltungsabschnitt entsprechend zu den niedrigeren vier Bits mit einem Schaltungsabschnitt entsprechend zu den höheren vier Bits verbindet.

[0093] Energieversorgungsquellen V_H und V_1 und eine Offset-Energieversorgungsquelle V_B sind mit der DAC gemäß der Ausführungsform verbunden.

[0094] Die Schalter (SW_0 bis SW_7) sind mit der Energieversorgungsquelle V_L verbunden, wenn die jeweiligen Bits von eingegebenen, digitalen Daten (D_0 bis D_7)0(Lo) sind, und mit der Energieversorgungsquelle V_H, wenn die jeweiligen Bits der digitalen Eingangsdaten 1 (Hi) sind. Dies ist dasselbe wie in der vorstehenden Beschreibung. Der Reset-Schalter Rest steuert ein Aufladen von elektrischen Ladungen von der V_B in die Kondensatoren (C, 2C, 4C und 8C) entsprechend zu den oberen vier Bits. Auch ist ein Ende der Kondensatoren (C, 2C, 4C und 8C) entsprechend zu den niedrigeren vier Bits mit dem Reset-Schalter Res2 verbunden.

[0095] Die Acht-Bit-DAC gemäß der Ausführungsform unterscheidet sich in ihrem Aufbau von der DAC, die in Fig. 1 vorstehend dargestellt ist. Der Punkt, in dem die DAC der Ausführungsform unterschiedlich gegenüber derjenigen, die in Fig. 1 dargestellt ist, ist, ist derjenige, dass ein Ende des Reset-Schalters Res2 mit der Energieversorgungsquelle V_1 verbunden ist und keine Spannung von der Energieversorgungsquelle V_A zugeführt wird. Allerdings hängt, wie vorstehend beschrieben ist, die Ausgangsspannung V_{out} nicht von V_A ab, wodurch die DAC der Ausführungsform so wie in dem DAC, dargestellt in Fig. 1 vorstehend, arbeitet.

[0096] Als nächstes wird eine Beschreibung der Vorgänge der DAC entsprechend der Ausführungsform sequenziell angegeben. Die Vorgänge der DAC gemäß der Ausführungsform werden in Verbindung mit Vorgängen, unterteilt in eine Reset-Periode T_R und eine Dateneingabeperiode T_E, beschrieben.

[0097] Zuerst sind die Reset-Schalter Res1 und Res2 in der Reset-Periode T_R geschlossen, wobei alle Bits der digitalen Videodaten (D_0 bis D_7) 0 (Lo) werden, und alle Schalter (SW_0 bis SW_7) sind mit der Energieversorgungsquelle V_1 verbunden. In diesem Zustand ist eine äquivalente Schaltung der DAC gemäß der Ausführungsform dieselbe wie diejenige, die in Fig. 4(A) dargestellt ist.

[0098] Nachdem die Reset-Periode T_R beendet ist, werden Voreinstellungen (Anfangswerte Q_0, Q_1, Q_2, Q_3, Q und Q_L von elektrischen Ladungen), akkumuliert in den synthetisierten Kondensatoren C_0, C_1, C_2, C_3, C und C_L, dargestellt in Fig. 4(A), schließlich so wie in den nachfolgenden Ausdrücken (10a) bis (10f).

$$Q^0_0 = 0 \quad (10a)$$

$$Q_1{}^0 = 0 \quad (10b)$$

$$Q_2{}^0 = 15 \cdot c \cdot (V_L - V_B) \quad (10c)$$

$$Q_3{}^0 = 0 \quad (10d)$$

$$Q^0 = c \cdot (V_L - V_B) \quad (10e)$$

$$Q_L{}^0 = c_L \cdot (V_B - V_G) \quad (10f)$$

wobei die folgenden Ausdrücke erfüllt werden können:

$$Q_0 = C_0 \cdot (V_L - V_m) \quad (11a)$$

$$Q_1 = c_1 \cdot (V_H - V_m) \quad (11b)$$

$$Q_2 = c_2 \cdot (V_L - V_{out}) \quad (11c)$$

$$Q_3 = c_3 \cdot (V_H - V_{out}) \quad (11d)$$

$$Q = c \cdot (V_m - V_{out}) \quad (11e)$$

$$Q_L = c_L (V_{out} - V_G) \quad (11f)$$

[0099] Nachdem die Reset-Periode beendet ist, werden digitale Daten (D_0 bis D_7), die optionale Bitinformationen haben, zu den Schaltern (SW_0 bis SW_7) bereitgestellt, wobei eine elektrische Ladung in Übereinstimmung mit den jeweiligen Bitinformationen geladen oder entladen wird. Schließlich werden die elektrischen Ladungen Q_0, Q_1, Q_2, Q_3, Q und Q_L, akkumuliert in den synthetisierten Kondensatoren C_0, C_1, C_2, C_3, C und C_L, so, wie in den vorstehenden Ausdrücken (11a) bis (11f).

[0100] Auch werden die nachfolgenden Ausdrücke aufgestellt:

$$c_0 = c \cdot (\overline{D}_0 + 2\overline{D} + 4\overline{D}_2 + 8\overline{D}_3) \quad (12a)$$

$$c_1 = c \cdot (D_a + 2D_1 + 4D_2 + 8D_3) \quad (12b)$$

$$c_2 = c \cdot (\overline{D}_4 + 2\overline{D}_5 + 4\overline{D}_6 + 8\overline{D}_7) \quad (12c)$$

$$c_3 = c \cdot (D + 2D_5 + 4D_6 + 8D_7) \quad (12d)$$

[0101] Hier können, an Punkten V_{out} und V_M in **Fig.** 4, die folgenden Ausdrücke (13a) und (13b) durch das Präservationsgesetz einer elektrischen Ladung aufgestellt werden.

$$\begin{cases} -Q_0 - Q_1 + Q = -Q_0^0 - Q_1^0 + Q^0 & \ldots(13a) \\ -Q_2 - Q_3 - Q + Q_L = -Q_2^0 - Q_3^0 - Q^0 + Q_L^0 & \ldots(13b) \end{cases}$$

[0102] Hierbei wird, wenn der Ausgang V_{out} aufgelöst wird oder durch Substituieren von (10a) bis (10f) und (12a) bis (12f) gegen (13a) und (13b) herausgearbeitet wird, der Ausgang V_{out} wie in dem folgenden Ausdruck (14).

$$V_{out} = V_B + \frac{\{c_0 + 16 \cdot c_2 - 255 \cdot c\} V_L + (c_1 + 16 \cdot c_3) V_H}{255 \cdot c + 16 \cdot c_L} \quad \ldots (14)$$

[0103] Das bedeutet, dass, da die folgenden Ausdrücke (15a) und (15b) aufgestellt sind

$$c_0 + c_1 = c \cdot (1 + 2 + 4 + 8) = 15 \cdot c \quad (15a)$$

$c_2 + c_3 = c \cdot (1 + 2 + 4 + 8) = 15 \cdot c$ (15b)

der folgende Ausdruck erhalten werden kann

$c_0 + c_1 + 16 \cdot (c_2 + c_3) = 255 \cdot c$ (16)

[0104] Auch kann der folgende Ausdruck 17 durch Substituieren von (15a), (15b) und (16) gegen den Ausdruck (14) aufgestellt werden

$$V_{out} = V_B + \frac{(c_1 + 16 \cdot c_3)}{255 \cdot c} \cdot \alpha \cdot (V_H - V_L) \quad \ldots (17)$$

wobei α wie folgt ist

$$\alpha = \frac{1}{1 + \frac{16}{255} \cdot \frac{c_L}{c}} \quad \ldots (18)$$

[0105] Deshalb wird durch den Ausdruck (17) verständlich, dass der Ausgang V_{out} in einer linearen Form in Bezug auf die Adressen (0 bis 2s-1) von digitalen Daten vorliegt. In dieser Ausführungsform können, da Acht-Bit-Digitaldaten verwaltet werden, 256 Typen von Ausgängen V_{out} erhalten werden. Hierzu ist, wenn die jeweiligen Parameter in dem Ausdruck (17) geändert werden, eine Grafik, die Übergänge des Ausgangs V_{out} und der Adressen von digitalen Daten darstellen, in Fig. 29 gezeigt.

[0106] Der Ausgang V_{out} kann seine Amplitude durch eine Differenz zwischen V_H und V_L und Änderungen in Bezug auf die Adressen von digitalen Daten, wobei V_B als das Referenzpotenzial verwendet wird, bestimmen. Das bedeutet, dass es möglich ist, unabhängig die Spannungsamplitude des Ausgangs V_{out} und das Referenzpotenzial zu steuern. Basierend hierauf kann, wenn die Differenz zwischen V_H und V_L konstant ist, derselbe Ausgang V_o sogar erhalten werden, obwohl V_H und V_L klein gemacht sind, wodurch die Energieversorgungsspannung auf einem geringen Niveau gehalten werden kann. Deshalb ist es möglich, α klein zu machen, das bedeutet, die Kapazität C kann klein gemacht werden, wodurch der Layout-Bereich des Kapazitätsbereichs verringert werden kann.

(Ausführungsform 2)

[0107] In der Ausführungsform wird eine Beschreibung eines Falls vorgenommen, bei dem die DAC gemäß der vorstehenden Ausführungsform 1 für eine Ansteuerschaltung einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix verwendet wird.

[0108] Fig. 5 zeigt ein allgemeines Blockdiagramm der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix gemäß der Ausführungsform, wobei eine Source-Signalleitung-Ansteuerschaltung A mit **501** bezeichnet ist, eine Source-Signalleitung-Ansteuerschaltung B mit **502** bezeichnet ist, eine Gate-Signalleitung-Ansteuerschaltung mit **503** bezeichnet ist, eine Schaltung der aktiven Matrix mit **504** bezeichnet ist und eine Digital-Videodaten-Teilungsschaltung (SPC: Serial-to-Parallel Conversion Circuit) mit **505** bezeichnet ist.

[0109] Die Source-Signalleitung-Ansteuerschaltung A **501** besitzt Schieberegisterschaltungen (240 Stufen × 2 Schieberegisterschaltung) **501-1**, Verriegelungsschaltungen 1 (960 × 8 Digital-Verriegelungsschaltungen) **501-2**, Verriegelungsschaltungen 2 (960 × 8 Digital-Verriegelungsschaltungen) **501-3**, Selektorschaltungen 1 (240 Selektorschaltungen) **501-4**, D/A-Wandlerschaltungen (240 DACs) **501-5**, und Selektorschaltungen 2 (240 Selektorschaltungen) **501-6**. Zusätzlich besitzt sie eine Pufferschaltung und eine Pegel-Verschiebeschaltung (keine davon ist dargestellt). Weiterhin umfasst, zur Vereinfachung der Beschreibung, die DAC **501-5** eine Pegel-Verschiebeschaltung.

[0110] Die Source-Signalleitung-Ansteuerschaltung B **502** besitzt denselben Aufbau wie derjenige der Source-Signalleitung-Ansteuerschaltung A **501**. Zusätzlich führt die Source-Signalleitung-Ansteuerschaltung A **501** Videosignale (Gradations-Spannungssignale) zu den ungerade nummerierten Source-Signalleitungen zu, während die Source-Signalleitung-Ansteuerschaltung B **502** Videosignale zu den gerade nummerierten Source-Signalleitungen zuführt.

[0111] Weiterhin sind in der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix gemäß der Ausfüh-

rungsform nur zwei Source-Signalleitung-Ansteuerschaltungen A **501** und B **502** vorgesehen, und zwar zur Vereinfachung der Beschreibung, so dass diese Ansteuerschaltungen die Oberseite und die Unterseite der Schaltung der aktiven Matrix dazwischen halten können. Allerdings kann, wenn es das Schaltungs-Anordnungs-Layout ermöglicht, nur eine Source-Signalleitung-Ansteuerschaltung vorgesehen werden.

[0112] Auch ist eine Gate-Signalleitung-Ansteuerschaltung mit 503 bezeichnet, die eine Schieberegisterschaltung, eine Pufferschaltung, eine Pegel-Verschiebeschaltung, usw., besitzt (die nicht in den Zeichnungen dargestellt sind).

[0113] Die Schaltung **504** der aktiven Matrix besitzt Pixel, die aus 1920 (seitlichen) × 1080 (längs) Pixeln bestehen. Ein Pixel-TFT ist in den jeweiligen Pixeln angeordnet, wobei die Source-Signalleitung elektrisch mit dem Source-Bereich der jeweiligen Pixel-TFTs verbunden ist, und eine Gate-Signalleitung ist elektrisch mit der Gate-Elektrode verbunden. Auch ist eine Pixelelektrode elektrisch mit dem Drain-Bereich der jeweiligen Pixel-TFTs verbunden. Die jeweiligen Pixel-TFTs steuern eine Zuführung von Videosignalen (Abstufungsspannung) zu den Pixelelektroden, die elektrisch mit den jeweiligen Pixel-TFTs verbunden sind. Dort, wo ein Videosignal (Gradations-Abstufungsspannung) zu den jeweiligen Pixelelektroden zugeführt wird, und eine Spannung an das Flüssigkristall, platziert zwischen den jeweiligen Pixelelektroden, und Elektroden gegenüberliegend dazu, angelegt ist, wird das Flüssigkristall angesteuert.

[0114] Hier wird eine Beschreibung von Vorgängen und Strömen von Signalen einer Flüssigkristallanzeigevorrichtung vom Typ mit einer aktiven Matrix gemäß der Erfindung angegeben.

[0115] Zuerst werden Vorgänge der Source-Signalleitung-Ansteuerschaltung A **501** beschrieben. Ein Taktsignal (CK) und ein Startimpuls (SP) werden in die Schieberegisterschaltung **501-1** eingegeben. Die Schieberegisterschaltung **501-1** erzeugt Zeitabstimmungssignale in der Reihenfolge auf der Basis des Taktsignals (CK) und des Startimpulses (SP), und liefert sequenziell Zeitabstimmungssignale zu den darauf folgenden Schaltungen über die Pufferschaltungen (nicht dargestellt), usw..

[0116] Die Zeitabstimmungssignale von der Schieberegisterschaltung **501-1** werden durch die Pufferschaltungen, usw., gepuffert. Da eine Anzahl von Schaltungen und Elementen mit der Source-Signalleitung verbunden ist, zu der Zeitabstimmungssignale zugeführt werden, ist die Lastkapazität (parasitäre Kapazität) groß. Um das Ansteigen und Abfallen der Zeitabstimmungssignale davor zu bewahren, dass sie ausdrucksschwach werden, da die Lastkapazität groß ist, ist diese Pufferschaltung vorgesehen.

[0117] Die Zeitabstimmungssignale, gepuffert durch die Pufferschaltung, werden zu der Verriegelungsschaltung 1 (**501-2**) zugeführt. Die Verriegelungsschaltung 1 (**501-2**) besitzt 960 Stufen von Verriegelungsschaltungen, die 8-Bit-Digital-Videodaten verarbeiten. Die Verriegelungsschaltung 1 (**501-2**) nimmt sequenziell digitale Videodaten, bereitgestellt durch die Digital-Videodaten-Teilungsschaltung, auf, und hält sie so wie die vorstehend angegebenen Zeitabstimmungssignale eingegeben werden.

[0118] Die Zeit, bis die digitalen Videodaten vollständig in allen Stufen der Verriegelungsschaltung 1 (**501-2**) geschrieben sind, wird als eine "Zeilenperiode" ("line period") bezeichnet. Das bedeutet, dass das Zeitintervall von der Zeit an, zu der ein Schreiben der digitalen Videodaten in der äußerst linksseitigen Stufe in der Verriegelungsschaltung 1 (**501-2**) begonnen wird, bis zu dem Zeitpunkt, zu dem ein Schreiben von digitalen Videodaten an der äußerst rechtsseitigen Stufe der Verriegelungsschaltung beendet wird, die Zeilen- bzw. Linienperiode ist. Tatsächlich kann eine Periode, in der eine horizontale Rückkehr-Periode zu der vorstehend angegebenen Zeilenperiode hinzugefügt wird, als eine "Zeilenperiode" bezeichnet werden.

[0119] Nachdem eine Zeilenperiode beendet ist, wird ein Verriegelungssignal zu der Verriegelungsschaltung 2 (**501-3**) in Übereinstimmung mit einer Vorgangs-Zeitabstimmung der Schieberegisterschaltung **501-1** zugeführt. Zu diesem Zeitpunkt werden die digitalen Videodaten, die in der Verriegelungsschaltung 1 (**501-2**) geschrieben und gehalten sind, zu der Verriegelungsschaltung 2 (**501-3**), alle auf einmal, abgeschickt, und werden in allen Stufen der Verriegelungsschaltung 2 (**501-3**) geschrieben und dort gehalten.

[0120] Auf der Basis der Zeitabstimmungssignale, die von der Schieberegisterschaltung **501-1** kommen, werden digitale Videodaten, die von der Digital-Videodaten-Teilungsschaltung bereitgestellt werden, wiederum sequenziell in die Verriegelungsschaltung 1 (**501-2**) hineingeschrieben, die ein Abschicken von digitalen Videodaten zu der Verriegelungsschaltung 2 beendet (**501-3**).

[0121] In der zweiten Linienperiode werden die digitalen Videodaten, die in die Verriegelungsschaltung 2

(**501-3**) hineingeschrieben und gehalten sind, sequenziell durch die Selektorschaltung 1 (**501-4**) ausgewählt und zu der D/A-Wandlerschaltung (DAC) **501-5** zugeführt. Weiterhin entspricht, in der Ausführungsform, in der Selektorschaltung 1 (**501-4**), eine Selektorschaltung vier Source-Signalleitungen.

[0122] Hier wird, um die Selektorschaltung 1 (**501-4**), verwendet in dieser Ausführungsform, zu beschreiben, Bezug auf eine Selektorschaltung genommen, die 2-Bit-Digital-Videodaten (Fig. 6 und Fig. 7) verwaltet. Wie in der Ausführungsform ist der konzeptmäßige Aufbau der Selektorschaltung, die 8-Bit-Digital-Daten verwaltet, derselbe wie derjenige der Selektorschaltung, die 2-Bit-Digital-Videodaten verwaltet. Auch kann eine Selektorschaltung, die in der japanischen Patentanmeldung No. 9-286098 beschrieben ist, bei der es sich um eine Patentanmeldung, vorgenommen durch diesen Anmelder hier, handelt, verwendet werden.

[0123] Fig. 6 stellt ein Schaltungsdiagramm einer Selektorschaltung dar. In Fig. 6 bezeichnen Bezugsbuchstaben A, B, C und D Source-Signalleitungen, und der Zusatz 0 oder 1, angehängt an die Bezugsbuchstaben A, B, C und D stellt Bits von 2-Bit-Digital-Videodaten, eingegeben in die Source-Signalleitungen, dar. Digitale Videodaten entsprechend zu den Source-Signalleitungen A, B, C oder D werden durch Auswahlsignale SS1 und SS2, ein Viertel für ein Viertel in einer Linienabtastperiode (horizontale Abtastperiode), ausgewählt und werden von Out-0 und Out-1 ausgegeben. Fig. 7 stellt ein Zeitabstimmungsdiagramm der Selektorschaltung dar, wobei L und S Verriegelungssignale sind.

[0124] In der Selektorschaltung **501-4** der Ausführungsform ist eine Selektorschaltung für alle vier Source-Signalleitungen vorgesehen. Auch sind 8-Bit-Digital-Videodaten, zugeführt von der Verriegelungsschaltung **1** (**501-2**) zu den entsprechenden Source-Signalen, Viertel für Viertel in einer Abtastperiode ausgewählt.

[0125] 8-Bit-Digital-Videodaten, ausgewählt durch die Selektorschaltung **501-4**, werden in die DAC **501-5** zugeführt. Hier wird eine Beschreibung einer DAC, verwendet in dieser Ausführungsform, unter Bezugnahme auf Fig. 8 und **Fig.** 9 vorgenommen.

[0126] Fig. 8 stellt ein Schaltungsdiagramm der DAC, verwendet in dieser Ausführungsform, dar. Zusätzlich ist es, obwohl die DAC der Ausführungsform Pegel-Verschiebeschaltungen (L. S) besitzt, möglich, die DAC ohne die Verwendung der Pegel-Verschiebeschaltungen aufzubauen. Weiterhin stellt Fig. 9(A) einen Schaltungsaufbau der Pegel-Verschiebeschaltung (L. S) dar. In der Pegel-Verschiebeschaltung wird, wenn ein Signal Lo in den Eingang IN eingegeben wird und ein Signal Hi in den Eingang Inb eingegeben wird, eine Versorgung mit hohem Potenzial VddHI von dem Ausgang OUT ausgegeben, und eine Energieversorgung mit niedrigem Potenzial Vss wird von dem Ausgang OUTb ausgegeben. Und wenn ein Signal Hi in den Eingang IN eingegeben wird und ein Signal Lo in den Eingang INb eingegeben wird, wird eine Energieversorgung mit niedrigem Potenzial Vss von dem Ausgang OUT ausgegeben und eine Energieversorgung mit hohem Potenzial VddHI wird von dem Ausgang OUT ausgegeben.

[0127] In der DAC der Ausführungsform sind Umkehrdaten (hier umgekehrte D_0 bis D_7) der digitalen Videodaten (D_0 bis D_7) so ausgelegt, um in einen Eingang einer NOR-Schaltung (**501-5-1**) eingegeben zu werden. Ein Reset-Impuls A (ResA) wird in den anderen Eingang der NOR-Schaltung (**501-5-1**) eingegeben. Der Reset-Impuls A wird in der Reset-Periode TR der DAC eingegeben. In dem Fall der Ausführungsform werden digitale Videodaten (umgekehrte D_0 bis D_7) in die NOR-Schaltung (**501-5-1**) in der Reset-Periode TR eingegeben. Allerdings werden, während der Reset-Impuls A (ResA) in die NOR-Schaltung eingegeben wird, keine digitalen Videodaten von der NOR-Schaltung ausgegeben.

[0128] Weiterhin kann die NOR-Schaltung weggelassen werden und die digitalen Videodaten (umgekehrte D_0 bis D_7) können eingegeben werden, nachdem die Reset-Periode T_R beendet ist.

[0129] Nachdem die Reset-Periode T_R beendet ist, wird die Datenschreibperiode T_E begonnen, der Spannungspegel der 8-Bit-Digital-Videodaten wird durch die Pegel-Verschiebeschaltung angehoben und die Daten werden in die Umschaltschaltungen (SW_0 bis SW_7) eingegeben.

[0130] Die Umschaltschaltungen (SW_0 bis SW_7) sind jeweils aus zwei analogen Schaltern ASW1 und ASW2 aufgebaut. Der Schaltungsaufbau der jeweiligen analogen Schalter ASW1 und ASW2 ist in Fig. 9(B) dargestellt. Ein Ende des ASW1 ist mit DC_VIDEO_L verbunden und das andere Ende ist mit einem Ende des ASW2 und Kondensatoren verbunden. Auch ist ein Ende des jeweiligen ASW2 DC_VIDEO_H, und das andere Ende ist mit einem Ende des ASW2 und Kondensatoren (1pF, 2pF, 4pF, 8pF, 1pF, 2pF, 4pF, 8pF) verbunden. Einer der jeweiligen Kondensatoren ist mit zwei analogen Schaltern verbunden, und das andere Ende davon ist mit dem Reset-Schalter 2 (Res2) verbunden. Auch ist ein Ende des Reset-Schalters 1 mit DC_VIDEO_M verbun-

den und das andere Ende ist mit einem Ende des Kondensators entsprechend zu den oberen Bits verbunden. Reset-Impulse (ResB) und umgekehrte Impulse (umgekehrte ResB) werden in die Reset-Schalter Res1 und Res2 eingegeben.

[0131] Auch ist ein Kondensator (1pF) an dem Verbindungspunkt zwischen der Schaltung entsprechend zu den höheren Bits und der Schaltung entsprechend zu den niedrigeren Bits vorgesehen. Zusätzlich sind alle Kondensatoren, die vorstehend in der Ausführungsform beschrieben sind, nicht auf die Werte, die hier beschrieben sind, beschränkt.

[0132] Die DAC **501-5** wandelt 8-Bit-Digital-Videodaten in analoge Videodaten (Abstufungsspannungen) um und sie werden sequenziell in die Source-Signalleitungen, ausgewählt durch die Auswahlschaltung 2 (**501-6**), zugeführt. Vorgänge der DAC in der Ausführungsform entsprechen den Vorgängen der vorstehend angegebenen Ausführungsform 1, und der Ausgang V_{OUT} ist durch den vorstehend angegebenen Ausdruck (17) dargestellt.

[0133] Analoge Signale, zugeführt in die Source-Signalleitungen, werden weiterhin in den Source-Bereich von Pixel-TFTs einer Schaltung mit aktiver Matrix, verbunden mit den Source-Signalleitungen, zugeführt.

[0134] Eine Source-Signalleitung-Ansteuerschaltung B ist mit 502 bezeichnet, und der Aufbau davon ist derselbe wie derjenige der Source-Signalleitung-Ansteuerschaltung A 501. Die Source-Signalleitung-Ansteuerschaltung B 502 führt analoge Videodaten zu den gerade nummerierten Source-Signalleitungen zu.

[0135] Ein Zeitabstimmungssignal von dem Verschieberegister (nicht dargestellt) wird in eine Pufferschaltung (nicht dargestellt) in der Gate-Signalleitung-Ansteuerschaltung **503** zugeführt, und wird weiter in die entsprechenden Gate-Signalleitungen (Abtastleitungen) zugeführt. Da eine Gate-Elektrode der Pixel-TFTs äquivalent zu einer Linie mit der Gate-Signalleitung verbunden ist und alle Pixel-TFTs äquivalent zu einer vollen Linie auf EIN geschaltet sein müssen, wird eine Gate-Elektrode, die eine größere Stromkapazität besitzt, in der Pufferschaltung verwendet.

[0136] Demzufolge wird ein Umschalten der entsprechenden Pixel-TFTs durch Abtastsignale von der Gate-Signalleitung-Ansteuerschaltung durchgeführt, wobei analoge Signale von der Source-Signalleitung-Ansteuerschaltung in die Pixel-TFTs zugeführt werden, um Flüssigkristallpartikel anzusteuern.

[0137] Eine Digital-Videodaten-Teilungsschaltung (SP: Serial-to-Parallel Conversion Circuit) ist mit **505** bezeichnet. Die Digital-Videodaten-Teilungsschaltung **505** ist eine Schaltung zum Abfallenlassen der Frequenz der digitalen Videodaten, eingegeben von der Außenseite, auf 1/m. Durch Teilen der digitalen Videodaten, eingegeben von der Außenseite, kann die Frequenz von Signalen, notwendig für Vorgänge der Ansteuerschaltung, auf 1/m abgesenkt werden. Hier wird eine kurze Beschreibung der Digital-Videodaten-Teilungsschaltung **505**, verwendet in der Ausführungsform, unter Bezugnahme auf die Fig. 10(A) und Fig. 10(B) vorgenommen: Wie in Fig. 10(A) dargestellt ist, besitzt die Digital-Videodaten-Teilungsschaltung in der Ausführungsform einen Taktgenerator und eine Vielzahl von SPC-Basiseinheiten. Der Aufbau der SPC-Basiseinheiten ist in Fig. 10(B) dargestellt. In der Zeichnung sind H-DL und L-DL Verriegelungsschaltungen, bezeichnet als "D" Verriegelungen. Die H-DL ist eine D-Verriegelungsschaltung, die ein Eingangssignal verriegelt, wenn das Verriegelungssignal, eingegeben in die D-Verriegelung, Hi ist, und L-DL ist auch eine LD-Verriegelungsschaltung, die ein Eingangssignal verriegelt, wenn das Verriegelungssignal, eingegeben in die D-Verriegelung, Lo ist.

[0138] In der Ausführungsform werden 8-Bit-Digital-Videodaten mit 80 MHz in die Digital-Videodaten-Teilungsschaltung **505** eingegeben. Die Digital-Videodaten-Teilungsschaltung **505** wandelt 8-Bit-Digital-Videodaten mit 80 MHz, eingegeben von der Außenseite, in eine Seriell-zu-Parallel-Form um und führt digitale Videodaten mit 10 MHz zu einer Source-Signalleitung-Ansteuerschaltung zu.

[0139] Weiterhin werden, zusätzlich zu den digitalen Videodaten mit 80 MHz, Takte (CK) mit 40 MHz und Reset-Impulse Res von der Außenseite in die Digital-Videodaten-Teilungsschaltung **505** der Ausführungsform eingegeben. Die Digital-Videodaten-Teilungsschaltung **505** der Ausführungsform muss nur die Hälfte der Frequenz der eingegebenen, digitalen Videodaten takten, wodurch, im Vergleich zu Beispielen nach dem Stand der Technik, die Digital-Videodaten-Teilungsschaltung **505** gemäß der Ausführungsform ausgezeichnet in der Stabilität und der Zuverlässigkeit ist.

[0140] Hier wird Bezug auf Fig. 11 genommen, die ein Zeitdiagramm der SPC-Basiseinheit, die die Digital-Videodaten-Teilungsschaltung bildet, darstellt.

[0141] Das Zeitdiagramm, das in Fig. 11 dargestellt ist, zeigt Zustände, wo eingegebene, serielle, digitale Daten (D-1, D-2,... D-10,...) in zwei parallele, digitale Daten (P1 und P2) umgewandelt werden.

[0142] Hier wird eine Beschreibung eines Beispiels von Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, beschrieben in der Ausführungsform, angegeben. In dieser Ausführungsform ist ein solches Beispiel in den **Fig.** 9 bis **Fig.** 12 dargestellt, in dem eine Vielzahl von TFTs auf einem Substrat, das eine Isolationsfläche besitzt, gebildet ist, und eine Schaltung mit aktiver Matrix, eine Source-Signalleitung-Ansteuerschaltung, eine Gate-Signalleitung-Ansteuerschaltung, eine Digital-Daten-Teilungsschaltung, und andere periphere Schaltungen, usw., sind auf demselben Substrat gebildet. Das Beispiel, das nachfolgend beschrieben ist, stellt einen Zustand dar, bei dem ein Pixel-TFT der Schaltung **1** für die aktive Matrix und eine CMOS-Schaltung, die die Basisschaltung der anderen Schaltungen ist (Source-Signalleitung-Ansteuerschaltung, Gate-Signalleitung-Ansteuerschaltung, Digital-Daten-Teilungsschaltung und andere periphere Schaltungen), gleichzeitig gebildet sind. Auch wird in dem folgenden Beispiel eine Beschreibung des Verfahrens zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix für den Fall angegeben, bei dem die CMOS-Schaltung, die P-Kanal-TFTs und N-Kanal-TFTs jeweils mit einer Gate-Elektrode versehen sind. Allerdings ist es auch möglich, eine CMOS-Schaltung herzustellen, die durch TFTs, versehen mit einer Vielzahl von Gate-Elektroden, wie beispielsweise einem Doppel-Gate oder einem Dreifach-Gate, gebildet sind. Auch können in dem folgenden Beispiel, obwohl die Pixel-TFTs Doppel-Gate-N-Kanal-TFTs sind, die Pixel-TFTs aus TFTs eines einzelnen Gates, eines Dreifach-Gates, usw., aufgebaut sein.

[0143] Es wird nun Bezug auf Fig. 12(A) genommen. Zuerst wird ein Quarzsubstrat **4001** als ein Substrat präpariert, das eine Isolationsfläche besitzt. Ein Siliziumsubstrat, auf dem eine thermisch oxidierte Schicht gebildet ist, kann anstelle eines Quarzsubstrats verwendet werden. Ein solches Verfahren kann eingesetzt werden, bei dem eine amorphe Siliziumschicht einmal auf dem Quarzsubstrat gebildet ist und ein Isolationsfilm durch vollständiges, thermisches Oxidieren davon erhalten wird. Auch können ein Quarzsubstrat, ein keramisches Substrat oder ein Siliziumsubstrat, auf dem eine Siliziumnitridschicht gebildet ist, als ein Isolationsfilm verwendet werden. Als nächstes wird eine Grundschicht **4002** gebildet. In dieser Ausführungsform wurde Siliziumdioxid (SiO_2) als die Grundschicht **4002** verwendet. Als nächstes wird eine amorphe Siliziumschicht **4003** gebildet. Die amorphe Siliziumschicht **4003** wird so eingestellt, dass die Endschichtdicke (die Schichtdicke, die erhalten ist, nachdem eine Schichtverringerung nach einer thermischen Oxidation berücksichtigt ist) 10 bis 75 nm (vorzugsweise 15 bis 45 nm) wird.

[0144] Weiterhin ist es wichtig, gründlich Verunreinigungen in der Schicht zu handhaben, wenn eine amorphe Siliziumschicht **4003** gebildet wird. In dem Fall dieser Ausführungsform wird dies so kontrolliert, dass die Konzentration von C (Kohlenstoff) und N (Stickstoff), die Verunreinigungen sind, um eine darauf folgende Kristallisierung in der amorphen Siliziumschicht **4003** zu behindern, 5×10^{18} Atome/cm^3 oder geringer ist (angegeben mit 4 × 1017 Atome/cm^3 oder geringer, vorzugsweise 2×10^{17} Atome/cm^3 oder geringer), und die Konzentration von 0 (Sauerstoff) $1{,}5 \times 10^{19}$ Atome/cm^3 oder geringer ist (angegeben mit 1×10^{18} Atome/cm^3 oder geringer, vorzugsweise 5×10^{17} Atome/cm^3 oder geringer). Wenn Verunreinigungen unter einem höheren Verhältnis als das Vorstehende existieren, können sie nachteilig eine darauf folgende Kristallisierung beeinflussen, und führen zu einer Verringerung der Schichtqualität, nachdem die Kristallisierung abgeschlossen ist. In der Beschreibung ist die Konzentration von Verunreinigungselementen in der Schicht mit den minimalen Werten entsprechend den Ergebnissen der Messung-SIMS (secondary ion mass analysis – Sekundär-Ionen-Massenanalyse) definiert.

[0145] Um den vorstehend angegebenen Aufbau zu erhalten, ist es bevorzugt, dass ein thermischer CVD-Ofen mit niedrigem Druck, verwendet in diesem Beispiel, periodisch trockengereinigt wird, und eine Reinhaltung der die Schicht bildenden Kammer wird versucht. Ein CIF_3-(Chlorfluorid)-Gas mit 100 bis 300 sccm wird in einem Ofen zirkuliert, der auf 200 bis 400°C aufgeheizt wird, und Fluorid, erzeugt durch ein thermisches Zersetzen, wird für eine Trockenreinigung der die Schicht bildenden Kammer verwendet.

[0146] Basierend auf einer Kenntnis des Anmelders ist es dort, wo die Temperatur im Ofen 300°C und der Umfang einer Strömung von CIF_3-Gas 300 sccm beträgt, möglich, vollständig Verunreinigungen (zusammengesetzt aus Silizium als ein Hauptbestandteil) mit ungefähr 2 µm einer Dicke in vier Stunden zu beseitigen.

[0147] Weiterhin ist die Wasserstoffkonzentration in der amorphen Siliziumschicht **4003** einer der wesentlichen Parameter. Falls der Wasserstoffgehalt auf ein geringeres Niveau unterdrückt wird, kann ein besseres Ergebnis beim Erreichen einer gut kristallisierten Schicht erzielt werden. Deshalb ist es bevorzugt, dass ein Niederdruck-CVD-Verfahren verwendet wird, um die amorphe Siliziumschicht **4003** zu bilden. Auch kann ein Plasma-CVD-Verfahren durch Optimierung der Schichtbildungsbedingungen eingesetzt werden.

[0148] Als nächstes wird ein Kristallisierungsprozess für die amorphe Siliziumschicht **4003** ausgeführt. Eine Technologie, offenbart durch die japanische Patentoffenlegung No. 130652 von 1995, wird als Mittel für eine Kristallisation verwendet. Irgendeine der Ausführungsform 1 oder 2 in derselben Veröffentlichung kann verwendet werden. In dieser Ausführungsform ist es bevorzugt, dass die Technologie, offenbart durch die Ausführungsform 2 in derselben Patentveröffentlichung, verwendet wird (für Details siehe die japanische Patentoffenlegung No. 78329 von 1996).

[0149] Die Technologie, die durch die japanische offengelegte Patentveröffentlichung No. 78329 von 1996 offenbart ist, bildet einen Masken-Isolationsfilm **4004** mit 150 nm, der einen Bereich für ein Dotieren eines Katalysatorelements auswählt. Der Masken-Isolationsfilm **4004** besitzt eine Vielzahl von offenen Öffnungen für ein Dotieren der Katalysatorelemente. Mit den Positionen der offenen Öffnungen bzw. Durchgängen ist es möglich, die Positionen von Bereichen einer Kristallisation zu bestimmen (Fig. 12(B)).

[0150] Und eine Lösung **4005** (Ni-Acetat-Ethanol-Lösung), die Nickel (Ni) als ein Katalysatorelement enthält, um eine Kristallisation der amorphen Siliziumschicht **4003** zu unterstützen, wird durch ein Schleuderbeschichtungsverfahren beschichtet. Auch kann ein Katalysatorelement, Kobalt (Co), Eisen (Fe), Palladium (Pd), Germanium (Ge), Platin (Pt), Kupfer (Cu), Gold (Au), usw., zusätzlich zu Nickel (Ni) verwendet werden. (Siehe Fig. 12(B)).

[0151] Ein Ionen-Implantierungsverfahren, das eine Resist-Maske verwendet, oder ein Plasma-Dotierverfahren können für einen Dotiervorgang des vorstehend angegebenen Katalysatorelements angegeben werden. In diesem Fall wird, da es einfacher wird, den Bereich eines Belegens des dotierten Bereichs zu verringern und ein Wachstumsweg in einem horizontal angewachsenen Bereich zu kontrollieren, was später beschrieben wird, der Dotiervorgang eine effektive Technologie sein, wenn Schaltungen im Mikron-Bereich aufgebaut werden.

[0152] Nachdem der Dotiervorgang eines Katalysatorelements abgeschlossen ist, wird eine Wärmebehandlung für vier bis vierundzwanzig Stunden bei einer Temperatur von 500 bis 960°C (dargestellt durch 550 bis 650°C) in einer inaktiven Atmosphäre, einer Wasserstoffatmosphäre oder einer Sauerstoffatmosphäre, nach einer Wasserstoffemission bei 450°C für eine Stunde, vorgenommen. Danach wird eine amorphe Siliziumschicht **4003** kristallisiert. In dieser Ausführungsform wird eine Wärmebehandlung in einer Wasserstoffatmosphäre bei 570°C durchgeführt.

[0153] Zu diesem Zeitpunkt wird eine Kristallisierung der amorphen Siliziumschicht **4003** mit einer Priorität von den Kernen (Keimen), erzeugt in einem Bereich **4006**, bei dem Nickel dotiert ist, begonnen, wodurch ein kristallisierter Bereich **4007** gebildet wird, der nahezu parallel zu der Substratfläche eines Substrats **4001** anwächst und aus einer polykristallinen Siliziumschicht zusammengesetzt ist. Der kristallisierte Bereich **4007** wird als ein "horizontal angewachsener Bereich" bezeichnet. Der horizontal angewachsene Bereich ist ein vergleichbar angepasster Zustand, wobei individuelle Kristalle gesammelt werden. Deshalb hat es einen solchen Vorteil, dass die Gesamtkristallisierung ausgezeichnet ist.

[0154] Weiterhin wird eine Essiglösung auf der gesamten Oberfläche einer amorphen Siliziumschicht für eine Kristallisierung ohne die Verwendung eines Masken-Isolationsfilms **4004** beschichtet.

[0155] Es wird Bezug auf Fig. 12(D) genommen. Als nächstes wird ein Gettering-Vorgang eines Katalysatorelements durchgeführt. Zuerst wird ein Dotieren eines Phosphor-Ions selektiv durchgeführt. Ein Phosphor-Dotieren wird, mit einem Masken-Isolationsfilm **4004** gebildet, durchgeführt. Falls dies auftritt, wird Phosphor nur auf dem Bereich **4008** der polykristallinen Siliziumschicht, die nicht mit dem Masken-Isolationsfilm **4004** abgedeckt ist (dieser Bereich wird als ein "mit Phosphor dotierter Bereich" 4008 bezeichnet), dotiert. Zu diesem Zeitpunkt werden die Beschleunigungsspannung für das Dotieren und die Dicke einer Maske, zusammengesetzt aus einer oxidierten Schicht, optimiert, so dass Phosphor nicht den Masken-Isolationsfilm **4004** durchsticht. Der Masken-Isolationsfilm **4004** ist nicht notwendigerweise eine oxidierte Schicht, sondern kann vorteilhaft sein, da die oxidierte Schicht nicht eine Ursache für eine Verunreinigung wird, falls sie direkt in Kontakt mit einer aktiven Schicht steht.

[0156] Es ist passend, dass die Dosismenge an Phosphor von 1×10^{14} bis 1×10^{15} Ionen/cm^2 reicht. In dieser Ausführungsform wird Phosphor mit einem Verhältnis von 5×10^{14} Ionen/cm^2 unter Verwendung einer Ionen-Dotiervorrichtung dotiert.

[0157] Weiterhin wurde die Beschleunigungsspannung beim Ionen-Dotieren dahingehend bestimmt, dass sie

10 keV betrug. Falls die Beschleunigungsspannung von 10 keV eingesetzt wird, führt Phosphor nur spärlich durch den Masken-Isolationsfilm mit einer Dicke von 150 nm hindurch.

[0158] Es wird nun Bezug auf Fig. 12(E) genommen. Als nächstes wurde ein Nickelelement-Gettering durch ein thermisches Tempern in einer Stickstoffatmosphäre bei 600°C für eine bis zwölf Stunden (12 Stunden in der Ausführungsform) durchgeführt. Dadurch wird, wie in Fig. 12(E) dargestellt ist, Nickel hineingesaugt und nahe zu dem Phosphor gezogen. Bei einer Temperatur von 600°C bewegen sich Phosphoratome nur spärlich in der Schicht. Allerdings können sich die Nickelatome einige hundert Mikrometer oder mehr bewegen. Basierend hierauf kann verständlich werden, dass Phosphor eines der geeignetsten Elemente für ein Gettering von Nickel ist.

[0159] Als nächstes wird Bezug auf Fig. 13(A) genommen, wobei eine Beschreibung eines Musterbildungsvorgangs der polykristallinen Siliziumschicht vorgenommen wird. Hier wird vorgesehen, dass der mit Phosphor dotierte Bereich **4008**, das bedeutet ein Bereich, in dem Nickel angesammelt ist, nicht verbleibt. Demzufolge können aktive Schichten **4009** bis **4011** einer polykristallinen Siliziumschicht, die nur spärlich Nickelelemente enthalten, erhalten werden. Die erhaltenen, aktiven Schichten **4009** bis **4011** der polykristallinen Siliziumschicht werden aktive Schichten des TFT später.

[0160] Es wird nun Bezug auf Fig. 13(B) genommen. Nachdem die aktiven Schichten **4009** bis **4011** gebildet sind, wird eine Gate-Isolationsschicht **4012**, zusammengesetzt aus einem Isolationsfilm, der Silizium enthält, darauf gebildet, um 70 nm dick zu werden. Und eine Wärmebehandlung wird bei einer Temperatur von 800 bis 1100°C (vorzugsweise 950 bis 1050°C) in einer oxidierten Atmosphäre durchgeführt, um dadurch eine thermisch oxidierte Schicht (nicht dargestellt) an der Grenze zwischen der aktiven Schicht **4009** bis **4011** und der Gate-Isolationsschicht **4012** zu bilden.

[0161] Weiterhin kann eine Wärmebehandlung für ein Gettering eines Katalysatorelements (ein Gettering-Vorgang von Katalysatorelementen) an dieser Stufe durchgeführt werden. In diesem Fall verwendet die Wärmebehandlung einen Gettering-Effekt eines Katalysatorelements durch ein Halogenelement, in dem das Halogenelement in einer Behandlungsatmosphäre enthalten ist. Auch ist es, um ausreichend den Gettering-Effekt durch das Halogenelement zu erhalten, bevorzugt, dass die Wärmebehandlung bei einer Temperatur von 700°C oder mehr durchgeführt wird. Es wird schwierig werden, Halogenverbindungen in der Behandlungsatmosphäre zu zerlegen, wenn die Temperatur niedriger als 700°C ist, wodurch eine Gefahr vorhanden ist, dass kein Gettering-Effekt erhalten werden kann. Zusätzlich können in diesem Fall, wenn Gase, die ein Halogenelement enthalten, eine oder eine Vielzahl von Arten von Gasen, die aus Verbindungen ausgewählt sind, die Halogen umfassen, wie beispielsweise HCl, HF, NF_3, HBr, CL_2, CIF_3, BCl_2, Fe, Br_2, usw., verwendet werden. In diesem Vorgang wird, falls HCl, zum Beispiel, verwendet wird, davon ausgegangen, dass Nickel in der aktiven Schicht durch die Wirkungen von Chlor gesammelt wird, und werden in die Atmosphäre als flüchtiges Nickelchlorid abgeführt. Weiterhin kann, wenn ein Gettering-Prozess von Katalysatorelementen unter Verwendung eines Halogenelements ausgeführt wird, der Katalysatorelement-Gettering-Vorgang vor einem Mustern der aktiven Schicht durchgeführt werden, nachdem der Masken-Isolationsfilm **4004** entfernt ist. Auch kann der Katalysatorelement-Gettering-Vorgang nach einem Mustern der aktiven Schicht durchgeführt werden. Darüber hinaus können die Gettering-Vorgänge kombiniert werden.

[0162] Als nächstes wird eine metallische Schicht, hauptsächlich zusammengesetzt aus Aluminium (nicht dargestellt), gebildet, um einen Prototyp einer Gate-Elektrode durch Mustern zu bilden. In dieser Ausführungsform kann eine Aluminiumschicht, die Scandium mit 2 Gewichts-% enthält, verwendet werden.

[0163] Weiterhin kann eine Gate-Elektrode aus einer polykristallinen Siliziumschicht gebildet werden, in der Störstellen dotiert sind, um eine Leitfähigkeit zu erreichen. Alternativ kann ein Feuerfestmetall, wie beispielsweise Mo oder W, oder ein Silizid eines solchen Metalls, verwendet werden.

[0164] Als nächstes werden mit der Technologie, die durch die japanische, offengelegte Patentveröffentlichung No. 135318 von 1995 offenbart ist, anoden-oxidierte Schichten **4013** bis **4020**, nicht poröse anoden-oxidierte Schichten **4021** bis **4024** und Gate-Elektroden **4025** bis **4028** gebildet (Fig. 13(B)).

[0165] So wird, wenn der Zustand, dargestellt in Fig. 13(B), erhalten ist, als nächstes eine Gate-Isolationsschicht **4012** unter Verwendung der Gate-Elektroden **4025** bis **4028** und der porösen anoden-oxidierten Schichten **4013** bis **4020** als Masken geätzt. Und die poröse anoden-oxidierten Schichten **4013** bis **4020** werden entfernt, um den Zustand, dargestellt in Fig. 13(C), zu erhalten. In dieser Zeichnung bezeichnen **4029** bis **4031** die verarbeiteten Gate-Isolationsschichten.

[0166] Es wird nun Bezug auf Fig. 14(A) genommen. Als nächstes wird ein Dotiervorgang durchgeführt, bei dem Störstellenelemente, um eine Leitfähigkeit zu erreichen, dotiert werden. Als Störstellenelemente können P (Phosphor) oder As (Arsen) für den N-Kanal-Typ verwendet werden und B (Bor) oder G (Gallium) können für den P-Kanal-Typ verwendet werden.

[0167] In dieser Ausführungsform wird ein Störstellen-Dotieren in zwei Vorgängen ausgeführt, um TFTs vom N-Kanal-Typ und TFTs vom P-Kanal-Typ zu bilden.

[0168] Zuerst werden Störstellen dotiert, um TFTs vom N-Kanal-Typ zu bilden. Das erste Störstellen-Dotieren (unter Verwendung von Phosphor in dieser Ausführungsform) wird unter einer hohen Beschleunigungsspannung von 80 keV durchgeführt, um n^--Bereiche zu bilden. Die n^--Bereiche werden so eingestellt, dass die P-Ionen-Konzentration 1×10^{18} Atome/cm^3 bis 1×10^{19} Atome/cm^3 wird.

[0169] Darüber hinaus wird ein zweites Störstellen-Dotieren bei einer niedrigen Be schleunigungsspannung von 10 keV durchgeführt, um n^+-Bereiche zu bilden. Zu diesem Zeitpunkt wirkt, da die Beschleunigungsspannung niedrig ist, die Gate-Isolationsschicht als eine Maske. Auch werden die n^+-Bereiche so eingestellt, dass der Flächenwiderstand geringer als 500 Ω/Quadrat (vorzugsweise 300 Ω/Quadrat) wird.

[0170] Unter Durchführen der vorstehenden Vorgänge werden ein Source-Bereich **4032** und ein Drain-Bereich **4033** des TFT vom N-Kanal-Typ, die die CMOS-Schaltung bilden, ein Störstellenbereich **4036** mit niedriger Konzentration und ein Kanal-Bildungsbereich **4039** gebildet.

[0171] Weiterhin werden ein Source-Bereich **4032** und ein Drain-Bereich **4035** des TFT vom N-Kanal-Typ, die einen Pixel-TFT bilden, ein Störstellenbereich **4037** mit niedriger Konzentration und Kanal-Bildungsbereiche **4040** und **4014** bestimmt. (Siehe Fig. 14(A)).

[0172] Zusätzlich besitzt, in dem Zustand, der in Fig. 14(C) dargestellt ist, die aktive Schicht des TFT vom P-Kanal-Typ, der die CMOS-Schaltung bildet, denselben Aufbau wie derjenige der aktiven Schicht des TFT vom N-Kanal-Typ.

[0173] Als nächstes wird, wie in Fig. 14(B) dargestellt ist, eine Resist-Maske **4042** so vorgesehen, um den TFT vom N-Kanal-Typ abzudecken, und Störstellen-Ionen (in dieser Ausführungsform wird Bor verwendet) werden so dotiert, um die Leitfähigkeit vom P-Typ zu erreichen.

[0174] Dieser Vorgang wird zweimal, wie in dem Störstellen-Dotiervorgang, der vorstehend angegeben ist, durchgeführt. Da es notwendig ist, die Leitfähigkeit vom N-Typ und die Leitfähigkeit vom P-Typ umzukehren, werden B-(Bor)-Ionen, die eine Konzentration haben, die mehrere Male größer als die P-Ionen-Dotierkonzentration ist, dotiert.

[0175] So werden der TFT-Source-Bereich **4043** vom P-Kanal-Typ und der Drain-Bereich **4044**, die die CMOS-Schaltung bilden, ein Störstellenbereich mit niedriger Konzentration **4045** und ein Kanal-Bildungsbereich **4046** gebildet. (Siehe Fig. 14(B)).

[0176] Weiterhin kann in einem Fall, in dem eine Gate-Elektrode durch eine polykristalline Siliziumschicht gebildet ist, bei der Störstellen dotiert sind, um eine Leitfähigkeit zu erreichen, eine Seitenwandstruktur, die öffentlich bekannt gewesen ist, verwendet werden, um die Störstellen mit niedriger Konzentration zu bilden.

[0177] Als nächstes werden Störstellen-Ionen durch ein Ofenglühen, ein Laserglühen oder ein Lampenglühen, oder eine Kombination davon, aktiviert. Gleichzeitig können Beschädigungen der aktiven Schicht, die in dem Dotiervorgang auftreten können, repariert werden.

[0178] Es wird nun Bezug auf Fig. 14(C) genommen. Als nächstes wird eine laminierte Schicht, zusammengesetzt aus einer Siliziumoxidschicht und einer Siliziumnitridschicht, als der erste Zwischenschicht-Isolationsfilm **4047**, gebildet, und ein Kontaktloch wird gebildet. Danach werden die Source-Elektroden und die Drain-Elektroden **4048** bis **4052** gebildet. Weiterhin kann eine Schicht aus einem organischen Harz als der erste Zwischenschicht-Isolationsfilm verwendet werden.

[0179] Es wird nun Bezug auf Fig. 15(A) genommen. Als nächstes wird der zweite Zwischenschicht-Isolationsfilm **4053** aus einer Siliziumnitridschicht gebildet. Als nächstes wird der dritte Zwischenschicht-Isolationsfilm **4054**, zusammengesetzt aus einer Schicht aus einem organischen Harz, so gebildet, dass er 0,5 bis 3 µm

dick ist. Polyamid, Acrylat, Polyimidamid, usw., können für die organische Harzschicht verwendet werden. Vorteile der organischen Harzschicht sind diejenigen, dass die Filmbildung einfach ist, die Schicht einfach verdickt werden kann, die parasitäre Kapazität verringert werden kann, da die relative, dielektrische Konstante niedrig ist, und die Flachheit ausgezeichnet ist, usw.. Auch können Schichten aus organischem Harz, andere als die vorstehenden Substanzen, verwendet werden.

[0180] Als nächstes wird ein Teil des dritten Zwischenschicht-Isolationsfilms **4054** geätzt, und eine schwarze Matrix **4054** wird oberhalb der Pixel-TFT-Drain-Elektrode **4052**, mit dem zweiten Zwischenschicht-Isolationsfilm dazwischen, gebildet. In dieser Ausführungsform wurde Ti (Titan) für die schwarze Matrix **4054** verwendet. Auch ist in dieser Ausführungsform eine Haltekapazität (auch bezeichnet als eine Speicherkapazität) zwischen dem Pixel-TFT und der schwarzen Matrix gebildet. Weiterhin wird, in dem Ansteuerschaltungsbereich, die schwarze Matrix **4054** als die dritte Verdrahtung verwendet. Auch ist die Kapazität bzw. der Kondensator der D/A-Wandlerschaltung der Ausführungsform durch eine Elektrode und eine schwarze Matrix **4054** gebildet, die dann erzeugt werden, wenn die Source-Elektroden und die Drain-Elektroden gebildet werden. Dann wird ein vierter Zwischenschicht-Isolationsfilm **4056** aus einem organischen Harz, wie beispielsweise Acrylharz, gebildet.

[0181] Als nächstes wird ein Kontaktloch durch den zweiten, den dritten und den vierten Zwischenschicht-Isolationsfilm **4053**, **4054** und **4056** gebildet und die Pixelelektroden **4057** werden so gebildet, um 120 nm dick zu sein. Weiterhin wird, da die Ausführungsform ein Beispiel einer Flüssigkristallanzeigevorrichtung vom Transmissions-Typ mit aktiver Matrix ist, eine transparente, leitfähige Schicht, wie beispielsweise ITO oder InZnO, usw., als eine leitfähige Schicht verwendet, die die Pixelelektroden **4057** bildet.

[0182] Als nächstes wird das gesamte Substrat bei 350°C in einer Wasserstoffatmosphäre für eine bis zwei Stunden erwärmt, um dadurch eine Dangling-Bindung in der Schicht (insbesondere in der aktiven Schicht) durch Hydrogenieren der gesamten Elemente zu kompensieren. Durch die vorstehend angegebenen Prozesse wird ein Substrat einer aktiven Matrix, mit einer CMOS-Schaltung und einer Pixel-Matrix-Schaltung, auf demselben Substrat abgeschlossen.

[0183] Als nächstes wird, auf der Basis des Substrats mit aktiver Matrix, hergestellt durch die vorstehenden Prozesse, eine Beschreibung der Vorgänge zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix vorgenommen.

[0184] Eine Ausrichtungsschicht **4058** ist auf dem Substrat der aktiven Matrix, vorliegend in dem Zustand, der in Fig. 15(B) dargestellt ist, gebildet. In dieser Ausführungsform wird Polyimid für die Ausrichtungsschicht verwendet. Als nächstes wird ein Zählersubstrat präpariert. Das Zählersubstrat ist aus einem Glassubstrat **4059**, einer Zählerelektrode, aufgebaut aus einer transparenten, leitfähigen Schicht, und einer Ausrichtungsschicht **4061** aufgebaut.

[0185] Weiterhin wurde in dieser Ausführungsform eine Polyimidschicht als eine Ausrichtungsschicht verwendet. Weiterhin wird ein Reibvorgang durchgeführt, nachdem die Ausrichtungsschicht gebildet ist. Auch wurde in dieser Ausführungsform Polyimid, das einen vergleichbar großen Vorkippwinkel besitzt, für die Ausrichtungsschicht gebildet.

[0186] Als nächstes wurden das Substrat der aktiven Matrix und das Zählersubstrat, die durch die vorstehenden Prozesse hindurchgelaufen sind, aneinander über ein Dichtmaterial, ein Abstandsteil (beide nicht dargestellt), usw., durch einen allgemein bekannten Zellenmontagevorgang aneinander geklebt. Danach wird Flüssigkristall **4062** zwischen beide Substrate zugeführt, und wird vollständig durch ein Dichtmittel (nicht dargestellt) abgedichtet. In dieser Ausführungsform wurde ein nematisches Flüssigkristall für das Flüssigkristall **4062** verwendet.

[0187] So ist eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, dargestellt in Fig. 15(C), fertiggestellt.

[0188] Auch kann eine nicht-kristalline Siliziumschicht unter Verwendung eines Laserstrahls (dargestellt durch einen Excimer-Laserstrahl oder einen YAG-Laser) anstelle des Verfahrens einer Kristallisierung von nicht-kristallinen Siliziumschichten, was in der vorstehend angegebenen Ausführungsform beschrieben ist, kristallisiert werden.

(Ausführungsform 3)

[0189] In der Ausführungsform 3 wird eine Beschreibung eines anderen Verfahrens zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, mit einer DAC gemäß der vorliegenden Erfindung, beschrieben, das unterschiedlich gegenüber dem Herstellverfahren ist, das in der vorstehend angegebenen Ausführungsform 2 beschrieben ist. Auch kann eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix gemäß dieser Ausführungsform als eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix der Ausführungsform 2 verwendet werden.

[0190] Es wird Bezug auf Fig. 16(A) genommen. Als erstes wurde eine Grundschicht, die aus einer Siliziumoxidschicht **5002** besteht, die 200 nm dick ist, auf einem Glassubstrat **5001** gebildet. Die Grundschicht kann durch Laminieren einer Siliziumnitridschicht erhalten werden oder kann aus nur einer Siliziumnitridschicht aufgebaut sein.

[0191] Als nächstes wird eine amorphe Siliziumschicht (nicht-kristalline Siliziumschicht), 30 nm dick, auf der Siliziumoxidschicht **5002** unter Verwendung eines Plasma-CVD-Verfahrens gebildet, und sie wird dehydrogeniert. Danach wurde eine Polysiliziumschicht (kristalline Siliziumschicht oder polykristalline Siliziumschicht) durch Glühen bzw. Härten durch einen Excimer-Laser gebildet.

[0192] Der Kristallisierungsvorgang kann durch eine Laser-Kristallisierungstechnologie oder eine thermische Kristallisierungstechnologie durchgeführt werden, die allgemein bekannt sind. In dieser Ausführungsform wurde eine amorphe Siliziumschicht durch Bearbeiten mit einem KrF-Excimer-Laser vom Typ mit Impulsoszillation in einer linearen Form kristallisiert.

[0193] Weiterhin wurde in dieser Ausführungsform eine amorphe Siliziumschicht als die Anfangsschicht eingesetzt, und eine Polysiliziumschicht wurde über eine Kristallisierung durch ein Laserglühen davon erhalten. Allerdings kann eine mikrokristalline Siliziumschicht als die Anfangsschicht verwendet werden, oder eine Polysiliziumschicht kann direkt gebildet werden. Es ist selbstverständlich, dass ein Laserglühen auf der gebildeten Polysiliziumschicht durchgeführt werden kann. Darüber hinaus kann ein Ofenglühen anstelle des Laserglühens durchgeführt werden. Und ein Kristallisieren einer nicht-kristallinen Siliziumschicht kann durch ein solches Verfahren, wie es in der Ausführungsform 1 dargestellt ist, durchgeführt werden.

[0194] Die kristallisierte Siliziumschicht, die so gebildet ist, wird gemustert, wodurch aktive Schichten **5003** und **5004**, aufgebaut aus inselähnlichen Siliziumschichten, gebildet wurden.

[0195] Als nächstes wird eine Gate-Isolationsschicht **5005**, zusammengesetzt aus einer Siliziumoxidschicht, als eine Abdeckung der aktiven Schichten **5003** und **5004** gebildet, wobei eine Gate-Verdrahtung (einschließlich Gate-Elektroden), zusammengesetzt aus einer laminierten Struktur aus Tantal und Tantalnitrid, darauf gebildet wurde. (Siehe Fig. 16(A)).

[0196] Die Gate-Isolationsschicht **5005** wurde 100 nm dick gemacht. Es ist selbstverständlich, dass eine laminierte Struktur einer Siliziumoxidschicht oder einer Siliziumnitridschicht und einer Siliziumoxidnitridschicht verwendet werden kann, mit Ausnahme einer Siliziumoxidschicht. Weiterhin ist, obwohl andere Metalle für die Gate-Verdrahtung **5006** und **5007** verwendet werden können, ein Material, das ein hohes Ätzauswahlverhältnis mit Silizium besitzt, bevorzugt in den darauf folgenden Vorgängen.

[0197] Nachdem der Zustand, wie er in Fig. 16(A) dargestellt ist, erhalten wurde, wurde der erste Phosphor-Dotiervorgang (Phosphor hinzufügender Vorgang) durchgeführt. Hier war, da das Dotieren über die Gate-Isolationsschicht **5005** durchgeführt wurde, die Beschleunigungsspannung auf 80 keV eingestellt, was ein leicht höheres Niveau ist. Auch wurde die Dotiermenge so eingestellt, dass die Länge (Breite) der ersten Störstellenbereiche **5008** und **5009**, die so gebildet wurden, 0,5 μm war, und dass die Phosphorkonzentration 1×10^{17} Atome/cm^3 war. Diesmal ist die Phosphorkonzentration in Angaben von (n) angegeben. Arsen könnte anstelle von Phosphor verwendet werden.

[0198] Weiterhin wurden die ersten Störstellenbereiche **5008** und **5009** in einem selbst angepassten Zustand gebildet, während die Gate-Verdrahtung **5006** und **5007** als Masken verwendet wurde. Hierbei verblieb eine intrinsische kristalline Siliziumschicht unmittelbar unterhalb der Gate-Verdrahtung **5006** und **5007**, und die Kanal-Bildungsbereiche **5010** und **5011** wurden gebildet. Allerdings wurde, da, tatsächlich, die ersten Störstellenbereiche leicht innerhalb der Gate-Verdrahtung dotiert waren, eine solche Struktur erhalten, in der die Gate-Verdrahtungen **5006** und **5007** und die ersten Störstellenbereiche **5008** und **5009** dazu gebracht waren,

sich gegenseitig zu überlappen. (Siehe Fig. 16(B)).

[0199] Als nächstes wurde eine nicht-kristalline Siliziumschicht 0,1 bis 1 μm (dargestellt mit 0,2 bis 0,3 μm) dick gebildet, um so die Gate-Verdrahtungen **5006** und **5007** abzudecken, und ein anisotropes Ätzen wurde ausgeführt, um Seitenwände **5012** und **5013** zu bilden. Die Seitenwände **5012** und **5013** wurden 0,2 μm breit gemacht (gesehen von der Seitenwand der Gate-Verdrahtungen aus). (Siehe Fig. 16(C)).

[0200] Zusätzlich wurden, da eine Schicht, auf der keine Störstelle dotiert ist, als eine nichtkristalline Siliziumschicht in dieser Ausführungsform verwendet wurde, Seitenwände, die aus einer intrinsischen Siliziumschicht bestanden, gebildet.

[0201] Nachdem der Zustand, wie er in Fig. 16(C) dargestellt ist, erhalten wurde, wurde der zweite Phosphor-Dotiervorgang durchgeführt. Auch in diesem Fall war die Beschleunigungsspannung auf 80 keV wie beim ersten Mal festgelegt. Auch wurde der Umfang eines Dotierens so eingestellt, dass Phosphor in den zweiten Störstellenbereichen **5014** und **5015**, gebildet dieses Mal unter einem Konzentrationsverhältnis von 1×10^{18} Atom/cm^3, enthalten war. Dieses Mal ist die Konzentration von Phosphor in Angaben von (n) ausgedrückt.

[0202] Weiterhin verblieben, in dem Phosphor-Dotiervorgang, dargestellt in Fig. 16(D), die ersten Störstellenbereiche **5008** und **5009** unmittelbar unterhalb der Seitenwände **5012** und **5013**. Diese ersten Störstellenbereiche **5008** und **5009** werden als die erste LDD arbeiten.

[0203] Weiterhin wurde, in dem Vorgang der Fig. 16(D), Phosphor auf die Seitenwände **5012** und **5013** dotiert. Tatsächlich wurde, da die Beschleunigungsspannung hoch war, Phosphor in einem solchen Zustand verteilt, in dem die Taille (Ränder) des Konzentrationsprofil des Phosphors innerhalb der Wände vorherrschten. Obwohl die Widerstandsbestandteile der Seitenwände durch dieses Phosphor eingestellt werden können, wenn die Konzentrationsverteilung des Phosphors merkbar ungleich ist, wird dies ein Punkt werden, mit dem die Gate-Spannung, angelegt an den zweiten Störstellenbereich **5014**, in jedem Element fluktuiert. Deshalb ist es notwendig, eine genaue Kontrolle durchzuführen, wenn dotiert wird.

[0204] Als nächstes wurden eine Resist-Maske **5016**, um einen Teil des NTFT abzudecken, und eine Resist-Maske **5017**, um die Gesamtheit des PTFT abzudecken, gebildet. Und in diesem Zustand wurde eine Gate-Isolationsschicht **5018**, verarbeitet durch ein Trockenätzen der Gate-Isolationsschicht **5005**, gebildet. (Siehe Fig. 16(E)).

[0205] Zu diesem Zeitpunkt bestimmte die Länge des Bereichs, mit dem die Gate-Isolationsschicht **5018** von der Seitenwand **5012** zu der Außenseite davon vorsteht (das bedeutet die Länge, entlang der die Gate-Isolationsschicht **5018** in Kontakt mit dem zweiten Störstellenbereich **5014** steht), die Länge (Breite) des zweiten Störstellenbereichs **5014**. Deshalb war es notwendig, eine Masken-Ausrichtung der Resist-Maske **5016** mit einer hohen Genauigkeit durchzuführen.

[0206] Nachdem der Zustand, wie er in Fig. 16(E) dargestellt ist, erhalten war, wurde der dritte Phosphor-Dotiervorgang durchgeführt. Da Phosphor auf einer freigelegten, aktiven Schicht dotiert werden würde, wurde die Beschleunigungsspannung auf einen niedrigen Pegel eingestellt, der 10 keV beträgt. Weiterhin wurde der Umfang eines Dotierens so eingestellt, dass Phosphor in dem dritten Störstellenbereich **5019**, der so erhalten ist, mit einer Konzentration von 5×10^{20} Atome/cm^3 enthalten ist. Hier wird die Phosphorkonzentration in Angaben von (n^+) ausgedrückt. (Siehe Fig. 17(A)).

[0207] In diesem Vorgang verblieben, da kein Phosphor auf dem Bereich, abgeschirmt durch die Resist-Masken **5016** und **5017**, dotiert ist, die zweiten Störstellenbereiche **5014** und **5015** an dem Bereich so wie sie sind. Deshalb wird der zweite Störstellenbereich **5014** entsprechend unterteilt. Ähnlich wurde der dritte Störstellenbereich **5019** unterteilt.

[0208] Der zweite Störstellenbereich **5014** arbeitet als die zweite LDD, und der dritte Störstellenbereich **5019** arbeitet als der Source-Bereich oder der Drain-Bereich.

[0209] Als nächstes wurden die Resist-Masken **5016** und **5017** entfernt, und eine Resist-Maske **5021**, die die Gesamtheit des NTF abdecken kann, wurde neu gebildet. Und die Seitenwand **5013** des PTFT wurde entfernt, und weiterhin wurde eine Gate-Isolationsschicht **5022**, die dieselbe Form wie diejenige der Gate-Verdrahtung **5007** besaß, durch Trockenätzen der Gate-Isolationsschicht **5005** gebildet. (Siehe Fig. 17(B)).

[0210] Nachdem der Zustand, wie er in Fig. 17(B) dargestellt ist, erhalten wurde, wurde ein Bor-Dotiervorgang (Bor-Hinzufügungsvorgang) durchgeführt. Hier war die Beschleunigungsspannung auf 10 keV eingestellt, wobei der Umfang eines Dotierens so eingestellt wurde, dass Bor in dem vierten Störstellenbereich **5023** unter einer Konzentration von 3×10^{20} Atome/cm^3 enthalten war. Hier ist die Bor-Konzentration in Angaben von (p^{++}) ausgedrückt. (Siehe **Fig.** 17(C)).

[0211] Weiterhin wurde, da Bor auch so dotiert wurde, um auf der Innenseite der Gate-Verdrahtung **5007** vorzuherrschen, der Kanal-Bildungsbereich **5011** innerhalb der Gate-Verdrahtung **5007** gebildet. Auch wurden in diesem Vorgang der erste Störstellenbereich **5009** und der zweite Störstellenbereich **5015**, die an der PTFT-Seite gebildet waren, so umgekehrt, um vom P-Typ zu sein. Deshalb wird tatsächlich, obwohl Widerstandswerte an dem Bereich, der ursprünglich der erste Störstellenbereich war, und der Bereich, der ursprünglich der zweite Störstellenbereich war, fluktuieren, dies kein Problem darstellen, da Bor unter einer ausreichend hohen Konzentration dotiert ist.

[0212] Demzufolge wird der vierte Störstellenbereich **5023** unterteilt. Der vierte Störstellenbereich **5023** ist in einem vollständig selbst angepassten Zustand unter Verwendung der Gate-Verdrahtung **5007** als eine Maske gebildet, und arbeitet als der Source-Bereich oder der Drain-Bereich. In dieser Ausführungsform ist, obwohl weder ein LDD-Bereich noch ein Offset-Bereich in Bezug auf das PTFT gebildet ist, kein Problem vorhanden, da der PTFT selbst eine hohe Zuverlässigkeit besitzt. Deshalb besitzt ein Fall, wo kein LDD-Bereich gebildet ist, mehr Vorteile, da ein EIN-Strom erhalten werden kann.

[0213] Demzufolge werden, wie abschließend in **Fig.** 17(C) dargestellt ist, ein Kanal-Bildungsbereich, der erste Störstellenbereich, der zweite Störstellenbereich und der dritte Störstellenbereich auf der aktiven Schicht des NTFT gebildet, während nur ein Kanal-Bildungsbereich und der vierte Störstellenbereich auf der aktiven Schicht des PTFT gebildet sind.

[0214] Demzufolge wurde, nachdem der Zustand, wie er in **Fig.** 17(C) dargestellt ist, erhalten wurde, der erste Zwischenschicht-Isolationsfilm **5024** so gebildet, dass er 1 μm dick war. Eine Siliziumdioxidschicht, eine Siliziumnitridschicht, eine Siliziumoxidnitridschicht, eine Schicht aus einem organischen Harz, oder deren laminierte Schichten, können als der erste Zwischenschicht-Isolationsfilm **5024** verwendet werden. Als eine Schicht aus einem organischen Harz kann eine Acrylharzschicht verwendet werden.

[0215] Nachdem der erste Zwischenschicht-Isolationsfilm **5024** gebildet wurde, wurden eine Source-Verdrahtung **5025** und **5026**, hergestellt aus einem metallischen Material, und eine Drain-Verdrahtung **5027** gebildet. In dieser Ausführungsform wurde eine dreischichtige Verdrahtung, bei der eine Aluminiumschicht, enthaltend Titan, durch Titan sandwichartig eingeschlossen wurde, eingesetzt.

[0216] Weiterhin wird in einem Fall, bei dem eine Harzschicht, bezeichnet als BCB (Benzozyklobuten), als der erste Zwischenschicht-Isolationsfilm **5024** verwendet ist, die Ebenheit erhöht, und gleichzeitig wird Kupfer ermöglicht, dass es als Verdrahtungsmaterial verwendet wird. Da der Verdrahtungswiderstand von Kupfer niedrig ist, ist es als ein Verdrahtungsmaterial effektiv.

[0217] Nachdem die Source-Verdrahtung und die Drain-Verdrahtung so gebildet wurden, wurde eine Siliziumnitridschicht **5028** mit 50 nm dick als eine Passivierungsschicht gebildet. Weiterhin wurde der zweite Zwischenschicht-Isolationsfilm **5029** als ein Schutzfilm darauf gebildet. Dasselbe Material wie dasjenige des vorstehend erwähnten, ersten Zwischenschicht-Isolationsfilms **5024** kann als der zweite Zwischenschicht-Isolationsfilm **5029** verwendet werden. In dieser Ausführungsform wird eine solche Struktur eingesetzt, in der eine Acrylharzschicht auf einer Siliziumoxidschicht, 50 nm dick, auflaminiert ist.

[0218] Nach Passivierung über die vorstehend angegebenen Vorgänge war eine CMOS- Schaltung, die eine Struktur besaß, wie sie in Fig. 17(D) dargestellt ist, abgeschlossen. Da in der CMOS-Schaltung, gebildet durch die Ausführungsform, das NTFT eine ausgezeichnete Zuverlässigkeit besitzt, ist die Zuverlässigkeit der gesamten Schaltung merkbar erhöht worden. Auch wird, falls eine solche Struktur, wie sie in dieser Ausführungsform dargestellt ist, eingesetzt wird, die Charakteristik-Balance (Balance in den elektrischen Charakteristika) des NTFT und des PTFT ausgezeichnet.

[0219] Zusätzlich kann ein Pixel-TFT durch NTFT ebenso aufgebaut werden. Nachdem der Zustand, wie er in Fig. 17(D) dargestellt ist, erhalten ist, wird das Kontaktloch geöffnet, wodurch die Pixelelektrode, verbunden mit der Drain-Elektrode des Pixel-TFT, gebildet ist. Und die dritte Zwischenschicht-Isolationsschicht wird so gebildet, um eine Ausrichtungsschicht zu bilden. Als nächstes wird eine schwarze Matrix gebildet.

[0220] In dem Ansteuerschaltungsbereich wird eine schwarze Matrix als die dritte Verdrahtung verwendet. Weiterhin wird die Kapazität einer D/A-Wandlerschaltung gemäß der Erfindung durch die Elektrode, die dann erzeugt wird, wenn die Source-Elektrode und die Drain-Elektrode gebildet wird, und die schwarze Matrix gebildet.

[0221] Als nächstes wird eine Zählerelektrode präpariert. Die Zählerelektrode ist aus einem Glassubstrat, einer Zählerelektrode, aufgebaut aus einem transparenten, leitfähigen Film, und einer Ausrichtungsschicht, aufgebaut.

[0222] Auch wird in dieser Ausführungsform eine Polyimidschicht als eine Ausrichtungsschicht verwendet. Ein Reibvorgang wird durchgeführt, nachdem die Ausrichtungsschicht gebildet ist. Weiterhin wurde in der Ausführungsform Polyimid, das einen vergleichbar großen Vorkippwinkel besitzt, für die Ausrichtungsschicht verwendet.

[0223] Als nächstes werden das Substrat der aktiven Matrix und das Zählersubstrat aneinander durch den allgemein bekannten Zellenmontagevorgang angebracht. Danach wird Flüssigkristall zwischen beiden Substraten zugeführt, um vollständig das flüssige Kristall durch ein Dichtmittel abzudichten. In dieser Ausführungsform wurde ein nematisches, flüssiges Kristall als das Flüssigkristall verwendet.

[0224] Auf diese Art und Weise ist eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix fertiggestellt.

(Ausführungsform 4)

[0225] In der Ausführungsform 4 wird eine Beschreibung des Falls vorgenommen, bei dem ein Siliziumsubstrat in der vorstehend angegebenen Ausführungsform 2 oder 3 verwendet wird. Alle anderen Vorgänge sind mit solchen der Ausführungsform 1 oder 2 übereinstimmend.

[0226] Es wird Bezug auf die Fig. 18(A) und Fig. 18(B) genommen. Eine Siliziumoxidschicht **6002** ist auf dem Siliziumsubstrat **6001** gebildet. Und eine nicht-kristalline Siliziumschicht ist auf der Siliziumoxidschicht gebildet, und eine Schicht, die Nickel enthält, ist auf der gesamten Oberfläche davon gebildet. Darauf folgend wird die Schicht erwärmt, um die nicht-kristalline Siliziumschicht zu polykristallisieren. Die darauf folgenden Vorgänge werden solchen unterworfen, die in der Ausführungsform 2 oder 5 beschrieben sind.

(Ausführungsform 5)

[0227] In der Ausführungsform wird eine Beschreibung eines anderen Verfahrens zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix vorgenommen, die gegenüber solchen, offenbart in der vorstehend angegebenen Ausführungsform 2 oder 3, unterschiedlich ist.

[0228] Es wird Bezug auf die Fig. 19(A)–Fig. 19(E) und die Fig. 20(A)–Fig. 20(B) genommen. Ein alkalifreies Glassubstrat, dargestellt durch zum Beispiel ein **1737** Glassubstrat, hergestellt durch die Corning Corporation, wurde als ein Substrat **7001** verwendet. Und eine Grundschicht **7002**, die aus Siliziumoxid besteht, wurde so gebildet, dass sie 200 nm dick ist, und zwar auf der Oberfläche, auf der TFTs des Substrats **7001** gebildet sind. Die Grundschicht **7002** kann weiterhin mit einer laminierten Siliziumnitridschicht oder mit nur einer Siliziumnitridschicht versehen sein.

[0229] Als nächstes wurde eine nicht-kristalline Siliziumschicht so gebildet, dass sie 50 nm dick war, und zwar auf der Grundschicht **7002** unter Verwendung des Plasma-CVD-Verfahrens. Eine Dehydrogenierung wurde durch Erwärmen der nicht-kristallinen Siliziumschicht, vorzugsweise bei 400 bis 500°C, durchgeführt, obwohl dies von den Wasserstoffgehalten der nicht-kristallinen Siliziumschicht abhängt, wodurch der Wasserstoffgehalt auf weniger als 5 Atom-% unterdrückt wurde, und eine kristalline Siliziumschicht wurde durch einen Kristallisierungsvorgang erhalten.

[0230] Eine allgemein bekannte Laser-Kristallisierungstechnologie oder eine thermische Kristallisierungstechnologie können als Kristallisierungsvorgang verwendet werden. In dieser bevorzugten Ausführungsform wird ein KrF-Excimer-Laserstrahl vom Typ mit oszillierendem Impuls in einer linearen Form gebündelt und auf die nicht-kristalline Siliziumschicht gestrahlt, um eine kristallisierte Siliziumschicht zu erhalten. Weiterhin kann das Verfahren, das in der vorstehend angegebenen Ausführungsform 1 oder 3 beschrieben ist, als der Kristallisierungsvorgang verwendet werden.

[0231] Auch kann in dieser Ausführungsform, obwohl eine nicht-kristalline Siliziumschicht als die Anfangsschicht verwendet wurde, eine mikrokristalline Siliziumschicht als die Anfangsschicht verwendet werden, oder eine kristallisierte Siliziumschicht kann direkt gebildet werden.

[0232] Die kristallisierte Siliziumschicht, die so gebildet ist, wird gemustert, wodurch inselähnliche, aktive Halbleiterschichten **7003**, **7004** und **7005** gebildet wurden.

[0233] Als nächstes wurde eine Gate-Isolationsschicht **7006**, hauptsächlich zusammengesetzt aus Siliziumoxid oder Siliziumnitrid, so gebildet, um die aktiven Halbleiterschichten **7003**, **7004** und **7005** abzudecken. Hier wurde eine Siliziumnitridoxidschicht so gebildet, dass sie 100 nm dick war, und zwar durch das Plasma-CVD-Verfahren. Und, obwohl es nicht in **Fig.** 19 beschrieben ist, wurde, unter Verwendung des Sputterverfahrens, Tantal (Ta) so gebildet, dass es 10 bis 200 nm, zum Beispiel 50 nm, dick war, und zwar als die erste, leitfähige Schicht, und Aluminium (Al) wurde so gebildet, dass es 100 bis 1000 nm dick, zum Beispiel 200 nm dick, war, als die zweite leitfähige Schicht, wodurch die erste Gate-Elektrode auf der Oberfläche der Gate-Isolationsschicht **7006** aufgebaut wurde. Und mit der allgemein bekannten Mustertechnologie wurden die leitfähigen Schichten **7007**, **7008**, **7009** und **7010** gebildet und die zweiten leitfähigen Schichten **7012**, **7013**, **7014** und **7015** wurden gebildet, die die erste Gate-Elektrode bilden.

[0234] Dort, wo Aluminium als die zweite leitfähige Schicht verwendet wird, die die erste Gate-Elektrode bildet, kann reines Aluminium verwendet werden, oder eine Aluminiumlegierung, in der irgendein Element, ausgewählt aus Titan, Silizium und Scandium, unter einem Verhältnis von 0,1 bis 5 Atom-%, dotiert ist, verwendet werden kann. Weiterhin ist es dort, wo Kupfer verwendet wird, bevorzugt, dass eine Siliziumnitridschicht auf der Oberfläche der Gate-Isolationsschicht **7006** vorgesehen ist, obwohl dies nicht dargestellt ist.

[0235] Zusätzlich wird in **Fig.** 19 eine solche Struktur eingesetzt, in der ein zusätzlicher Kapazitätsbereich an der Drain-Seite von TFTs vom "n"-Kanal-Typ, eine Pixel-Matrix-Schaltung bildend, vorgesehen ist. Hierbei werden die Verdrahtungselektroden **7011** und **7016** an dem zusätzlichen Kapazitätsbereich desselben Materials wie dasjenige der ersten Gate-Elektrode gebildet.

[0236] Nachdem die Struktur, dargestellt in **Fig. 19(A)**, so gebildet ist, wurde der erste Vorgang eines Dotierens von Störstellen vom "n"-Typ durchgeführt. Phosphor (P), Arsen (As), Antimon (Stibium, Sb), usw., sind allgemein als Störstellenelemente bekannt, um einen "n"-Typ zu bilden, und zwar in Bezug auf kristalline Halbleitermaterialien. Allerdings wurde hier Phosphor verwendet, und das Ionen-Dotierverfahren wurde eingesetzt, unter Verwendung von Phosphin (PH3). In diesem Vorgang wurde, da Phosphor auf der Halbleiterschicht unterhalb der Gate-Isolationsschicht über die Gate-Isolationsschicht dotiert ist, die Beschleunigungsspannung auf ein hohes Niveau eingestellt, das 80 keV beträgt. Auch bildet der Störstellenbereich, der so gebildet ist, die ersten Störstellenbereiche **7034** und **7042** der TFTs vom "n"-Kanal-Typ, was später beschrieben wird, und arbeitet als ein LDD-Bereich. Deshalb ist es bevorzugt, dass die Phosphorkonzentration an diesem Bereich in einem Bereich von 1×10^{16} bis 1×10^{19} Atome/cm^3 liegt. Hier wurde die Konzentration auf 1×10^{18} Atome/cm^3 bestimmt.

[0237] Es war nötig, dass die vorstehend erwähnten Störstellenelemente, dotiert in den aktiven Halbleiterschichten, durch ein Laser-Wärmebehandlungsverfahren oder ein thermisches Behandlungsverfahren aktiviert wurden. Dieser Vorgang kann ausgeführt werden, nachdem ein Vorgang eines Dotierens von Störstellen, der die Source- und Drain-Bereiche bildet, durchgeführt ist. Allerdings ist es an dieser Stufe effektiv, dass die Störstellenelemente durch das Laser-Glühverfahren aktiviert wurden.

[0238] In diesem Vorgang arbeiten die ersten leitfähigen Schichten **7007**, **7008**, **7009** und **7010** und die zweiten leitfähigen Schichten **7012**, **7013**, **7014** und **7015**, die die erste Gate-Elektrode bilden, als eine Maske in Bezug auf ein Dotieren von Phosphor. Als eine Folge wurde kein oder nahezu kein Phosphor auf dem Bereich unmittelbar unterhalb der ersten Gate-Elektrode einer Halbleiterschicht dotiert, die über die Gate-Isolationsschicht existierte. Und, wie in **Fig. 19(B)** dargestellt ist, wurden Störstellenbereiche mit niedriger Konzentration **7017**, **7018**, **7019**, **7020**, **7021**, **7022** und **7023**, in denen Phosphor dotiert war, gebildet.

[0239] Als nächstes wurde ein Störstellen-Dotiervorgang, um einen "p"-Typ zu erhalten, nur bei den Bereichen für TFTs vom "p"-Kanal-Typ in einem solchen Zustand durchgeführt, wo der Bereich, der die TFTs vom "n"-Kanal-Typ bildet, mit den Resist-Masken **7024** und **7025**, mit den Fotoresist-Schichten als Masken verwendet, abgedeckt ist. Obwohl Bor (B), Aluminium (Al), Gallium (Ga), usw., allgemein als Störstellenelemente bekannt sind, um einen "p"-Typ zu erreichen, wurde hier Bor als das Störstellenelement durch das Ionen-Dotierverfahren, unter Verwendung von Diboran (B_2H_6), verwendet. Hier betrug die Beschleunigungsspannung 80

keV, und Bor wurde bei einer Konzentration von 2×10^{20} Atome/cm^3 dotiert. Und, wie in Fig. 19(C) dargestellt ist, wurden die Bereiche **7026** und **7027**, wo Bor unter einer hohen Konzentration dotiert war, gebildet.

[0240] Und, nachdem die Resist-Masken **7024** und **7025** entfernt waren wurde ein Vorgang, um die zweite Gate-Elektrode zu bilden, durchgeführt. Her wurde Tantal (Ta) als ein Material der zweiten Gate-Elektrode verwendet und wurde so mit einer Dicke von 100 bis 1000 nm, zum Beispiel 200 nm dick, gebildet. Ein Mustern wurde auch durch ein allgemein bekanntes Verfahren ausgeführt, wodurch die zweiten Gate-Elektroden **7028**, **7029**, **7030** und **7031** gebildet wurden. Zu diesem Zeitpunkt wurde das Mustern so ausgeführt, dass die Länge der zweiten Gate-Elektroden 5 µm wurde. Als ein Ergebnis wurden die zweiten Gate-Elektroden so gebildet, dass Bereiche, in Kontakt mit dem Gate-Isolationsfilm mit einer Länge von 5 µm gebracht, an beiden Seiten der ersten Gate-Elektroden gebildet wurden.

[0241] Weiterhin wurde, obwohl ein Haltekapazitätsbereich an der Drain-Seite der TFTs vom "n"-Kanal-Typ, die eine Pixel-Matrix-Schaltung bilden, vorgesehen ist, eine Elektrode **7032** des Haltekapazitätsbereichs gleichzeitig dann gebildet, als die zweite Gate-Elektrode gebildet wurde.

[0242] Und, unter Verwendung der zweiten Gate-Elektroden **7028**, **7029**, **7030** und **7031** als Masken, wurde ein Vorgang eines Dotierens von Störstellenelementen ausgeführt, um einen zweiten "n"-Typ zu erhalten. Hier wurde, wie vorstehend, das Ionen-Dotierverfahren ausgeführt, unter Verwendung von Phosphin (PH_3). Bei diesem Vorgang wurde die Beschleunigungsspannung auf ein hohes Niveau eingestellt, das 80 keV betrug, um Phosphor bei einer Halbleiterschicht unmittelbar unterhalb der Gate-Isolationsschicht **7006** über die Schicht **7006** zu dotieren. Und die Bereiche, auf denen Phosphor dotiert wurde, sind die TFTs vom "n"-Kanal-Typ, und es ist bevorzugt, dass die Phosphorkonzentration an den Bereichen auf 1×10^{19} bis 1×10^{21} Atome/cm^3 eingestellt ist, um zu bewirken, dass die Bereiche als Source-Bereiche **7035**, **7043** und Drain-Bereiche **7036**, **7044** arbeiten. Hier wurde die Konzentration auf 1×10^{20} Atome/cm^3 eingestellt.

[0243] Zusätzlich sind, obwohl es hier nicht dargestellt ist, die Gate-Isolationsschichten, um die Source-Bereiche **7035**, **7043** und die Drain-Bereiche **7036**, **7047** abzudecken, entfernt, die Halbleiterschichten der Bereiche sind freigelegt und Phosphor kann direkt dotiert werden. Falls dieser Vorgang hinzugefügt wird, kann die Beschleunigungsspannung auf 10 keV in dem Ionen-Dotierverfahren verringert werden, und es ist möglich, effektiv Phosphor zu dotieren.

[0244] Weiterhin wurde, obwohl Phosphor in den Source-Bereich **7039** und den Drain-Bereich **7040** des TFT vom "p"-Kanal-Typ mit derselben Konzentration hinein dotiert ist, die Leitfähigkeit nicht umgekehrt, da Bor mit zweimal der Konzentration in dem vorherigen Vorgang dotiert wurde, und dabei war kein Problem im Betrieb der TFTs vom "p"-Kanal-Typ vorhanden.

[0245] Da die Störstellenelemente, um einen "n"-Typ oder "p"-Typ, dotiert mit den jeweiligen Konzentrationen, zu schaffen, nicht aktiviert sind, wie sie sind, und nicht effektiv arbeiten, ist es notwendig, einen Vorgang eines Dotierens durchzuführen. Dieser Vorgang könnte durch ein thermisches Glühverfahren unter Verwendung eines elektrischen Heizofens, ein Laser-Glühverfahren unter Verwendung des vorstehend erwähnten Excimer-Lasers, oder ein schnelles, thermisches Glühverfahren (rapid thermal annealing – RTA) unter Verwendung einer Halogenlampe, ausgeführt werden.

[0246] In dem thermischen Glühverfahren wurde eine Aktivierung durch einen Erwärmungsvorgang für zwei Stunden bei 550°C in einer Stickstoffatmosphäre erhalten. In dieser Ausführungsform wurde Aluminium für die zweite leitfähige Schicht verwendet, die die erste Gate-Elektrode bildet. Allerdings arbeitet, da die erste leitfähige Schicht, gebildet aus Tantal, und die zweite Gate-Elektrode so gebildet sind, um das Aluminium abzudecken, das Tantal als eine Blockierschicht, wobei Aluminiumelemente davor geschützt werden können, dass sie auf anderen Bereichen vorherrschen. Weiterhin wurde, in dem Laser-Glühverfahren, eine Aktivierung auch durch Bündeln und Abstrahlen eines KrF-Excimer-Laserstrahls vom Typ mit Pulsoszillation in einer linearen Form erhalten. Auch können, falls das thermische Glühverfahren nach dem Laser-Glühverfahren eingesetzt wird, noch bessere Ergebnisse erreicht werden. Zusätzlich ist der Vorgang mit einem Effekt zum Glühen bzw. Eiwärmen der Bereiche vorgesehen, wo eine Kristallinität durch das Ionen-Dotieren beschädigt wurde, wodurch die Kristallinität der Bereiche verbessert werden kann.

[0247] Über die vorstehend angegebenen Prozesse werden die erste Gate-Elektrode und die zweite Gate-Elektrode, um die erste Gate-Elektrode abzudecken, als die Gate-Elektroden vorgesehen, und in den TFTs vom "n"-Kanal-Typ, werden der Source-Bereich und der Drain-Bereich an beiden Seiten der zweiten Gate-Elektrode gebildet. Weiterhin wird eine solche Struktur in einem selbst angepassten Zustand gebildet,

wobei der erste Störstellenbereich, befestigt an der Halbleiterschicht über die Gate-Isolationsschicht, und Bereiche, wo die zweite Gate-Elektrode in Kontakt mit der Gate-Isolationsschicht gebracht wird, gebildet sind, und werden dazu gebracht, dass sie miteinander überlappen. Andererseits ist, in TFTs vom "p"-Kanal-Typ, obwohl Teile des Source-Bereichs und des Drain-Bereichs so gebildet sind, dass sie auf der zweiten Gate-Elektrode überlappen, kein Problem in tatsächlichen Anwendungen vorhanden.

[0248] Nachdem der Zustand, der in Fig. 19(D) dargestellt ist, erhalten war, wurde der erste Zwischenschicht-Isolationsfilm **7049** so gebildet, dass er 1000 nm dick war. Eine Siliziumoxidschicht, eine Siliziumnitridschicht, eine Siliziumnitridoxidschicht, eine Schicht aus einem organischen Harz, und deren laminierte Schichten, können als der erste Zwischenschicht-Isolationsfilm **7049** verwendet werden. In dieser Ausführungsform wurde, obwohl es nicht dargestellt ist, eine Doppelstruktur eingesetzt, bei der eine Siliziumnitridschicht zuerst mit einer Dicke von 50 nm gebildet wurde und weiterhin eine Siliziumoxidschicht, 950 nm dick, gebildet wurde.

[0249] Hiernach wurde ein Kontaktloch an den Source-Bereichen und den Drain-Bereichen durch Mustern, in Bezug auf den ersten Zwischenschicht-Isolationsfilm **7049**, gebildet. Und Source-Elektroden **7050**, **7052**, **7053** und Drain-Elektroden **7051** und **7054** wurden gebildet. Obwohl es nicht dargestellt ist, wurden, in dieser Ausführungsform, diese Elektroden durch Mustern einer dreischichtigen Struktur gebildet, in der eine Titanschicht, 100 nm dick, Aluminium enthaltendes Titan, 300 nm dick, und eine Titanschicht, 150 nm dick, kontinuierlich durch das Sputterverfahren gebildet sind.

[0250] So wurden, wie in Fig. 19(E) dargestellt ist, eine CMOS-Schaltung und eine Schaltung mit aktiver Matrix auf dem Substrat **7001** gebildet. Weiterhin wurde ein Haltekapazitätsbereich gleichzeitig an der Drain-Seite des TFT vom "n"-Kanal-Typ der Schaltung mit aktiver Matrix gebildet. Wie vorstehend beschrieben ist, wurde ein Substrat mit aktiver Matrix gebildet.

[0251] Als nächstes wird, unter Verwendung der Fig. 20(A) und Fig. 20(B), eine Beschreibung der Vorgänge zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix auf der Basis der CMOS-Schaltung und der Schaltung mit aktiver Matrix, die auf demselben Substrat durch die vorstehend angegebenen Prozesse gebildet sind, vorgenommen. Zuerst wurde eine Passivierungsschicht **7055** auf dem Substrat gebildet, das sich in dem Zustand, der in Fig. 19(E) dargestellt ist, befindet, um so die Source-Elektroden **7050**, **7052**, **7053** und die Drain-Elektroden **7051** und **7054** abzudecken. Die Passivierungsschicht **7055** wurde aus einer Siliziumnitridschicht, 50 nm dick, gebildet. Weiterhin wurde der zweite Zwischenschicht-Isolationsfilm **7056**, bestehend aus einem organischen Harz, so gebildet, um eine Dicke von 100 nm anzunähern. Polyimidharz, Acrylharz, Polyimidamidharz, usw., können als die organische Harzschicht verwendet werden. Vorteile, die sich aus der Verwendung einer organischen Harzschicht ergeben, sind diejenigen, dass die Bildung einfach ist, die parasitäre Kapazität verringert werden kann, da die relative, dielektrische Konstante niedrig ist, und die Ebenheit ausgezeichnet ist. Hier wird, nach Beschichten auf dem Substrat, Polyimid eines solchen Typs, das thermisch polymerisiert werden kann, verwendet, und die Schicht aus organischem Harz wurde durch Einbrennen davon bei 300°C gebildet.

[0252] Als nächstes wurde eine schwarze Matrix (Lichtabschirmschicht) **7057** an einem Teil der Pixelbereiche des zweiten Zwischenschicht-Isolationsfilms **7056** gebildet. Die schwarze Matrix **7057** kann durch eine Schicht aus organischem Harz, imprägniert mit einer metallischen Schicht oder Pigmenten, gebildet sein. Hier wurde Titan durch das Sputterverfahren gebildet.

[0253] Weiterhin wurde, in dem Ansteuerschaltungsbereich, die schwarze Matrix als die dritte Verdrahtung verwendet. Auch wird die Kapazität der D/A-Wandlerschaltung gemäß der Erfindung durch eine Elektrode und die schwarze Matrix, erzeugt dann, wenn die Source-Elektroden und die Drain-Elektroden hergestellt werden, gebildet.

[0254] Nachdem die schwarze Matrix **7057** gebildet ist, wird der dritte Zwischenschicht-Isolationsfilm **7058** gebildet. Der dritte Zwischenschicht-Isolationsfilm **7058** kann unter Verwendung einer Schicht aus einem organischen Harz, wie in dem zweiten Zwischenschicht-Isolationsfilm **7056**, gebildet sein. Und ein Kontaktloch, das die Drain-Elektroden **7054** erreicht, ist an dem zweiten Zwischenschicht-Isolationsfilm **7056** und dem dritten Zwischenschicht-Isolationsfilm **7058** gebildet, wodurch eine Pixelelektrode **7059** gebildet ist. In einem Fall, bei dem eine Flüssigkristallanzeigevorrichtung vom Reflexionstyp erwünscht ist, kann eine metallische Schicht verwendet werden. Hier wird, da die Flüssigkristallanzeigevorrichtung vom Transmissions-Typ eingesetzt wird, eine Indiumzinnoxid-(ITO)-Schicht gebildet, die 100 nm dick ist, und zwar durch das Sputterverfahren, wodurch die Pixelelektrode **7059** gebildet wird.

[0255] Nachdem der Zustand, dargestellt in Fig. 20(A), gebildet war, wurde eine Ausrichtungsschicht **7060** gebildet. Ein Polyimidharz wird meistens für die Ausrichtungsschicht von gewöhnlichen Flüssigkristallanzeigeelementen verwendet. Eine Zählerelektrode **7072** und eine Ausrichtungsschicht **7073** wurden auf einem Zählersubstrat **7071** gebildet. Nachdem die Ausrichtungsschicht gebildet war, wurde ein Reibvorgang so ausgeführt, dass die Flüssigkristallelemente parallel mit einem bestimmten Vorkippwinkel ausgerichtet waren.

[0256] Über die vorstehend angegebenen Prozesse wurden die Schaltung mit aktiver Matrix, ein Substrat, auf dem eine CMOS-Schaltung gebildet war, und das Zählersubstrat über Dichtmaterialien und Abstandsteile (beide nicht dargestellt), mit einem allgemein bekannten Zellenmontagevorgang, aneinandergeklebt. Danach wurde Flüssigmaterial **7074** zwischen beide Substrate zugeführt und vollständig durch ein Dichtmittel (nicht dargestellt) abgedichtet. Dadurch wurde, wie in **Fig.** 20(E) dargestellt ist, eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix fertiggestellt.

(Ausführungsform 6)

[0257] Die Ausführungsform 6 stellt ein Beispiel dar, in dem ein TFT eines Umkehr-Stapel-Typs als ein Beispiel einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, mit einer DAC gemäß der Erfindung, verwendet wird.

[0258] Es wird Bezug auf Fig. 21 genommen. Fig. 21 stellt eine Querschnittsansicht eines TFT vom "n"-Kanal-Typ eines umgekehrt gestapelten Typs dar, der eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix gemäß der Ausführungsform bildet. Weiterhin muss, obwohl in Fig. 21 nur ein TFT vom "n"-Kanal-Typ dargestellt ist, nicht gesagt werden, dass eine CMOS-Schaltung durch einen TFT vom "p"-Kanal-Typ und ein TFT vom "n"-Kanal-Typ, wie in der Ausführungsform 1, gebildet werden kann. Auch muss nicht gesagt werden, dass die Pixel-TFTs mit demselben Aufbau gebildet werden können.

[0259] Ein Substrat ist mit 8**001** bezeichnet. Ein solches Substrat, wie es in der Ausführungsform 3 dargestellt ist, kann verwendet werden. Eine Siliziumoxidschicht ist mit **8002** bezeichnet. Eine Gate-Elektrode ist mit **8003** bezeichnet. Eine Gate-Isolationsschicht ist mit **8004** bezeichnet. Aktive Schichten, die aus polykristallinen Siliziumschichten bestehen, sind mit **8005**, **8006**, **8007** und **8008** bezeichnet. Zum Herstellen der aktiven Schicht wurde dasselbe Verfahren wie beim Kristallisieren der nicht-kristallinen Siliziumschichten, das in der Ausführungsform 1 beschrieben ist, verwendet. Auch kann ein solches Verfahren eingesetzt werden, bei dem nicht-kristalline Siliziumschichten durch einen Laserstrahl (vorzugsweise ein linearer Laserstrahl, oder ein fazialer Laserstrahl) kristallisiert werden. Zusätzlich ist ein Source-Bereich mit **8005** angegeben, ein Drain-Bereich ist mit **8006** angegeben, ein Bereich mit niedriger Störstellen-Konzentration (LDD-Bereich) ist mit **8007** angegeben und ein Kanal-Bildungsbereich ist mit **8008** angegeben. Eine Kanalschutzschicht ist mit **8009** angegeben, ein Zwischenschicht-Isolationsfilm ist mit **8010** angegeben. Eine Source-Elektrode und eine Drain-Elektrode sind jeweils mit **8011** und **8012** bezeichnet.

(Ausführungsform 7)

[0260] In der Ausführungsform 7 wird eine Beschreibung eines Beispiels angegeben, in dem eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix durch ein TFT vom Typ mit umgekehrter Stapelung aufgebaut ist, dessen Aufbau sich von demjenigen der vorstehend angegebenen Ausführungsform unterscheidet.

[0261] Es wird Bezug auf Fig. 22 genommen. Fig. 22 stellt eine Querschnittsansicht eines TFT vom "n"-Kanal-Typ mit umgekehrter Stapelung dar, der eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix gemäß der Ausführungsform bildet. Hier muss, obwohl nur ein TFT vom "n"-Kanal-Typ dargestellt ist, nicht gesagt werden, dass eine CMOS-Schaltung durch einen TFT vom "p"-Kanal-Typ und einen TFT vom "N"-Kanal-Typ, wie in Ausführungsform 1, aufgebaut sein kann. Auch muss nicht gesagt werden, dass die Pixel-TFTs durch denselben Aufbau gebildet werden können.

[0262] Ein Substrat ist mit **9001** bezeichnet. Ein solches Substrat, wie es in der Ausführungsform 3 dargestellt ist, kann verwendet werden. Eine Siliziumoxidschicht ist mit **9002** bezeichnet, eine Gate-Elektrode ist mit **9003** bezeichnet und eine Benzocyclobuten-(BCB)-Schicht ist mit **9004** bezeichnet, wobei die obere Fläche davon geglättet bzw. abgeflacht ist. Eine Siliziumnitridschicht ist mit **9005** bezeichnet. Die PCB-Schicht und die Siliziumnitridschicht bilden einen Gate-Isolationsfilm. Aktive Schichten, zusammengesetzt aus poly-kristallinen Schichten, sind mit **9006**, **9007**, **9008** und **9009** bezeichnet. Wenn diese aktiven Schichten hergestellt wurden, wurde dasselbe Verfahren wie beim Kristallisieren von nicht-kristallinen Siliziumschichten, was in Bezug auf die Ausführungsform 1 beschrieben ist, verwendet. Auch kann ein solches Verfahren eingesetzt werden, bei

dem nicht-kristalline Siliziumschichten durch einen Laserstrahl (vorzugsweise ein linearer Laserstrahl oder ein fazialer Laserstrahl) kristallisiert werden, eingesetzt werden. Zusätzlich ist ein Source-Bereich mit **9006** bezeichnet, ein Drain-Bereich ist mit **9007** bezeichnet, ein Störstellenbereich mit niedriger Konzentration (LDD-Bereich) ist mit **9008** bezeichnet, und ein Kanal-Bildungsbereich ist mit **8008** bezeichnet. Eine Kanalschutzschicht ist mit **9009** bezeichnet, eine Kanalschutzschicht ist mit **9010** bezeichnet, und ein Zwischenschicht-Isolationsfilm ist mit **9011** bezeichnet. Eine Source-Elektrode und eine Drain-Elektrode sind jeweils mit **9012** und **9013** bezeichnet.

[0263] Gemäß der Ausführungsform wird, da die Gate-Isolationsschicht, zusammengesetzt aus einer PCB-Schicht und einer Siliziumnitridschicht, abgeflacht ist, die nicht-kristalline Schicht, die darauf gebildet ist, flach gestaltet werden. Deshalb ist es, wenn die nichtkristalline Siliziumschicht kristallisiert wird, möglich, polykristalline Siliziumschichten zu erhalten, die gleichförmiger als TFTs vom Typ mit umgekehrter Stapelung nach dem Stand der Technik sind.

(Ausführungsform 8)

[0264] Obwohl in der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix oder in der Flüssigkristallanzeigevorrichtung vom Typ mit passiver Matrix gemäß den vorstehenden Ausführungsformen ein TN-Mode unter Verwendung einer nematischen Flüssigkeit als ein Anzeige-Mode verwendet wird, können andere Anzeige-Moden auch verwendet werden.

[0265] Weiterhin kann eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung eines schwellwertlosen antiferroelektrischen Flüssigkristalls oder eines ferroelektrischen Flüssigkristalls mit schnellem Ansprechverhalten gebildet werden.

[0266] Weiterhin können, in der Halbleiteranzeigevorrichtung vom Typ mit aktiver Matrix unter Verwendung einer DAC gemäß der Erfindung, irgendwelche anderen Anzeigemedien verwendet werden, deren optische Charakteristika in Abhängigkeit von angelegten Spannungen moduliert werden. Zum Beispiel können elektrolumineszente Elemente verwendet werden.

[0267] Auch können MIM-Elemente, usw., zusätzlich zu den TFTs, als aktive Elemente verwendet werden, die in einer aktiven Matrixschaltung der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix verwendet werden.

[0268] Wie vorstehend beschrieben ist, können verschiedene Typen eines Flüssigkristalls, andere als ein TN-Flüssigkristall, in der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, unter Verwendung einer DAC gemäß der Erfindung, verwendet werden. Zum Beispiel ist ein Flüssigkristall, offenbart 1998, SID, "Characteristics and Driving Scheme of Polymer-Stabilized Monostable FLCD Exhibiting Fast Response Time and High Contrast Ratio with Grat'-Scale Capability" von H. Furue et al, 1997, SID DIGEST, 841 "A Full-Color Thresholdless Anti-ferroelectric LCD Exhibiting Wide Viewiing Angle with Fast Response Time" von T. Yoshida et al, 1996, J. Mater, Chem. 6(4), 671–673, "Thresholdless anti-ferroelectricity in liquid crystals and its application to displays" von S. Inui et al, und die United States Patent Veröffentlichung No. 5594569, können verwendet werden.

[0269] Ein Flüssigkristall, das eine anti-ferroelektrische Phase bei einem bestimmten Temperaturbereich zeigt, wird als ein "antiferroelektrisches Flüssigkristall" bezeichnet. In einem gemischten Flüssigkristall, das ein antiferroelektrisches Flüssigkristall besitzt, ist ein schwellwertloses, antiferroelektrisches, gemischtes Flüssigkristall, das eine Eigenschaft eines elektrischen, optischen Ansprechverhaltens zeigt, mit dem der Transmissionsfaktor kontinuierlich in Bezug auf ein elektrisches Feld geändert wird, vorhanden. In einem schwellwertlosen, antiferroelektrischen, gemischten Flüssigkristall sind solche vorhanden, die eine elektrische, optische Ansprecheigenschaft eines V-förmigen Typs zeigen, und solche, deren Ansteuerspannung ungefähr ± 2,5V (Zellendicke: ungefähr 1 μm bis 2 μm), können gefunden werden.

[0270] Fig. 33 stellt ein Beispiel dar, das die Charakteristika eines optischen Transmissionsfaktors des schwellwertlosen, antiferroelektrischen, gemischten Flüssigkristalls, das elektrische, optische Ansprechverhalten des V-förmigen Typs darstellend, in Bezug auf angelegte Spannungen darstellt. Die Ordinaten der Grafik, gezeigt in Fig. 33, geben den Transmissionsfaktor (optische Einheit) an, und die Abszissen geben die angelegte Spannung an. Weiterhin wird die Transmissionsachse eine Ablenkungsplatte an der Einfallsseite einer Flüssigkristallvorrichtung nahezu parallel zu der Normalen-Richtung der smektischen Phase des schwellwertlosen, antiferroelektrischen, gemischten Flüssigkristalls eingerichtet, die nahezu mit der Reibrichtung einer

Flüssigkristallvorrichtung übereinstimmt. Auch wird die Transmissionsachse der Ablenkungsplatte an der Ausgangsseite unter einem nahezu rechten Winkel (crossnicol) in Bezug auf die Transmissionsachse der Ablenkungsplatte an der Einfallsseite eingerichtet.

[0271] Wie in Fig. 33 dargestellt ist, ist, falls ein solches schwellwertloses, antiferroelektrisches, gemischtes Flüssigkristall verwendet wird, festgestellt worden, dass ein Ansteuern unter niedriger Spannung und eine abgestufte Anzeige ermöglicht werden.

[0272] Gerade in einem Fall, bei dem ein solches schwellwertloses, antiferroelektrisches, gemischtes Flüssigkristall mit niedriger Ansteuerspannung für eine Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, die eine DAC gemäß der Erfindung besitzt, verwendet wird, ist es möglich, die Ausgangsspannung der DAC zu verringern, wodurch es möglich wird, die Energieversorgungsquelle für den Betrieb der DAC zu verkleinern, und die Betriebsenergieversorgungsspannung eines Treibers zu verringern. Deshalb können ein niedriger Energieverbrauch und eine hohe Zuverlässigkeit in der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix erreicht werden.

[0273] Dadurch ist es dort, wo ein schwellwertloses, antiferroelektrisches, gemischtes Flüssigkristall mit niedriger Spannungsansteuerung verwendet wird, effektiv, wenn TFTs, die LDD-Bereiche mit einer vergleichbar kleinen Breite haben (niedrige Konzentration von Störstellenbereichen), (zum Beispiel 0 nm bis 500 nm oder 0 nm bis 200 nm), verwendet werden.

[0274] Auch besitzt allgemein das schwellwertlose, antiferroelektrische, gemischte Flüssigkristall eine große, spontane Polarisierung, und das Flüssigkristall selbst besitzt eine hohe dielektrische Konstante. Deshalb wird es, in einem Fall, bei dem das schwellwertlose, antiferroelektrische, gemischte Flüssigkristall für eine Flüssigkristallanzeigevorrichtung verwendet wird, für die Pixel notwendig, dass sie eine vergleichbar große Haltekapazität haben. Deshalb ist es bevorzugt, dass ein schwellwertloses, antiferroelektrisches, gemischtes Flüssigkristall, das eine geringe, spontane Polarisation besitzt, verwendet wird.

[0275] Auch kann, da eine niedrige Ansteuerspannung unter Verwendung eines solchen schwellwertlosen, antiferroelektrischen, gemischten Flüssigkristalls erreicht werden kann, ein geringer Energieverbrauch der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix erreicht werden.

[0276] Weiterhin stellt **Fig.** 17 elektrooptische Charakteristika eines monostabilen, ferroelektrischen Flüssigkristalls (ferroelectric liquid crystal – FLC) dar, in dem ein chelestrischer Phasen-chiralsmektischer Phasenübergang ausgeführt wird, unter Verwendung eines ferroelektrischen Flüssigkristalls (FLC), das ein isotropes Phasen-chelestrisches, phasen-chiralsmektisches Phasenübergangssystem darstellt, während eine DC-Spannung angelegt wird, und eine Konuskante wird nahezu mit der Reibrichtung übereinstimmend gemacht. Ein Anzeigemodus durch das ferroelektrische Flüssigkristall, wie es in **Fig.** 17 dargestellt ist, wird als ein "halb-V-förmiger Umschaltmodus" bezeichnet. Die Ordinaten der Grafik, gezeigt in **Fig.** 17, zeigen einen Transmissionsfaktor (optionale Einheit) an, und die Abszissen davon zeigen eine Anlegungsspannung an. Der "halb-V-förmige Umschaltmodus" ist im Detail in "Half V-shaped switching mode FLCD", Lecture Draft Collection for the 46th Applied Physics Related Allied Lecture Assembly, März 1999, Seite 1316, und in "Time-Sharing Full-Color LCD by Ferroelectric Liquid Crystal" von LIQUID CRYSTAL, 3rd Volume, 3rd Edition, Seite 190, erstellt durch Yoshihara et al, beschrieben.

[0277] Anhand von **Fig.** 17 kann, falls ein ferroelektrisches Flüssigkristall verwendet wird, verständlich werden, dass eine Anzeige mit niedriger Ansteuerspannung und Abstufung ermöglicht wird. Ein ferroelektrisches Flüssigkristall, das solche elektrooptischen Charakteristika zeigt, kann in der Flüssigkristallanzeigevorrichtung gemäß der Erfindung verwendet werden.

[0278] Jedes Flüssigkristall, das eine solche elektrische, optische Eigenschaft besitzt, wie ein solches, das in Fig. 33 und Fig. 39 dargestellt ist, kann als Anzeigemedium für eine Flüssigkristallanzeigevorrichtung gemäß der Erfindung verwendet werden.

(Ausführungsform 9)

[0279] In Bezug auf eine Halbleiteranzeigevorrichtung vom Typ mit aktiver Matrix und eine Halbleiteranzeigevorrichtung vom Typ mit passiver Matrix, die eine DAC gemäß der Erfindung verwenden, sind viele Anwendungen vorhanden. In der Ausführungsform 9 wird eine Beschreibung einer Halbleitervorrichtung vorgenommen, in der eine Halbleiteranzeigevorrichtung vom Typ mit aktiver Matrix, die eine DAC gemäß der Erfindung ver-

wendet, eingesetzt ist.

[0280] Als eine solche Halbleitervorrichtung können eine Videokamera, eine Standbildkamera, ein Projektor, eine über Kopf befestigte Anzeige, eine Fahrzeugnavigationseinheit, ein Personalcomputer und ein tragbares Informationsterminal (mobiler Computer, tragbares Telefon, usw.) aufgelistet werden. **Fig.** 23 und **Fig.** 24 stellen ein Beispiel davon dar.

[0281] Fig. 23(A) stellt einen Projektor vom Front-Typ dar, der aus einem Gehäuse **10001**, einer Halbleiteranzeigevorrichtung **10002** vom Typ mit aktiver Matrix (zum Beispiel eine Flüssigkristallanzeigevorrichtung), einer Lichtquelle **10003**, einem optischen System **10004** und einem Bildschirm **10005** besteht. Weiterhin zeigt Fig. 23(A) einen Front-Projektor, in dem eine Halbleiteranzeigevorrichtung eingesetzt ist. Auch kann, durch Einsetzen von drei Halbleiteranzeigevorrichtungen (jede entsprechend zu R-, G- und B-Licht), ein Projektor vom Front-Typ mit einer höheren Auflösung und einer größeren Dünne erreicht werden.

[0282] Fig. 23(B) stellt einen Projektor vom Rückstrahl-Typ dar, in dem das Gehäuse mit **10006** bezeichnet ist, eine Halbleiteranzeigevorrichtung vom Typ mit aktiver Matrix mit **10007** bezeichnet ist, eine Lichtquelle mit **10008** bezeichnet ist, ein Reflektor mit **10009** bezeichnet ist und ein Bildschirm mit **10010** bezeichnet ist. Weiterhin stellt Fig. 23(B) einen Projektor vom Rückstrahl-Typ dar, bei dem drei Halbleiteranzeigevorrichtungen vom Typ mit aktiver Matrix (jeweils entsprechend zu R-, G- und B-Licht) eingesetzt sind.

[0283] Fig. 24(A) stellt ein tragbares Telefon dar, das ein Gehäuse **11001**, einen Sprachausgabebereich **11002**, einen Spracheingabebereich **11003**, eine Halbleiteranzeigevorrichtung **11004** vom Typ mit aktiver Matrix, einen Betätigungsschalter **11005** und eine Antenne **11006** aufweist.

[0284] Fig. 24(B) stellt eine Videokamera dar, die ein Gehäuse **12001**, eine Halbleiteranzeigevorrichtung **12002** vom Typ mit aktiver Matrix, einen Spracheingabebereich **12003**, einen Betätigungsschalter **12004**, eine Batterie **12005** und einen Bildempfangsbereich **12006** aufweist.

[0285] Fig. 24(C) stellt einen mobilen Computer dar, der ein Gehäuse **13001**, einen Kamerabereich **13002**, einen Bildempfangsbereich **13003**, einen Betätigungsschalter **13004** und eine Halbleiteranzeigevorrichtung **13005** vom Typ mit aktiver Matrix aufweist.

[0286] Fig. 24(D) stellt eine an einem Kopf befestigbare Anzeige (auch bezeichnet als Anzeigevorrichtung vom Brillen-Typ) dar, die ein Gehäuse **14001** und eine Halbleiteranzeigevorrichtung **14002** vom Typ mit aktiver Matrix aufweist.

[0287] Fig. 24(E) stellt ein tragbares Buch (ein elektronisches Buch) dar, das ein Gehäuse **15001**, Halbleiteranzeigevorrichtungen **15002** und **15003** vom Typ mit aktiver Matrix, ein Speichermedium **15004**, einen Betätigungsschalter **15005** und eine Antenne **15006** darstellt.

[0288] Zusätzlich zu den vorstehenden elektronischen Vorrichtungen kann die Anzeigevorrichtung gemäß der vorliegenden Erfindung bei verschiedenen Typen von Vorrichtungen angewandt werden, zum Beispiel einem Fernsehgerät, einer Videospielvorrichtung, einem Personalcomputer, einem Video-Abspielgerät, oder dergleichen.

(Ausführungsform 10)

[0289] In der Ausführungsform 10 wird eine Beschreibung eines anderen Beispiels einer Füssigkristallanzeigevorrichtung vorgenommen, die eine D/A-Wandlerschaltung gemäß der Erfindung besitzt. Auch sind in der Ausführungsform die Vorgänge, die ähnlich zu solchen in der Ausführungsform 2 sind, auf die Teile anwendbar, auf die nicht spezifisch hier Bezug genommen wird.

[0290] In Ausführungsform 10 wurde eine essigsaure Ni-Lösung auf nahezu die gesamte Oberfläche einer nicht-kristallinen Siliziumschicht unter Verwendung eines Masken-Isolationsfilms **4004** als ein Katalysatorelement-Dotiervorgang in dem Zustand, der in Fig. 12(A) dargestellt ist, beschichtet.

[0291] Nachdem der Katalysatorelement-Dotiervorgang abgeschlossen war, wurde als nächstes eine Dehydrogenierung bei 450°C für ungefähr eine Stunde durchgeführt. Die nichtkristalline Siliziumschicht **4003** wird zusätzlich zu einem Erwärmungsvorgang bei 500 bis 900°C (angegeben mit 550 bis 650°C) für vier bis vierundzwanzig Stunden in einer inaktiven Atmosphäre, einer Wasserstoffatmosphäre oder einer Sauerstoffatmo-

sphäre kristallisiert. In dieser Ausführungsform wird der Erwärmungsvorgang bei 590°C für acht Stunden in einer Stickstoffatmosphäre durchgeführt.

[0292] Danach wird ein Erwärmungsvorgang (Getter-Vorgang eines Katalysatorelements) zum Gettern eines Katalysatorelements durchgeführt. In dem Fall der Ausführungsform verwenden die Erwärmungsvorgänge einen Getter-Effekt eines Katalysatorelements durch ein Halogenelement, indem bewirkt wird, dass ein Halogenelement in der Verarbeitungsatmosphäre enthalten ist. Weiterhin ist es, um ausreichend den Getter-Effekt des Halogenelements zu erreichen, bevorzugt, dass der vorstehend angegebene Erwärmungsvorgang bei einer höheren Temperatur als 700°C durchgeführt wird. Falls die Temperatur geringer als diese ist, wird es schwierig werden, eine Halogenverbindung zu zerlegen, und deshalb ist eine Gefahr vorhanden, dass kein Getter-Effekt erreicht werden kann. Weiterhin kann, in diesem Fall, als ein Gas, das ein Halogenelement enthält, ein Typ oder eine Vielzahl von Verbindungen, ausgewählt unter den Verbindungen, wie beispielsweise HCl, HF, NF_3, HBr, Cl_2, ClF_3, BCl_2, F_2, Br_2, usw., verwendet werden. In dieser Ausführungsform wurde der Erwärmungsvorgang bei einer Temperatur von 950°C in einer O_2- und HCl-Atmosphäre durchgeführt, und der Getter-Vorgang wurde gleichzeitig zusammen mit der Bildung einer thermischen Oxidschicht durchgeführt.

[0293] Hiernach wird eine Gate-Isolationsschicht gebildet. In dieser Ausführungsform war, in Bezug auf die Dicke des Gate-Isolationsfilms, die Enddicke davon ungefähr 50 nm dick.

[0294] In Bezug auf alle anderen Vorgänge kann auf Ausführungsform 2 Bezug genommen werden.

[0295] Tabelle 1 nachfolgend stellt die Charakteristika von TFTs, erhalten durch den Herstellungsvorgang der Ausführungsform 10, dar.

Tabelle 1

L/W = 6,8/7,6 [µm]	Nch	Pch
I EIN [µA]	227	91,5
I AUS [pA]	3,10	11,8
I EIN/I AUS [dec.]	7,86	6,89
Vth [V]	0,44	–0,56
S Wert [V/dec.]	0,08	0,10
µFE(max)[cm^2/Vs]	314	131
*µFE(max)[cm^2Ns]	425	262

[0296] In Tabelle 1 gibt L/W (Kanallänge/Kanalbreite) an, I EIN gibt (EIN-Strom) an, I AUS gibt (AUS-Strom) an, I EIN/I AUS gibt (gemeinsamer Logarithmus der Verhältnisse von EIN-Strom und AUS-Strom) an, Vth gibt (Schwellwertspannung) an, S Wert gibt (S-Wert) an und µFE gibt (Feldeffekt-Bewegungs-Grad) an, wobei µFE, versehen mit "*", µFE von TFT, dessen L = 50 µm beträgt, angibt.

[0297] Hierbei zeigt **Fig. 30** eine Grafik der Charakteristika von TFTs, erhalten durch den Herstellungsvorgang der Ausführungsform 10. In **Fig. 30** gibt Vg eine Gate-Spannung an, Id gibt einen Drain-Strom an und Vd gibt eine Drain-Spannung an.

(Ausführungsform 11)

[0298] In der Ausführungsform 11 wird eine Beschreibung eines Beispiels einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, die eine DAC (8-Bit) gemäß der Erfindung besitzt, die durch den vorliegenden Anmelder hergestellt wurde, vorgenommen.

[0299] Tabelle 2 nachfolgend gibt die Spezifikationen der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix einer DAC, gemäß der Erfindung, an, die durch den vorliegenden Anmelder hergestellt wurde.

Tabelle 2

Anzeige-Diagonalgröße	2,6 Inch
Zahl von Pixeln	1920 × 1080
Pixelgröße	30(H) × 30(V) [um]
Apertur-Verhältnis	46%
Eingabedaten	8 Bit
Energieversorgung (Logik)	5 V
Eingabe-Digitaldaten-Raten	80 MHz
Frequenz von Datentreiber	10 MHz
Frequenz von Abtasttreiber	8,1 KHz
Adressiermodus	Spalten-Inversion
Kontrastverhältnis	> 100

[0300] Weiterhin geben die Datentreiber- und Abtasttreiberschaltungen jeweils eine Source- Signalleitungstreiberschaltung und eine Gate-Signalleitungstreiberschaltung an. Auch wurde eine Source-Leitungsumkehranzeige als ein Adressenmodus ausgeführt.

[0301] Fig. 31 stellt ein Anzeigebeispiel einer Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix dar, die eine DAC gemäß der Erfindung besitzt, die in dieser Ausführungsform beschrieben wird.

[0302] Weiterhin stellt Fig. 32 ein Beispiel einer Anzeige eines Projektors vom Front-Typ dar, in dem drei Flüssigkristallanzeigevorrichtungen vom Typ mit aktiver Matrix, jeweils mit einer DAC gemäß der Erfindung, verwendet werden, was nachfolgend beschrieben werden wird. Auch wird, in Bezug auf einen Projektor vom Front-Typ, die Ausführungsform 9 herangezogen.

[0303] Wie in Fig. 31 und Fig. 32 dargestellt ist, kann mit der Flüssigkristallanzeigevorrichtung vom Typ mit aktiver Matrix, die eine DAC gemäß der Erfindung besitzt, eine sehr fein abgestufte Anzeige erhalten werden.

(Ausführungsform 12)

[0304] In der Ausführungsform wird eine Beschreibung eines Beispiels von Verfahren zum Herstellen einer Flüssigkristallanzeigevorrichtung, die eine Ansteuerschaltung gemäß der Erfindung besitzt, unter Bezugnahme auf **Fig.** 34 bis Fig. 38 vorgenommen. In der Flüssigkristallanzeigevorrichtung gemäß der Erfindung werden ein Pixelbereich, ein Source-Treiber, ein Gate-Treiber, usw., integral auf einem Substrat gebildet. Weiterhin wird, zur Vereinfachung der Beschreibung, ein NchTFT, der einen Teil des Pixel-TFT und die Treiberschaltung gemäß der Erfindung, bildet, und ein PchTFT und ein NchTFT, die die Invertiererschaltung bilden, auf demselben Substrat gebildet.

[0305] In Fig. 34(A) können ein Niedrig-Alkaliglassubstrat und ein Quarzsubstrat als ein Substrat **16001** verwendet werden. Ein Quarzsubstrat wurde in dieser Ausführungsform verwendet. Um zu verhindern, dass Störstellen bzw. Verunreinigungen von dem Substrat **16001** vorherrschen, wird eine Grundschicht **16002**, wie beispielsweise eine Siliziumoxidschicht, eine Siliziumnitridschicht, eine Siliziumnitridoxidschicht, usw., gebildet. Zum Beispiel wird, unter Verwendung des Plasma-CVD-Verfahrens, eine Siliziumnitridoxidschicht, hergestellt aus SiH_4, NH_3 und N_2O, laminiert und mit einer Dicke von 100 nm gebildet, und eine Siliziumnitridoxidschicht, hergestellt aus SiH_4 und N_2O, wird auch mit einer Dicke von 200 nm laminiert und gebildet.

[0306] Als nächstes wird ein Halbleiter **16003a**, der eine nicht-kristalline Struktur besitzt, mit 20 bis 150 nm (vorzugsweise 30 bis 80 nm) einer Dicke unter Verwendung eines allgemein bekannten Verfahrens, wie beispielsweise eines Plasma-CVD-Verfahrens, eines Sputterverfahrens, usw., gebildet. In dieser Ausführungsform wird eine nicht-kristalline Siliziumschicht so gebildet, dass sie 53 nm dick ist, und zwar durch das thermische Niederdruck-CVD-Verfahren. Eine nicht-kristalline Halbleiterschicht und eine mikrokristalline Halbleiterschicht sind als eine Halbleiterschicht verfügbar, mit einer nicht-kristallinen Struktur, und eine Verbund-Halbleiterschicht, die eine nicht-kristalline Struktur besitzt, wie beispielsweise eine nichtkristalline Silizium-Germani-

um-Schicht, ist anwendbar. Auch können, da es möglich ist, die Grundschicht **16002** und die nicht-kristalline Siliziumschicht **16003a** zu bilden, beide davon kontinuierlich gebildet werden. In diesem Fall kann, da sie nicht zu der Atmosphäre freigelegt ist, nachdem die Grundschicht gebildet ist, die Oberfläche davor bewahrt werden, dass sie kontaminiert wird. Auch ist es möglich, eine Unebenheit der TFTs, die hergestellt werden sollen, und die Fluktuation der Schwellwertspannung zu verringern. (Siehe Fig. 34(A)).

[0307] Und eine kristalline Siliziumschicht **16003b** wird aus einer nicht-kristallinen Siliziumschicht **16003a**, unter Verwendung einer allgemein bekannten Kristallisierungstechnologie, gebildet. Zum Beispiel wurde, obwohl das Laser-Kristallisierungsverfahren und das thermische Kristallisierungsverfahren (Festphasen-Wachstumsverfahren) angewandt werden können, hier die kristalline Siliziumschicht **16003b** durch ein Kristallisierungsverfahren unter Verwendung eines Katalysatorelements in Übereinstimmung mit der Technologie, die in der japanischen, offengelegten Patentveröffentlichung No. 130652 von 1995 offenbart ist, gebildet. Vor dem Kristallisierungsvorgang wird eine thermische Behandlung bei 400 bis 500°C für ungefähr eine Stunde durchgeführt, obwohl dies von dem Verhältnis des Wasserstoffgehalts der nicht-kristallinen Siliziumschicht abhängt. Es ist bevorzugt, dass eine Kristallisierung begonnen wird, nachdem das Verhältnis des Wasserstoffgehalts auf 5 Atom-% oder geringer verringert ist. Da die nicht-kristalline Siliziumschicht kristallisiert wird und Atome wieder so ausgerichtet werden, dass sie sehr gering werden, wird die Dicke der hergestellten, kristallisierten Siliziumschicht um 1 bis 15% gegenüber der Anfangsdicke der nicht-kristallinen Siliziumschicht verringert (in dieser Ausführungsform 54 nm). (Siehe Fig. 34(B)).

[0308] Und durch Mustern der kristallinen Siliziumschicht **16003b**, ähnlich Inseln, werden inselähnliche Halbleiterschichten **16004** bis **16007** gebildet. Danach wird eine Maskenschicht **16008** aus einer Siliziumoxidschicht, 50 bis 150 nm dick, durch das Plasma-CVD-Verfahren oder das Sputterverfahren gebildet. (Siehe Fig. 34(D)). In der Ausführungsform beträgt die Dicke der Maskenschicht **16008** 199 nm.

[0309] Darauf folgend wird eine Resist-Maske **16009** bereitgestellt, und Bor (B) wird als ein Störstellenelement dotiert, um einen "p" Typ zu erreichen, mit einer Konzentration von 1×10^{18} bis 5×10^{17} Atome/cm^3, und zwar auf der gesamten Oberfläche der inselähnlichen Halbleiterschichten **16004** bis **16007**, was einen TFT vom "n"-Kanal-Typ bildet. Das Bor (B) wird für den Zweck eines Kontrollierens der Schwellwertspannung dotiert. Das Bor (B) kann durch ein Ionen-Dotierverfahren dotiert werden, oder kann gleichzeitig dann dotiert werden, wenn eine nicht-kristalline Siliziumschicht gebildet wird. Hier ist ein Dotieren mit Bor nicht notwendigerweise erforderlich. (Siehe Fig. 34(D)).

[0310] Um einen LDD-Bereich eines TFT vom "n"-Kanal-Typ einer Ansteuerschaltung oder eines Treibers, usw., zu bilden, wird ein Störstellenelement, das einen "n" Typ ergibt, selektiv auf den inselähnlichen Halbleiterschichten **16010** bis **16012** dotiert. Deshalb werden Resist-Masken **16013** bis **16016** im voraus gebildet. Als Störstellenelemente können, um den "n" Typ zu bilden, Phosphor (P) und Arsen (As) verwendet werden. Hier wird das Ionen-Dotierverfahren, in dem Phosphin (PH_3) verwendet wird, eingesetzt, um Phosphor (P) zu dotieren. Die Konzentration von Phosphor (P) der gebildeten Störstellen-Element-Bereiche **16017** und **16018** kann in einem Bereich von 2×10^{16} bis 5×10^{19} Atome/cm^3 liegen. In dieser Beschreibung wird die Konzentration des Störstellenelements, um den "n" Typ, enthalten in den Störstellenbereichen **16017** bis **16019**, gebildet darin, zu erreichen, in Angaben von (n) ausgedrückt. Der Störstellenbereich **16019** ist eine Halbleiterschicht, um eine Haltekapazität des Pixelbereichs zu bilden, und Phosphor (P) wird mit derselben Konzentration dotiert. (Siehe Fig. 35(A)). Danach werden die Resist-Masken **16013** bis **16016** entfernt.

[0311] Als nächstes wird, nachdem die Maskenschicht **16008** durch Fluorin entfernt ist, ein Vorgang zum Aktivieren der Störstellenelemente, dotiert in Fig. 34(D) und Fig. 35(A), ausgeführt. Eine Aktivierung kann durch eine thermische Behandlung bei 500 bis 600°C in einer Stickstoffatmosphäre für eine bis vier Stunden oder durch ein Laseraktivierungsverfahren ausgeführt werden. Weiterhin können beide gleichzeitig durchgeführt werden. In dieser Ausführungsform wird das Laseraktivierungsverfahren eingesetzt. Ein KrF-Excimer-Laserstrahl (Wellenlänge: 248 nm) wird als ein Laserstrahl eingesetzt. In der Ausführungsform wird der Laserstrahl so geformt, dass er ein linearer Strahl ist, und ein Abtasten wird mit einer Oszillationsfrequenz von 5 bis 50 Hz, eine Energiedichte von 100 bis 500 mJ/cm^2, und dem Überlappungsverhältnis des linearen Strahls von 80 bis 98%, ausgeführt, wodurch die gesamte Oberfläche, auf der die inselähnliche Halbleiterschicht gebildet ist, unter den vorstehend angegebenen Bedingungen abgescannt wird. Auch haben die Bestrahlungsbedingungen mit dem Laserstrahl nicht irgendwelche Einschränkungen, und sie können entsprechend bestimmt werden.

[0312] Und die Gate-Isolationsschicht **16020** wird durch einen Isolationsfilm, der Silizium enthält, durch das Plasma-CVD-Verfahren oder das Sputterverfahren gebildet, um so 10 bis 50 nm dick zu werden. Zum Beispiel wird eine Siliziumnitridoxidschicht so gebildet, dass sie 120 nm dick ist. Ein Isolationsfilm, der anderes Silizium

enthält, kann aus einer einzelnen Schicht oder einer laminierten Struktur als die Gate-Isolationsschicht gebildet werden. (Siehe **Fig. 35(B)**).

[0313] Als nächstes wird die erste leitfähige Schicht gebildet, um die Gate-Elektrode zu bilden. Obwohl die erste leitfähige Schicht aus einer einzelnen Schicht gebildet sein kann, kann eine laminierte Struktur von zwei Schichten oder drei Schichten so, wie dies notwendig ist, eingesetzt werden. In der Ausführungsform sind eine leitfähige Schicht (A) **16021**, hergestellt aus einer leitfähigen Metallnitridschicht, und eine andere leitfähige Schicht (B) **16022**, hergestellt aus einer metallischen Schicht, laminiert. Die leitfähige Schicht (B) **16022** kann aus irgendeinem Element, ausgewählt aus Tantal (Ta), Titan (Ti), Molybdän (Mo) und Wolfram (W), oder einer Legierung, hauptsächlich zusammengesetzt aus den vorstehenden Elementen, oder einer Legierungsschicht, in der die vorstehenden Elemente kombiniert sind (dargestellt durch eine Mo-W-Legierungsschicht oder eine Mo-Ta-Legierungsschicht), gebildet werden, und die leitfähige Schicht (A) **16021** kann aus Tantalnitrid (TaN), Wolframnitrid (WN), Titannitrid (TiN) oder Molybdännitrid (MoN) gebildet werden. Weiterhin kann die leitfähige Schicht (A) Wolframsilizid, Titansilizid oder Molybdänsilizid als Substitute verwenden. In Bezug auf die leitfähige Schicht (B) **16022** ist es besser, dass die Störstellen-Konzentration, die darin enthalten ist, im Hinblick auf ein Verringern des Widerstands verringert wird. Insbesondere dort, wo die Sauerstoffkonzentration auf 30 ppm oder geringer verringert wird, können bessere Ergebnisse erhalten werden. Zum Beispiel kann, wenn die Sauerstoffkonzentration von Wolfram (W) auf 30 ppm oder geringer verringert wird, ein relativer Widerstandswert von 20 μΩ oder geringer erreicht werden.

[0314] Es ist besser, dass die leitfähige Schicht (A) **16021** 10 bis 50 nm dick (vorzugsweise 20 bis 30 nm dick) gemacht wird, und dass die leitfähige Schicht (B) **16022** 200 bis 400 nm dick (vorzugsweise 250 bis 350 nm dick) gemacht wird. In der Ausführungsform wird eine Tantalnitridschicht, 50 nm dick, für die leitfähige Schicht (A) **16021** verwendet, und eine Ta-Schicht 350 nm dick, wird für die leitfähige Schicht (B) **16022** verwendet. Jede wird durch das Sputterverfahren gebildet. Beim Bilden der Schichten durch das Sputterverfahren wird, wenn eine ausreichende Menge an Xe und Kr zu einem Ar-Gas zum Sputtern hinzugegeben wird, die innere Spannung der Schichten, die hergestellt werden, verringert, wodurch ein Ablösen der Schichten verhindert wird. Auch ist es, obwohl es nicht dargestellt ist, effektiv, wenn eine Siliziumschicht, auf der Phosphor (P) so dotiert ist, dass es 2 bis 20 nm dick ist, und zwar unterhalb der leitfähigen Schicht (A) **16021**, gebildet wird. Dadurch kann die Haftfähigkeit der leitfähigen Schicht, die darauf gebildet ist, verbessert werden, und eine Oxidation kann auch verhindert werden. Gleichzeitig können die leitfähige Schicht (A) und die leitfähige Schicht (B) eine geringe Menge an metallischen Alkalielementen, die enthalten sind, dahingehend verhindern, dass sie auf der Gate-Isolationsschicht **16020** vorherrschen. (Siehe **Fig. 35(C)**).

[0315] Als nächstes werden Resist-Masken **16023** bis **16027** gebildet, und die Gate-Elektroden **16028** bis **16031** und die kapazitive Verdrahtung **16032** werden durch ein Durchätzen der leitfähigen Schicht (A) **16021** und der leitfähigen Schicht (B) **16022** gebildet. Die Gate-Elektroden **16028** bis **16031** und die kapazitive Verdrahtung **16032** sind so gebildet, dass **16028a** bis **16032a**, die aus der leitfähigen Schicht (A) bestehen, und **16028b** bis **16032b**, die aus der leitfähigen Schicht (B) bestehen, integral gebildet sind. Zu diesem Zeitpunkt werden die Gate-Elektroden **16028** bis **16030** der TFTs, die die Treiberschaltungen der Treiber, usw., später bilden, so gebildet, um einander über einen Teil der Störstellenbereiche **16017** und **16018** und der Gate-Isolationsschicht **16020** zu überlappen. (Siehe **Fig. 35(D)**).

[0316] Als nächstes wird, um den Source-Bereich und den Drain-Bereich des TFT vom "p"-Kanal-Typ zu bilden, ein Vorgang eines Dotierens eines Störstellenelements, um den "p"-Typ zu erhalten, durchgeführt. Hierbei wird der Störstellenbereich in einem selbst anpassenden Zustand unter Verwendung der Gate-Elektrode **16028** als eine Maske gebildet. Zu diesem Zeitpunkt wird der Bereich, wo der TFT vom "n"-Kanal-Typ gebildet ist, durch eine Resist-Maske **16033** im voraus abgeschirmt. Und der Störstellenbereich **16034** wurde durch ein Ionen-Dotierverfahren unter Verwendung von Diboran (B_2H_6) gebildet. Die Konzentration von Bor (B) in diesem Bereich ist auf 3×10^{20} bis 3×10^{21} Atome/cm^3 eingestellt. In dieser Beschreibung ist die Konzentration des Störstellenelements, um den "p"-Typ zu erhalten, in dem Störstellenbereich **16034**, der darin gebildet ist, in Angaben von (p^{++}) ausgedrückt. (Siehe **Fig. 36(A)**).

[0317] Als nächstes werden Störstellenbereiche, die als ein Source-Bereich und ein Drain-Bereich dienen, in den TFTs vom "n"-Kanal-Typ gebildet. Resist-Masken **16035** bis **16037** wurden gebildet, und Störstellenbereiche **16038** bis **16042** wurden durch Dotieren von Störstellen, um den "n"-Typ zu erhalten, gebildet. Dies wird durch das Ionen-Dotierverfahren unter Verwendung von Phosphin (PH_3) durchgeführt, und die Konzentration von Phosphor wurde dahingehend bestimmt, dass sie 1×10^{20} bis 1×10^{21} Atome/cm^3 betrug. In dieser Beschreibung wird die Konzentration der Störstellenelemente, um den "n"-Typ, enthalten in den Störstellenbereichen **16038** bis **16042**, gebildet darin, zu erreichen, in Angaben von (n^+) ausgedrückt. (Siehe **Fig. 36(B)**).

[0318] Obwohl die Störstellenbereiche **16038** bis **16042** bereits Phosphor (P) oder Bor (B), dotiert in dem vorherigen Prozess, enthalten, wird Phosphor weiterhin unter einer ausreichend hohen Konzentration im Vergleich dazu dotiert, wobei Einflüsse, die sich aus Phosphor (P) und Bor (B), dotiert in dem vorherigen Prozess, ergeben, nicht berücksichtigt werden müssen. Weiterhin kann dadurch, dass die Konzentration an Phosphor (P), dotiert in dem Störstellenbereich **16038**, die Hälfte oder ein Drittel der Konzentration des Bors, dotiert in Fig. 10(A), beträgt, die Leitfähigkeit des "p"-Typs sichergestellt werden, und kein nachteiliger Einfluss entsteht in den Charakteristika des TFT.

[0319] Und ein Vorgang zum Dotieren von Störstellen, um den "n"-Typ zu bilden, um einen LDD-Bereich des TFT vom "n"-Kanal-Typs des Pixelbereichs zu bilden, wurde durchgeführt. Hierbei sind Störstellenelemente, um den "n"-Typ zu erhalten, in einem selbst anpassenden Zustand durch das Ionen-Dotierverfahren dotiert, während die Gate-Elektrode **16031** als eine Maske verwendet wird. Die Konzentration von Phosphor (P), die dotiert werden soll, beträgt 1×10^{16} bis 5×10^{18} Atome/cm^3, wobei es bei einer niedrigeren Konzentration als diejenige der Störstellenelemente, dotiert in **Fig.** 35, Fig. 36(A) und Fig. 36(B), dotiert wird, und tatsächlich nur die Störstellenbereiche **16043** und **16044** gebildet werden. In dieser Beschreibung wird die Konzentration von Störstellenelementen, um den "n"-Typ, enthalten in den Störstellenbereichen **16043** und **16044**, zu erhalten, in Angaben von (n) ausgedrückt. (Siehe Fig. 36(C)).

[0320] Hier kann eine SiON-Schicht, usw., mit einer Dicke von 200 nm als ein zwischengeschichteter Film gebildet werden, um zu verhindern, dass sich Ta der Gate-Elektrode ablöst.

[0321] Danach wird ein thermischer Behandlungsprozess durchgeführt, der Störstellenelemente aktiviert, um den "n"- oder "p"-Typ, dotiert unter den jeweiligen Konzentrationen, zu erhalten. Dieser Vorgang kann durch ein Ofenwärmebehandlungsverfahren, ein Laser-Wärmebehandlungsverfahren oder ein schnelles, thermisches Glühverfahren (RTA) durchgeführt werden. Hier wurde der Aktivierungsvorgang durch das Ofenwärmebehandlungs- bzw. Glühverfahren ausgeführt. Die thermische Behandlung wird mit einer Sauerstoffkonzentration von 1 ppm oder geringer, vorzugsweise von 0,1 ppm oder geringer, in einer Stickstoffatmosphäre bei 400 bis 800°C, vorzugsweise bei 500 bis 600°C, durchgeführt. In der Ausführungsform wurde der thermische Behandlungsvorgang bei 500°C für vier Stunden durchgeführt. Weiterhin kann dort, wo ein Substrat, das eine Wärmewiderstandseigenschaft besitzt, wie beispielsweise ein Quarzsubstrat, das Substrat **16001** verwendet werden, wobei die thermische Behandlung bei 800°C für eine Stunde hoch genug sein kann, und es ist möglich, die Störstellenelemente zu aktivieren und besser eine Verbindung des Störstellenbereichs dort, wo die entsprechenden Störstellenelemente dotiert sind, und des Kanalbildungsbereichs zu bilden. Auch kann dort, wo ein Zwischenschichtfilm gebildet wird, um zu verhindern, dass sich Ta von der vorstehend angegebenen Gate-Elektrode ablöst, ein Fall vorhanden sein, wo dieser Effekt nicht erhalten werden kann.

[0322] Bei der thermischen Behandlung wird die metallische Schicht, um die Gate-Elektroden **16028** bis **16031** und die kapazitive Verdrahtung **16032** zu bilden, 5 bis 80 nm dick von der Oberfläche aus, und die leitfähigen Schichten (C) **16028c** bis **16032c** werden auf der Oberfläche davon gebildet. Zum Beispiel wird, in einem Fall, wo die leitfähigen Schichten (B) **16028b** bis **16032b** aus Wolfram (W) hergestellt sind, ein Wolframnitrid (WN) dann gebildet, und in einem Fall von Tantal (Ta) kann Tantalnitrid (TaN) gebildet werden. Weiterhin können die leitfähigen Schichten (C) **16028c** bis **16032c** ebenso durch Aussetzen der Gate-Elektroden **16028** bis **16031** und des kapazitiven Bereichs **16032** einer Plasmaatmosphäre, die Stickstoff enthält, in der Stickstoff oder Ammoniak verwendet wird, gebildet werden. Weiterhin wurde eine thermische Behandlung bei 300 bis 450°C in einer Atmosphäre, die Wasserstoff unter einem Verhältnis von 3 bis 100% enthält, für eine bis zwölf Stunden durchgeführt, und ein Prozess zum Hydrogenieren einer inselförmigen Halbleiterschicht wurde gebildet. Dieser Prozess ist ein Prozess zum Beendigen einer Dangling-Bindung der Halbleiterschicht durch thermisch angeregten Wasserstoff. Als ein anderes Hydrogeniermittel kann eine Plasma-Hydrogenierung (unter Verwendung von Wasserstoff, angeregt durch Plasma) durchgeführt werden.

[0323] Dort, wo eine inselförmige Halbleiterschicht aus einer nicht-kristallinen Siliziumschicht durch ein Kristallisierungsverfahren unter Verwendung eines Katalysatorelements hergestellt wurde, verbleibt eine kleine Menge eines Katalysatorelements in der inselförmigen Halbleiterschicht. Es ist selbstverständlich, dass, obwohl ein TFT in einem solchen Zustand fertiggestellt sein kann, es bevorzugter ist, dass das verbleibende Katalysatorelement von mindestens dem Kanal-Bildungsbereich entfernt wird. Als eines der Mittel zum Entfernen eines solchen Katalysatorelements ist ein Mittel zum Verwenden einer Getter-Wirkung durch Phosphor (P) vorhanden. Die Konzentration von Phosphor, notwendig für das Gettern, ist äquivalent zu derjenigen in dem Störstellenbereich (n+), gebildet in Fig. 36(B), und das Katalysatorelement kann von den Kanalbildungsbereichen des TFT vom "n"-Kanal- und des TFT vom "p"-Kanal-Typ durch eine thermische Behandlung des aktivierenden Prozesses, der hier durchgeführt ist, angesammelt werden. (Siehe Fig. 36(D)).

[0324] Der erste Zwischenschicht-Isolationsfilm **16055** ist aus einer Siliziumoxidschicht oder einer Siliziumnitridoxidschicht mit einer Dicke von 500 bis 1500 nm gebildet. Hiernach wird ein Kontaktloch gebildet, das den Source-Bereich oder den Drain-Bereich, gebildet auf der jeweiligen, inselförmigen Halbleiterschicht, erreicht, wodurch eine Source-Verdrahtung **16046** bis **16049** und eine Drain-Verdrahtung **16050** bis **16053** gebildet werden. (Siehe Fig. 37(A)). Obwohl es nicht dargestellt ist, wird, in dieser Ausführungsform, die Elektrode aus einer dreifach laminierten Schicht gebildet, in der eine Ti-Schicht, 200 nm dick, eine Aluminiumschicht, 500 nm dick, enthaltend Si, und eine Ti-Schicht, 100 nm dick, kontinuierlich durch das Sputterverfahren gebildet werden.

[0325] Als nächstes wird eine Siliziumnitridschicht, eine Siliziumoxidschicht oder eine Siliziumnitridoxidschicht mit einer Dicke von 50 bis 500 nm (angegeben mit 100 bis 300 nm) als eine Passivierungsschicht **16054** gebildet. In dieser Ausführungsform wurde die Passivierungsschicht **16054** zu einer laminierten Schicht gebildet, die aus einer Siliziumnitridschicht, 50 nm dick, und einer Siliziumoxidschicht, 24,5 nm dick, bestand. In diesem Zustand können, falls ein Hydrogenierungsvorgang durchgeführt wird, vorteilhafte Ergebnisse im Hinblick auf ein Verbessern der TFT-Charakteristika erhalten werden. Zum Beispiel ist es besser, dass eine thermische Behandlung bei 300 bis 450°C in einer Atmosphäre, die Wasserstoff unter einem Verhältnis von 3 bis 100% enthält, für eine bis zwölf Stunden, durchgeführt wird, oder derselbe Effekt kann dann erhalten werden, wenn ein Plasma-Hydrogenierungsvorgang eingesetzt wird. Weiterhin ist es hier besser, dass eine offene Öffnung an der Passivierungsschicht **16054** an der Position gebildet wird, wo ein Kontaktloch gebildet ist, um eine Pixelelektrode und eine Drain-Elektrode später zu verbinden. (Siehe Fig. 37(A)).

[0326] Hiernach wird der zweite Zwischenschicht-Isolationsfilm **16055**, bestehend aus einem organischen Harz, mit 1,0 bis 1,5 µm gebildet. Polyimidharz, Acrylharz, Polyamidharz, Polyimidamidharz, PCB (Benzocyclobuten), usw., können als das organische Harz verwendet werden. Hier wird Acrylharz eines solchen Typs, der thermisch polymerisiert werden kann, nachdem er auf dem Substrat beschichtet ist, verwendet, und wird bei 250°C für eine Bildung wärmebehandelt. (Siehe Fig. 37(B)).

[0327] In der Ausführungsform wird eine schwarze Matrix so gebildet, dass sie eine Dreifachstruktur ist, in der eine Ti-Schicht mit einer Dicke von 100 nm gebildet wird, eine Legierungsschicht, die aus Al und Ti besteht, mit einer Dicke von 300 nm gebildet wird, und eine zusätzliche Ti-Schicht mit einer Dicke von 100 nm, gebildet wird.

[0328] Danach wird der dritte Zwischenschicht-Isolationsfilm **16059**, bestehend aus organischem Harz, mit 1,0 bis 1,5 µm gebildet. Als das organische Harz können die Harze, die dieselben sind wie solche für den zweiten Zwischenschicht-Isolationsfilm, verwendet werden. Hierbei wird ein Polyimidharz eines solchen Typs, der thermisch polymerisiert werden kann, nachdem er auf dem Substrat beschichtet ist, verwendet, und wird bei 300°C für die Bildung einer Wärmebehandlung unterworfen.

[0329] Und ein Kontaktloch, das die Drain-Verdrahtung **16053** erreicht, wird an dem zweiten Zwischenschicht-Isolationsfilm **16055** und dem dritten Zwischenschicht-Isolationsfilm **16059** gebildet, wodurch eine Pixelelektrode **16060** gebildet wird. In einer Flüssigkristallanzeigevorrichtung vom Transmissions-Typ gemäß der Erfindung wird eine transparente, leitfähige Schicht, wie beispielsweise ITO, usw., für die Pixelelektroden verwendet. (Siehe Fig. 37(B)).

[0330] So kann ein Substrat, das eine Ansteuerschaltung-TFT und Pixel-TFTs des Pixelbereichs besitzt, auf demselben Substrat fertiggestellt werden. Der TFT **16101** vom "p"-Kanal-Typ, der erste TFT **16102** vom "n"-Kanal-Typ und der zweite TFT **16103** vom "n"-Kanal-Typ sind in der Ansteuerschaltung gebildet, und der Pixel-TFT **16104** und eine Haltekapazität **16105** sind in dem Pixelbereich gebildet. (Siehe Fig. 38). In dieser Beschreibung wird ein solches Substrat als ein "Substrat einer aktiven Matrix" zur Vereinfachung bezeichnet.

[0331] Als nächstes wird, auf der Basis des Substrats der aktiven Matrix, hergestellt durch die vorstehend angegebenen Prozesse, eine Beschreibung der Vorgänge zum Herstellen einer Flüssigkristallanzeigevorrichtung vom Transmissions-Typ vorgenommen.

[0332] Eine Ausrichtungsschicht **16061** ist auf dem Substrat für die aktive Matrix gebildet, das in dem Zustand vorliegt, der in Fig. 38 gezeigt ist. In der Ausführungsform ist die Ausrichtungsschicht **16061** aus einem Polyimidharz hergestellt. Als nächstes wird ein Zählersubstrat präpariert. Das Zählersubstrat ist aus einem Glassubstrat **16062**, einer Zählerelektrode **16063**, die aus einer transparenten, leitfähigen Schicht besteht, und einer Ausrichtungsschicht **16064** aufgebaut.

[0333] Auch wurde, in der Ausführungsform, als eine Ausrichtungsschicht, eine Polyimidharzschicht verwendet, in der Flüssigkristallpartikel parallel zu dem Substrat ausgerichtet sind. Weiterhin werden, nachdem die Ausrichtungsschicht gebildet ist, die Flüssigkristallpartikel parallel zueinander mit einem konstanten Vorkippwinkel unter Durchführen eines Reibvorgangs ausgerichtet.

[0334] Als nächstes werden das Substrat für die aktive Matrix und das Zählersubstrat, die über die vorstehend angegebenen Prozesse fertiggestellt sind, aneinander über ein Dichtmaterial und einen Abstandsteil (keines ist dargestellt) durch ein allgemein bekanntes Zellenmontageverfahren angeklebt. Danach wird das Flüssigkristall zwischen beiden Substraten zugeführt und es wird vollständig durch ein Dichtmittel (nicht dargestellt) abgedichtet. Danach kann eine Flüssigkristallanzeigevorrichtung vom Transmissions-Typ so, wie dies in Fig. 38 dargestellt ist, fertiggestellt werden.

[0335] Auch wurde, in dieser Ausführungsform, die Flüssigkristallanzeigevorrichtung vom Transmissions-Typ so ausgelegt, um in dem TN-(Twist)-Mode anzuzeigen. Deshalb wurde eine Ablenkungsplatte (nicht dargestellt) auf der Flüssigkristallanzeigevorrichtung vom Transmissions-Typ angeordnet.

[0336] Der TFT **16101** vom "p"-Kanal-Typ der Ansteuerschaltung besitzt einen Kanal-Bildungsbereich **806**, Source-Bereiche **807a** und **807b**, Drain-Bereiche **808a** und **808b**, in der Inseln formenden Halbleiterschicht **16004**. Der TFT **16102** vom "n"-Kanal-Typ besitzt eine Kanalbildungsschicht **809**, einen LCD-Bereich **810**, der auf der Gate-Elektrode **16071** überlappt (nachfolgend wird ein solcher LDD-Bereich als "Lov" bezeichnet), einen Source-Bereich **811** und einen Drain-Bereich **812** in der inselförmigen Schicht **16005**. Die Länge des Lov Bereichs in dieser Kanallängsrichtung wurde dahingehend bestimmt, dass er 0,5 bis 3,0 µm, vorzugsweise 1,0 bis 1,5 µm, betrug. Der zweite TFT **16103** vom "n"-Kanal-Typ besitzt einen Kanal-Bildungsbereich **813**, LDD-Bereiche **814** und **815**, eine Source-Drain **816** und einen Drain-Bereich **817** in der inselförmigen Halbleiterschicht **16006**. In diesen LDD-Bereichen sind der Lov-Bereich und ein LDD-Bereich (nachfolgend wird ein solcher LDD-Bereich als "Loff' bezeichnet), die nicht auf der Gate-Elektrode **16072** überlappen, gebildet, wobei die Länge des Loff Bereichs in der Kanallängsrichtung 0,3 bis 2,0 µm, vorzugsweise 0,5 bis 1,5 µm, beträgt. Der Pixel-TFT **16104** besitzt Kanal-Bildungsbereiche **818** und **819**, Loff Bereiche **820** bis **823** und Source-Bereiche oder Drains **824** bis **826** in der inselförmigen Halbleiterschicht **16007**. Die Länge des Loff-Bereichs in der Kanallängsrichtung beträgt 0,5 bis 3,0 µm, vorzugsweise 1,5 bis 2,5 µm. Weiterhin ist ein Offset-Bereich (nicht dargestellt) zwischen den Kanalbildungsbereichen **818** und **819** des Pixel-TFT **16104** und den Loff-Bereichen **802** bis **823**, die die LDD-Bereiche der Pixel-TFT sind, gebildet. Darüber hinaus besteht die Haltekapazität **805** aus einer kapazitiven Verdrahtung **16074**, einer Isolationsschicht, zusammengesetzt aus der Gate-Isolationsschicht **16020**, einer Halbleiterschicht **827**, die mit dem Drain-Bereich **826** des Pixel-TFT **16073** verbunden ist, und mit dem ein Störstellenelement, um den "n"-Typ zu erhalten, dotiert ist, verbunden ist. In Fig. 38 kann, obwohl der Pixel-TFT aus einer Doppel-Gate-Struktur aufgebaut ist, eine Einzel-Gate-Struktur akzeptabel sein, und eine Mehrfach-Gate-Struktur, in der eine Mehrzahl von Gate-Elektroden vorgesehen ist, kann auch akzeptabel sein.

[0337] Wie vorstehend beschrieben ist, kann in der Ausführungsform die Struktur von TFTs, die die jeweiligen Schaltungen bilden, in Übereinstimmung mit der Spezifikation optimiert werden, was die Pixel-TFTs und die Treiber-Anforderung erfüllt, wobei es möglich wird, die Betriebsfunktionsweise und die Zuverlässigkeit einer Flüssigkristallanzeigevorrichtung zu verbessern.

[0338] In der Ausführungsform wurde eine Beschreibung der Flüssigkristallanzeigevor richtung vom Transmissions-Typ vorgenommen. Allerdings ist eine Flüssigkristallanzeigevorrichtung, in der die Treiberschaltung gemäß der Erfindung eingesetzt wird, nicht auf die vorstehend angegebene Flüssigkristallanzeigevorrichtung beschränkt, und kann bei einer Flüssigkristallanzeigevorrichtung vom Reflexionstyp angewandt werden.

[0339] Obwohl die vorherigen, bevorzugten Ausführungsformen in Verbindung mit Flüssigkristallvorrichtungen beschrieben sind, ist die Treiberschaltung der vorliegenden Erfindung zum Ansteuern einer EL (elektrolumineszenten Anzeigevorrichtung) anwendbar. Auch sind die Herstellungsverfahren, die in den vorherigen Ausführungsformen beschrieben sind, bei der Herstellung von Dünnfilmtransistoren für eine solche EL-Anzeigevorrichtung anwendbar. Beispiele der EL-Anzeigevorrichtung werden in den nachfolgenden Ausführungsformen 13 bis 17 beschrieben.

[Ausführungsform 13]

[0340] Fig. 40A zeigt eine Draufsicht, die eine EL-Anzeigevorrichtung darstellt, die gemäß der vorliegenden Erfindung hergestellt wurde. In Fig. 40A sind ein Substrat **14010**, ein Pixelteil **14011**, eine Treiberschaltung von

der Source **14012** und eine Treiberschaltung von dem Gate **14013**, wobei jede Treiberschaltung mit Verdrahtungen **14014**–**14016** verbunden ist, die eine FPC **14017**, der zu einem außenliegenden Gerät führt, verbunden sind, dargestellt.

[0341] Der Pixelteil, vorzugsweise zusammen mit der Treiberschaltung, ist durch ein Abdeckmaterial **16000**, ein Dichtmaterial (oder Gehäusematerial) **17000** und ein Endabdichtungsmaterial (oder ein zweites Dichtmaterial) **17001** umschlossen.

[0342] Fig. 40B zeigt eine Schnittansicht, die die Struktur der EL-Anzeigevorrichtung in diesem Beispiel darstellt. Dort ist ein Substrat **14010**, eine unterlegende Beschichtung **14021**, ein TFT **14022** für die Ansteuerschaltung und ein TFT **14023** für die Pixeleinheit dargestellt. (Der TFT **14022**, der dargestellt ist, ist eine CMOS-Schaltung, die aus einem TFT vom n-Kanal-Typ und einem TFT vom p-Kanal-Typ besteht. Der TFT **14023**, der dargestellt ist, ist der eine, der einen Strom zu dem EL-Element steuert.) Diese TFTs können von irgendeiner bekannten Struktur sein (Oberseiten-Gate-Struktur oder Boden-Gate-Struktur) und die Verfahren, die in den vorherigen Ausführungsformen beschrieben sind, können dazu verwendet werden, diese TFTs herzustellen.

[0343] Unter Abschluss des TFT **14022** (für die Ansteuerschaltung) und des TFT **14023** (für die Pixeleinheit) wird eine Pixelelektrode **14027** auf dem Zwischenschicht-Isolationsfilm (Planarisierungsfilm) **14026**, hergestellt aus einem Harz, gebildet. Diese Pixelelektrode ist ein transparenter, leitfähiger Film, der elektrisch mit dem Drain des TFT **14023** für die Pixeleinheit verbunden ist. Der transparente, leitfähige Film kann aus einer Verbindung (bezeichnet als ITO) aus Indiumoxid und Zinnoxid oder einer Verbindung bzw. Mischung aus Indiumoxid und Zinkoxid gebildet werden. Auf der Pixelelektrode **14027** ist ein Isolationsfilm **14028** gebildet, in dem eine Öffnung oberhalb der Pixelelektrode **14027** gebildet ist.

[0344] Darauf folgend wird die EL-Schicht **14029** gebildet. Sie kann eine Einzelschichtstruktur oder eine Mehrfachschichtstruktur durch freies Kombinieren bekannter EL-Materialien, wie beispielsweise eine Injektionsschicht, eine Lochtransportschicht, eine Licht emittierende Schicht, eine Elektronentransportschicht und eine Elektroneninjektionsschicht, kombinieren. Irgendeine bekannte Technologie kann für eine solche Struktur zur Verfügung stehen. Das EL-Material ist entweder ein nieder-molekulares oder ein hoch-molekulares Material (Polymer). Das erstere kann durch Dampfniederschlag aufgebracht werden und das letztere kann durch ein einfaches Verfahren, wie beispielsweise Schleuderbeschichtung, Drucken oder ein Tintenstrahlverfahren, aufgebracht werden.

[0345] In diesem Beispiel ist die EL-Schicht durch Dampfniederschlagen über eine Abschattungsmaske gebildet. Die sich ergebende EL-Schicht ermöglicht, dass jedes Pixel Licht, das sich in der Wellenlänge unterscheidet (rot, grün und blau), emittiert. Dies führt zu der Farbanzeige. Alternative Systeme, die verfügbar sind, umfassen die Kombination von einer Farbumwandlungsschicht (CCM) und einem Farbfilter und die Kombination von einer weißes Licht emittierenden Schicht und einem Farbfilter. Es muss nicht gesagt werden, dass die EL-Anzeigevorrichtung monochromatisch sein kann.

[0346] Auf der EL-Schicht ist eine Kathode **14030** gebildet. Vor diesem Schritt ist es erwünscht, Feuchtigkeit und Sauerstoff so stark wie möglich von der Zwischenfläche zwischen der EL-Schicht **14029** und der Kathode **14030** zu entfernen. Diese Aufgabe kann durch Bilden der EL-Schicht **14029** und der Kathode **14030** aufeinanderfolgend in einem Vakuum, oder durch Bilden der EL-Schicht **14029** in einer inerten Atmosphäre und dann Bilden der Kathode **14030** in derselben Atmosphäre, ohne dazu Luft zuzulassen, gelöst werden. In diesem Beispiel wurde der erwünschte Film unter Verwendung einer Filmbildungsvorrichtung eines Mehrkammersystems (Cluster-Tool-System) gebildet.

[0347] Die Mehrschichtstruktur, zusammengesetzt aus einem Lithiumfluridfilm und einem Aluminiumfilm, wird in diesem Beispiel als die Kathode **14030** verwendet. Um genauer zu werden, wird die EL-Schicht **14029** durch einen Dampfniederschlag mit einem Lithiumfluoridfilm (1 nm dick) und einem Aluminiumfilm (300 nm dick) aufeinanderfolgend beschichtet. Es muss nicht gesagt werden, dass die Kathode **14030** aus einer MgAg-Elektrode, das als ein Kathodenmaterial bekannt ist, gebildet werden kann. Darauf folgend wird die Kathode **14030** mit einer Verdrahtung **14016** in dem Bereich, bezeichnet mit **14031**, verbunden. Die Verdrahtung **14016** wird, um eine vorgeschriebene Spannung zu der Kathode **14030** zuzuführen, mit der FPC **14017** über ein elektrisch leitfähiges Pastenmaterial **14032** verbunden.

[0348] Die elektrische Verbindung zwischen der Kathode **14030** und der Verdrahtung **14016** in dem Bereich **14031** benötigt Kontaktlöcher in dem Zwischenschicht-Isolationsfilm **14026** und dem Isolationsfilm **14028**. Die-

se Kontaktlöcher können dann gebildet werden, wenn der Zwischenschicht-Isolationsfilm **14026** einem Ätzen unterworfen wird, um das Kontaktloch für die Pixelelektrode zu bilden, oder wenn der Isolationsfilm **14028** einem Ätzen unterworfen wird, um die Öffnung zu bilden, bevor die EL-Schicht gebildet wird. Wenn der Isolationsfilm **14028** einem Ätzen unterworfen wird, kann der Zwischenschicht-Isolationsfilm **14026** gleichzeitig geätzt werden. Kontaktlöcher einer guten Form können dann gebildet werden, wenn der Zwischenschicht-Isolationsfilm **14026** und der Isolationsfilm **14028** aus demselben Material hergestellt werden.

[0349] Dann werden ein Passivierungsfilm **6003**, ein Füllmaterial **16004** und ein Abdeckmaterial **16000** so gebildet, dass diese Schichten das EL-Element abdecken.

[0350] Weiterhin wird das Dichtmaterial **17000** innerhalb des Abdeckmaterials **16000** und des Substrats **14010** so, um das EL-Element zu umgeben, gebildet, und das Endabdichtungsmaterial **17001** wird außerhalb des Dichtungsmaterials **17000** gebildet.

[0351] Das Füllmaterial **16004** wird gebildet, um das EL-Element abzudecken, und wirkt auch als ein Klebemittel, um das Abdeckmaterial **16000** anzukleben. Als das Füllmaterial **16004** können PVC (Polyvinylchlorid), ein Epoxidharz, ein Silikonharz (silicon resin), PVB (Polyvinylbutyral) oder EVA (Ethylenvinylacetat) verwendet werden. Es ist bevorzugt, ein Trockenmittel in dem Füllmaterial **16004** zu bilden, da eine Feuchtigkeitsabsorption aufrechterhalten werden kann.

[0352] Auch können Abstandsteile in dem Füllmaterial **16004** enthalten sein. Es ist bevorzugt, sphärische Abstandsteile zu verwenden, die Bariumoxid aufweisen, um die Feuchtigkeitsabsorption in den Abstandsteilen aufrechtzuerhalten.

[0353] In dem Fall, dass die Abstandsteile in dem Füllmaterial enthalten sind, kann der Passivierungsfilm **6003** den Druck der Abstandsteile entlasten. Natürlich kann ein anderer Film, der gegenüber dem Passivierungsfilm unterschiedlich ist, wie beispielsweise ein organisches Harz, zum Entlasten des Drucks der Abstandsteile verwendet werden.

[0354] Als das Abdeckmaterial **16000** können eine Glasplatte, eine Aluminiumplatte, eine Platte aus rostfreiem Stahl, eine FRP-(Fiberglass-Reinforced Plastics – fiberglasverstärkte Kunststoffe)-Platte, ein PVF-(Polyvinylfluorid)-Film, ein Mylar-Film, ein Polyesterfilm oder ein Acrylfilm verwendet werden. In dem Fall, dass PVB oder EVA als das Füllmaterial **16004** eingesetzt wird, ist es bevorzugt, eine Aluminiumfolie mit einer Dicke von einigen zehn µm, sandwichartig durch einen PVF-Film oder einen Mylar-Film zwischengefügt, zu verwenden.

[0355] Es ist anzumerken, dass das Abdeckmaterial **16000** eine leichte Transparenz entsprechend einer Licht emittierenden Richtung (einer Lichtabstrahirichtung) von dem EL-Element haben sollte.

[0356] Die Verdrahtung **14016** ist elektrisch mit der FPC **14017** über einen Zwischenraum zwischen dem Dichtmaterial **17000** und dem Enddichtungsmaterial **17001**, und dem Substrat **14010**, verbunden. Wie bei der Verdrahtung **14016**, die vorstehend erläutert ist, werden auch andere Verdrahtungen **14014** und **14015** elektrisch mit der FPC **14017** unter dem Dichtmaterial **4018** verbunden.

[Ausführungsform 14]

[0357] In dieser Ausführungsform wird eine andere EL-Anzeigevorrichtung, die einen unterschiedlichen Aufbau gegenüber der Ausführungsform 113 besitzt, erläutert, wie sie in Fig. 41A und Fig. 41B dargestellt ist. Dieselben Bezugszeichen in Fig. 41A und Fig. 41B wie in den Fig. 40A und Fig. 40B bezeichnen dieselben Bauelemente, so dass eine Erläuterung weggelassen ist.

[0358] Fig. 41A zeigt eine Draufsicht des EL-Moduls in dieser Ausführungsform und Fig. 41B stellt eine Schnittansicht A-A' der Fig. 41A dar.

[0359] Entsprechend der Ausführungsform 13 ist ein Passivierungsfilm **6003** gebildet, um eine Oberfläche des EL-Elements abzudecken.

[0360] Das Füllmaterial **16004** ist so gebildet, um das EL-Element abzudecken, und wirkt auch als ein Klebemittel, um das Abdeckmaterial **16000** anzukleben. Als das Füllmaterial **16004** können PVC (Polyvinylchlorid), ein Epoxidharz, ein Silikonharz, PVB (Polyvinylbutyral) oder EVA (Ethylenvinylacetat) verwendet werden. Es ist bevorzugt, ein Trockenmittel in dem Füllmaterial **16004** zu bilden, da eine Feuchtigkeitsabsorption aufrecht-

erhalten werden kann.

[0361] Auch können Abstandsteile in dem Füllmaterial **16004** enthalten sein. Es ist bevorzugt, sphärische Abstandsteile zu verwenden, die Bariumoxid aufweisen, um die Feuchtigkeitsabsorption in den Abstandsteilen aufrechtzuerhalten.

[0362] In dem Fall, dass die Abstandsteile in dem Füllmaterial enthalten sind, kann der Passivierungsfilm **6003** den Druck der Abstandsteile entlasten. Natürlich kann ein anderer Film, der gegenüber dem Passivierungsfilm unterschiedlich ist, wie beispielsweise ein organisches Harz, zum Entlasten des Drucks der Abstandsteile verwendet werden.

[0363] Als das Abdeckmaterial **16000** können eine Glasplatte, eine Aluminiumplatte, eine Platte aus rostfreiem Stahl, eine FRP-(Fiberglass-Reinforced Plastics – fiberglasverstärkte Kunststoffe)-Platte, ein PVF-(Polyvinylfluorid)-Film, ein Mylar-Film, ein Polyesterfilm oder ein Acrylfilm verwendet werden. In dem Fall, dass PVB oder EVA als das Füllmaterial **16004** eingesetzt werden, ist es bevorzugt, eine Aluminiumfolie mit einer Dicke von einigen zehn μm, sandwichartig durch einen PVF-Film oder einen Mylar-Film zwischengefügt, zu verwenden.

[0364] Es ist anzumerken, dass das Abdeckmaterial **16000** eine leichte Transparenz entsprechend einer Licht emittierenden Richtung (einer Lichtabstrahlrichtung) von dem EL-Element haben sollte.

[0365] Als nächstes wird das Abdeckmaterial **16000** unter Verwendung des Füllmaterials **3404** angeklebt. Dann wird das Flammenmaterial **16001** befestigt, um Seitenbereiche (freigelegte Flächen) des Füllmaterials **16004** abzudecken. Das Flammenmaterial **16001** wird durch das Abdichtmaterial (wirkt als ein Klebemittel) **16002** angeklebt. Als das Dichtmaterial **16002** ist ein mittels Licht härtbares Harz bevorzugt. Auch kann ein thermisch härtbares Harz eingesetzt werden, wenn eine Wärmebeständigkeit der EL-Schicht zugelassen wird. Es ist für das Dichtmaterial **16002** bevorzugt, keine Feuchtigkeit und keinen Sauerstoff durchzulassen. Zusätzlich ist es möglich, ein Trocknungsmittel innerhalb des Dichtmaterials **16002** hinzuzufügen.

[0366] Die Verdrahtung **14016** ist elektrisch mit der FPC **14017** über den Zwischenraum zwischen dem Dichtmaterial **16002** und dem Substrat **14010** verbunden. Wie bei der Verdrahtung **14016**, die vorstehend erläutert ist, werden andere Verdrahtungen **14014** und **14015** auch elektrisch mit der FPC **14017** unter dem Dichtmaterial **16002** verbunden.

[Ausführungsform 15]

[0367] In der EL-Anzeigevorrichtung, die eine Struktur besitzt, basierend auf der Ausführungsform 13 oder 14, kann die vorliegende Erfindung verwendet werden. In dieser Ausführungsform wird die Struktur des Pixelbereichs in der Platte in größerem Detail dargestellt. Fig. 42 stellt den Querschnitt des Pixelbereichs dar; Fig. 43A stellt die Draufsicht davon dar; und Fig. 43B stellt das Schaltungsmuster für den Pixelbereich dar. In Fig. 42, Fig. 43A und

[0368] Fig. 43B sind dieselben Bezugszeichen für dieselben Teile verwendet, die darin gemeinsam sind.

[0369] In Fig. 42 ist der Umschalt-TFT **3502**, gebildet auf dem Substrat **3501**, ein NTFT, der eine Doppel-Gate-Struktur besitzt. Die Doppel-Gate-Struktur des Umschalt-TFT **3502** besitzt im Wesentlichen zwei TFTs, verbunden in Reihe, und besitzt deshalb den Vorteil, den Off-Strom zu verringern, um dort hindurchzuführen. In dieser Ausführungsform besitzt der Umschalt-TFT **3502** eine solche Doppel-Gate-Struktur, ist allerdings nicht hierauf beschränkt. Er kann eine Einzel-Gate-Struktur oder eine Dreifach-Gate-Struktur haben, oder sogar irgendeine andere Multi-Gate-Struktur, die mehr als drei Gates besitzt. Wie es der Fall sein kann, kann der Umschalt-TFT **3502** ein PTFT der Erfindung sein.

[0370] Der Strom-Steuer-TFT **3503** ist ein NTFT der Erfindung. In einer Alternativen kann der TFT **3503** ein PTFT sein. Die Drain-Verdrahtung **35** in dem Umschalt-TFT **3502** ist elektrisch mit der Gate-Elektrode **37** in dem Strom-Steuer-TFT, über den Draht **36** dazwischen, verbunden. Der Draht, bezeichnet mit **38**, ist ein Gate-Draht für ein elektrisches Verbinden der Gate-Elektroden **39a** und **39b** in dem Umschalt-TFT **3502**.

[0371] In dieser Ausführungsform ist der Strom-Steuer-TFT **3503** so dargestellt, um eine Einzel-Gate-Struktur zu haben, kann allerdings eine Multi-Gate-Struktur mit mehreren TFTs, verbunden in Reihe, haben. Zusätzlich können mehrere TFTs parallel so verbunden sein, dass der den Kanal bildende Bereich im Wesentlichen in

mehrere Abschnitte unterteilt ist. In der Struktur dieses Typs kann eine Wärmestrahlung ausreichend erzielt werden. Die Struktur ist zum Schützen der Vorrichtung zusammen damit gegen eine thermische Zerstörung vorteilhaft. Um ein Problem von Hot-Carriers in dem TFT **3503** zu vermeiden, ist es bevorzugt, einen LDD-Bereich vorzusehen, der zumindest teilweise mit einer Gate-Elektrode überlappt wird.

[0372] Wie in Fig. 43A überlappt die Verdrahtung, die die Gate-Elektrode **37** in dem Strom-Steuer-TFT **3503** ist, mit der Drain-Verdrahtung **40** darin in dem Bereich, der mit **3504** bezeichnet ist, über einen isolierenden Film dazwischen. In diesem Zustand bildet der Bereich, der mit **3504** bezeichnet ist, einen Kondensator. Der Kondensator **3504** wirkt dahingehend, eine Spannung, angelegt an das Gate in dem Strom-Steuer-TFT **3503**, zu halten. Die Drain-Verdrahtung **40** ist mit der Stromversorgungsleitung (Energieversorgungsleitung) **3506** verbunden, von der aus eine konstante Spannung zu jeder Zeit an die Drain-Verdrahtung **40** angelegt ist.

[0373] Auf dem umschaltenden TFT **3502** und dem Strom-Steuer-TFT **3503** ist ein erster Passivierungsfilm **41** gebildet. Auf dem Film **41** ist ein Planarisierungsfilm **42** eines isolierenden Harzes gebildet. Es ist äußerst wichtig, dass die Differenz in dem Niveau der geschichteten Teile in dem TFT über eine Planarisierung mit dem Planarisierungsfilm **42** entfernt wird. Dies kommt daher, dass die EL-Schicht, die auf den zuvor gebildeten Schichten in dem späteren Schritt gebildet werden soll, extrem dünn ist, und wenn dort eine Differenz in dem Niveau der zuvor gebildeten Schichten vorhanden ist, wird die EL-Vorrichtung oftmals Probleme durch einen Lichtemissionsfehler mit sich bringen. Dementsprechend ist es wünschenswert, zuvor so stark wie möglich die zuvor gebildeten Schichten vor der Bildung der Pixelelektrode darauf zu planarisieren bzw. einzuebnen, so dass die EL-Schicht auf der planarisierten Fläche gebildet werden könnte.

[0374] Das Bezugszeichen **43** bezeichnet eine Pixelelektrode (eine Kathode in der EL-Vorrichtung) eines elektrisch leitfähigen Films mit einer hohen Reflektivität. Die Pixelelektrode **43** ist elektrisch mit dem Drain in dem Strom-Steuer-TFT **3503** verbunden. Es ist bevorzugt, dass die Pixelelektrode **43** von einem elektrisch leitfähigen Film mit niedrigem Widerstand einer Aluminiumlegierung, einer Kupferlegierung oder einer Silberlegierung, oder aus einem Laminat dieser Filme, besteht. Es muss nicht gesagt werden, dass die Pixelelektrode **43** eine Laminatstruktur mit irgendwelchen anderen, elektrisch leitfähigen Filmen haben kann.

[0375] In der Vertiefung (diese entspricht dem Pixel), gebildet zwischen den Bänken **44a** und **44b** eines isolierenden Films (vorzugsweise aus einem Harz), ist die Licht emittierende Schicht **45** gebildet. In der dargestellten Struktur ist nur ein Pixel dargestellt, allerdings könnten mehrere, Licht emittierende Schichten getrennt in unterschiedlichen Pixeln, entsprechend zu unterschiedlichen Farben von R (rot), G (grün) und B (blau), gebildet sein. Das organische EL-Material für die Licht emittierende Schicht kann irgendein n-konjigiertes Polymermaterial sein. Typische Polymermaterialien, die hier verwendbar sind, umfassen Polyparaphenylenvinylen-(PVV)-Materialien, Polyvinylcarbazol-(PVK)-Materialien, Polyfluoren-Materialien, usw..

[0376] Verschiedene Typen von organischen EL-Materialien eines PVV-Typs sind bekannt, wie beispielsweise solche, die in H. Shenk, H. Becker, O. Gelsen, E. Klunge, W. Kreuder und H. Spreitzer; Polymers for Light Emitting Diodes, Euro Display Proceedings, 1999, Seiten 33–37 und in der japanischen Patentoffenlegung No. 92576/1998, offenbart sind. Irgendwelche solchen bekannten Materialien sind hier verwendbar.

[0377] Genauer gesagt können Cyanopolyphenylenvinylene für die rot-emittierenden Schichten verwendet werden, Polyphenylenvinylene können für die grün-emittierenden Schichten verwendet werden; und Polyphenylenvinylene oder Polyalkylphenylene können für die blau-emittierenden Schichten verwendet werden. Die Dicke des Films der Licht emittierenden Schichten kann zwischen 30 und 150 nm (vorzugsweise zwischen 40 und 100 nm) fallen.

[0378] Diese Verbindungen, die vorstehend erwähnt sind, sind nur als Beispiele der organischen EL-Materialien angegeben, die hier einsetzbar sind, und sind nicht insgesamt einschränkend. Die Licht emittierende Schicht kann mit einer Ladungstransportschicht oder einer Ladungsinjektionsschicht in irgendeiner erwünschten Art und Weise kombiniert werden, um die beabsichtigte EL-Schicht zu bilden (diese dient für eine Lichtemission und für eine Trägerübertragung für eine Lichtemission).

[0379] Genauer gesagt dient diese Ausführungsform dazu, die Ausführungsform einer Verwendung von Polymermaterialien zu demonstrieren, um Licht emittierende Schichten zu bilden, die allerdings nicht beschränkend ist. Darüber hinaus können niedrig-molekulare, organische EL-Materialien auch für die Licht emittierenden Schichten verwendet werden. Für Ladungstransportschichten und Ladungsinjektionsschichten sind weiterhin anorganische Materialien, wie beispielsweise Siliziumkarbid, usw., einsetzbar. Verschiedene organische EL-Materialien und anorganische Materialien für diese Schichten sind bekannt, wobei irgendwelche hier ver-

wendbar sind.

[0380] In dieser Ausführungsform wird eine Lochinjektionsschicht **46** aus PEDOT (Polythiophen) oder PAni (Polyanilin) auf der Licht emittierenden Schicht **45** gebildet, um eine Laminatstruktur für die EL-Schicht zu erhalten. Auf der Lochinjektionsschicht **46** ist eine Anode **47** eines transparenten, elektrisch leitfähigen Films gebildet. In dieser Ausführungsform strahlt das Licht, das durch die Licht emittierende Schicht **45** emittiert worden ist, davon in der Richtung zu der Oberseitenfläche (das bedeutet in der nach oben gerichteten Richtung des TFT) ab. Deshalb muss, hier, die Anode Licht transmittieren. Für den transparenten, elektrisch leitfähigen Film für die Anode sind Verbindungen aus Indiumoxid und Zinnoxid, und Verbindungen aus Indiumoxid und Zinkoxid, verwendbar. Allerdings ist es, da die Anode gebildet ist, nachdem die Licht emittierende Schicht und die Lochinjektionsschicht, die eine schlechte Wärmebeständigkeit haben, gebildet worden sind, bevorzugt, dass der transparente, elektrisch leitfähige Film für die Anode aus einem Material besteht, das dazu geeignet ist, zu einem Film bei Temperaturen so niedrig wie möglich gebildet zu werden.

[0381] Wenn die Anode **47** gebildet ist, ist die EL-Vorrichtung **3505** fertiggestellt. Die EL-Vorrichtung **3505**, die so hergestellt ist, zeigt hier einen Kondensator, der die Pixelelektrode (Kathode) **43**, die Licht emittierende Schicht **45**, die Lochinjektionsschicht **4** und die Anode **47** aufweist. Wie in Fig. 43A ist der Bereich der Pixelelektroden **43** nahezu derselbe wie der Bereich des Pixels. Deshalb arbeitet hier das gesamte Pixel als die EL-Vorrichtung. Dementsprechend ist die Lichtnutzeffektivität der EL-Vorrichtung, die hier hergestellt ist, hoch, und die Vorrichtung kann helle Bilder anzeigen.

[0382] In dieser Ausführungsform ist ein zweiter Passivierungsfilm **48** auf der Anode **47** gebildet. Für den zweiten Passivierungsfilm **48** wird vorzugsweise ein Siliziumnitridfilm oder ein Siliziumoxinitridfilm gebildet. Die Aufgabe des Films **48** ist diejenige, die EL-Vorrichtung gegen die Außenumgebung zu isolieren. Der Film **48** besitzt die Funktion, zu verhindern, dass das organische EL-Material durch eine Oxidation verschlechtert wird, und besitzt die Funktion, zu verhindern, dass es entgast. Mit dem zweiten Passivierungsfilm **48** dieses Typs wird die Zuverlässigkeit der EL-Anzeigevorrichtung verbessert.

[0383] Wie vorstehend beschrieben ist, besitzt die EL-Anzeigetafel der Erfindung, hergestellt in dieser Ausführungsform, einen Pixelbereich für das Pixel, das den Aufbau besitzt, wie in Fig. 42, und besitzt den Umschalt-TFT, durch den der Off-Strom, der hindurchfährt, sehr klein mit einem zufriedenstellenden Grad ist, und wobei der Strom-Steuer-TFT gegen eine Hot-Carrier-Injektion beständig ist. Demzufolge besitzt die EL-Anzeigetafel, die hier hergestellt ist, eine hohe Zuverlässigkeit und kann gute Bilder anzeigen.

[0384] Ein Einsetzen der EL-Anzeigetafel dieser Ausführungsform in die elektronischen Geräte, dargestellt in Fig. 24(A) bis Fig. 24(E), als deren Anzeigeteil, ist vorteilhaft.

[Ausführungsform 16]

[0385] Diese Ausführungsform dient dazu, eine Modifikation der EL-Anzeigetafel der Ausführungsform 15 zu zeigen, in der die EL-Vorrichtung **3505** in dem Pixelbereich eine umgekehrte Struktur besitzt. In Bezug auf diese Ausführungsform wird auf Fig. 44 Bezug genommen. Der Aufbau der EL-Anzeigetafel dieser Ausführungsform unterscheidet sich von derjenigen, die in Fig. 43A dargestellt ist, nur in dem EL-Anzeigeteil und in dem Strom-Steuer-TFT-Teil. Deshalb wird die Beschreibung der anderen Teile, mit Ausnahme solcher, die unterschiedliche Teile sind, hier weggelassen.

[0386] In Fig. 44 kann der Strom-Steuer-TFT **3701** ein PTFT der Erfindung sein. Die TFTs können durch irgendein Verfahren der vorliegenden Ausführungsformen hergestellt werden.

[0387] In dieser Ausführungsform ist die Pixelelektrode (Anode) **50** aus einem transparenten, elektrisch leitfähigen Film gebildet. Genauer gesagt ist ein elektrisch leitfähiger Film einer Verbindung aus Indiumoxid und Zinkoxid verwendet. Es muss nicht gesagt werden, dass auch ein elektrisch leitfähiger Film aus einer Verbindung aus Indiumoxid und Zinnoxid verwendet werden kann.

[0388] Nachdem die Bänke **51a** und **51b** eines isolierenden Films gebildet worden sind, wird eine Licht emittierende Schicht **52** aus Polyvinylcarbazol dazwischen in einem Lösungsbeschichtungsverfahren gebildet. Auf der Licht emittierenden Schicht **52** sind eine Elektroneninjektionsschicht **53** aus Kaliumacetylacetonat (nachfolgend acacK) und eine Kathode **54** aus einer Aluminiumlegierung gebildet. In diesem Fall dient die Kathode **54** auch als ein Passivierungsfilm. So ist die EL-Vorrichtung **3701** hergestellt.

[0389] In dieser Ausführungsform strahlt Licht, das durch die Licht emittierende Schicht **52** emittiert worden ist, in der Richtung zu dem Substrat, mit dem TFT darauf gebildet, ab, wie in der Richtung des Pfeils, der angegeben ist.

[0390] Ein Einsetzen der EL-Anzeigetafel dieser Ausführungsform in das elektronische Gerät der Fig. 24(A) bis Fig. 24(E) als deren Anzeigeteil ist vorteilhaft. Eine gesamte Struktur der Anzeige kann dieselbe wie diejenige sein, die in den **Fig.** 33(A) und (B) oder in den Fig. 34(A) und (B) dargestellt ist. Deshalb ist diese Beschreibung weggelassen.

[Ausführungsform 17]

[0391] Diese Ausführungsform zeigt Modifikationen des Pixels mit dem Schaltungsmuster der Fig. 43B. Die Modifikationen sind so wie in den Fig. 45A bis Fig. 45C. In dieser Ausführungsform, gezeigt in diesen Fig. 45A bis Fig. 45C, bezeichnet **3801** die Source-Verdrahtung für den Umschalt-TFT **3802**; **3803** bezeichnet die Gate-Verdrahtung für den Umschalt-TFT **3802**; **3804** bezeichnet einen Strom-Steuer-TFT; **3805** bezeichnet einen Kondensator; **3806** und **3808** bezeichnen Stromzuführleitungen; und **3807** bezeichnet eine EL-Vorrichtung.

[0392] In der Ausführungsform der Fig. 45A ist die Stromzuführleitung **3806** mit zwei Pixeln gemeinsam. Genauer gesagt ist diese Ausführungsform dadurch gekennzeichnet, dass zwei Pixel geradlinig-symmetrisch mit der Stromzuführleitung **3806** als die Mitte dazwischen gebildet sind. Da die Anzahl von Stromzuführleitungen darin verringert werden kann, ist diese Ausführungsform dahingehend vorteilhaft, dass das Pixelmuster viel feiner und dünner sein kann.

[0393] In der Ausführungsform der Fig. 45B ist die Stromzuführleitung **3808** parallel zu der Gate-Verdrahtung **3803** gebildet. Genauer gesagt ist, hier, die Stromzuführleitung **3808** so aufgebaut, dass sie nicht mit der Gate-Verdrahtung **3803** überlappt, sondern nicht begrenzend ist. Unterschiedlich von dem dargestellten Fall können die zwei miteinander über einen isolierenden Film dazwischen insoweit überlappen, dass sie unterschiedliche Schichten sind. Da die Stromzuführleitung **3808** und die Gate-Verdrahtung **3803** den gemeinsamen, exklusiven Bereich darin in vorteilhafter Weise haben können, ist diese Ausführungsform dahingehend vorteilhaft, dass das Pixelmuster viel feiner und dünner gemacht werden kann.

[0394] Die Struktur dieser Ausführungsform der Fig. 45C ist dadurch gekennzeichnet, dass die Stromzuführleitung **3808** parallel zu den Gate-Verdrahtungen **3803**, ähnlich wie in Fig. 45B, gebildet ist, und dass die zwei Pixel geradlinig-symmetrisch mit der Stromzuführleitung **3808** als die Mitte dazwischen gebildet sind. Hierbei ist es auch effektiv, die Stromzuführleitung **3808** in einer solchen Art und Weise vorzusehen, dass sie mit einer der Gate-Verdrahtungen **3803** überlappt. Da die Anzahl von Stromzuführleitungen darin verringert werden kann, ist diese Ausführungsform dahingehend vorteilhaft, dass das Pixel-Muster viel feiner und dünner sein kann.

[Ausführungsform 18]

[0395] Die Ausführungsform der Ausführungsform 15, dargestellt in Fig. 43A und Fig. 43B, ist mit dem Kondensator **3504** versehen, der dahingehend wirkt, die Spannung, angelegt an das Gate in dem Strom-Steuer-TFT **3503**, zu halten. In der Ausführungsform kann allerdings der Kondensator **3504** weggelassen werden.

[0396] In der Ausführungsform der Ausführungsform 15 ist der Strom-Steuer-TFT **3503** ein NTFT, ein LDD-Bereich, der mit der Gate-Elektrode über den Gate-Isolationsfilm dazwischen überlappt. In dem überlappten Bereich, der gebildet ist, ist eine parasitäre Kapazität allgemein als eine Gate-Kapazität bezeichnet. Die Ausführungsform dieser Ausführungsform ist dadurch gekennzeichnet, dass die parasitäre Kapazität positiv anstelle des Kondensators **3504** verwendet ist.

[0397] Die parasitäre Kapazität, die in Rede steht, variiert in Abhängigkeit von dem Bereich, in dem die Gate-Elektrode mit dem LDD-Bereich überlappt, und wird deshalb entsprechend der Länge des LDD-Bereichs in dem überlappten Bereich bestimmt.

[0398] Auch kann in den Ausführungsformen der Ausführungsform 17, dargestellt in den Fig. 45A, Fig. 45B und Fig. 45C der Kondensator **3805** weggelassen werden.

[0399] Ein Einsetzen der EL-Anzeigetafel, die die Pixelstruktur dieser Ausführungsform besitzt, in dem elek-

tronischen Gerät der Ausführungsform, dargestellt in den Fig. 24(A) bis Fig. 24(E), als deren Anzeigeteil, ist vorteilhaft. Der gesamte Aufbau der Anzeige kann derselbe wie derjenige sein, der in den **Fig.** 33(A) und (B) oder in den Fig. 34(A) und (B) dargestellt ist. Deshalb ist die entsprechende Beschreibung weggelassen.

Patentansprüche

1. Aktivmatrixanzeigevorrichtung, die folgendes umfasst:
einen Treiberschaltkreis (**501**) für eine Sourcesignalleitung, der eine Schieberegisterschaltung (**502-1**), eine Latch-Schaltung (**501-2**) und eine D/A-Wandlerschaltung (**501-5**) zum Umwandeln von „n"-Bit Digitaldaten in Analogsignale, wobei „n" eine natürliche Zahl ist, umfasst;
eine Treiberschaltung (**503**) für eine Gatesignalleitung;
eine Aktivmatrixschaltung (**504**), die eine Vielzahl von ersten Dünnfilmtransistoren umfasst;
wobei die D/A-Wandlerschaltung eine Vielzahl von zweiten Dünnfilmtransistoren umfasst, die über dem selben Substrat wie die erste Vielzahl von ersten Dünnfilmtransistoren ausgebildet sind,
dadurch gekennzeichnet, dass
der D/A-Wandler so konfiguriert, dass entsprechende Bits der „n"-Bit Digitaldaten einen entsprechenden Schalter kontrollieren und Laden und Entladen von elektrischen Ladungen eines entsprechenden Kondensators, der mit dem entsprechenden Schalter verbunden ist, kontrolliert; und
so dass die Analogsignale mit einer Offsetspannung ausgegeben werden, wobei die Offsetspannung als ein Referenzpotential (V_B) verwendet wird.

2. Die Aktivmatrixanzeigevorrichtung nach Anspruch 1, worin die Aktivmatrixanzeigevorrichtung eine Flüssigkeitskristallvorrichtung ist.

3. Aktivmatrixanzeigevorrichtung nach Anspruch 1, worin die Aktivmatrixanzeige eine organische Elektrolumineszenzanzeigevorrichtung ist.

4. Aktivmatrixanzeigevorrichtung nach Anspruch 1, die weiterhin einen zweiten Treiberschaltkreis für eine Sourcesignalleitung umfasst, die der Treiberschaltung für die Sourcesignalleitung gegenüberliegt, wobei die Aktivmatrixschaltung dazwischen liegt.

5. Aktivmatrixanzeigevorrichtung nach Anspruch 1, worin jede der Vielzahl von ersten Dünnfilmtransistoren folgendes umfasst:
eine aktive Schicht, die kristallines Silizium umfasst, die über dem Substrat ausgebildet ist; und
mindestens zwei Gateelektroden, die über der aktiven Schicht ausgebildet sind mit einem Gateisolierfilm, der dazwischen liegt.

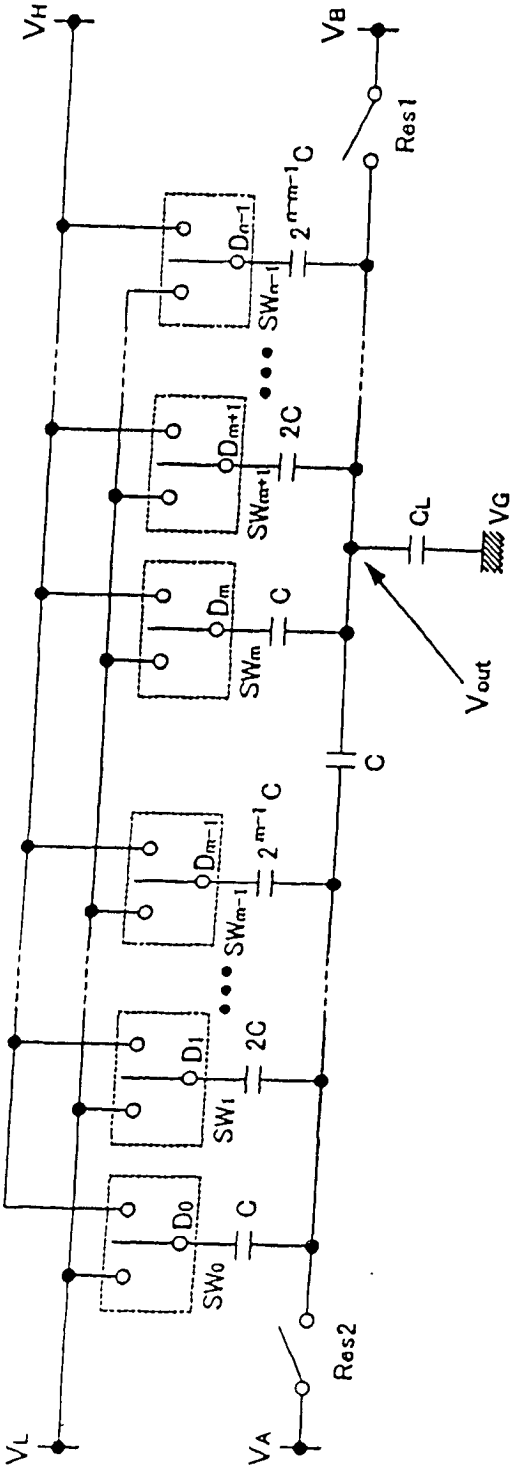
6. Aktivmatrixanzeigevorrichtung nach Anspruch 1, die weiterhin folgendes umfasst:
einen ersten Zwischenschichtisolierfilm (**4047**);
eine Drainelektrode (**4052**), die auf dem ersten Zwischenschichtisolierfilm ausgebildet ist, und die mit einem Störstellenbereich der aktiven Schicht durch den ersten Zwischenschichtisolierfilm verbunden ist;
einen zweiten Zwischenschichtisolierfilm (**4053**), der über der Drainelektrode ausgebildet;
einen dritten Zwischenschichtisolierfilm (**4054**), der auf dem zweiten Zwischenschichtisolationsfilm ausgebildet ist; und
eine Schwarzmatrix (**4054**), die auf dem dritten Zwischenisolierfilm ausgebildet ist, wobei ein Teil der Schwarzmatrix die Drainelektrode überlappt, um dazwischen eine Speicherkapazität zu bilden.

7. Aktivmatrixanzeigevorrichtung nach Anspruch 6, worin der dritte Zwischenschichtisolierfilm einen dünneren Bereich aufweist, an dem die Speicherkapazität gebildet wird.

Es folgen 42 Blatt Zeichnungen

Anhängende Zeichnungen

Fig. 1



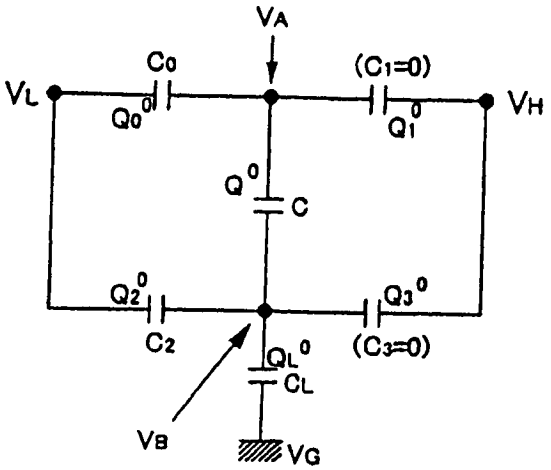


Fig. 2(A) NACH RESET-PERIODE

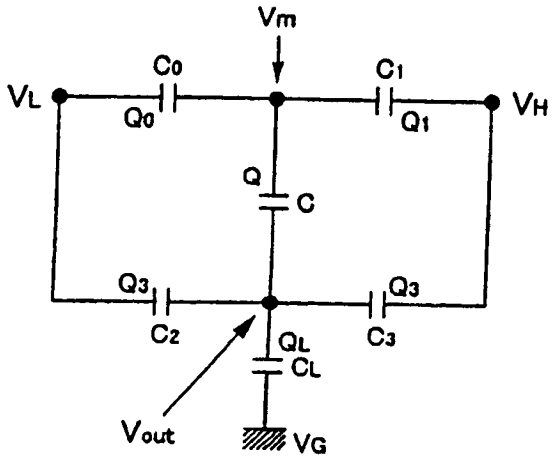


Fig. 2(B) WAEHREND DATEN-SCHREIB-PERIODE

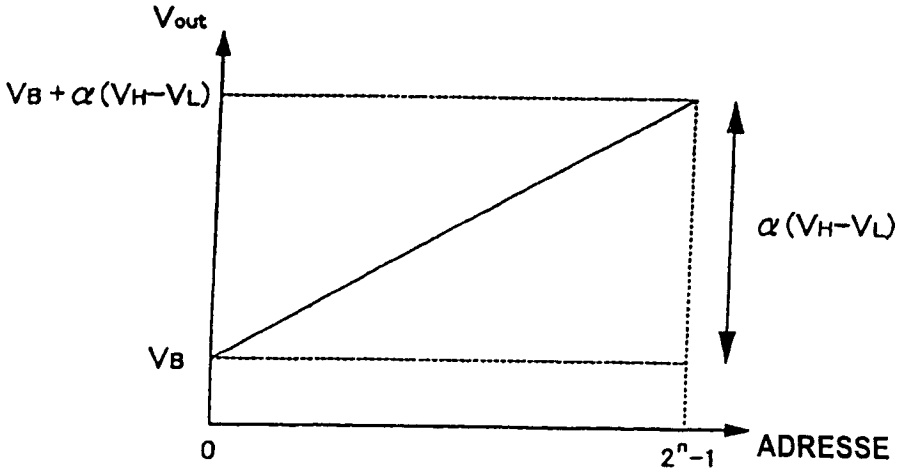
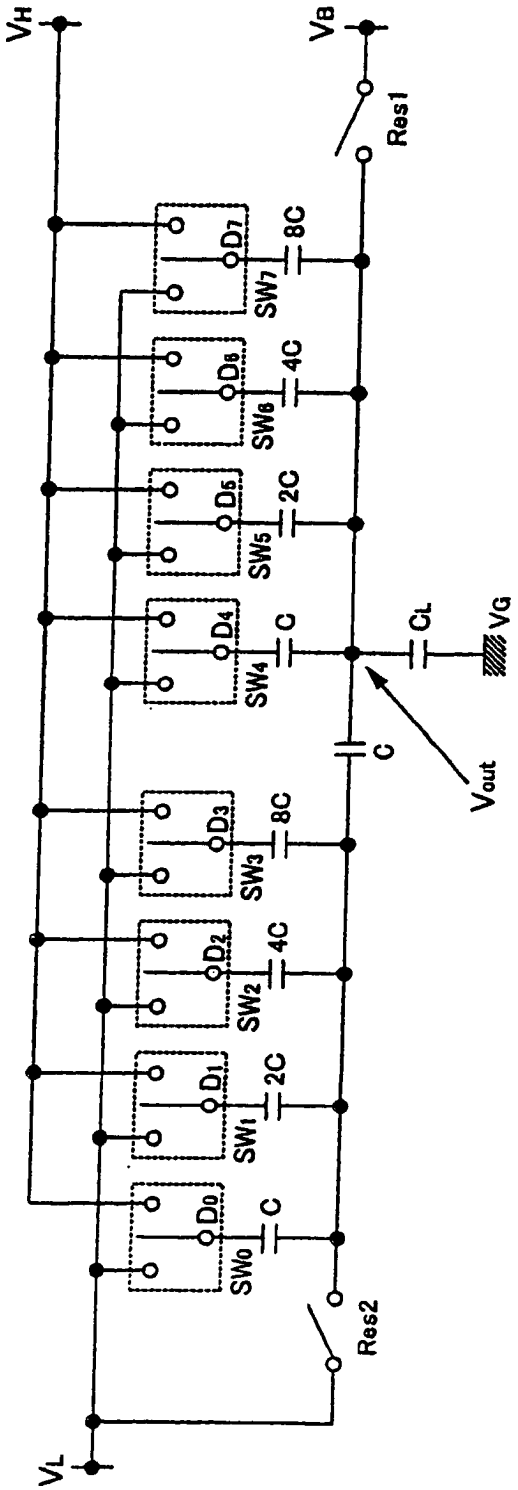


Fig. 2(C)

Fig. 3


VH
VB
Res1
D7
SW7
8C
D6
SW6
4C
D5
SW5
2C
D4
SW4
C
CL
VG
C
Vout
D3
SW3
8C
D2
SW2
4C
D1
SW1
2C
D0
SW0
C
Res2
VL

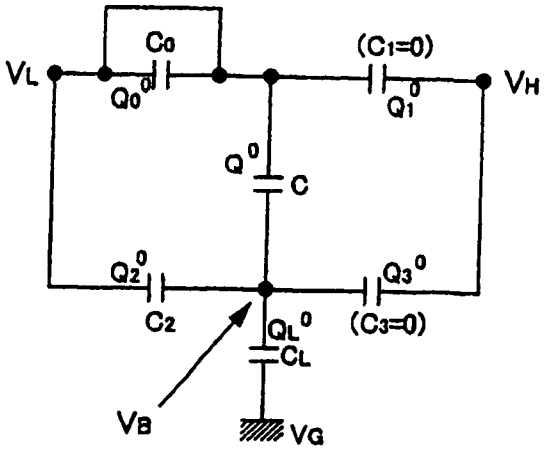


Fig. 4(A) NACH RESET-PERIODE

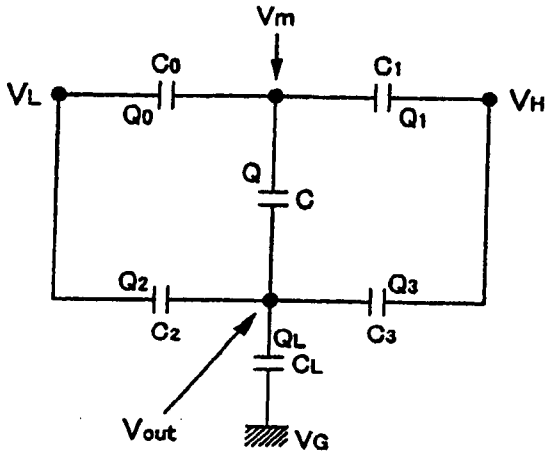


Fig. 4(B) WAEHREND DATEN-SCHREIB-PERIODE

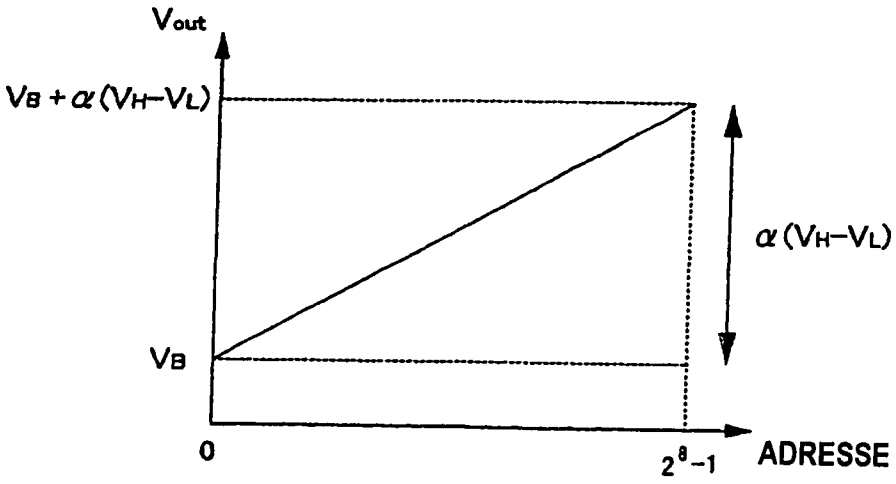


Fig. 4(C)

Fig. 5

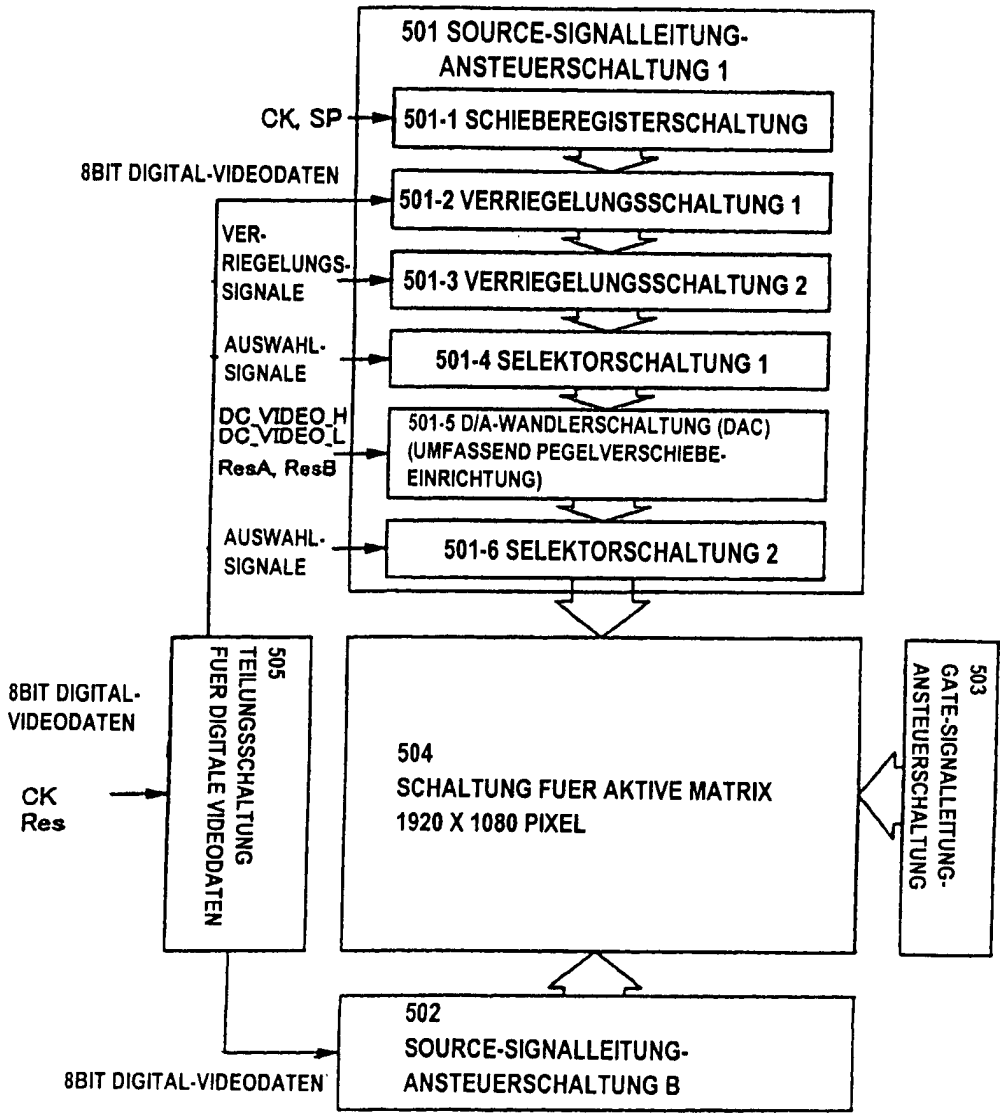

501 SOURCE-SIGNALLEITUNG-ANSTEUERSCHALTUNG 1
CK, SP
501-1 SCHIEBEREGISTERSCHALTUNG
8BIT DIGITAL-VIDEODATEN
501-2 VERRIEGELUNGSSCHALTUNG 1
VER-RIEGELUNGS-SIGNALE
501-3 VERRIEGELUNGSSCHALTUNG 2
AUSWAHL-SIGNALE
501-4 SELEKTORSCHALTUNG 1
DC_VIDEO_H
DC_VIDEO_L
ResA, ResB
501-5 D/A-WANDLERSCHALTUNG (DAC) (UMFASSEND PEGELVERSCHIEBE-EINRICHTUNG)
AUSWAHL-SIGNALE
501-6 SELEKTORSCHALTUNG 2
8BIT DIGITAL-VIDEODATEN
CK
Res
505 TEILUNGSSCHALTUNG FUER DIGITALE VIDEODATEN
504
SCHALTUNG FUER AKTIVE MATRIX
1920 X 1080 PIXEL
503 GATE-SIGNALLEITUNG-ANSTEUERSCHALTUNG
502
SOURCE-SIGNALLEITUNG-ANSTEUERSCHALTUNG B
8BIT DIGITAL-VIDEODATEN

Fig. 6

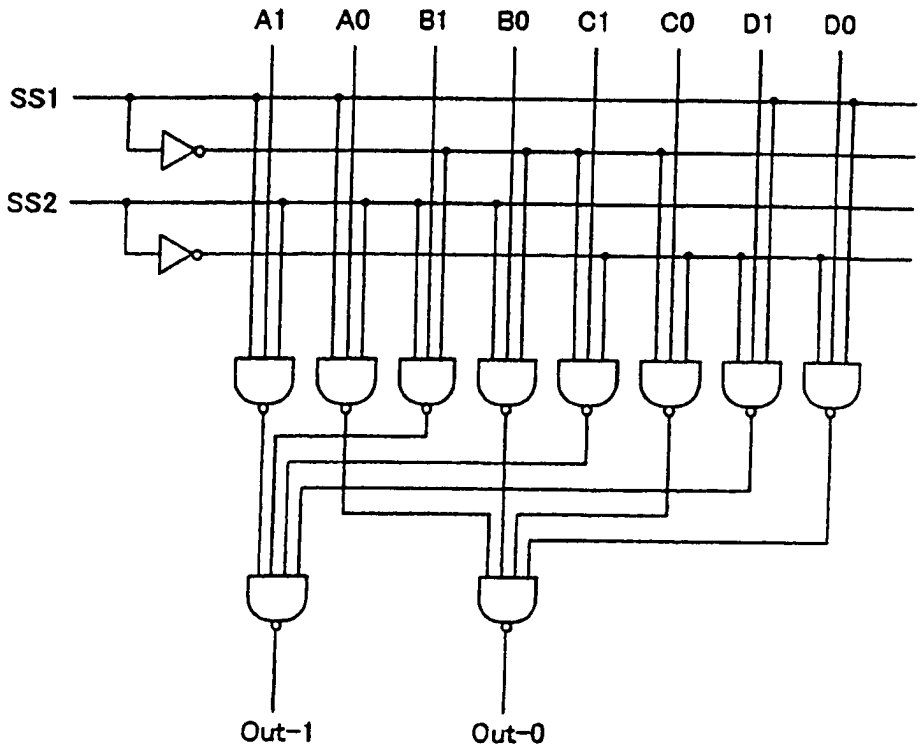


Fig. 7

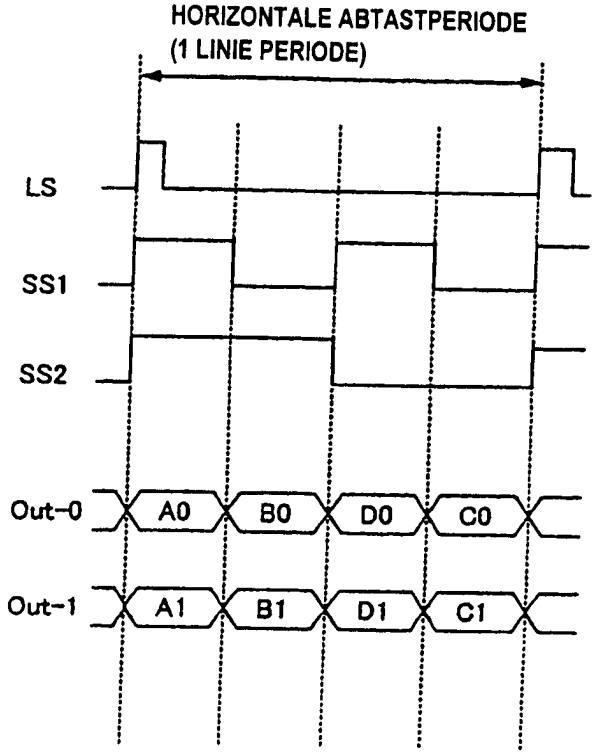
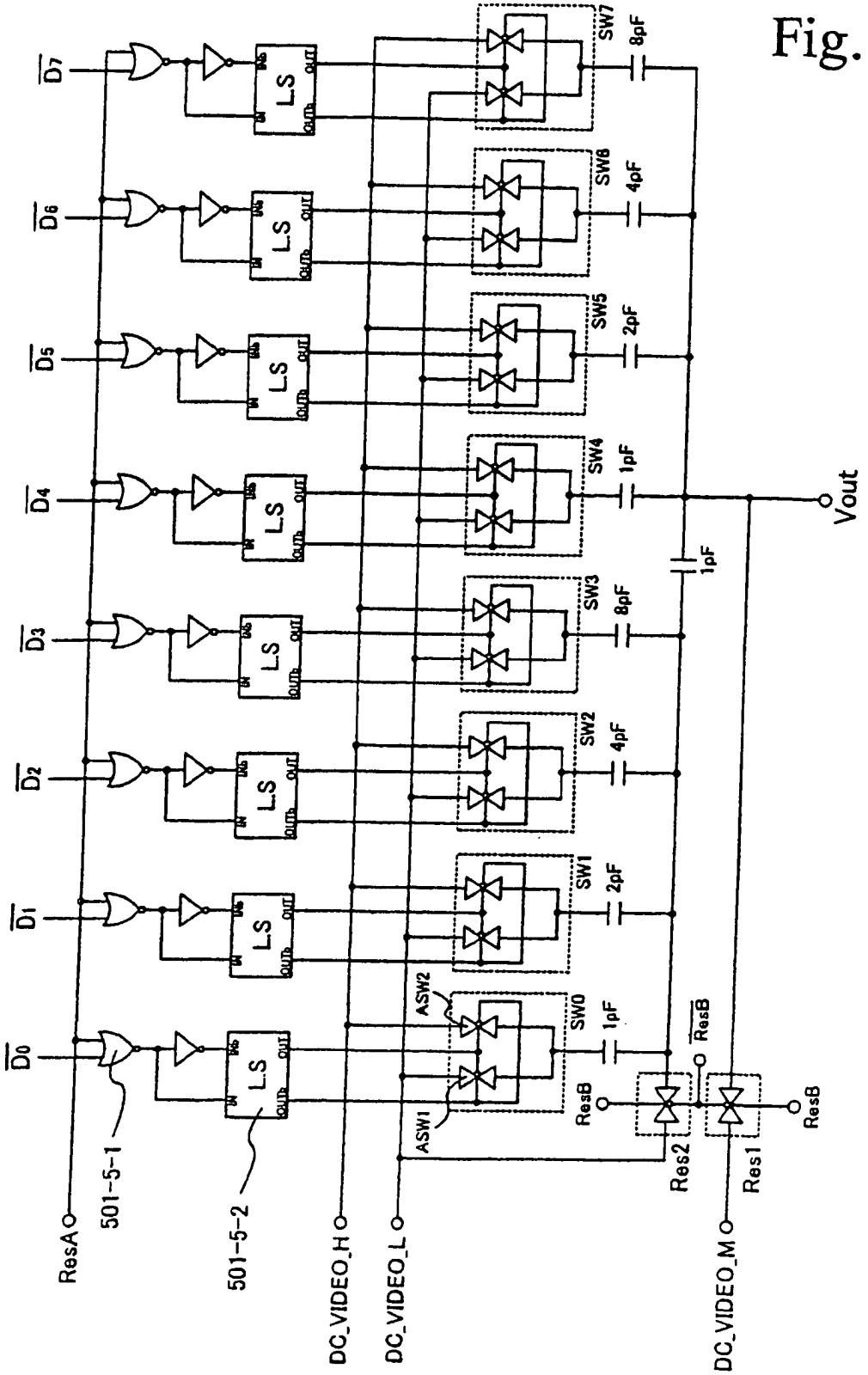

HORIZONTALE ABTASTPERIODE
(1 LINIE PERIODE)
LS
SS1
SS2
Out-0
A0
B0
D0
C0
Out-1
A1
B1
D1
C1

Fig. 8


D7
D6
D5
D4
D3
D2
D1
D0
LS
SW7
8pF
SW6
4pF
SW5
2pF
SW4
1pF
SW3
8pF
SW2
4pF
SW1
2pF
SW0
1pF
ASW2
ASW1
1pF
Vout
ResB
Res2
Res1
ResA
501-5-1
501-5-2
DC_VIDEO_H
DC_VIDEO_L
DC_VIDEO_M

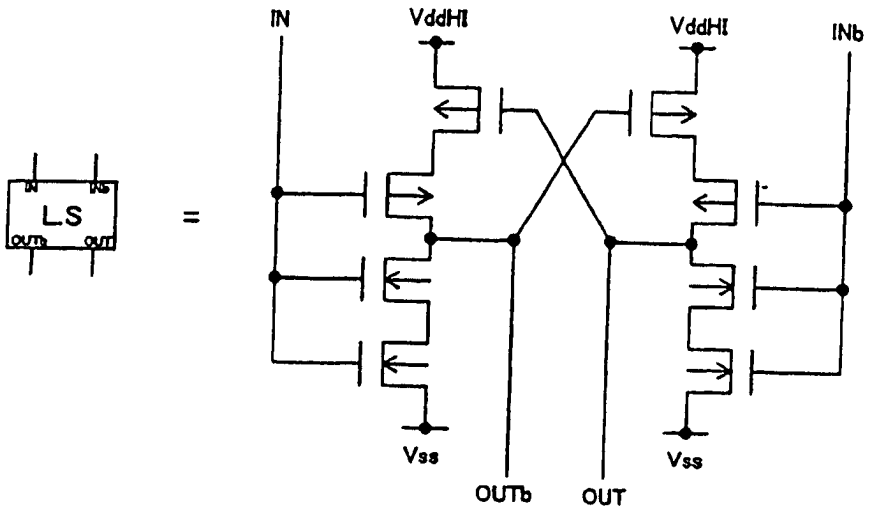


Fig. 9(A) PEGEL-VERSCHIEBEEINRICHTUNG (L.S)

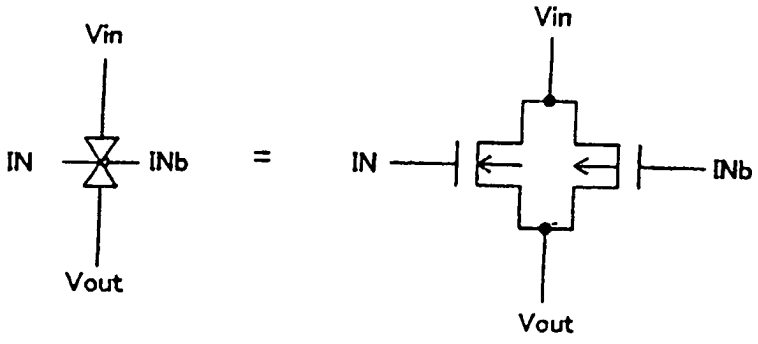


Fig. 9(B) ANALOGER SCHALTER

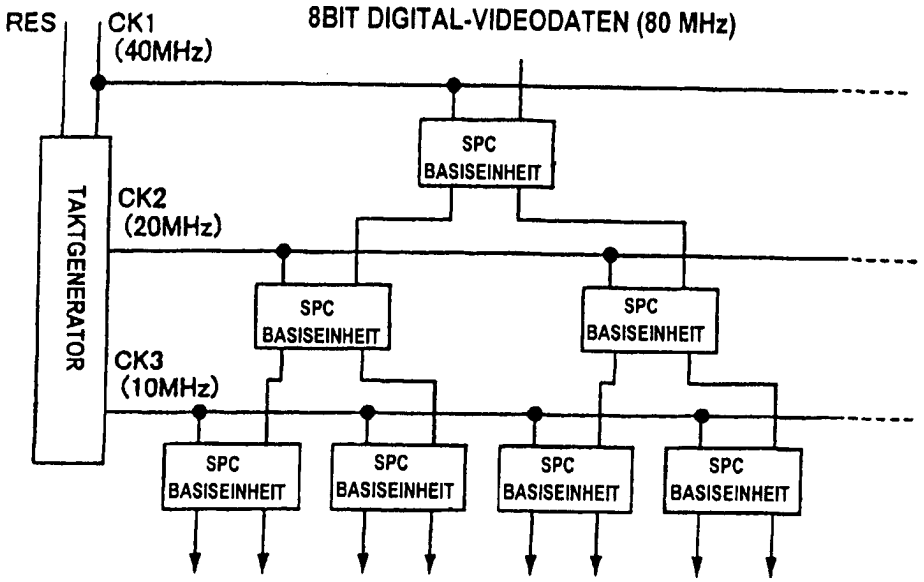


Fig. 10(A)

8BIT DIGITAL-VIDEODATEN (10 MHz)

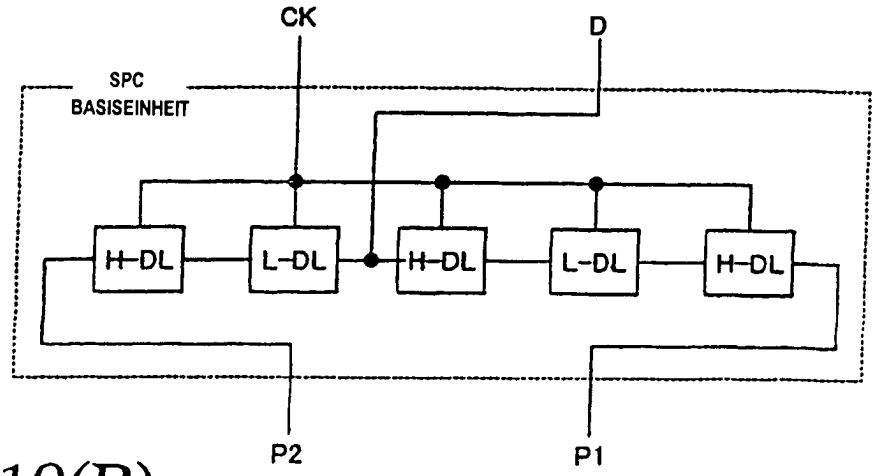


Fig. 10(B)

Fig. 11

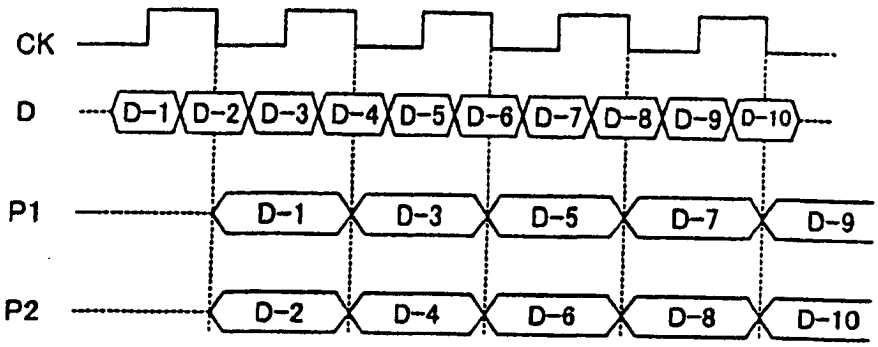


Fig. 12(A)

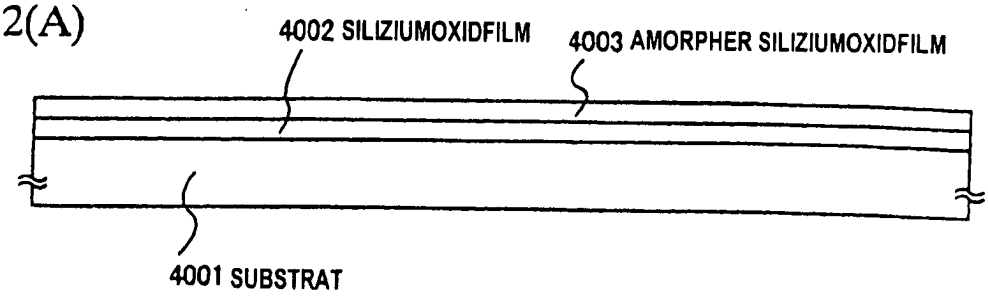


Fig. 12(B)

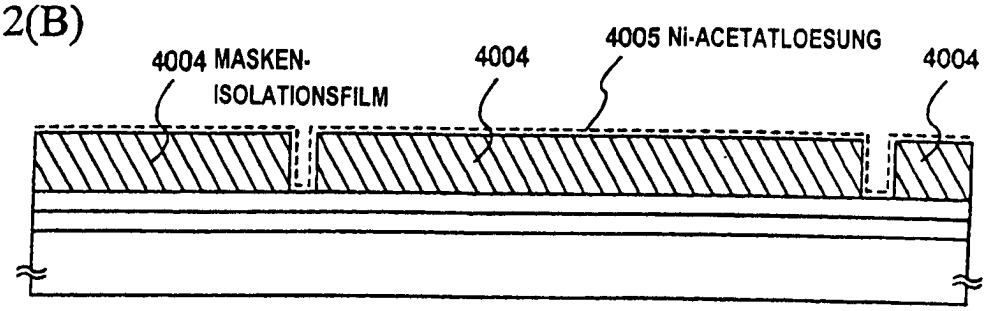


Fig. 12(C)

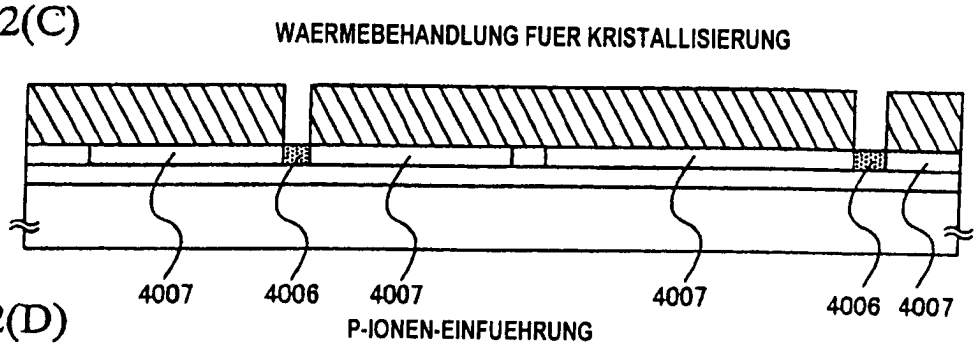


Fig. 12(D)

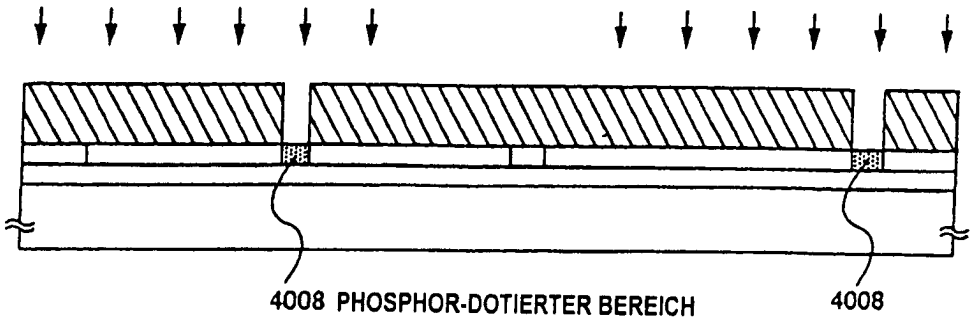
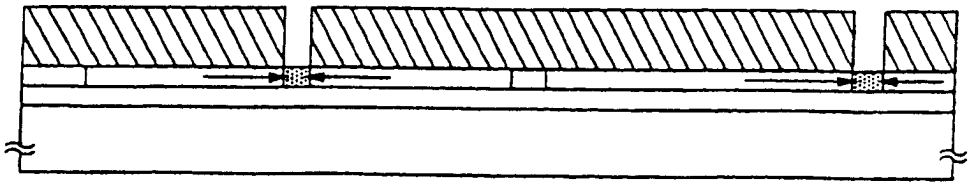


Fig. 12(E)



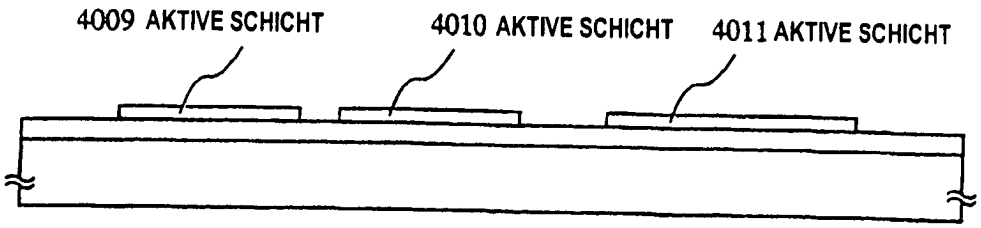


Fig. 13(A)

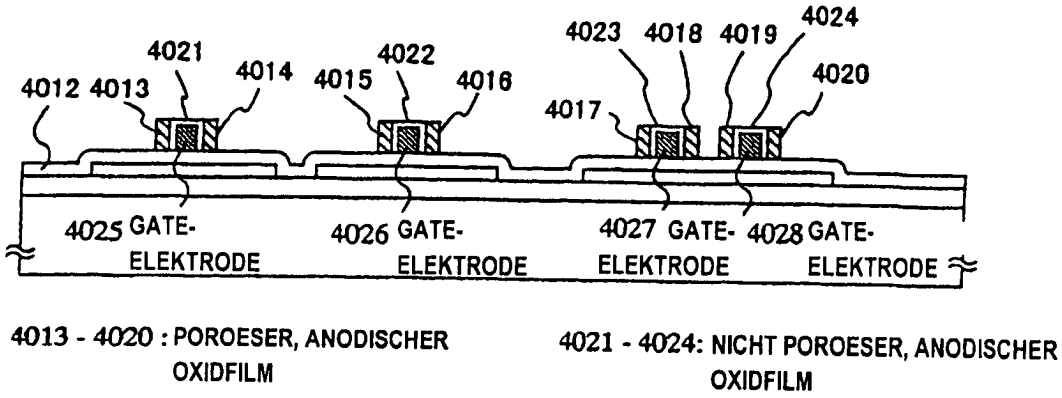


Fig. 13(B)

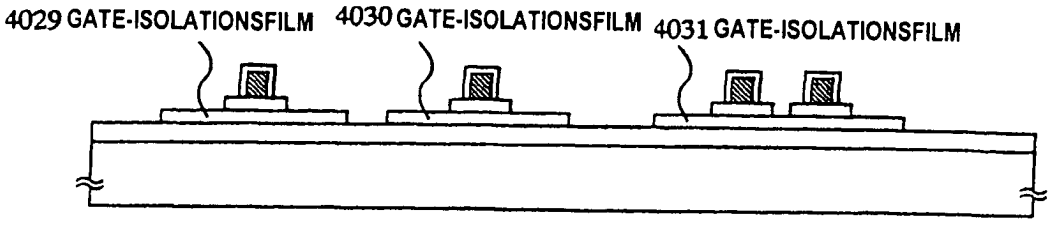


Fig. 13(C)

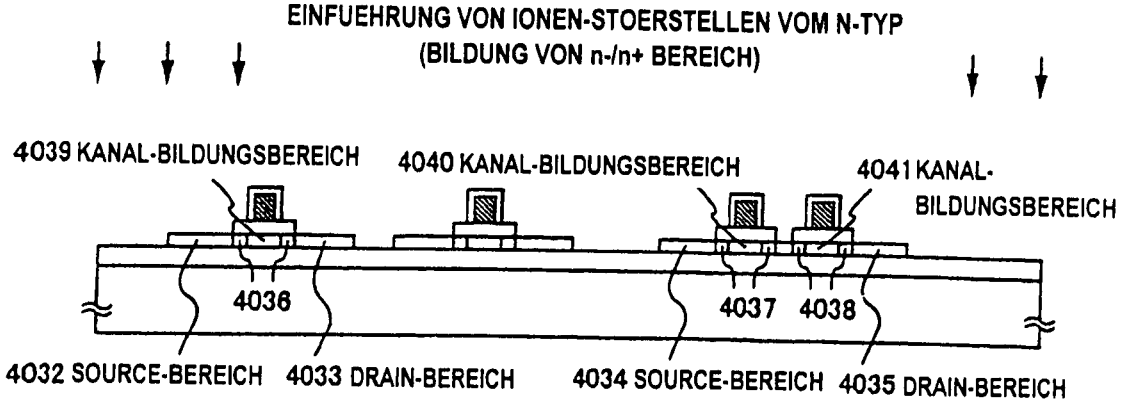


Fig. 14(A)

4036, 4037, 4038 : STOERSTELLENBEREICH MIT NIEDERIGER KONZENTRATION

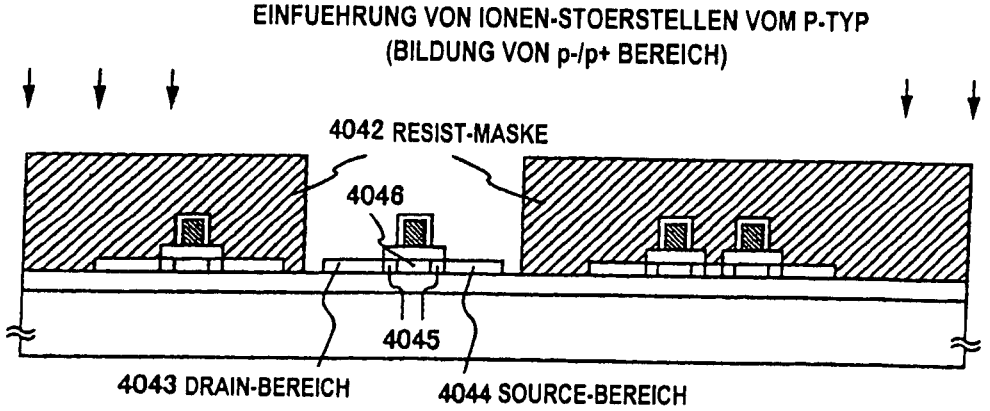


Fig. 14(B)

4045 : STOERSTELLENBEREICH MIT NIEDERIGER KONZENTRATION
4046 : KANAL-BILDUNGSBEREICH

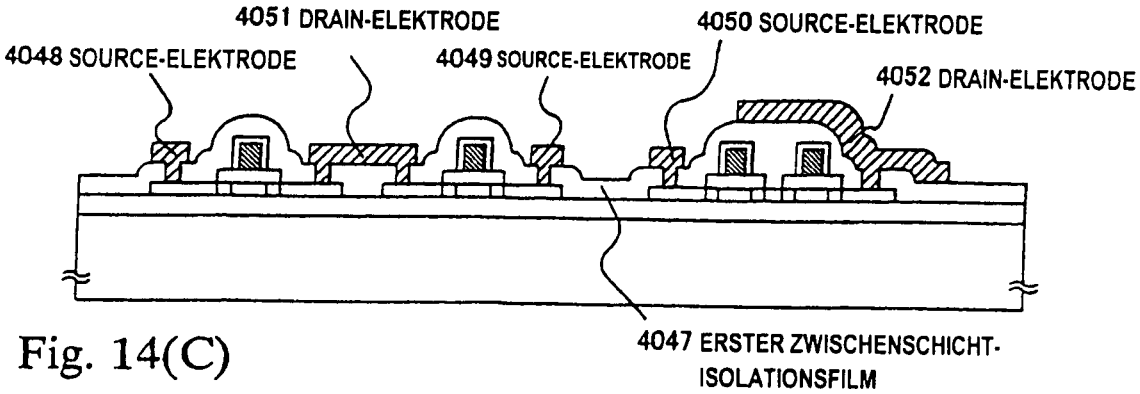


Fig. 14(C)

Fig. 15(A)

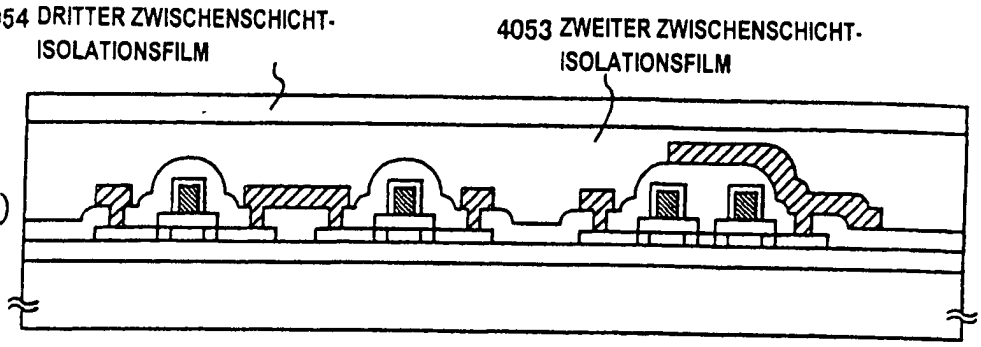


Fig. 15(B)

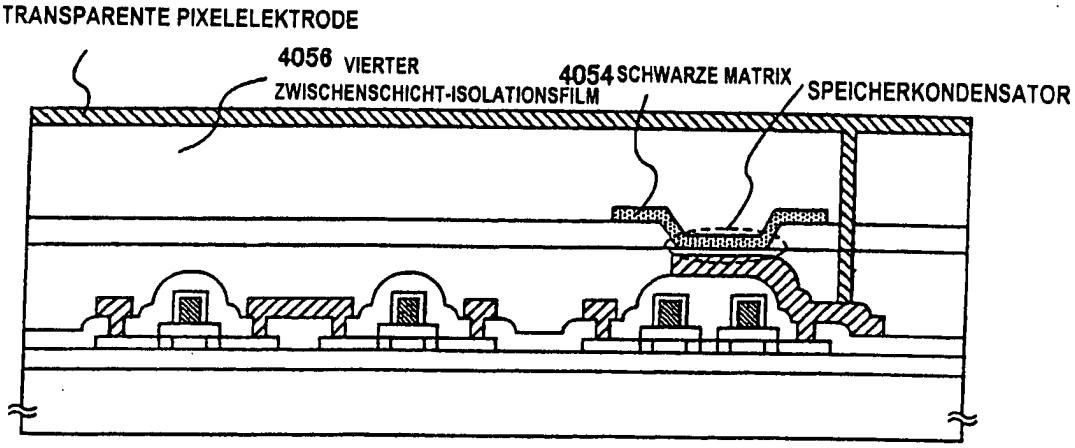


Fig. 15(C)

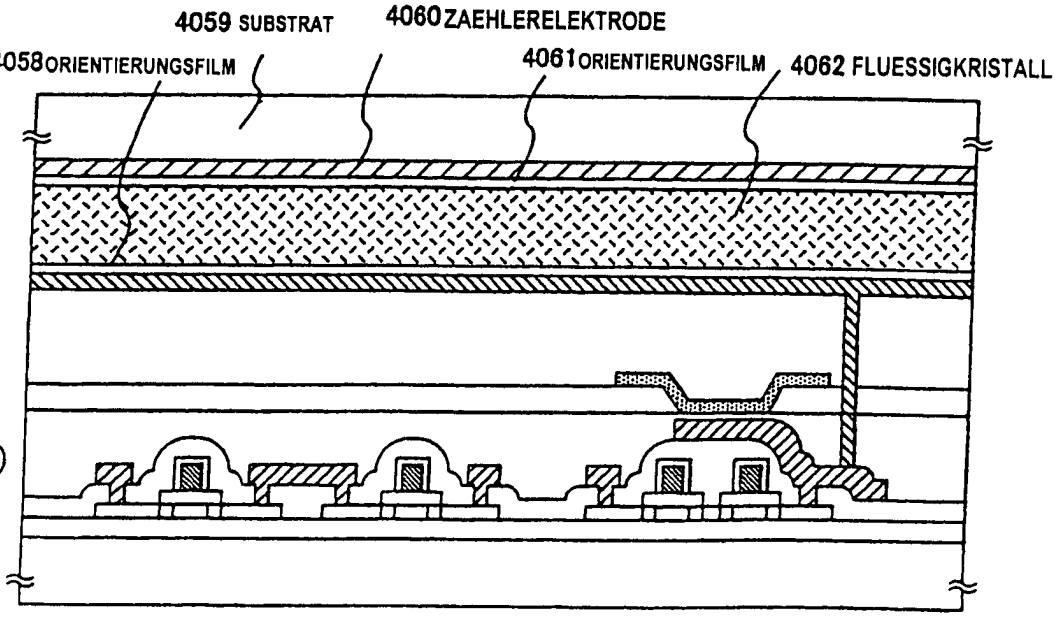


Fig. 16(A)

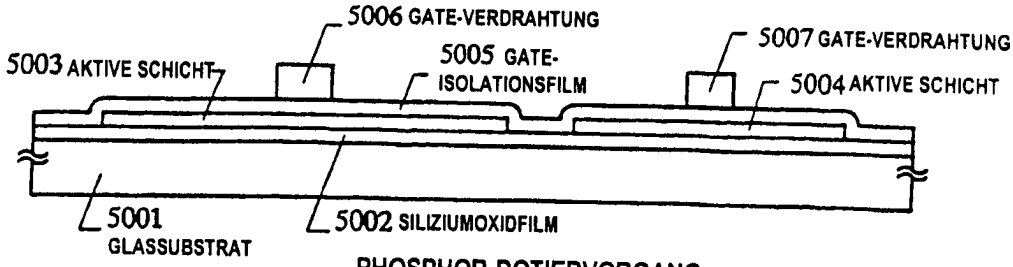


Fig. 16(B)

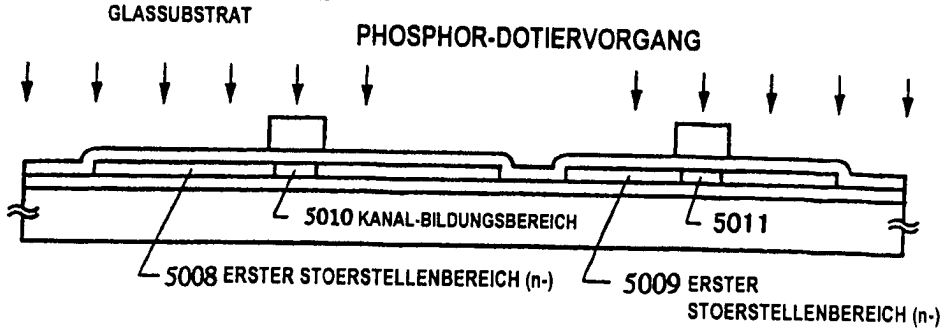


Fig. 16(C)

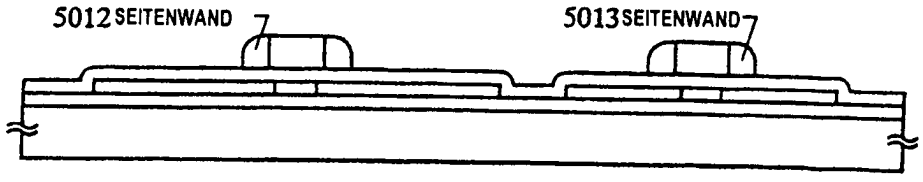


Fig. 16(D)

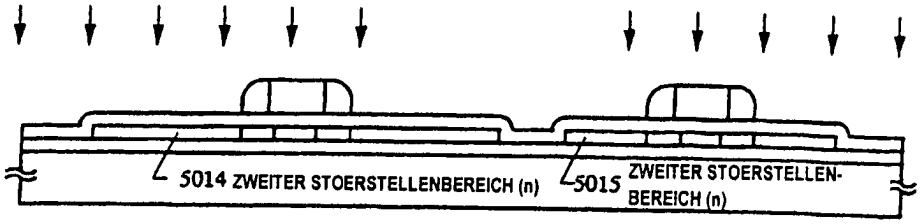


Fig. 16(E)

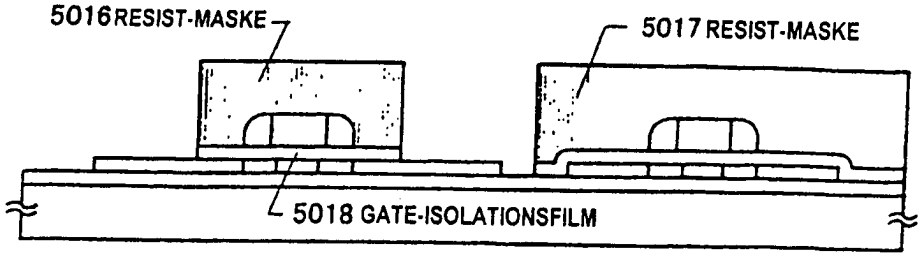


Fig. 17(A)

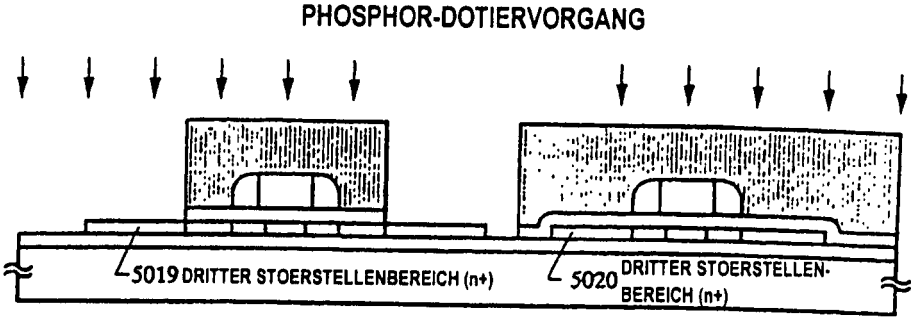


Fig. 17(B)

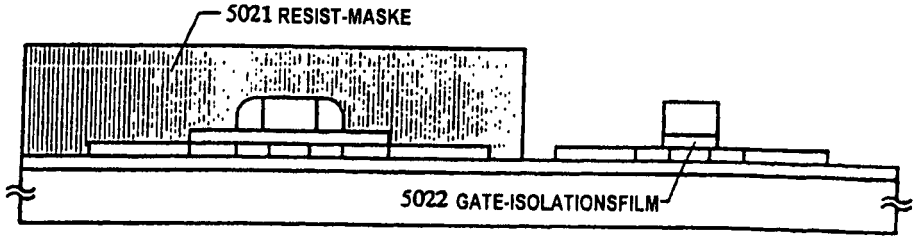


Fig. 17(C)

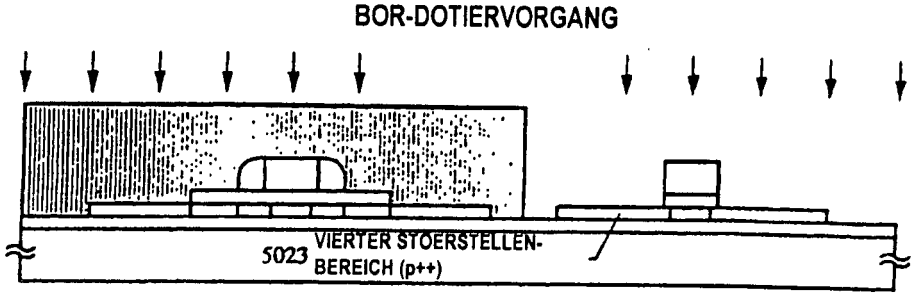


Fig. 17(D)

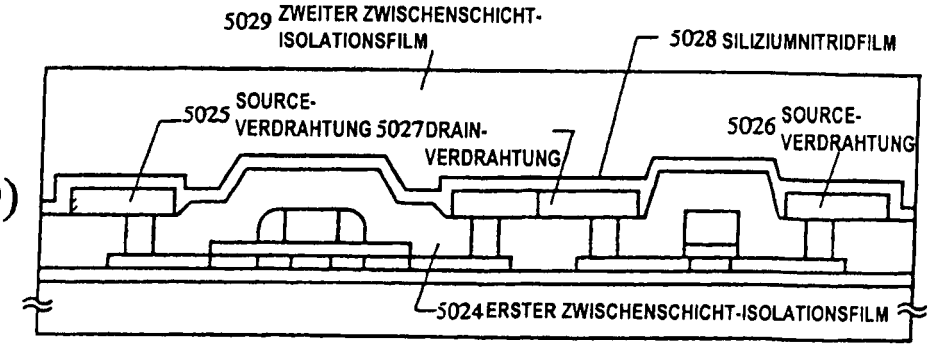


Fig. 18(A)

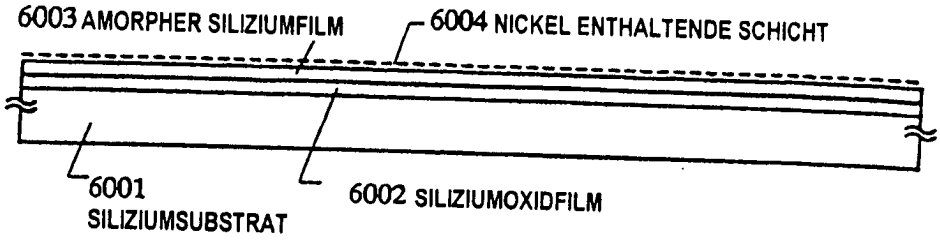


Fig. 18(B) KRISTALLISIERUNGSSCHRITT

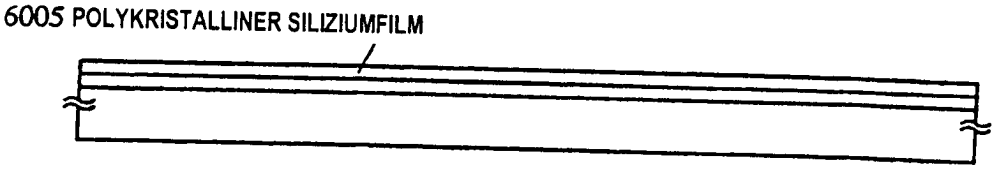


Fig. 19(A)

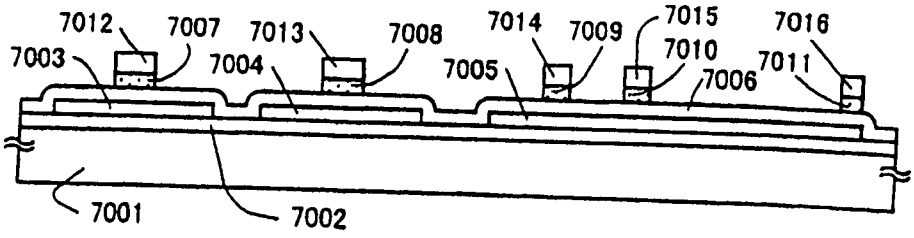


Fig. 19(B)

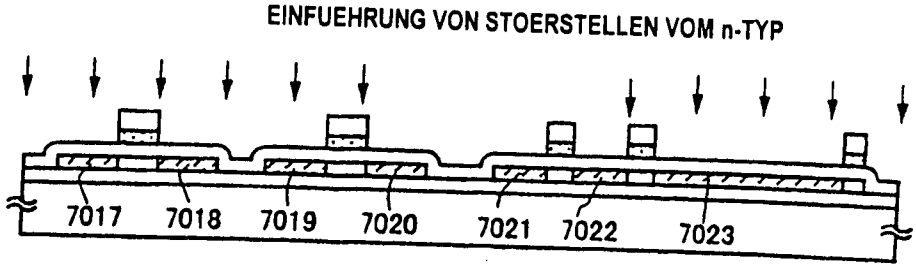


Fig. 19(C)

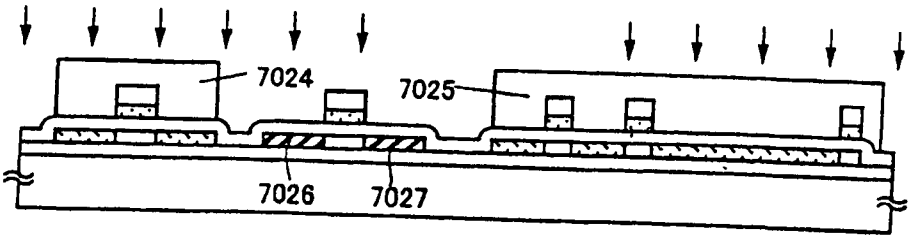


Fig. 19(D)

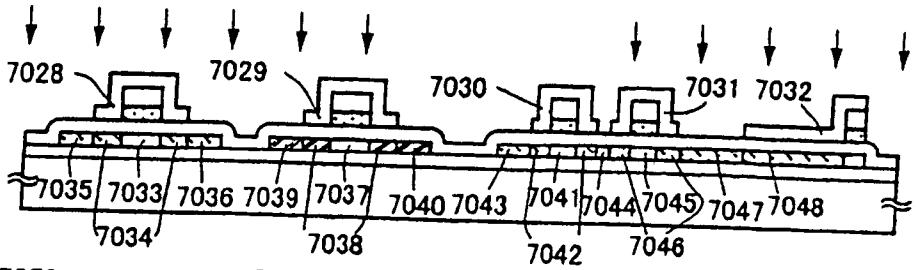


Fig. 19(E)

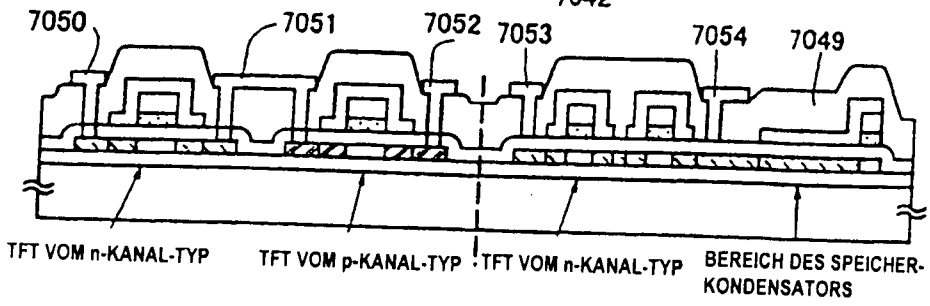


Fig. 20(A)

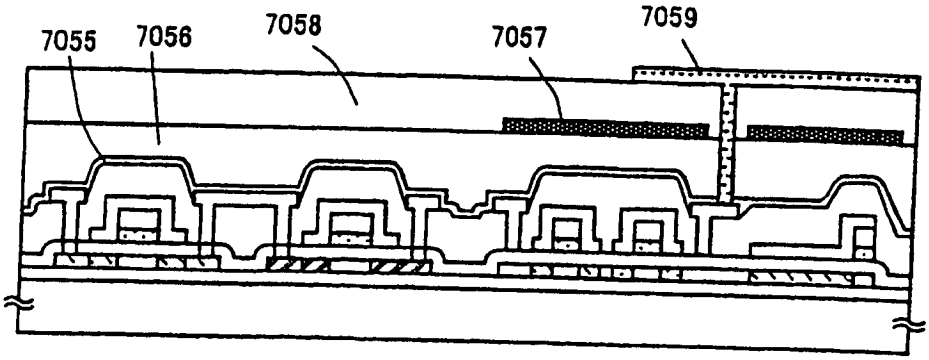


Fig. 20(B)

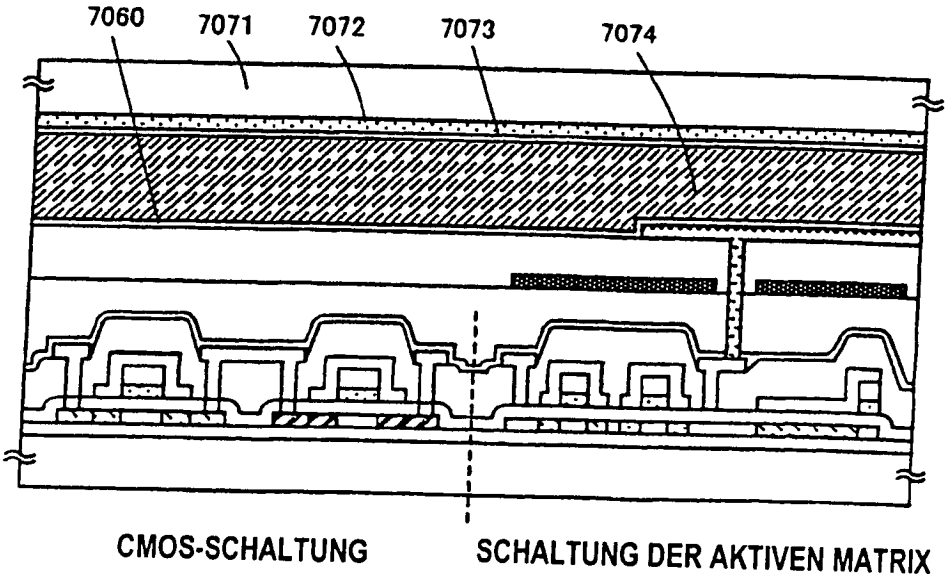
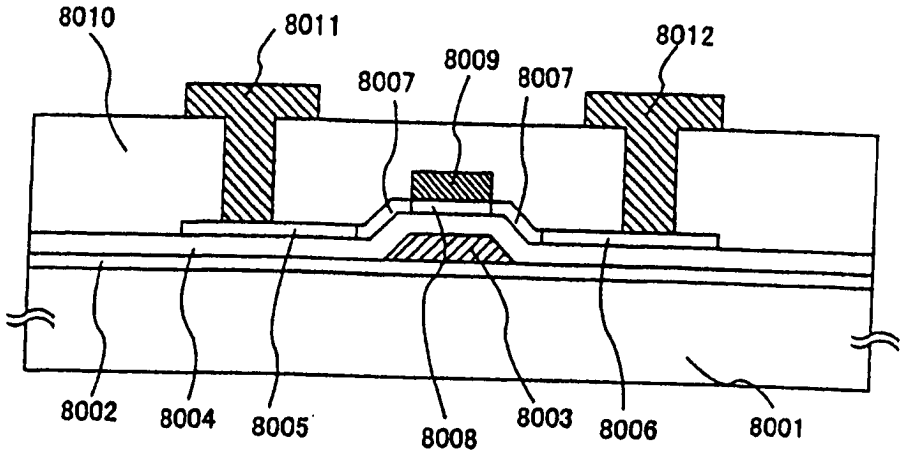
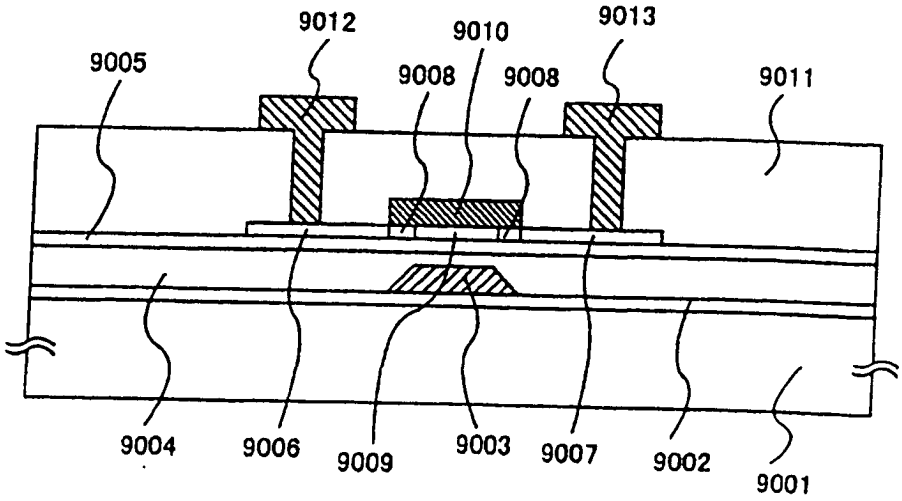


Fig. 21



8001 SUBSTRAT
8002 SILIZIUMOXIDFILM
8003 GATE-ELEKTRODE
8004 GATE-ISOLATIONSFILM
8005 SOURCE-BEREICH
8006 DRAIN-BEREICH
8007 STOERSTELLENBEREICH MIT NIEDRIGER KONZENTRATION (LLD BEREICH)
8008 KANAL-BILDUNGSBEREICH
8009 KANAL-SCHUTZFILM
8010 ZWISCHENSCHICHT-ISOLATIONSFILM
8011 SOURCE-ELEKTRODE
8012 DRAIN-ELEKTRODE

Fig. 22



9001 SUBSTRAT
9002 SILIZIUMOXIDFILM
9003 GATE-ELEKTRODE
9004 BENZO-CYCLOBUTEN
9005 SILIZIUMNITRID
9006 SOURCE-BEREICH
9007 DRAIN-BEREICH
9008 STOERSTELLENBEREICH MIT NIEDRIGER KONZENTRATION (LLD BEREICH)
9009 KANAL-BILDUNGSBEREICH
9010 KANAL-SCHUTZFILM
9011 ZWISCHENSCHICHT-ISOLATIONSFILM
9012 SOURCE-ELEKTRODE
9013 DRAIN-ELEKTRODE

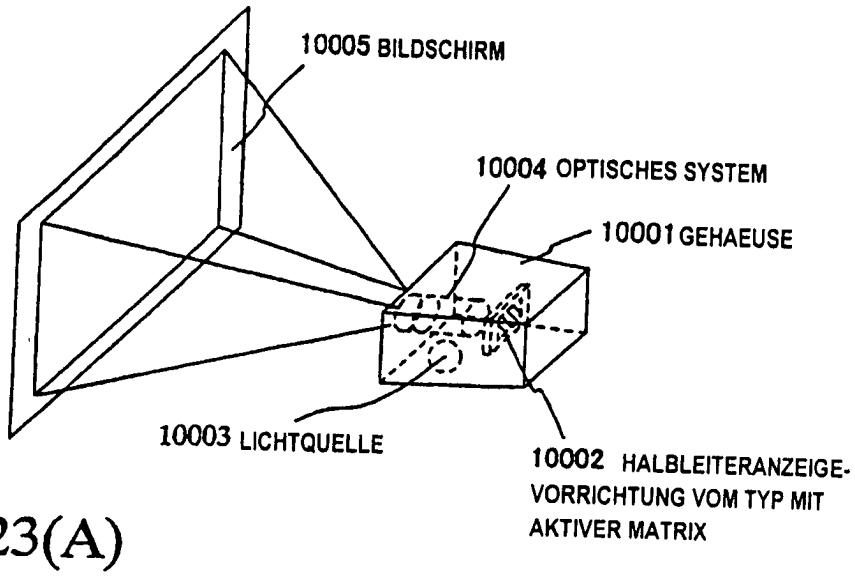


Fig. 23(A)

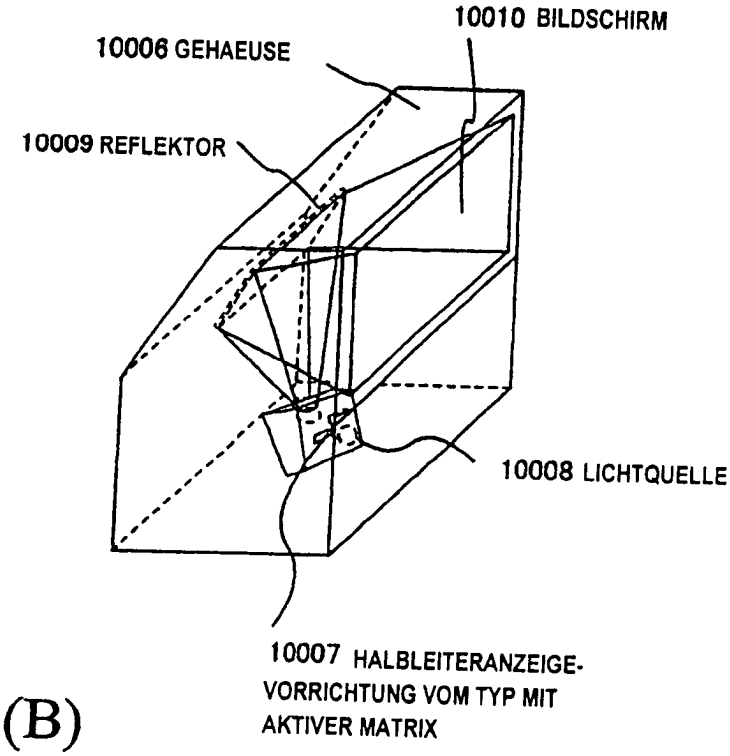


Fig. 23(B)

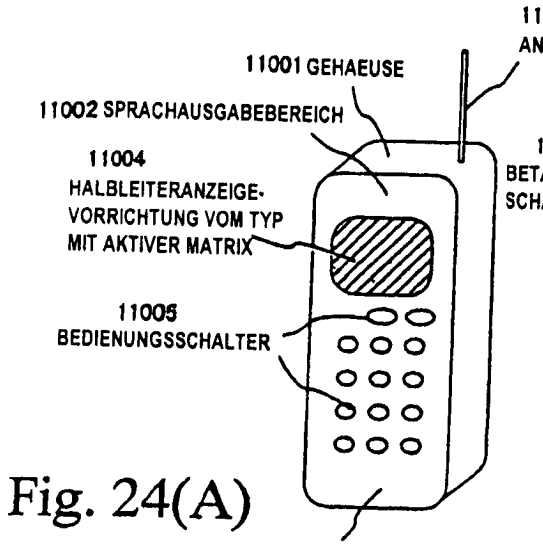


Fig. 24(A)

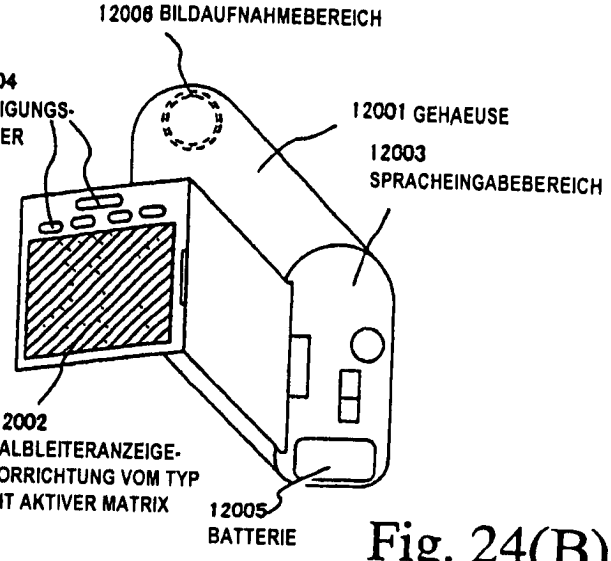


Fig. 24(B)

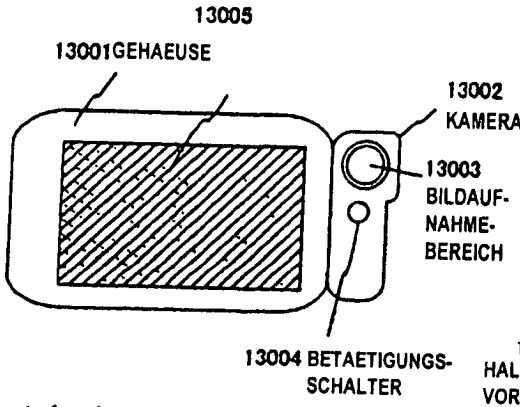


Fig. 24(C)

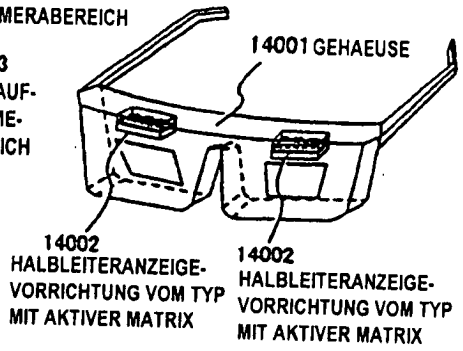


Fig. 24(D)

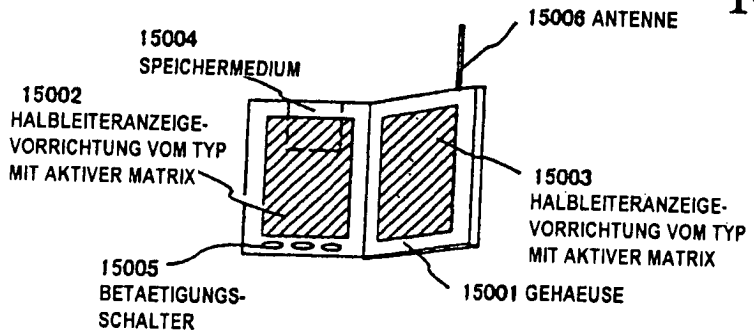


Fig. 24(E)

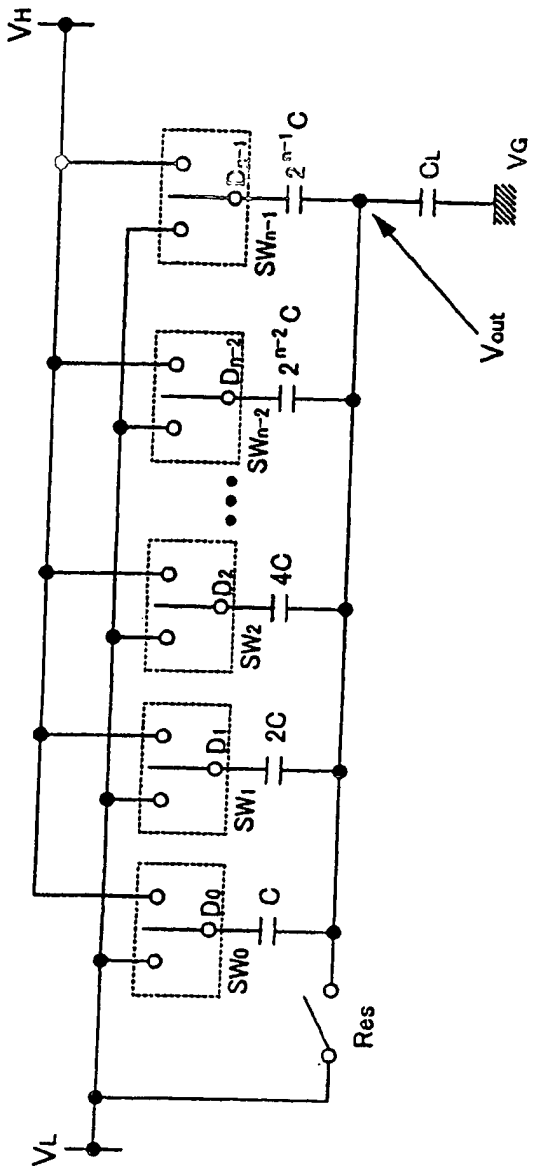


Fig. 25 STAND DER TECHNIK

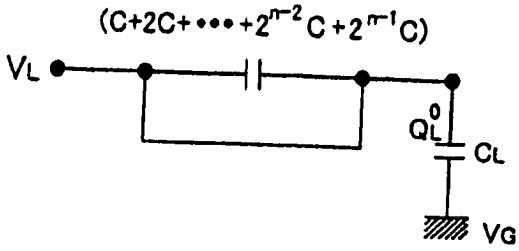


Fig. 26(A) UNMITTELBAR NACH RESET-PERIODE

STAND DER TECHNIK

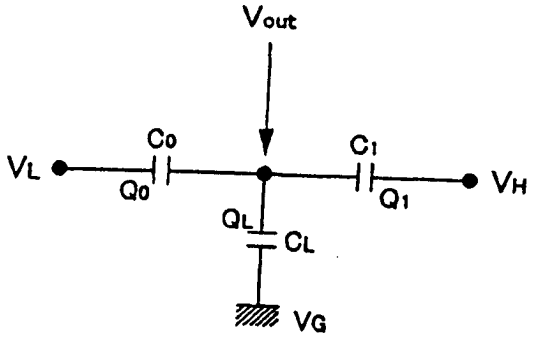


Fig. 26(B) WAEHREND DATEN-SCHREIBPERIODE

STAND DER TECHNIK

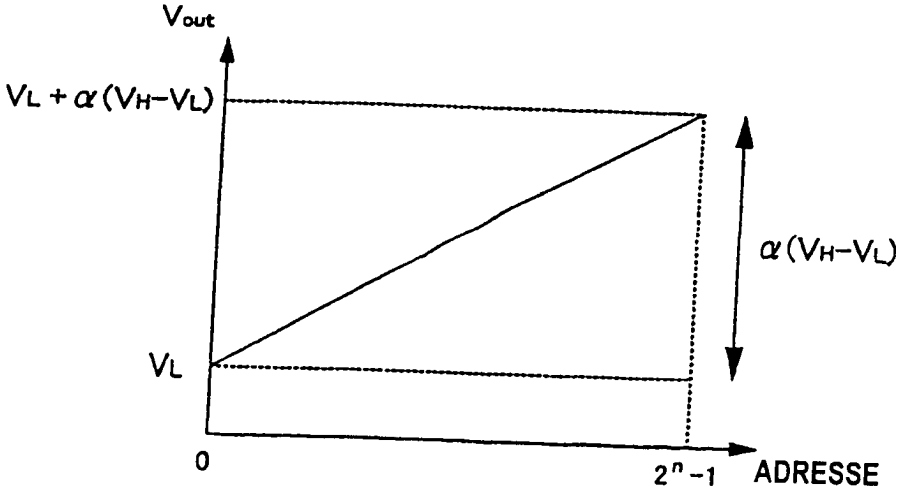


Fig. 26(C)

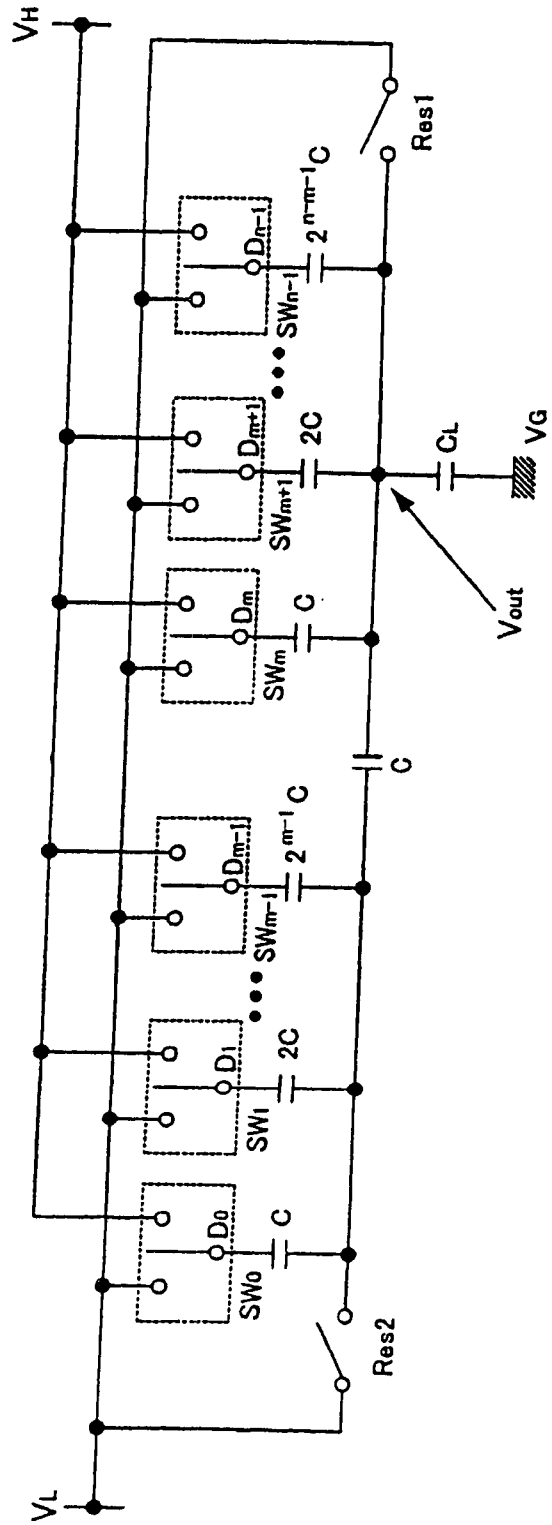


Fig. 27 STAND DER TECHNIK

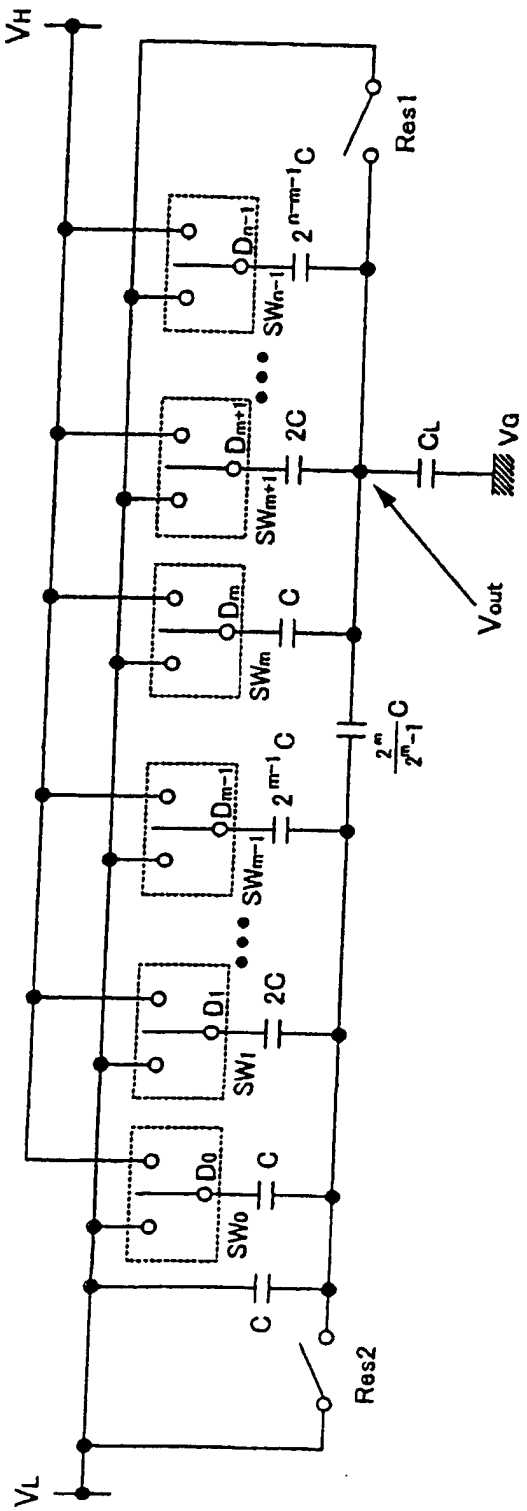


Fig. 28 STAND DER TECHNIK

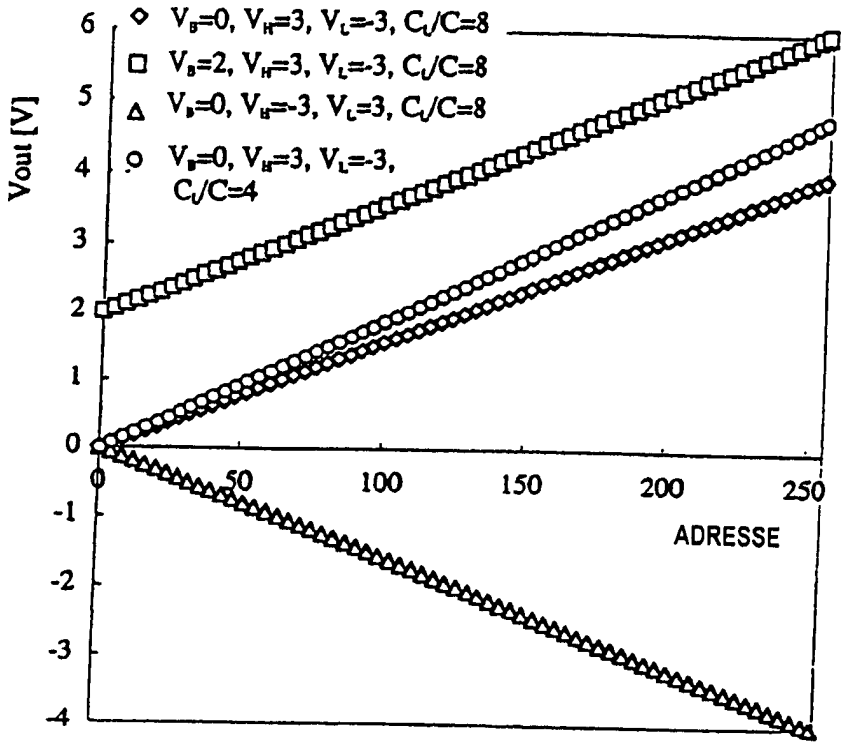

◇ V_B=0, V_H=3, V_L=-3, C_J/C=8
□ V_B=2, V_H=3, V_L=-3, C_J/C=8
△ V_B=0, V_H=-3, V_L=3, C_J/C=8
○ V_B=0, V_H=3, V_L=-3, C_J/C=4
Vout [V]
6
5
4
3
2
1
0
-1
-2
-3
-4
0
50
100
150
200
250
ADRESSE

FIG. 29

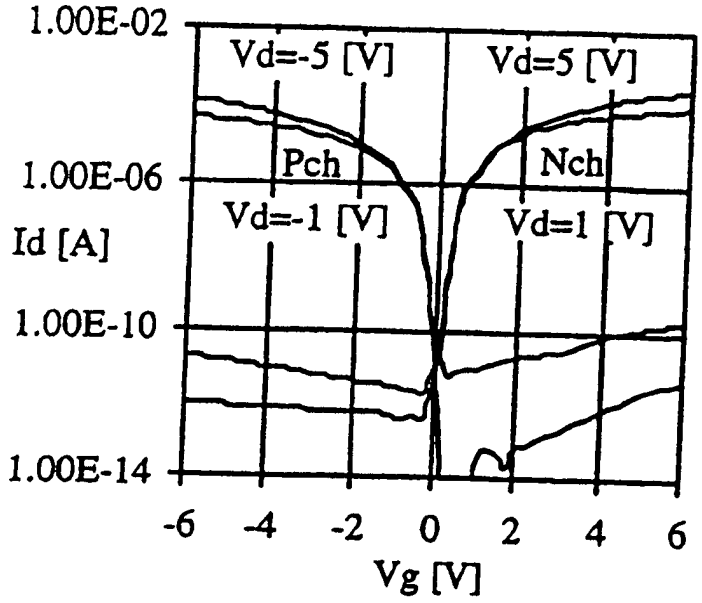

1.00E-02
1.00E-06
1.00E-10
1.00E-14
Id [A]
Vd=-5 [V]
Vd=5 [V]
Pch
Nch
Vd=-1 [V]
Vd=1 [V]
-6
-4
-2
0
2
4
6
Vg [V]

FIG. 30

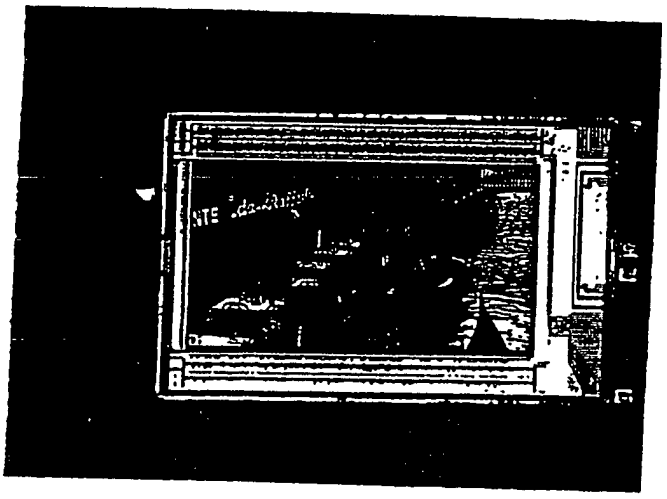


FIG. 31

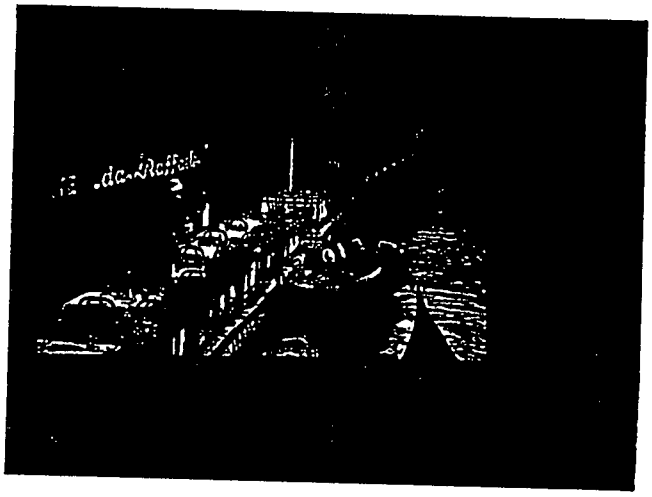


FIG. 32

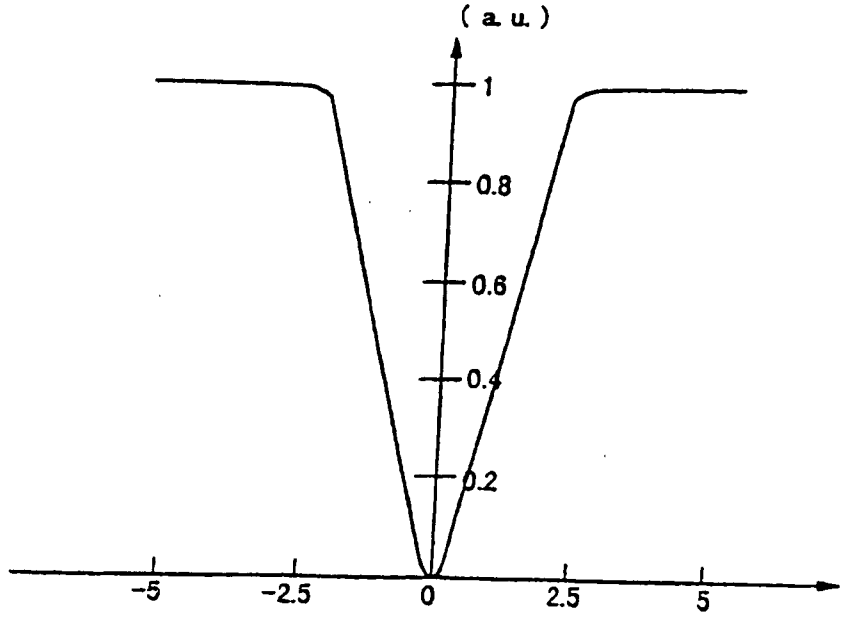


FIG. 33

Fig. 34(A) BILDUNGSVORGANG FUER AMORPHEN HALBLEITERFILM

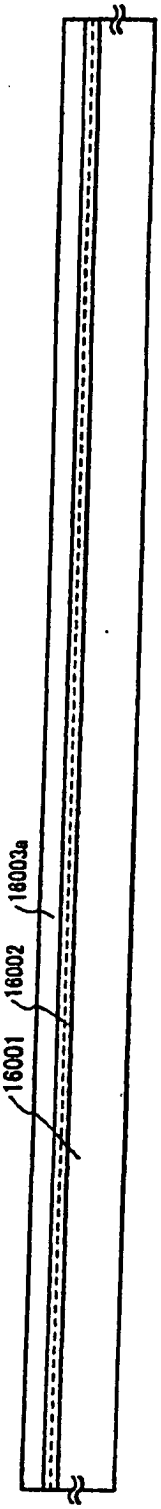


Fig. 34(B) KRISTALLISIERUNGSVORGANG

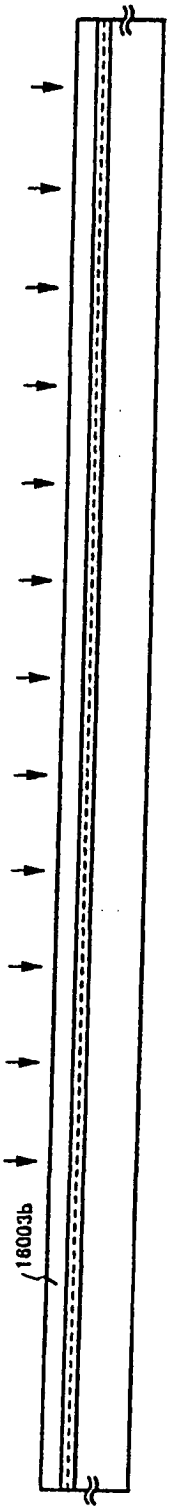


Fig. 34(C) MASKENSCHICHT-BILDUNGSVORGANG

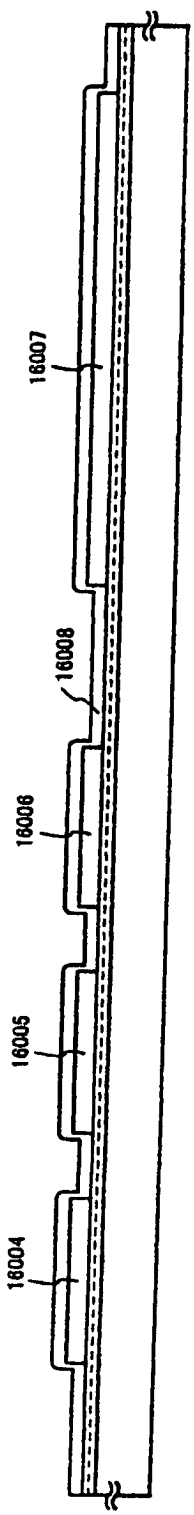
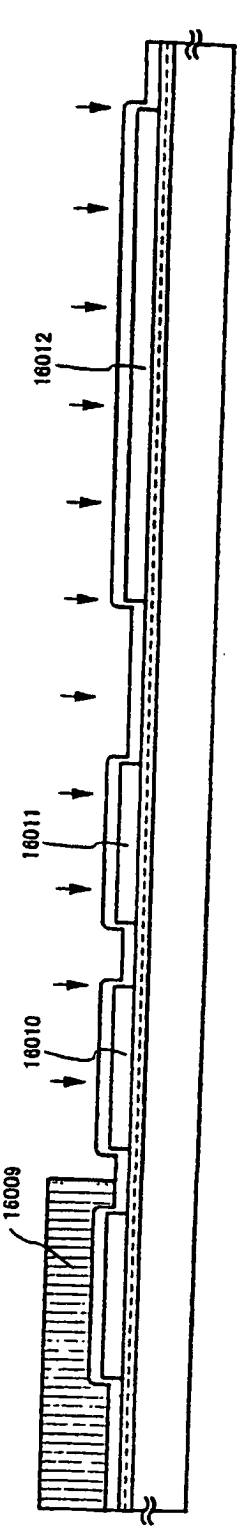


Fig. 34(D) KANAL-DOTIERVORGANG



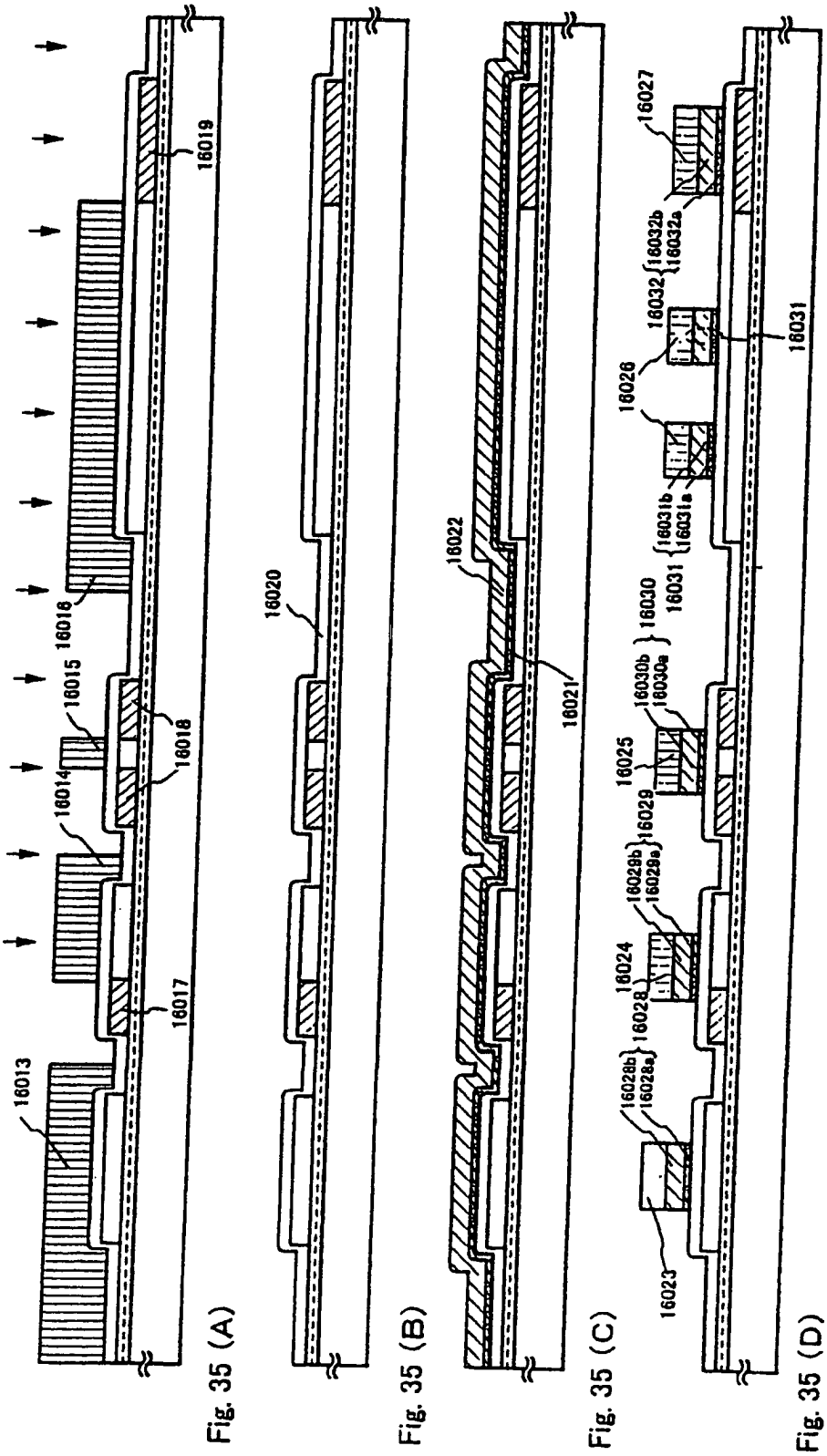


Fig. 35 (A)

Fig. 35 (B)

Fig. 35 (C)

Fig. 35 (D)

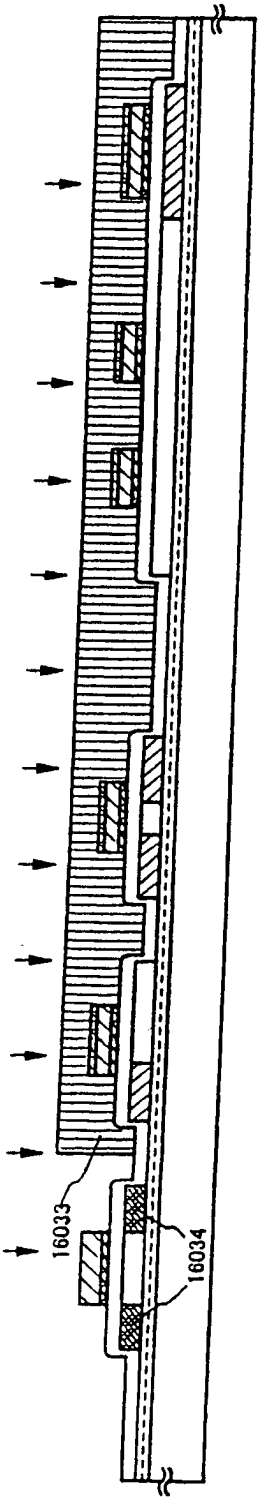


Fig. 36(A) p++ DOTIERVORGANG

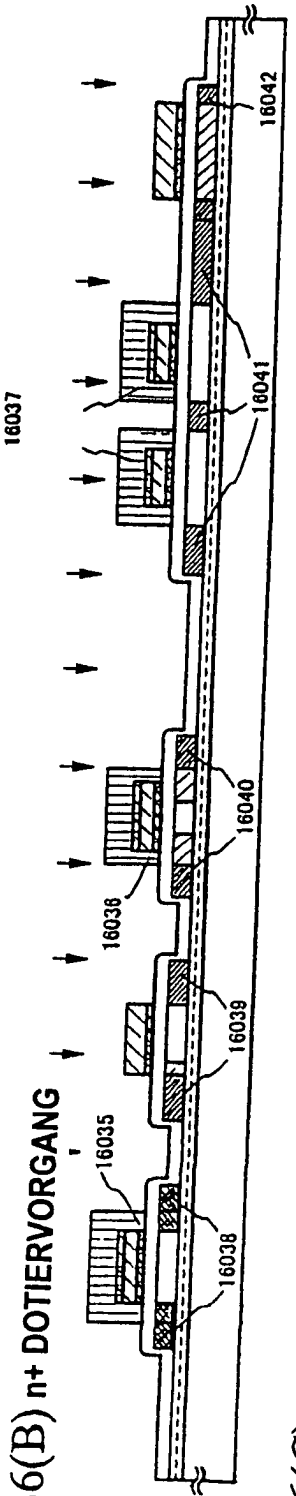


Fig. 36(B) n+ DOTIERVORGANG

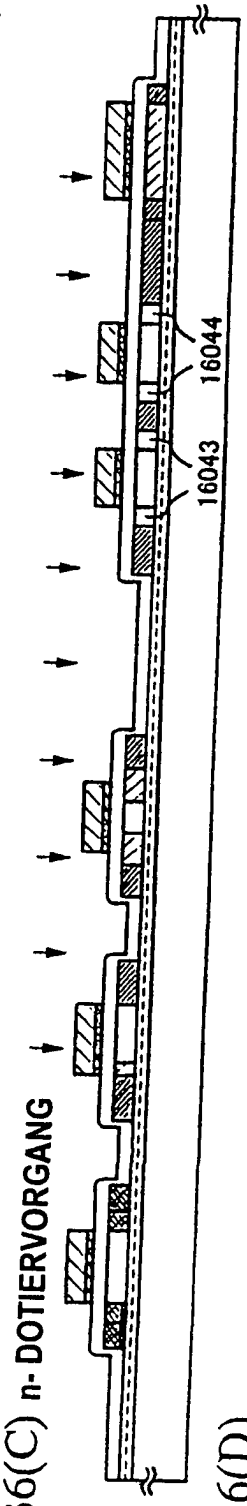


Fig. 36(C) n- DOTIERVORGANG

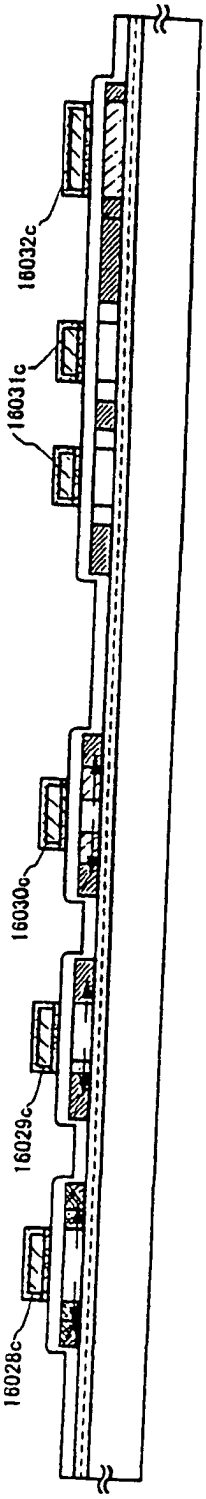


Fig. 36(D)

Fig. 37(A)

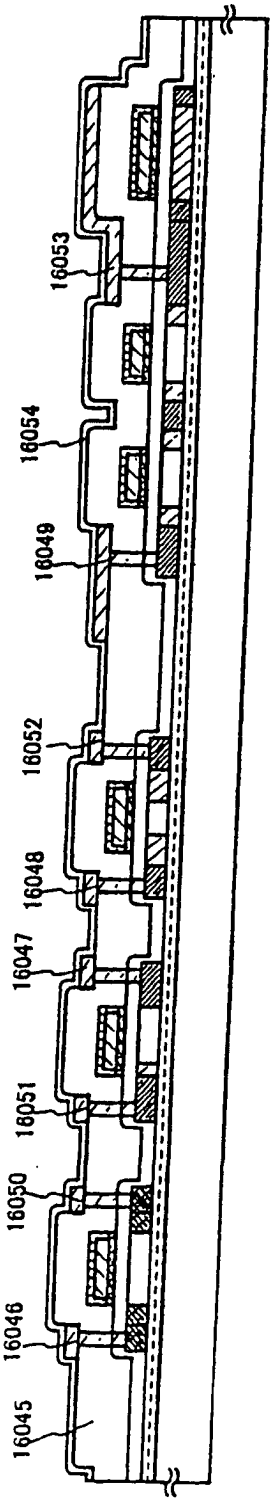
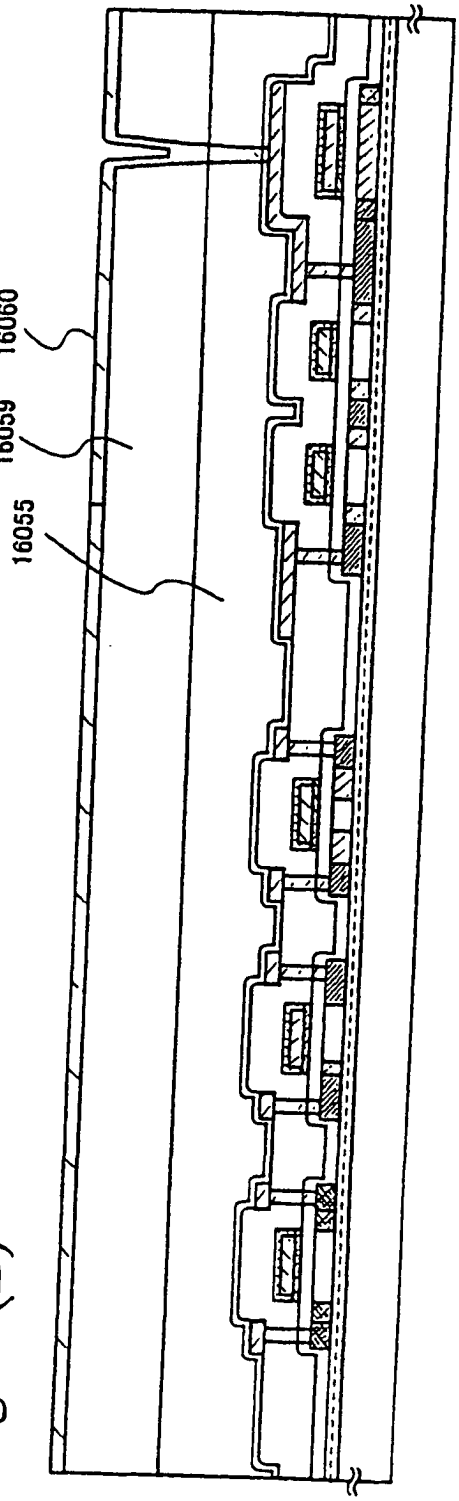


Fig. 37(B)



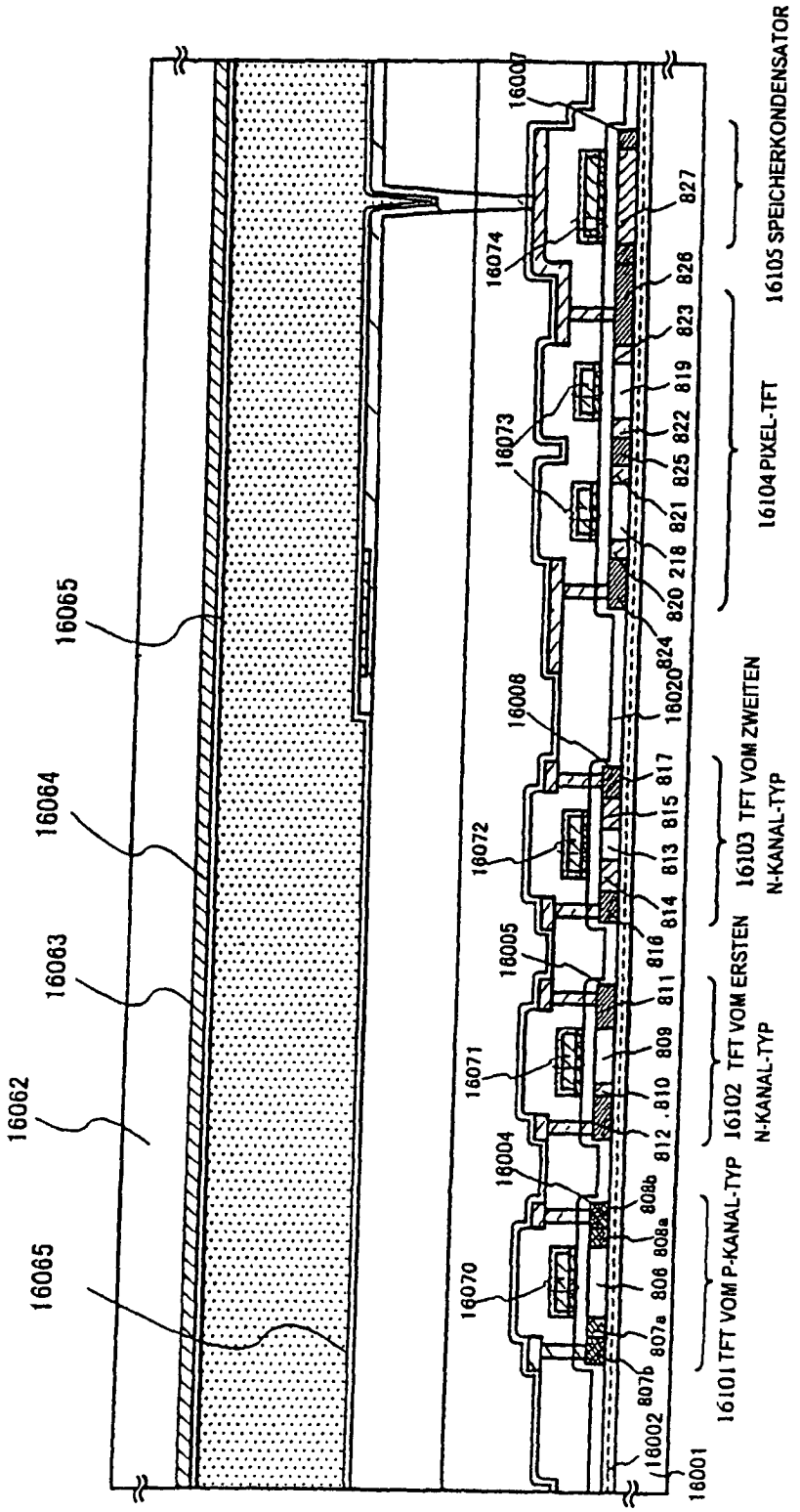

16062
16063
16064
16065
16065
16001
16002
16004
16005
16007
16008
16070
16071
16072
16073
16074
16101 TFT VOM P-KANAL-TYP
16102 TFT VOM ERSTEN N-KANAL-TYP
16103 TFT VOM ZWEITEN N-KANAL-TYP
16104 PIXEL-TFT
16105 SPEICHERKONDENSATOR
ANSTEUERSCHALTUNG
807b
807a
806
808a
808b
812
810
809
811
816
814
813
815
817
16020
824
820
218
821
825
822
819
823
826
827

Fig. 38

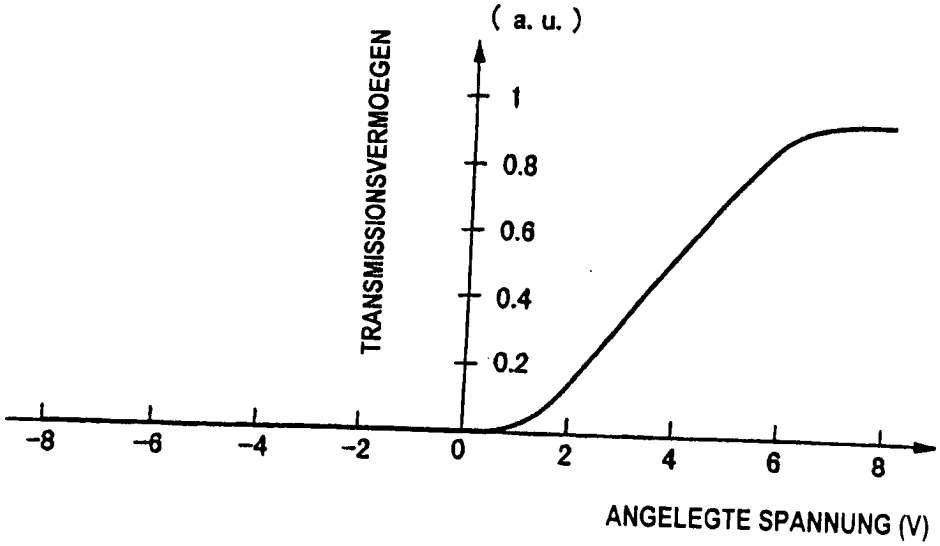

(a. u.)
TRANSMISSIONSVERMOEGEN
1
0.8
0.6
0.4
0.2
-8
-6
-4
-2
0
2
4
6
8
ANGELEGTE SPANNUNG (V)

FIG. 39

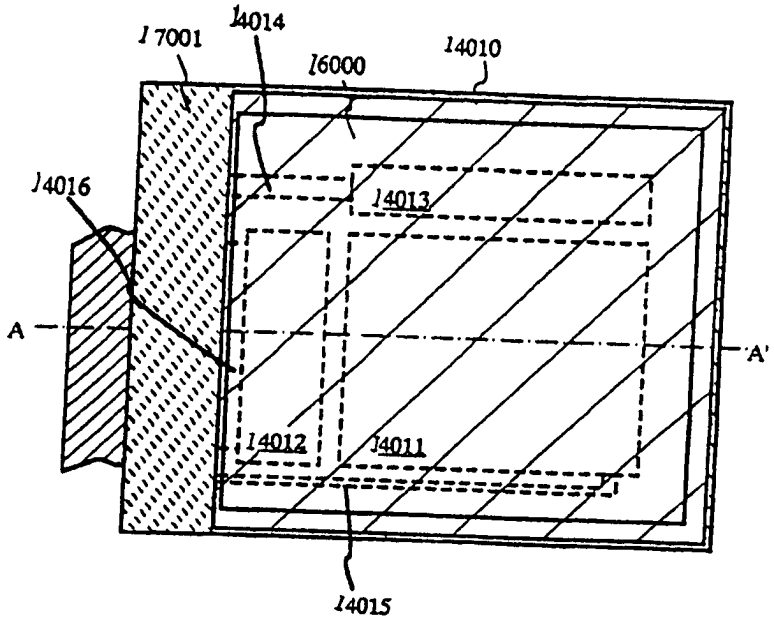


FIG. 40 A

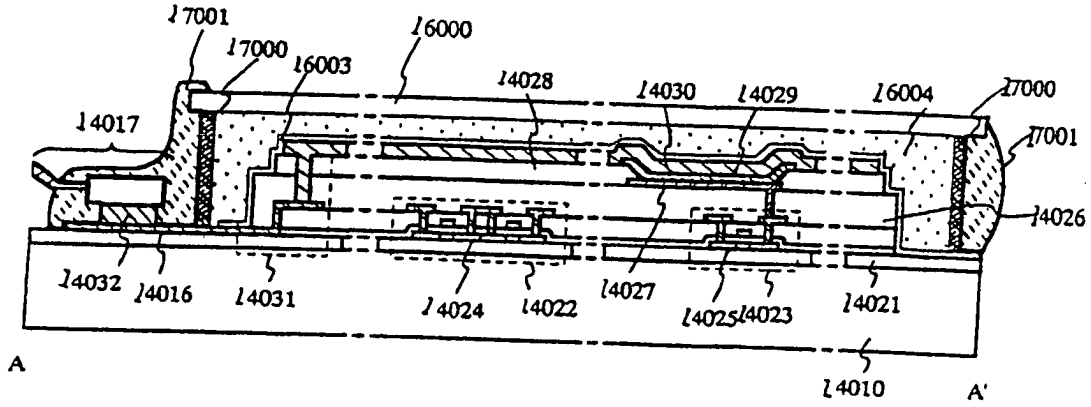


FIG. 40 B

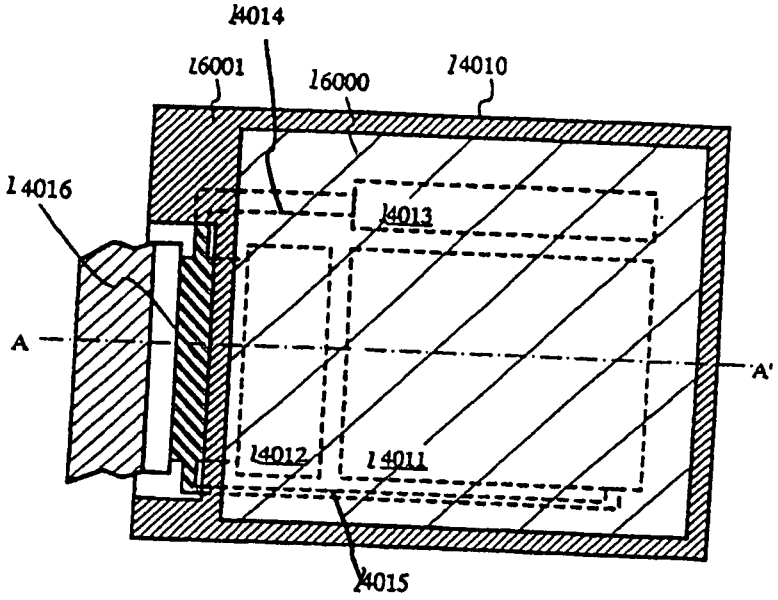


FIG. 41 A

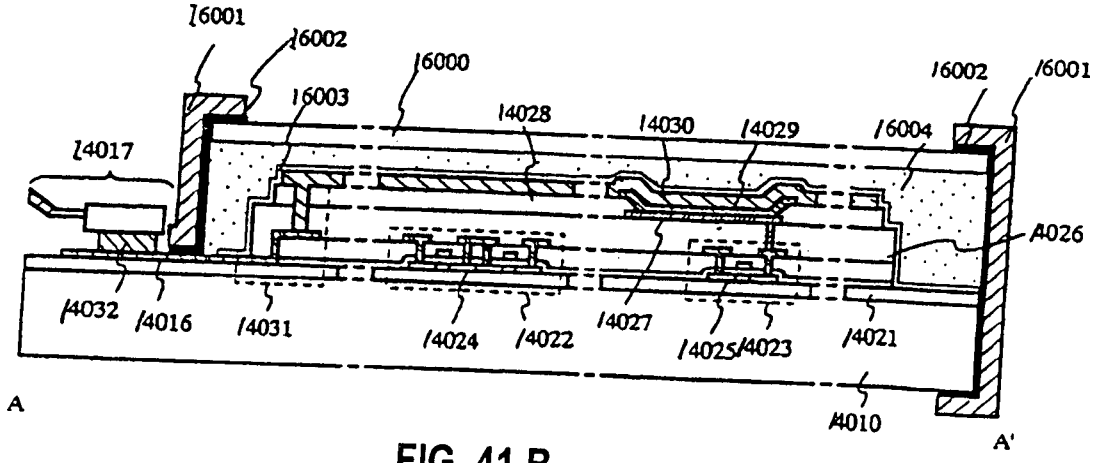


FIG. 41 B

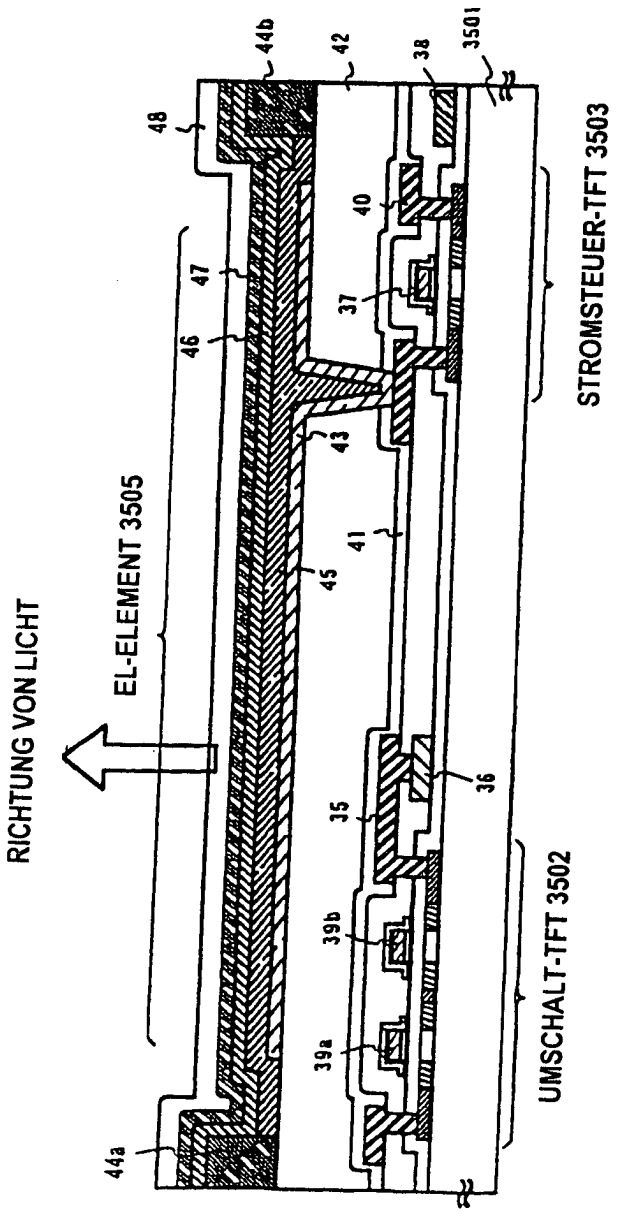

RICHTUNG VON LICHT
EL-ELEMENT 3505
STROMSTEUER-TFT 3503
UMSCHALT-TFT 3502
44a
44b
42
38
3501
48
40
47
37
46
43
41
45
36
35
39b
39a

FIG. 42

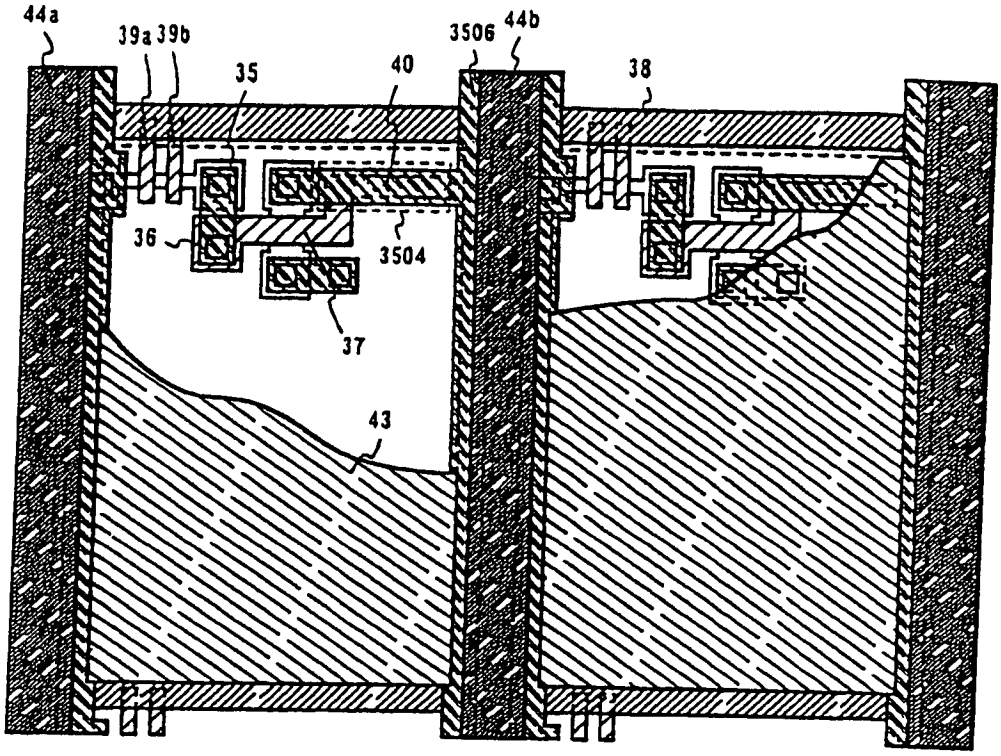


FIG. 43 A

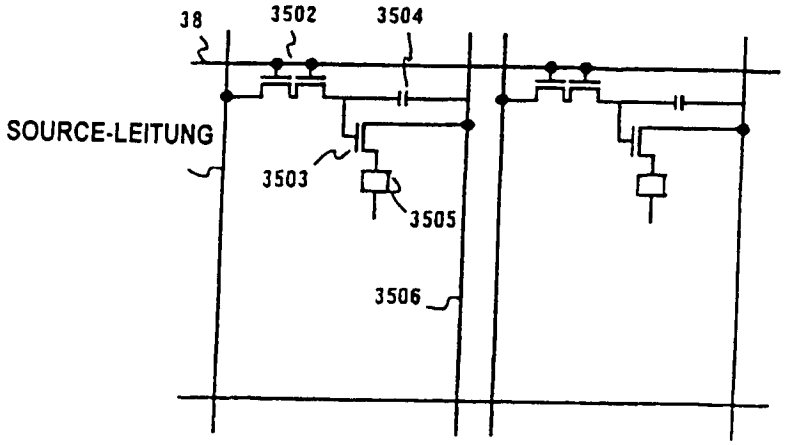


FIG. 43 B

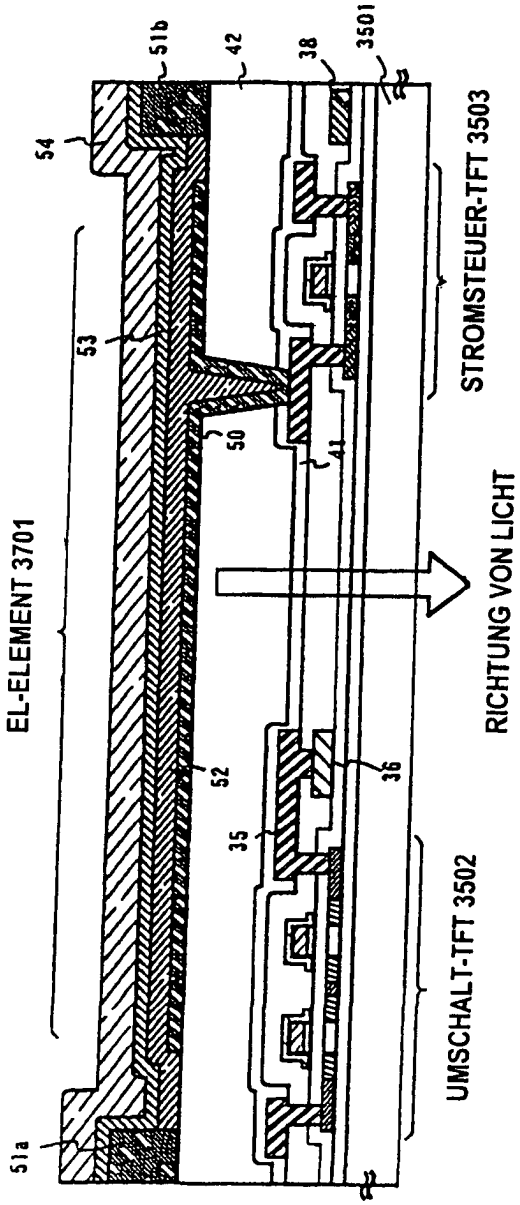

51b
42
38
3501
54
53
50
41
STROMSTEUER-TFT 3503
EL-ELEMENT 3701
RICHTUNG VON LICHT
52
36
35
UMSCHALT-TFT 3502
51a

FIG. 44

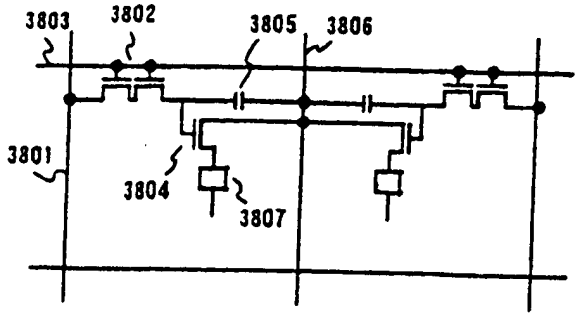


FIG. 45 A

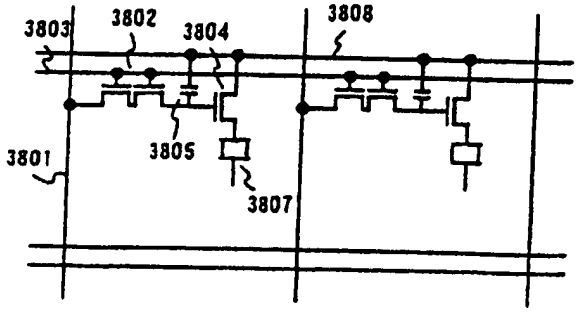


FIG. 45 B

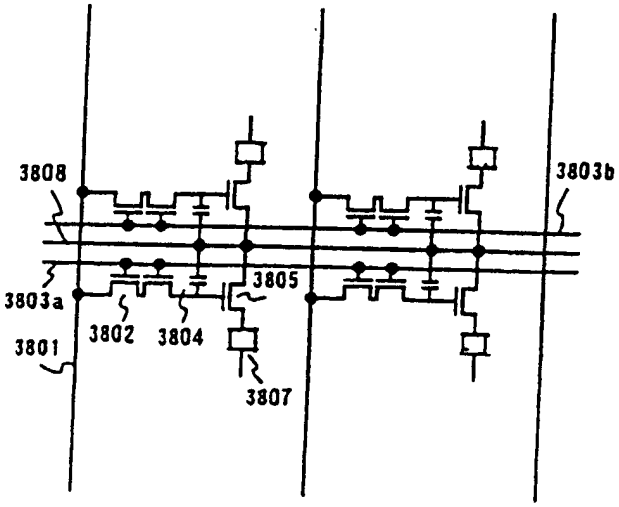


FIG. 45 C