

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2024年5月30日(30.05.2024)



(10) 国際公開番号

WO 2024/11132 A1

- (51) 国際特許分類:  
*H05K 5/00* (2006.01) *H05K 3/34* (2006.01)  
*B60R 16/02* (2006.01)
- (21) 国際出願番号: PCT/JP2022/043638
- (22) 国際出願日: 2022年11月25日(25.11.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 新電元工業株式会社 (SHIN-DENGEN ELECTRIC MANUFACTURING CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目2番1号 Tokyo (JP).
- (72) 発明者: 引頭 徹 (INTO, Toru); 〒3518503 埼玉県朝霞市幸町3丁目14番1号 新電元工業株式会社 朝霞事業所内 Saitama (JP).  
瀬山 修平 (SEYAMA, Syuhei); 〒3690214 埼

玉県深谷市本郷342-1 株式会社  
岡部新電元内 Saitama (JP).

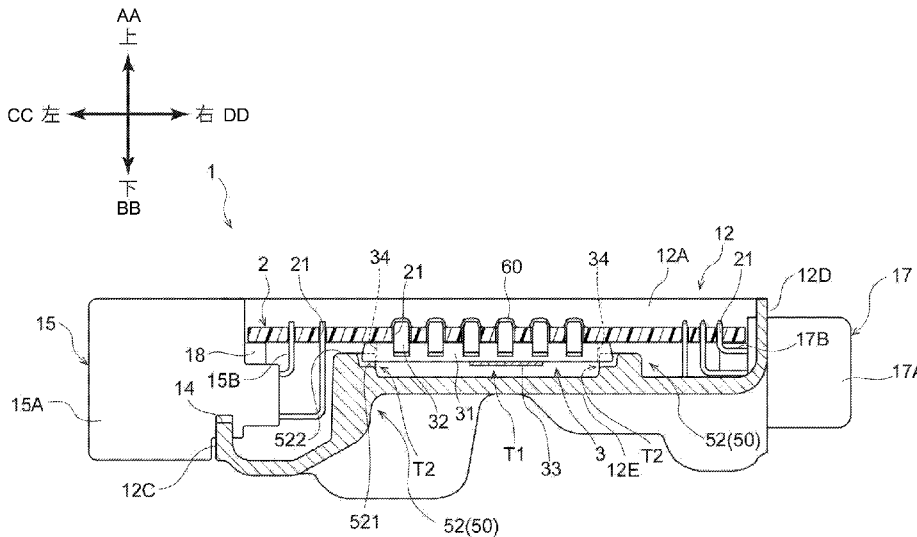
(74) 代理人: 弁理士法人太陽国際特許事務所(TAIYO, NAKAJIMA & KATO); 〒1600022 東京都新宿区新宿4丁目3番17号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) Title: ELECTRONIC DEVICE AND METHOD FOR MANUFACTURING ELECTRONIC DEVICE

(54) 発明の名称: 電子装置及び電子装置の製造方法

[図5]



AA... UP  
BB... DOWN  
CC... LEFT  
DD... RIGHT

(57) Abstract: An electronic device 1 is provided with a substrate 2, a semiconductor element 3 that is mounted on the substrate 2, and a case 12 in which the substrate 2 and the semiconductor element 3 are housed. The case 12 comprises, on an opposite surface thereof opposite a mounting surface of the substrate 2 on which the semiconductor element 3 is mounted, a positioning portion 50 that, in a state before the semiconductor element 3 is mounted on the substrate 2, can position and dispose the semiconductor element 3.

(57) 要約: 電子装置 1 は、基板 2 と、基板 2 に実装される半導体素子 3 と、基板 2 及び半導体素子 3 を内部に收容するケース 12 と、を備え、ケース 12 は、半導体素子 3 が実装される基板 2 の実装面と対向する対向面に、半導体素子 3 が基板 2 に実装される前の状態において、当該半導体素子 3 を位置決めして配置可能な位置決め部 50 を有する。

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,  
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

## 明 細 書

**発明の名称**：電子装置及び電子装置の製造方法

### 技術分野

[0001] 本発明は、電子装置及び電子装置の製造方法に関する。

### 背景技術

[0002] 車両に搭載される電子装置では、堅牢性の確保やEMC対策などの観点から、基板と基板に実装される電子部品とをケースに収容している（例えば、特許第5528641号公報）。

### 発明の概要

#### 発明が解決しようとする課題

[0003] ところで、上記のような電子装置では、電子部品をケース内に配置し、その後当該電子部品の上方側から基板を重ねて配置するように製造されるものがある。そのような電子装置において、大小の電子部品が基板に実装される場合、基板と電子部品との位置決めが容易ではない。そこで、予め、ケース内に電子部品をネジ止めして固定することで、後から収容される基板との位置決めが行われている。しかしながら、位置決め用のネジ孔の加工やネジ点数の増加などにより、製造コストが増加するという課題がある。

[0004] 本発明は上記課題を解決するためになされたものであり、ケース内に収容される基板と電子部品との位置決めを容易にするとともに、製造コストの削減を図ることが可能な電子装置及び電子装置の製造方法を提供することを目的とする。

#### 課題を解決するための手段

[0005] 本発明の第1の態様に係る電子装置は、基板と、前記基板に実装される電子部品と、前記基板及び前記電子部品を内部に収容するケースと、を備え、前記ケースは、前記電子部品が実装される前記基板の実装面と対向する対向面に、前記電子部品が前記基板に実装される前の状態において、当該電子部品を位置決めして配置可能な位置決め部を有する。

[0006] 本発明の第2の態様に係る電子装置の製造方法は、基板と、前記基板に実装される電子部品と、前記基板及び前記電子部品を内部に收容するケースと、を備える電子装置の製造方法であって、前記ケースは、前記電子部品が実装される前記基板の実装面と対向する対向面に、前記電子部品が前記基板に実装される前の状態において、当該電子部品を位置決めして配置可能な位置決め部を有し、前記電子部品を前記位置決め部によって位置決めした状態で前記ケース内に配置する工程と、前記ケース内に位置決めされた状態で配置された前記電子部品の上方側から前記基板を重ねて配置する工程と、を備える。

### 発明の効果

[0007] 本発明の第1の態様に係る電子装置によれば、ケースは、電子部品が実装される基板の実装面と対向する対向面に、位置決め部を有する。この位置決め部は、電子部品が基板に実装される前の状態において、当該電子部品を位置決めして配置することができる。従って、ケース内に電子部品をネジ止めして固定することなく、後から收容される基板との位置決めを行うことができるため、基板と電子部品との位置決めを容易にするとともに、製造コストの削減を図ることができる。

[0008] 本発明の第2の態様に係る電子装置の製造方法によれば、電子部品を位置決め部によって位置決めした状態でケース内に配置した後に、電子部品の上方側から基板を重ねて配置する。従って、ケース内に電子部品をネジ止めして固定することなく、後から收容される基板との位置決めを行うことができるため、基板と電子部品との位置決めを容易にするとともに、製造コストの削減を図ることができる。

### 図面の簡単な説明

[0009] [図1]本実施形態に係る電子装置を分解して示す斜視図である。

[図2]本実施形態に係るケースを上方側から見た平面図である。

[図3]本実施形態に係る電子部品が位置決め部に配置された状態を示す拡大平面図である。

[図4]電子装置の製造工程を説明するための模式図であって、(A)には、電子部品を位置決め部に配置する工程が示されており、(B)には、電子部品の上方側から基板を重ねて配置する工程が示されており、(C)には、ケースの向きを上下に反転させて、フローはんだ処理により、基板に対して電子部品を実装する工程が示されており、(D)には、図4(C)の工程の後、再びケースの向きを上下反転させて、元の姿勢に戻す工程が示されている。

[図5]本実施形態に係る電子装置の断面図であり、電子部品が基板に実装された後の状態を示す側断面図である。

[図6]本実施形態に係る位置決め部の第1の変形例が示されており、(A)は、基板に実装される前の状態において、電子部品が位置決め部に配置された状態を示す平面図であり、(B)は、電子部品が基板に実装された後の状態を示す側断面図である。

[図7]本実施形態に係る位置決め部の第2の変形例が示されており、(A)は、基板に実装される前の状態において、電子部品が位置決め部に配置された状態を示す平面図であり、(B)は、電子部品が基板に実装された後の状態を示す側断面図である。

### 発明を実施するための形態

[0010] 以下、本発明の一実施形態について図1～図5を参照して説明する。本実施形態では、説明の便宜上、各図中に適宜示す上下、左右及び前後の矢印で示す方向を、それぞれ電子装置1の上下方向、左右方向及び前後方向と定義して説明する。また、各図中においては、図面を見易くするため、一部の符号を省略している場合がある。

[0011] 電子装置1は、例えば、車両(不図示)に搭載されたECU(Electronic Control Unit)を構成している。電子装置1は、車両に搭載された種々のセンサ機器からの情報に基づいて、車載機器の動作を制御する。

[0012] 図1に示すように、電子装置1は、基板2と、基板2に実装される複数の電子部品と、基板2及び複数の電子部品を収容するケース12と、を備えている。なお、図1では、上記複数の電子部品の一例として、半導体素子3と

、二つのコネクタ 15, 17 を図示している。また、半導体素子 3 が、請求の範囲に記載の「電子部品」の一例に相当するものである。

[0013] 基板 2 は、上面と下面のそれぞれに実装面を有しており、各実装面には、例えば、銅箔等から成る配線パターン（不図示）が形成されている。配線パターンは、基板 2 に実装される複数の電子部品同士を電氣的に接続して、電子装置 1 の回路を構成するものである。本実施形態では、基板 2 は矩形板状に形成され、上下方向を板厚方向とする姿勢でケース 12 内に収容される。基板 2 には、貫通形成された複数のスルーホール 21 が形成されており、スルーホール 21 には、基板 2 に実装される複数の電子部品の端子が挿通される。複数の電子部品は、スルーホール 21 に挿通された端子がはんだ付けされることにより、基板 2 の配線パターンに電氣的に接続される。

[0014] 基板 2 には、複数の電子部品の一例として、CPU (Central Processing Unit) 等の複数の回路素子を含む図示しない制御部と、半導体素子 3 と、図示しないコンデンサが実装される。半導体素子 3 は、基板 2 の下面の実装面に実装され、樹脂モールドされた本体部 31 と、本体部 31 から基板 2 に向かって延びる複数のリード端子 32 を有している。複数のリード端子 32 は、基板 2 の下方側からスルーホール 21 に挿通され、はんだ付けされることにより基板 2 の配線パターンと電氣的に接続される。また、半導体素子 3 は、ケース 12 の底壁部 12E と対向する対向面（図 1 では下面）に、電極 33 が露出して設けられている（図 5 参照）。従って、半導体素子 3 の作動時の発熱は、外部に露出した電極 33 から放熱され、ケース 12 の底壁部 12E に伝達される。かかる半導体素子 3 は、例えば、レギュレータ回路を構成する電界効果トランジスタ (FET) や、インバータ回路を構成するスイッチング素子等を構成可能である。

[0015] ケース 12 は、上方に開口した開口部 13 を有する箱状部材であり、一例として、アルミニウムや鉄などの金属で形成されている。ケース 12 は、前壁部 12A、後壁部 12B、左壁部 12C、右壁部 12D 及び底壁部 12E を備えている。

- [0016] ケース12の左壁部12Cには、第1コネクタ装着部14が形成されている。第1コネクタ装着部14は、左壁部12Cに貫通形成され、上方に開口した開口部である。第1コネクタ装着部14には、第1コネクタ15が装着される。第1コネクタ15は、ハウジング15Aと、ハウジング15Aに設けられる複数の接続端子15Bを有している。複数の接続端子15Bの一端は、基板2の下方側からスルーホール21に挿通され、はんだ付けされることにより基板2の配線パターンと電氣的に接続される。この第1コネクタ15には、図示しない車両の電源や車載機器と電氣的に繋がるケーブルコネクタが接続される。
- [0017] ケース12の右壁部12Dには、第2コネクタ装着部16が形成されている。第2コネクタ装着部16は、右壁部12Dに貫通形成され、上方に開口した開口部である。第2コネクタ装着部16には、第2コネクタ17が装着される。第2コネクタ17は、ハウジング17Aと、ハウジング17Aに設けられるセンサ端子17Bを有している。センサ端子17Bの一端が、基板2の下方側からスルーホール21に挿通され、はんだ付けされることにより基板2の配線パターンと電氣的に接続される。この第2コネクタ17には、車両に搭載された種々のセンサ機器と電氣的に繋がるケーブルコネクタが接続される。
- [0018] 図2に示すように、ケース12の底壁部12Eには、複数の收容凹部41、42、43が形成されている。複数の收容凹部41、42、43には、基板2の下方側に配置される複数の電子部品が收容される。底壁部12Eの左端部側には、略矩形状に窪んだ第1收容凹部41が形成されている。この第1收容凹部41には、第1コネクタ15のケース12内に配置される一端部分が收容される。底壁部12Eの右端部側には、第2收容凹部42が形成されている。この第2收容凹部42には、第2コネクタ17のケース12内に配置される一端部分が收容される。底壁部12Eの中央部側には、第1收容凹部41に隣接して、略長円形状に窪んだ第3收容凹部43が形成されている。この第3收容凹部43には、例えば、基板2に実装される図示しないコ

ンデンサが収容される。

[0019] 底壁部 1 2 E の前端部側には、左右一对の突起部 5 2, 5 2 で構成された位置決め部 5 0 が設けられている。この位置決め部 5 0 は、基板 2 の下面の実装面に対向して設けられており、製造時の工程において、基板 2 に実装される前の半導体素子 3 が載置される。半導体素子 3 は、位置決め部 5 0 に載置されることにより、ケース 1 2 内に後から収容される基板 2 に対して位置決めされる。

[0020] 一对の突起部 5 2, 5 2 は、底壁部 1 2 E から突出した突起形状になっており、左右方向に間隔を空けて配置されている。各突起部 5 2 は、底壁部 1 2 E から矩形台座状に突出した第 1 突起部 5 2 1 と、第 1 突起部 5 2 1 の上面から突出することで、第 1 突起部 5 2 1 の高さ領域よりも高い領域に設けられた第 2 突起部 5 2 2 とを有している。この第 2 突起部 5 2 2 は、平面視略 T 字形状の突起をなす。二つの第 2 突起部 5 2, 5 2 は、左右方向に対象に配置され、一对の突起部 5 2, 5 2 の内側に向かって互いに凸をなすように構成されている。

[0021] 底壁部 1 2 E の四隅には、底壁部 1 2 E から上方側に立設した四つの基板支持部 1 8 が設けられている。各基板支持部 1 8 は、ケース 1 2 内において、位置決め部 5 0 の高さ領域よりも高い領域に基板支持用の台座面を形成する。基板 2 は、四つの基板支持部 1 8 の上に四隅を載置してケース 1 2 内に収容されることで、ケース 1 2 の底壁部 1 2 E から離隔した状態で配置される。

[0022] 図 3 には、半導体素子 3 が、基板 2 に実装される前の状態において、位置決め部 5 0 に載置された状態が平面図で示されている。この図に示すように、半導体素子 3 は、樹脂モールドされた本体部 3 1 を有している。本体部 3 1 の前端部 3 1 A 及び後端部 3 1 B からは、上方側に向かって複数のリード端子 3 2 が伸びている。また、本体部 3 1 の左端部 3 1 C 及び右端部 3 1 D には、凹形状をなす一对の被位置決め部 3 4, 3 4 が形成されている。二つの被位置決め部 3 4, 3 4 は、本体部 3 1 の左端部 3 1 C 及び右端部 3 1 D

が、平面視で略U字形状に切り欠かれることにより形成されている。二つの被位置決め部34, 34は、上下方向に貫通している。二つの被位置決め部34, 34は、ケース12の底壁部12Eに設けられた位置決め部50の表面形状に沿って形成されており、本実施形態では、二つの第2突起部522, 522の凸形状に対応している。

[0023] 半導体素子3は、位置決め部50の第1突起部521, 521の上面に、本体部31の下面の左右端部側がそれぞれ載置される。この状態において、本体部31の左右端部31C, 31Dがそれぞれ、第2突起部522, 522の内側面に近接対向する。また、第2突起部52, 52の凸形状部が、本体部31において凹形状をなす二つの被位置決め部34, 34の内側に挿入される。これにより、半導体素子3の前後左右方向の移動が規制される。

[0024] 図1に戻り、ケース12の開口部13は、矩形板状のケースカバー19によって塞がれる。ケースカバー19は、一例として、アルミニウムや鉄などの金属で形成されている。ケースカバー19は、ケース12の前後左右の壁部12A~12Dの上端部に、接着剤やネジ等を用いて固定される。ケースカバー19がケース12に固定されることにより、ケース12の内部に収容空間が形成される。この収容空間は、ケース12内に基板2と基板2に実装された複数の電子部品とを収容した後に、図示しないポッティング樹脂が充填されることによって封止される。

[0025] 次に、図4(A)~図4(D)を参照し、電子装置1の製造工程を説明する。この製造工程では、基板2と基板2に実装される複数の電子部品とをケース12内に収容した状態で、基板2と複数の電子部品のリード端子とをばんだ付けして接続する。

[0026] 図4(A)に示す工程では、半導体素子3等、基板2の下方側に配置される複数の電子部品がケース12内に収容される。本実施形態では、第1コネクタ15、第2コネクタ17、コンデンサ(不図示)、半導体素子3、等の電子部品が基板2の下方側に配置される。第1コネクタ15、第2コネクタ17及びコンデンサ、は、ケース12の底壁部12Eに形成された第1収容

凹部 4 1 ~ 第 3 收容凹部 4 3 に收容され、後から收容される基板 2 に対して位置決めされる。

[0027] 半導体素子 3 は、ケース 1 2 の底壁部 1 2 E に設けられた位置決め部 5 0 によって、後から收容される基板 2 に対して位置決めされた状態で配置される。具体的には、半導体素子 3 の本体部 3 1 の左右両端部側が位置決め部 5 0 の第 1 突起部 5 2 1, 5 2 1 の上に載置され、本体部 3 1 の被位置決め部 3 4, 3 4 の内側に、位置決め部 5 0 の第 2 突起部 5 2 2, 5 2 2 の凸形状部が挿入される。この状態では、位置決め部 5 0 の第 1 突起部 5 2 1 によって半導体素子 3 がケース 1 2 の底壁部 1 2 E から離隔した状態で支持される。また、半導体素子 3 は、第 2 突起部 5 2 2, 5 2 2 によって前後左右方向の移動が規制される。

[0028] 図 4 (B) に示す工程では、ケース 1 2 内の複数の電子部品の上側から基板 2 を重ねて配置する。基板 2 は、ケース 1 2 内で四つの基板支持部 1 8 によって所定の高さ位置で支持される。この状態では、基板 2 の下側で複数の電子部品から延びる端子 (3 2, 1 5 B, 1 7 B) が、基板 2 のスルーホール 2 1 に挿通される。この際、半導体素子 3 の本体部 3 1 と基板 2 との間には、半導体素子 3 の高さ方向の移動を許容するクリアランスが設けられる。従って、半導体素子 3 は、位置決め部 5 0 によって、基板 2 との重なり方向 (上下方向) から見て基板 2 に対する位置決めが行われているが、重なり方向に沿った高さ方向の移動は許容されている。また、半導体素子 3 のリード端子 3 2 の先端は、基板 2 の上面から突出しない高さ領域に配置されている。

[0029] 図 4 (C) に示す工程では、フロー半田処理を行うことで、ケース 1 2 内に收容された複数の電子部品を基板 2 に実装する。具体的には、ケース 1 2 内の基板 2 を上側から治具 6 2 で押さえ、ケース 1 2 の向きを上下方向に反転させる。半導体素子 3 は自重を利用して高さ方向に移動し、基板 2 の下面に当接する。この際の移動は、位置決め部 5 0 の第 2 突起部 5 2 2, 5 2 2 と基板 2 のスルーホール 2 1 によってガイドされることにより、基板 2 上

の適切な位置に案内される。また移動後の位置では、半導体素子3のリード端子32は、基板2の上面から突出する高さ領域に配置される。

[0030] 図4(C)に示す工程では、更に、上下方向に反転したケース12の下方側から、はんだ炉内で溶融させたはんだ60を基板2の上面(図4(C)では下面)に向かって噴流させる。この工程により、基板2のスルーホール21に挿通された端子(32, 15B, 17B)が基板2に形成された配線パターンに接続される。即ち、一度のフローはんだ処理によって、基板2の下方側に配置された複数の電子部品のはんだ付けを完了させることができる。

[0031] その後、ケース12の向きを上下方向に再び反転させて、基板2の治具62を解除する(図4(D))。その後、ケース12内にポッティング樹脂を充填し、ケース12にケースカバー19を固定する。

[0032] 図5には、図4(A)~(D)の工程を経て製造された電子装置1を左右上下方向で切断した断面が示されている。この図に示されるように、基板2に実装後の半導体素子3は、ケース12内において、基板2との対向面を構成する底壁部12Eから離隔した状態で配置される。図5では、半導体素子3と底壁部12Eとの間に形成される第1クリアランスが符号「T1」で示されている。この第1クリアランスT1の距離は、半導体素子3とケース12との絶縁距離を確保するために必要な距離であることが望ましい。これにより、ケース12と半導体素子3との絶縁を確保するために、シート状の絶縁部材を介在させる手間を省くことができる。

[0033] また、半導体素子3は、ケース12の底壁部12Eから突出された位置決め部50からも離間した状態で配置される。具体的には、半導体素子3の本体部31の下面が、位置決め部50の第1突起部521, 521の上面からも離間した状態で配置される。図5では、半導体素子3と第1突起部521, 521との間に形成される第2クリアランスが符号「T2」で示されている。この第2クリアランスT2によって、半導体素子3と底壁部12Eとの間に形成される第1クリアランスT1がより大きくなるため、位置決め部50によって囲われた半導体素子3の下方側にポッティング樹脂を行き渡らせ易く

することができる。その結果、半導体素子3と底壁部12Eとの間に空気溜まりが発生し難くなり、半導体素子3の放熱効率を高めることができる。

[0034] (作用並びに効果)

以上説明したように、上記実施形態に係る電子装置1によれば、ケース12の底壁部12Eは、基板2の下面の実装面と対向する対向面を構成している。基板2の下面の実装面には、電子部品としての半導体素子3が実装される。ケース12は、底壁部12Eに位置決め部50を有し、この位置決め部50は、半導体素子3が基板2に実装される前の状態において、当該半導体素子3を位置決めして配置することができる。従って、電子装置1では、ケース12内に半導体素子3をネジ止めして固定することなく、後から収容される基板2との位置決めを行うことができる。

[0035] 具体的には、図4(A)～図4(B)に示すように、半導体素子3を位置決め部50によって位置決めした状態でケース12内に配置する。その後、半導体素子3の上方側から基板2を重ねて配置することで、半導体素子3のリード端子32が基板2のスルーホール21に挿通される。このようにして、基板2と半導体素子3との位置決めを容易にするとともに、製造コストの削減を図ることができる。

[0036] 位置決め部50は、ケース12の底壁部12Eから突出した突起形状になっており、半導体素子3が基板2に実装される前の状態において、当該半導体素子3をケース12の底壁部12Eから離隔した状態で位置決めして配置可能となっている。従って、半導体素子3は、基板2に対する位置決めを行うと同時に、ケース12との間に設けられる第1クリアランスT1によって、ケース12との絶縁距離を確保することが可能になる。その結果、半導体素子3とケース12との間にシート状の絶縁部材を介在させる手間を省くことができるため、製造が容易になる。

[0037] 図5に示すように、半導体素子3は、基板2に実装された後の状態において、位置決め部50とも離間した状態で配置されている。これにより、半導体素子3とケース2の底壁部12Eとの間に形成されるクリアランスがより

大きくなるため、半導体素子3とケース12との間にポッティング樹脂を行き渡らせ易くすることができる。これにより、半導体素子3とケース12との間に空気溜まりが発生し難くなり、半導体素子の放熱効果を高めることができる。

[0038] (位置決め部の第1の変形例)

本発明は上記実施形態に限定されず、位置決め部50に替えて、図6(A)に示す位置決め部70を適用してもよい。位置決め部70は、ケース12の底壁部12Eから突出した一对の突起部72で構成される。各突起部72は、底壁部12Eから矩形台座状に突出した第1突起部721と、第1突起部721の上面から突出することで、第1突起部721の高さ領域よりも高い領域に設けられた第2突起部722とを有している。第2突起部722は、上方側に突出したピンで構成されており、半導体素子74の本体部76に形成された被位置決め部78に対応している。被位置決め部78は、本体部76を上下方向に貫通する貫通孔で構成される。半導体素子74は、ケース12内に收容される際に、位置決め部70の第2突起部722を被位置決め部78に挿通させることにより、後から收容される基板2に対する位置決めが可能となっている。また、第2突起部722は、基板2の高さ領域に達して配置されることにより、第2突起部722の先端を基板2に形成された貫通孔22に挿通することで、基板2とケース12との位置決めも行うことができる。

[0039] 図6(B)に示すように、基板実装後の半導体素子74には、上記実施形態と同様にケース12の底壁部12Eとの間に第1クリアランスT1が設けられる。また、半導体素子74には、位置決め部70との間に第2クリアランスT2が設けられる。従って、上記実施形態と同様の作用効果を奏することができる。

[0040] (位置決め部の第2の変形例)

本発明は上記実施形態に限定されず、位置決め部50に替えて、図7(A)に示す位置決め部80を適用してもよい。位置決め部80は、ケース12

の底壁部12Eに形成した凹部で構成されている。位置決め部80は、平面視で略矩形状に窪んだ凹部82と、凹部82の内側において、凹部82の底面から上方側に突出した一对の第1突起部821とを有している。半導体素子84は、樹脂モールドされた本体部86が、リード端子32と共に凹部82に收容される。この状態では、半導体素子84の前後左右方向の移動が規制され、ケース12内に後から收容される基板2に対して位置決めが可能となっている。半導体素子84は、本体部86の左右両側の端部が一对の第1突起部821の上に載置されることで、凹部82の底面から離隔した状態で配置される。

[0041] 図7(B)に示すように、基板実装後の半導体素子84には、上記実施形態と同様にケース12の底壁部12Eとの間に第1クリアランスT1が設けられる。また、半導体素子84には、位置決め部80との間に第2クリアランスT2が設けられる。従って、上記実施形態と同様の作用効果を奏することができる。

[補足説明]

[0042] 上記各実施形態及び各変形例の構成は、本発明の要旨を逸脱しない範囲で組み合わせや変更を行うことが可能である。例えば、上記実施形態に係る半導体素子3, 74, 84は、本体部31, 76, 86の表面に電極33が露出した構成とされたが、これに限らない。所謂フルモールドパッケージのように、本体部の表面に電極が露出されない構成としてもよい。この場合、上記実施形態及び各変形例に係る位置決め部50, 70, 80の構成から、第1突起部521, 721, 821を省略してもよい。すなわち、半導体素子とケース12の底壁部12Eとの間にクリアランス(第1クリアランス)が設けられないように構成してもよい。また、上記実施形態では、半導体素子と位置決め部との間にもクリアランス(第2クリアランスT2)が設けられるように構成されているが、このクリアランスが設けられないように構成してもよい。

[0043] また、上記実施形態では、ケース12内がポッティング樹脂で封止される

構成としたが、本発明はこれに限定されない。ケース 1 2 内がポッティング樹脂で封止されない構成としてもよい。また、上記実施形態では、ケース 1 2 の開口部 1 3 がケースカバー 1 9 によって塞がれる構成としたが、ケースカバー 1 9 が無い構成としてもよい。

[0044]

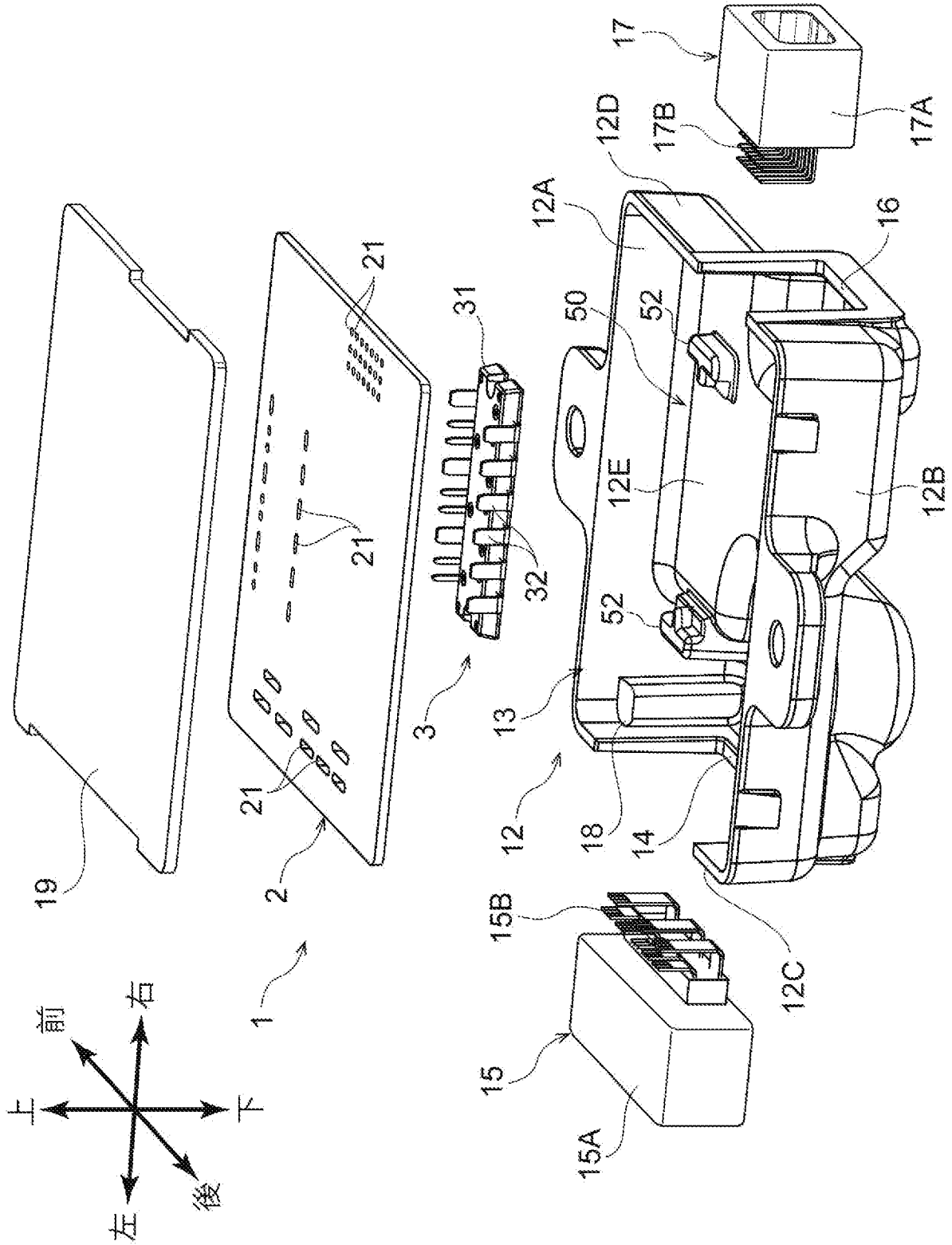
### 符号の説明

[0045]	1	電子装置
	2	基板
	3	半導体素子（電子部品）
	1 2	ケース
	1 2 E	底壁部（対向面）
	5 0	位置決め部
	7 0	位置決め部
	8 0	位置決め部

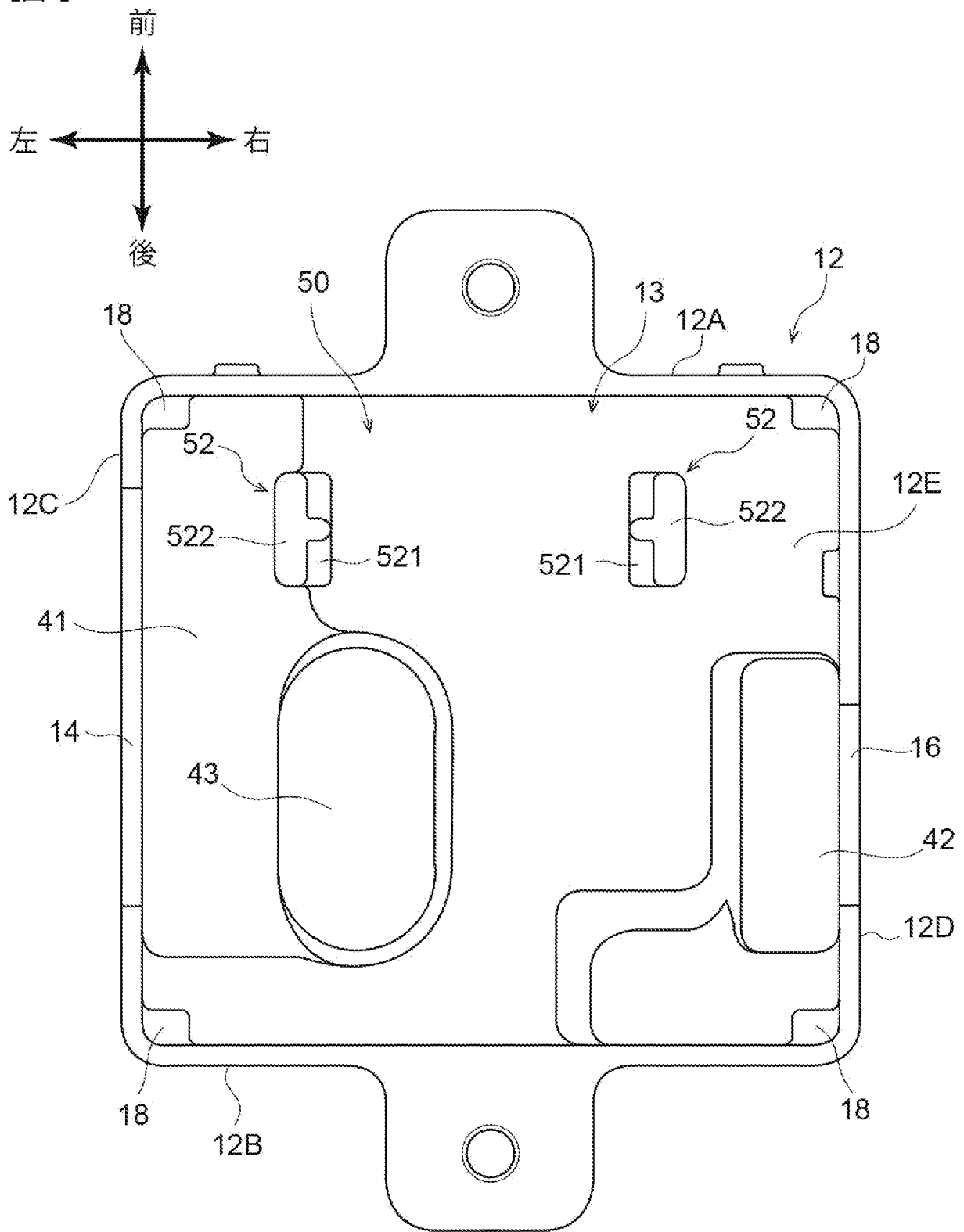
## 請求の範囲

- [請求項1] 基板と、  
前記基板に実装される電子部品と、  
前記基板及び前記電子部品を内部に収容するケースと、を備え、  
前記ケースは、前記電子部品が実装される前記基板の実装面と対向する対向面に、前記電子部品が前記基板に実装される前の状態において、当該電子部品を位置決めして配置可能な位置決め部を有する電子装置。
- [請求項2] 前記位置決め部は、前記ケースの前記対向面から突出した突起形状になっており、前記電子部品が前記基板に実装される前の状態において、当該電子部品を前記対向面から離隔した状態で位置決めして配置可能になっている請求項1に記載の電子装置。
- [請求項3] 前記電子部品は、前記基板に実装された後の状態において、前記位置決め部とも離隔した状態で配置されている請求項2に記載の電子装置。
- [請求項4] 基板と、前記基板に実装される電子部品と、前記基板及び前記電子部品を内部に収容するケースと、を備える電子装置の製造方法であって、  
前記ケースは、前記電子部品が実装される前記基板の実装面と対向する対向面に、前記電子部品が前記基板に実装される前の状態において、当該電子部品を位置決めして配置可能な位置決め部を有し、  
前記電子部品を前記位置決め部によって位置決めした状態で前記ケース内に配置する工程と、  
前記ケース内に位置決めされた状態で配置された前記電子部品の上方側から前記基板を重ねて配置する工程と、を備える電子装置の製造方法。

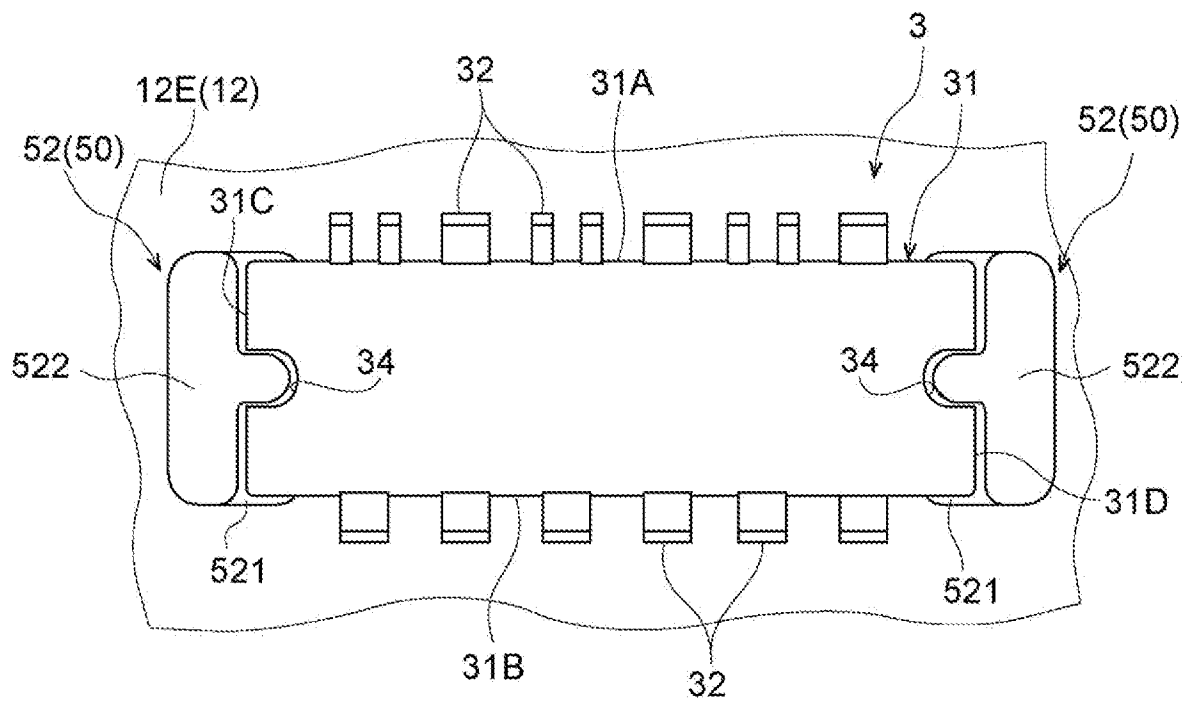
[図1]



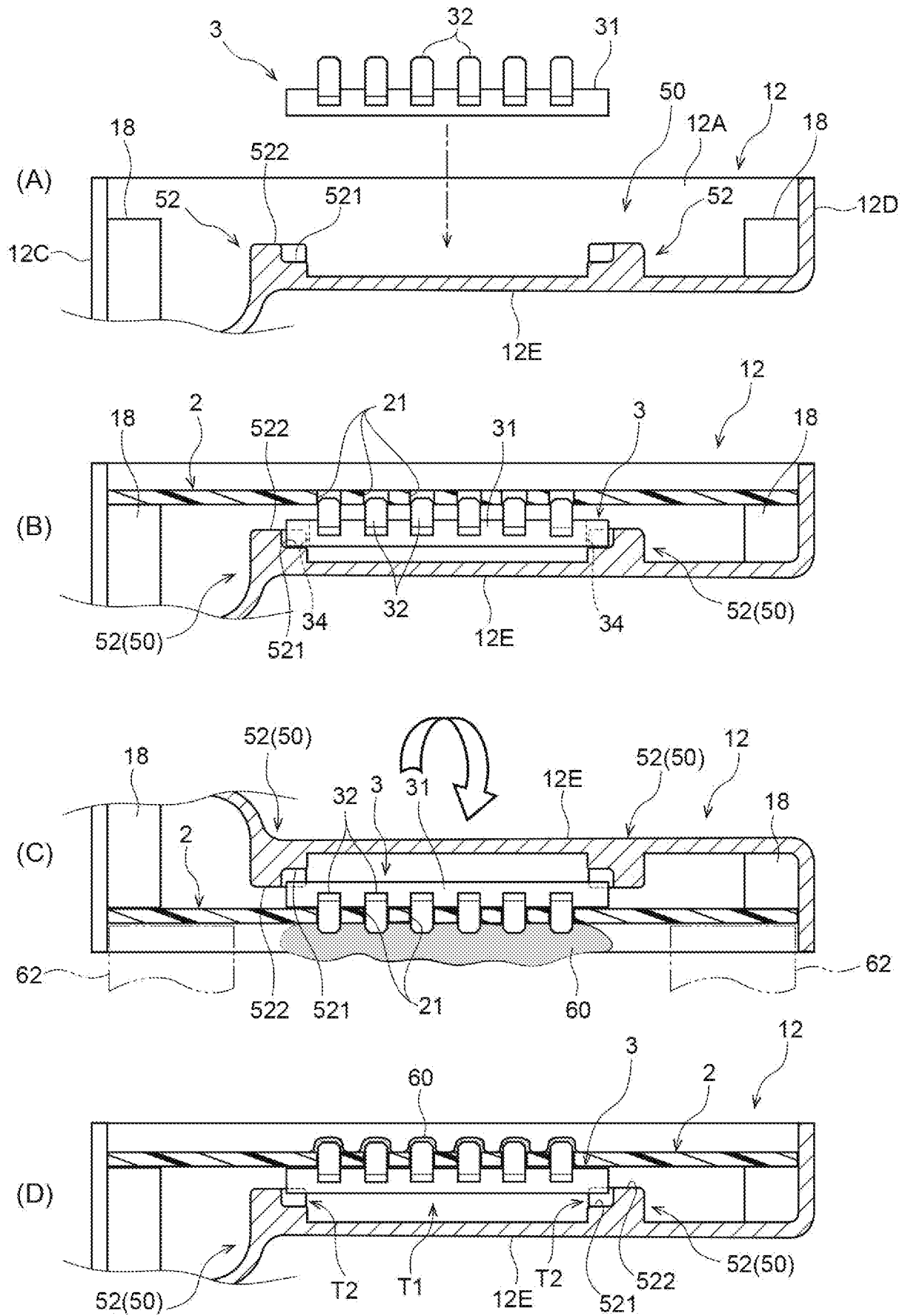
[図2]



[図3]

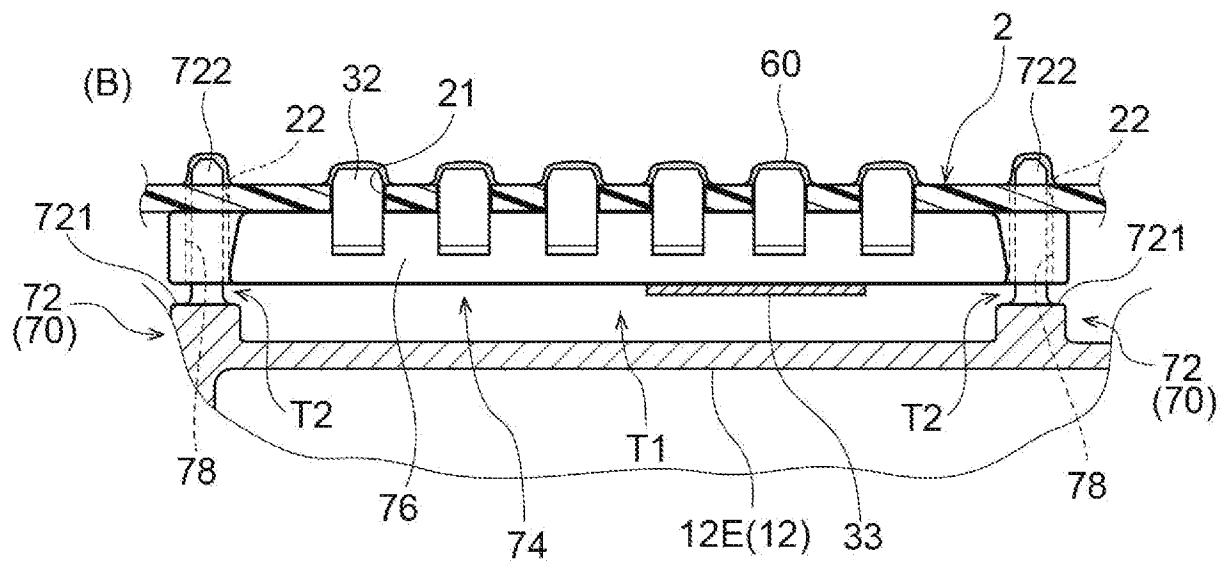
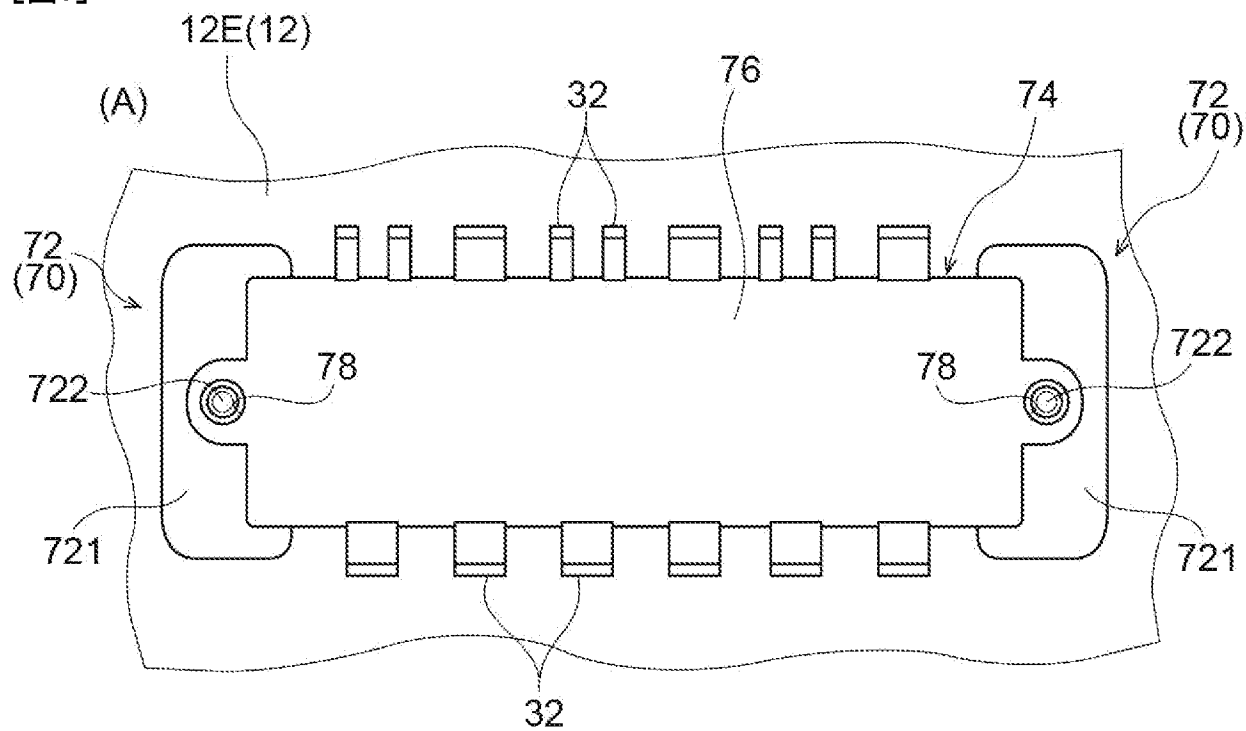


[図4]

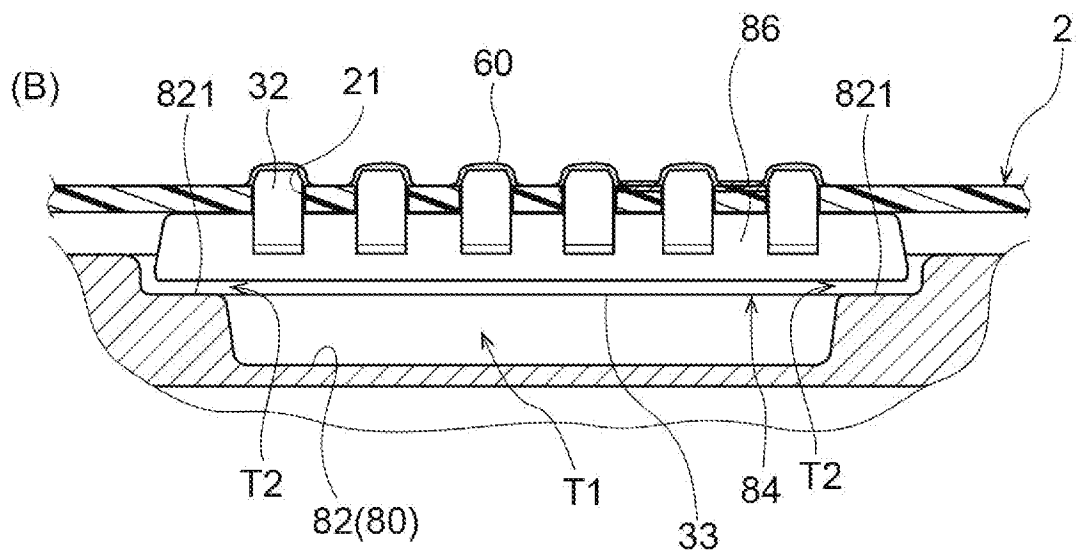
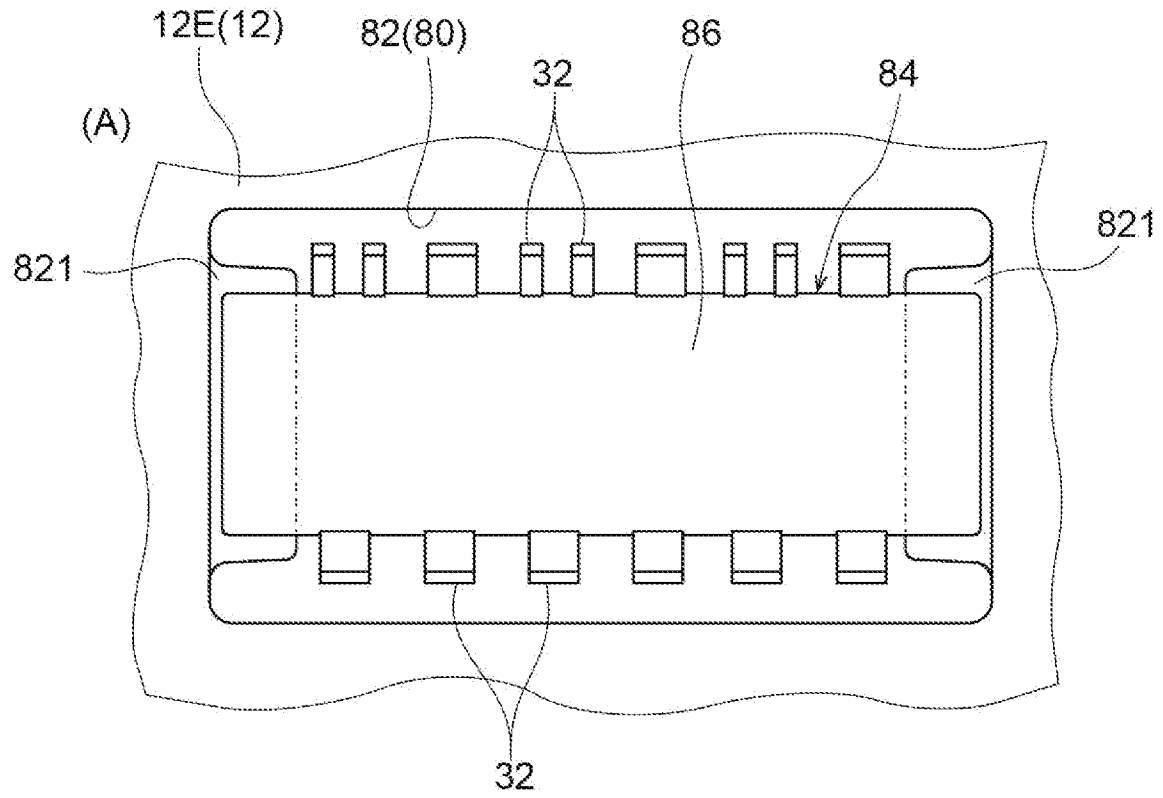




[図6]



[図7]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/043638

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H05K 5/00</i> (2006.01)i; <i>B60R 16/02</i> (2006.01)i; <i>H05K 3/34</i> (2006.01)i FI: H05K5/00 A; H05K3/34 504Z; B60R16/02 610A		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H05K5/00; B60R16/02; H05K3/34		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2017-34875 A (AUTO NETWORK GIJUTSU KENKYUSHO KK) 09 February 2017 (2017-02-09) paragraphs [0053]-[0057], [0069], [0072], [0074], fig. 15-16, 20, 24-25	1-4
X	JP 2013-157474 A (ASMO CO LTD) 15 August 2013 (2013-08-15) paragraphs [0009]-[0011], fig. 1-3	1-4
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 79903/1990 (Laid-open No. 38126/1992) (KYOCERA CORP) 31 March 1992 (1992-03-31), entire text, all drawings	1-4
A	JP 2003-45611 A (SHARP CORP) 14 February 2003 (2003-02-14) entire text, all drawings	1-4
A	US 5552700 A (STANLEY ELECTRIC CO., LTD.) 03 September 1996 (1996-09-03) entire text, all drawings	1-4
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>06 February 2023</b>		Date of mailing of the international search report <b>14 February 2023</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2022/043638**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2017-34875	A	09 February 2017	US 2018/0228047 A1 paragraphs [0079]-[0083], [0095], [0098], [0100], fig. 15-16, 20, 24-25	
				WO 2017/022557 A1	
				DE 112016001330 B4	
				CN 108604787 A	
-----					
JP	2013-157474	A	15 August 2013	(Family: none)	
-----					
JP	4-38126	U1	31 March 1992	(Family: none)	
-----					
JP	2003-45611	A	14 February 2003	US 2004/0145853 A1 entire text, all drawings	
				WO 2003/012946 A1	
				WO 2003/028179 A1	
				EP 1413030 A1	
				EG 23455 A	
				CN 2800598 Y	
				KR 10-0704802 B1	
				AT 443361 T	
-----					
US	5552700	A	03 September 1996	(Family: none)	
-----					

<p>A. 発明の属する分野の分類（国際特許分類（IPC））</p> <p>H05K 5/00(2006.01)i; B60R 16/02(2006.01)i; H05K 3/34(2006.01)i                  FI: H05K5/00 A; H05K3/34 504Z; B60R16/02 610A</p>																				
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料（国際特許分類（IPC））                  H05K5/00; B60R16/02; H05K3/34</p> <p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> <p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年										
日本国実用新案公報	1922 - 1996年																			
日本国公開実用新案公報	1971 - 2023年																			
日本国実用新案登録公報	1996 - 2023年																			
日本国登録実用新案公報	1994 - 2023年																			
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2017-34875 A（株式会社オートネットワーク技術研究所）09.02.2017（2017 - 02 - 09） 段落[0053]-[0057], [0069], [0072], [0074], 図15-16, 20, 24-25</td> <td>1-4</td> </tr> <tr> <td>X</td> <td>JP 2013-157474 A（アスモ株式会社）15.08.2013（2013 - 08 - 15） 段落[0009]-[0011], 図1-3</td> <td>1-4</td> </tr> <tr> <td>A</td> <td>日本国実用新案登録出願2-79903号（日本国実用新案登録出願公開4-38126号）の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（京セラ株式会社）31.03.1992（1992-03-31）全文、全図</td> <td>1-4</td> </tr> <tr> <td>A</td> <td>JP 2003-45611 A（シャープ株式会社）14.02.2003（2003 - 02 - 14） 全文、全図</td> <td>1-4</td> </tr> <tr> <td>A</td> <td>US 5552700 A（STANLEY ELECTRIC CO., LTD.）03.09.1996（1996 - 09 - 03） 全文、全図</td> <td>1-4</td> </tr> </tbody> </table> <p><input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。</p> <p>* 引用文献のカテゴリー                  “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの                  “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの                  “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）                  “O” 口頭による開示、使用、展示等に言及する文献                  “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献                  “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの                  “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの                  “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの                  “&amp;” 同一パテントファミリー文献</p>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2017-34875 A（株式会社オートネットワーク技術研究所）09.02.2017（2017 - 02 - 09） 段落[0053]-[0057], [0069], [0072], [0074], 図15-16, 20, 24-25	1-4	X	JP 2013-157474 A（アスモ株式会社）15.08.2013（2013 - 08 - 15） 段落[0009]-[0011], 図1-3	1-4	A	日本国実用新案登録出願2-79903号（日本国実用新案登録出願公開4-38126号）の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（京セラ株式会社）31.03.1992（1992-03-31）全文、全図	1-4	A	JP 2003-45611 A（シャープ株式会社）14.02.2003（2003 - 02 - 14） 全文、全図	1-4	A	US 5552700 A（STANLEY ELECTRIC CO., LTD.）03.09.1996（1996 - 09 - 03） 全文、全図	1-4
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																		
X	JP 2017-34875 A（株式会社オートネットワーク技術研究所）09.02.2017（2017 - 02 - 09） 段落[0053]-[0057], [0069], [0072], [0074], 図15-16, 20, 24-25	1-4																		
X	JP 2013-157474 A（アスモ株式会社）15.08.2013（2013 - 08 - 15） 段落[0009]-[0011], 図1-3	1-4																		
A	日本国実用新案登録出願2-79903号（日本国実用新案登録出願公開4-38126号）の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（京セラ株式会社）31.03.1992（1992-03-31）全文、全図	1-4																		
A	JP 2003-45611 A（シャープ株式会社）14.02.2003（2003 - 02 - 14） 全文、全図	1-4																		
A	US 5552700 A（STANLEY ELECTRIC CO., LTD.）03.09.1996（1996 - 09 - 03） 全文、全図	1-4																		
<p>国際調査を完了した日</p> <p>06.02.2023</p>	<p>国際調査報告の発送日</p> <p>14.02.2023</p>																			
<p>名称及びあて先</p> <p>日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号</p>	<p>権限のある職員（特許庁審査官）</p> <p>鹿野 博司 5D 8392</p> <p>電話番号 03-3581-1101 内線 3551</p>																			

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/043638

引用文献			公表日	パテントファミリー文献	公表日
JP	2017-34875	A	09.02.2017	US 2018/0228047 A1 段落[0079]-[0083], [0095], [0098], [0100], 図15-16, 20, 24-25 WO 2017/022557 A1 DE 112016001330 B4 CN 108604787 A	
JP	2013-157474	A	15.08.2013	(ファミリーなし)	
JP	4-38126	U1	31.03.1992	(ファミリーなし)	
JP	2003-45611	A	14.02.2003	US 2004/0145853 A1 全文, 全図 WO 2003/012946 A1 WO 2003/028179 A1 EP 1413030 A1 EG 23455 A CN 2800598 Y KR 10-0704802 B1 AT 443361 T	
US	5552700	A	03.09.1996	(ファミリーなし)	