



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1315973**

A2

(51) 4 G 06 F 7/62, H 03 M 1/50

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) 1086430

(21) 4012176/24-24

(22) 17.01.86

(46) 07.06.87. Бюл. № 21

(72) В.И. Жеребятьев

(53) 681.325(088.8)

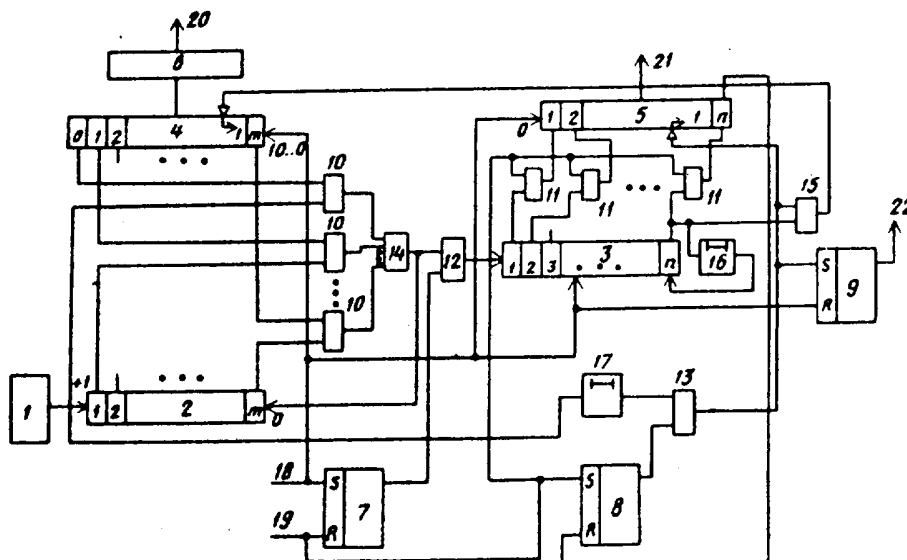
(56) Гитис Э.И., Пискулов Е.А. Ана-
лого-цифровые преобразователи. М.:
Энергоиздат, 1981, с. 141, рис.4-1а.

Авторское свидетельство СССР
№ 1086430, кл. G 06 F 7/62, 1983.

(54) ПРЕОБРАЗОВАТЕЛЬ ВРЕМЕННОГО ИН-
ТЕРВАЛА В ДВОИЧНЫЙ КОД

(57) Изобретение относится к автома-
тике и вычислительной технике, может
быть использовано в цифровых системах
управления и контроля и является
усовершенствованием известного уст-
ройства по а.с. № 1086430. Изобрете-
ние позволяет расширить область при-

менения преобразователя временного
интервала в код за счет обеспечения
возможности преобразования в нормали-
зованный код большего диапазона вре-
менных интервалов. Преобразователь
содержит генератор 1 импульсов, m -раз-
рядный счетчик 2, n -разрядный счет-
чик 3, $(m+1)$ -разрядный сдвигающий
регистр 4, n -разрядный сдвигающий
регистр 5, шифратор 6, триггер 7
управления, триггер 8 контроля нор-
мализации результата, триггер 9 зна-
ка порядка, группу 10 из $(m+1)$ эле-
ментов И, группу 11 из n элементов И,
элементы И 12 и 13, элементы ИЛИ 14
и 15, элементы 16 и 17 задержки,
вход 18 "Начало временного интерва-
ла", выход 20 порядка числа, выход
21 мантиссы числа и выход 22 знака
порядка числа. 1 ил.



(19) **SU** (11) **1315973** **A2**

Устройство относится к автоматике и вычислительной технике, может быть использовано в цифровых системах управления и контроля и является усовершенствованием устройства по авт. св. № 1086430.

Цель изобретения - расширение области применения за счет возможности преобразования в нормализованный код большего диапазона временных интервалов.

На чертеже представлена функциональная схема преобразователя.

Преобразователь содержит генератор 1 импульсов, m -разрядный счетчик 2, n -разрядный счетчик 3, $(m+1)$ -разрядный сдвигающий регистр 4, n -разрядный сдвигающий регистр 5, шифратор 6, триггер 7 управления, триггер 8 контроля нормализации результата, триггер 9 знака порядка, группу 10 из $(m+1)$ элементов И, группу 11 из n элементов И, элементы И 12 и 13, элементы ИЛИ 14 и 15, элементы 16 и 17 задержки, вход 18 "Начало временного интервала", вход 19 "Конец временного интервала", выход 20 порядка числа, выход 21 мантиссы числа и выход 22 знака порядка числа.

Преобразователь работает следующим образом.

С поступлением импульса начала временного интервала на вход 18 счетчика 3 регистр 5 и триггер 9 обнуляются, все триггеры регистра 4 за исключением младшего устанавливают в ноль, а триггер 7 - в единицу. Импульсы с генератора 1 импульсов через соответствующий элемент И группы 10 и элементы ИЛИ 14 и И 12 поступают на счетный вход счетчика 3 и подсчитываются им. Эти же импульсы поступают на счетчик 2, который тоже считает их.

Если в это время на вход 19 преобразователя поступает импульс конца временного интервала, то триггер 7 устанавливается в ноль, элемент И 12 закрывается, счет импульсов счетчиком 3 прекращается, триггер 8 устанавливается в единицу, а код мантиссы из счетчика 3 через элементы И группы 11 передается в регистр 5. Если в n -м разряде регистра 5 единица (код мантиссы нормализован), то этим потенциалом триггер 8 устанавливается в ноль и импульсы генератора 1 через элемент

задержки 17, элемент И 13 не поступают на схему нормализации мантиссы.

С выхода 21 преобразователя снимается код мантиссы числа, с выхода 22 преобразователя - нулевой знак порядка числа, а с выхода 20 - код нулевого порядка числа. Если на преобразователе малый временной интервал и в n -м разряде регистра 5 ноль (код мантиссы не нормализован), то триггер 8 остается в единичном состоянии и импульсы с генератора 1 через элемент 17 задержки и элемент И 13 поступают на единичный вход триггера 9, на вход управления сдвигом регистра 5 и через элемент ИЛИ 15 - на вход управления сдвигом регистра 4. Под действием этих импульсов триггер 9 устанавливается в единицу, что соответствует отрицательному знаку порядка числа. Информация в регистрах 4 и 5 сдвигается в сторону старших разрядов при поступлении каждого очередного импульса.

Как только в старшем (n -м) разряде регистра 5 устанавливается единица, триггер 8 устанавливается в ноль, схема И 13 закрывается и поступление импульсов сдвига прекращается. Теперь с выхода 20 преобразователя снимается также нормализованный код мантиссы числа, с выхода 22 - отрицательный знак порядка, а с выхода 20 - величина порядка. Если временной интервал продолжительный, то происходит переполнение n -разрядного счетчика 3. Импульс переполнения с n -го разряда счетчика поступает через элемент ИЛИ 15 на вход управления сдвигом регистра 4 и устанавливает единицу в следующем (первом) разряде и ноль - в предыдущем младшем разряде. Этот же импульс через элемент 16 задержки поступает на вход старшего разряда счетчика 3 и устанавливает его в единицу.

Импульсы с генератора 1 через элемент И группы 10, открытый единичным сигналом с выхода второго разряда счетчика 2, и элементы ИЛИ 14 и И 12, поступают на вход счетчика 3 с частотой, умноженной на коэффициент $1/2$, и на счетчике 3 формируется число, пропорциональное текущей длительности интервала, с коэффициентом $1/2$. На каждом втором такте счетчик 2 обнуляется импульсом с выхода элемента ИЛИ 14. На протяжении первого цикла

работы счетчика 3 шифратор 6 формирует порядок числа. Если в том же цикле счетчик 3 переполнится, то в регистре 4 единица устанавливается импульсом сдвига в следующий разряд, что соответствует порядку 2 числа, а счетчик 3 заполняется импульсами с частотой, умноженной на коэффициент $1/4$, формируя код, пропорциональный длительности интервала, с коэффициентом $1/4$ и т.д.

С приходом на вход 19 преобразователя конца временного интервала триггер 7 устанавливается в ноль, элемент И 12 закрывается и счет импульсов счетчиком 3 прекращается. Этим же импульсом триггер 8 переводится в единичное состояние и открываются элементы И группы 20. Код мантиисы со счетчика 3 передается в регистр 5. Так как в этом случае мантииса всегда нормализована, то единичным сигналом с выхода n -го разряда регистра 5 триггер 8 возвращается в нулевое состояние. Мантииса числа снимается с выхода 21 преобразователя, знак порядка (ноль) — с выхода 22, а величина его — с выхода 20.

Такая структура преобразователя позволяет всегда получить на выходе нормализованный двоичный код, представленный в форме с плавающей запятой.

Ф о р м у л а и з о б р е т е н и я

Преобразователь временного интервала в двоичный код по авт.св. № 1086430, отличающийся тем, что, с целью расширения области применения за счет возможности преобразования в нормализованный код большего

диапазона интервалов, в него введены n -разрядный сдвигающий регистр, где n -разрядность мантиисы числа, группа из n элементов И, триггер знака порядка, триггер контроля нормализации результата, второй элемент И, второй элемент ИЛИ и второй элемент задержки, причем информационные выходы n -разрядного счетчика соединены соответственно с первыми входами n элементов И группы, вторые входы которых объединены между собой и с единичным входом триггера контроля нормализации результата и соединены с входом "Конец временного интервала" устройства, а выходы соединены с соответствующими информационными входами n -разрядного сдвигающего регистра, выходы которого являются выходами мантиисы числа, вход обнуления объединен с нулевым входом триггера знака порядка и соединен с входом "Начало временного интервала" устройства, выход n -го разряда соединен с нулевым входом триггера контроля нормализации результата, выход которого соединен с первым входом второго элемента И, второй вход которого соединен через второй элемент задержки с выходом генератора импульсов, а выход — соединен с входом управления сдвигом n -разрядного сдвигающего регистра, с единичным входом триггера знака порядка и с первым входом второго элемента ИЛИ, второй вход которого соединен с выходом переполнения n -разрядного счетчика, а выход — соединен с входом управления сдвигом $(m+1)$ -разрядного сдвигающего регистра, выход триггера знака порядка является выходом знака порядка числа устройства.

Составитель З. Моисеенко

Редактор П. Герши

Техред М. Ходанич

Корректор Л. Патай

Заказ 2364/51

Тираж 672

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4