

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2013年4月11日(11.04.2013)



(10) 国際公開番号  
WO 2013/051202 A1

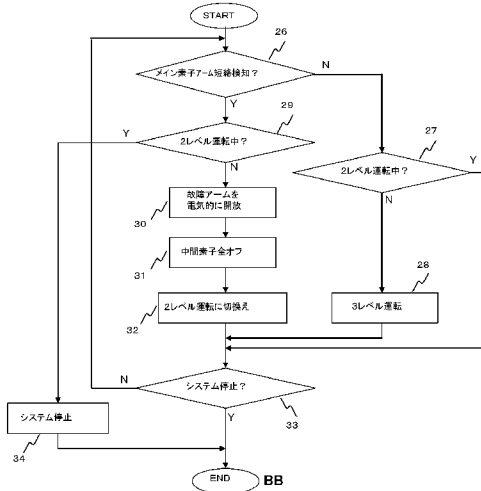
- (51) 国際特許分類:  
H02M 7/483 (2007.01)
- (21) 国際出願番号: PCT/JP2012/005842
- (22) 国際出願日: 2012年9月13日(13.09.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2011-221839 2011年10月6日(06.10.2011) JP
- (71) 出願人(米国を除く全ての指定国について): 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 滝沢 聡毅 (TAKIZAWA, Satoki) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 松本 洋一 (MATSUMOTO, Yoichi); 〒1918502 東京都日野市富士町1番地 富士電機株式会社内 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: THREE-LEVEL POWER CONVERSION CIRCUIT SYSTEM

(54) 発明の名称: 3レベル電力変換回路システム

[図1]



- 26 Main element arm short-circuit detected?
- 27, 29 In two-level operation?
- 28 Three-level operation
- 30 Electrically open malfunctioning arm
- 31 All intermediate elements off
- 32 Switch to two-level operation
- 33 System stop?
- 34 System stop
- AA START
- BB END

(57) Abstract: When an element malfunctions in a power conversion circuit, operation cannot be continued so all semiconductor switches are switched off and the system is stopped after the malfunction is detected. For systems requiring continued operation such as a UPS, a parallel redundant system that connects inverters in parallel can be constructed, there are issues of increased device size and increased system cost. A three-level power conversion circuit having a plurality of switch circuits for one phase, comprising: a DC power supply connected in series; a semiconductor switch series circuit connected in parallel to the DC power supply; and bidirectional switches connected between said serial connection point and the serial connection point for the DC power supply. The three-level power conversion circuit comprises a means for electrically opening a path through which the main current for a semiconductor element flows, in the event that the semiconductor element configuring a bidirectional switch malfunctions, and the remaining bidirectional switches are in normally-off state, and operation is continued as a two-level inverter.

(57) 要約: 電力変換回路で、素子故障の場合、運転継続は不可能となるため、故障検知後は半導体スイッチを全オフし、システムを停止する。UPSのような運転継続が必要なシステムでは、インバータを並列接続する並列冗長システムを構築するが、装置の大型化やシステム価格の上昇といった課題を有する。直列接続された直流電源と、直流電源と並列接続される半導体スイッチ直列回路とその直列接続点と前記直流電源の直列接続点との間に接続される双方向スイッチとからなる1相分のスイッチ回路を複数個用いた3レベル電力変換回路において、双方向スイッチを構成する半導体素子が故障した場合に、前記半導体素子の主電流が流れる経路を電気的に開放する手段を備え、残りの双方向スイッチを常時オフ状態とし、2レベルインバータとして運転を続行させる。

WO 2013/051202 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,  
NE, SN, TD, TG).

— 補正された請求の範囲及び説明書（条約第 19  
条(1)）

添付公開書類:

- 国際調査報告（条約第 21 条(3)）

## 明 細 書

発明の名称： 3レベル電力変換回路システム

### 技術分野

[0001] 本発明は、交流電動機駆動を目的とした3レベル電力変換回路システムに関する。

### 背景技術

[0002] 図3に、直流から交流に電力変換する3レベルインバータの回路構成例を示す。直流電源1と2が直列に接続され、正極電位をP、負極電位をN、中点電位をMとする。一般に本直流電源を交流電源システムより構成する場合は、図示していない整流器と大容量の電解コンデンサを2直列接続などによって構成することが可能である。

[0003] ダイオードD1が逆並列接続されたIGBT1とダイオードD2が逆並列接続されたIGBT2とを直列接続したU相用直列回路と、ダイオードD3が逆並列接続されたIGBT3とダイオードD4が逆並列接続されたIGBT4とを直列接続したV相用直列回路と、ダイオードD5が逆並列接続されたIGBT5とダイオードD6が逆並列接続されたIGBT6とを直列接続したW相用直列回路が、直流電源1と2の直列回路と並列に接続され、3相ブリッジインバータ回路を構成する。

[0004] U相用直列回路の直列接続点Uと直流電源1と2の接続点Mには逆阻止形IGBT7とT8を逆並列接続したU相用双方向スイッチが、V相用直列回路の直列接続点Vと直流電源1と2の接続点Mには逆阻止形IGBT9とT10を逆並列接続したV相用双方向スイッチが、W相用直列回路の直列接続点Wと直流電源1と2の接続点Mには逆阻止形IGBT11とT12を逆並列接続したW相用双方向スイッチが、各々接続される。また、直列接続点U、V、Wは負荷である電動機10に接続される。ここで双方向スイッチとしては、図5(b)に示すように、逆耐圧を有しないIGBTとダイオードとを組み合わせた構成でも実現できる。

[0005] 本回路構成とすることで、電動機10に印加される電位は、P電位、N電位、及びM電位を出力することが可能となるため、3レベル出力のインバータとなる。図4に出力電圧(V<sub>out</sub>)波形例を示す。直流電圧0、E<sub>d1</sub>、E<sub>d1</sub>+E<sub>d2</sub>の3つのレベルの電圧を出力できる。本方式は2レベルタイプのインバータに対して、低次の高調波成分が少ないことや、スイッチ素子のスイッチング損失が低減できることから、高効率システムの構築が可能となる。

[0006] 図6にIGBTを駆動するゲート駆動回路と、ゲート駆動信号を生成する制御回路を含めた1相分のシステム図を示す。11a~11dがゲート駆動回路で各IGBTのゲート・エミッタ間に接続され、制御回路12からのゲート駆動信号13a~13dによってIGBTをオンオフ制御する。また、ダイオード14a~14dは各IGBTのコレクタ部の電位を検出する目的で接続され、ゲート駆動回路内の検出回路15a~15dによって、対応するIGBT又はダイオードが故障したことによって流れる電源短絡電流(アーム短絡電流)の検知を行う。その際、制御回路12へは故障検出信号16a~16dを出力する。

[0007] 図7はアーム短絡電流を検出する別の方式で、図7(a)がIGBTチップに内蔵のセンスIGBT17を利用し、その電流値を検出する方式(実際は直列に抵抗18を接続してその両端電圧を検出する)である。図7(b)はIGBTと直列にシャント抵抗19を接続してその両端の電圧値を検出する方式である。両方式ともアーム短絡電流によって抵抗の両端に発生した過大な電圧を検出することで検知を行う。

[0008] 例えば図8(a)の状態(IGBT T3とT5からIGBT T7を介して、電圧E<sub>d1</sub>を電動機に供給している状態)で、同図(b)のように中間側素子であるIGBT T7又はT8が故障した時に、同図(c)のようにIGBT T1がターンオンすると、過大な電源短絡電流22が流れる。一般にIGBTは10 $\mu$ s程度は電源短絡電流に対して非破壊保証されているため、正常なIGBTであるT1のゲート駆動回路によって10 $\mu$ s以内に電源短

絡電流を検知し、ゲート遮断を行えば、2次被害が発生しない。

即ち、保護動作が行われたゲート駆動回路からの故障検出信号によって、どのアームの半導体素子が故障したかが判る。

以上の3レベルインバータの回路例については、特許文献1に、またIGBTの電源短絡電流保護方式については特許文献2に、各々示されている。

## 先行技術文献

### 特許文献

[0009] 特許文献1：特開2008-193779号公報

特許文献2：特開2010-288416号公報

### 発明の概要

#### 発明が解決しようとする課題

[0010] 一般に図3に示すようなインバータシステムでは、半導体スイッチ素子又はダイオードが故障した場合、そのアームは短絡状態又は開放状態となる。いずれの場合も、インバータ運転の継続は不可能であるため、図6に示すような故障検知後はインバータの半導体スイッチを全オフし、システム停止を行う必要があった。

ところが無停電電源装置（UPS）などのような運転継続が必要なシステムでは、インバータを並列接続し、一方のUPSが故障しても、もう一方のUPSにて運転を継続するシステム（待機冗長又は並列冗長システム）を構築している。しかし、このようなシステムでは装置の大型化やシステム価格の上昇といった課題を有する。

従って、本発明の課題は、半導体スイッチ素子が故障しても、小型・低価格で運転継続可能なシステムを提供することである。

#### 課題を解決するための手段

[0011] 上述の課題を解決するために、第1の発明においては、直流から交流又は交流から直流に電力変換する電力変換回路であって、2個直列接続された直流電源と、前記直流電源と並列接続されるそれぞれダイオードを逆並列接続した

第1及び第2の半導体スイッチを直列接続した半導体スイッチ直列回路と前記半導体スイッチ直列回路の直列接続点と前記直流電源の直列接続点との間に接続される双方向性の半導体スイッチ回路とからなる1相分のスイッチ回路を複数個用いた3レベルの電位が出力可能な電力変換回路において、前記いずれかの双方向性の半導体スイッチ回路を構成する半導体スイッチ又はダイオードが故障した場合に、前記半導体スイッチ又はダイオードの主電流が流れる経路を電氣的に開放する開放手段を備え、残りの双方向性の半導体スイッチ回路を常時オフ状態とする。

[0012] 第2の発明においては、第1の発明におけるいずれかの双方向性の半導体スイッチ回路を構成する半導体スイッチ又はダイオードが故障した後は、前記直流電源と並列に接続される複数の前記半導体スイッチ直列回路にて、2レベル出力のインバータシステムとして運転を継続する。

### 発明の効果

[0013] 本発明では、双方向性の半導体スイッチ回路を構成する半導体スイッチ又はダイオードが故障してもインバータとして運転継続が可能となるため、並列冗長システムを構築する必要がなくなる。その結果、小型で低価格の電力変換回路システムの構築が可能となる。

特に、無停電電源装置（UPS）や電気自動車（EV）など、双方向性の半導体スイッチ回路の半導体スイッチ又はダイオードが故障しても運転動作継続が必要なシステムには有用となる。

### 図面の簡単な説明

[0014] [図1]本発明のインバータ運転における動作フローチャート図を示す。

[図2]双方向半導体スイッチ故障後の運転継続動作モード例である。

[図3]3レベルインバータの回路例である。

[図4]3レベルインバータの出力電圧波形例である。

[図5]双方向スイッチの構成例である。

[図6]3レベルインバータの制御システム図である。

[図7]短絡電流検出回路例である。

[図8(a)]双方向半導体スイッチ故障時の動作説明図（T7導通状態）である

。

[図8(b)]双方向半導体スイッチ故障時の動作説明図（T7故障発生）である

。

[図8(c)]双方向半導体スイッチ故障時の動作説明図（電源短絡状態）である

。

### 発明を実施するための形態

[0015] 本発明の要点は、2個直列接続された直流電源と、前記直流電源と並列接続される第1及び第2の半導体スイッチを直列接続した半導体スイッチ直列回路と前記半導体スイッチ直列回路の直列接続点と前記直流電源の直列接続点との間に接続される双方向性の半導体スイッチ回路とからなる1相分のスイッチ回路を複数個用いた3レベルの電位が出力可能な電力変換回路において、いずれかの双方向性の半導体スイッチ回路を構成する半導体スイッチ又はダイオードが故障した場合に、前記半導体スイッチ又はダイオードの主電流が流れる経路を電氣的に開放する開放手段を備え、残りの双方向性の半導体スイッチ回路を常時オフ状態とし、2レベルインバータとして運転を続行させる点である。以下、双方向性の半導体スイッチ回路は双方向スイッチと記載する。

### 実施例 1

[0016] 図1に、本発明の第1の実施例を示す。インバータ運転における動作フローチャート図である。図2に、逆阻止形IGBT T7とT8で構成された双方向スイッチが故障した場合の継続運転動作を説明するための回路図を示す。故障した双方向スイッチを開放するために、直流電源1と2の直列接続点とIGBT T1とT2の直列接続点との間に接続された双方向スイッチ（T7とT8の逆並列接続回路）と直列に機械式スイッチ24とヒューズ25を接続する。他の双方向スイッチにも必要であるが、省略してある。

図1の動作フローチャート図において、通常運転中、ブロック26において半導体スイッチ直列回路の素子であるメイン側素子がアーム短絡状態であ

ることが判断されず、かつブロック 27 で 2 レベル運転中でない場合は、ブロック 28 となり、通常の 3 レベル運転が継続される。

[0017] 一方、図 6 に示す信号 16 (16 a ~ 16 d) によってアーム短絡状態であることを判断し、かつブロック 29 で 2 レベル運転中でない場合は、ブロック 30 において、制御回路 12 から出力される信号 23 をトリガにして、故障したアームに通電が行われないように、機械的なスイッチ 24 によって強制的に電氣的な開放を行う。また、電氣的開放を行うパッシブな方法として、中間部の各アームにヒューズ 25 を接続すれば前記機械的スイッチは不要となる (図では 1 相分のみを記載しているが、実際は 3 相とも必要)。さらに、ブロック 31 では、制御回路 12 から双方向スイッチである中間部の全ての半導体スイッチに対してオフ指令信号を出力し、ブロック 32 でインバータ運転をメイン側素子のみによる 2 レベル運転に切替える。

[0018] また、ブロック 27 で 2 レベル運転中である時は、そのまま 2 レベル運転を継続する。

さらに、ブロック 26 でアーム短絡検知が行われ、さらにブロック 29 で 2 レベル運転中であった場合は、インバータ運転の継続は不可であるため、システム停止する (ブロック 34)。以上の説明のように、双方向スイッチが故障した場合には、故障した双方向スイッチを機械的スイッチやヒューズなどで切り離し、残りの双方向スイッチにはオフ信号を与え、半導体スイッチ直列回路の素子 (メイン素子) が健全であれば、2 レベルインバータとして運転を継続する。

[0019] ところで 2 レベルインバータの主回路は極一般的であり、その制御方法については、従来から多数の方法で実施されているため、本稿ではその記載を省略する。

尚、本実施例では半導体スイッチ素子を IGBT としたが、MOSFET や GTO などでも実現できる。

また本発明は、5 レベル以上のマルチレベル回路で、直流電源の中間電位点に双方向性のスイッチ回路が接続される方式においても適用可能である。

## 産業上の利用可能性

[0020] 本発明は、双方向スイッチを使用した3レベル電力変換回路において、双方向スイッチの素子が故障した場合に、2レベルインバータとして運転継続が可能となるシステムの提案であり、無停電電源装置（UPS）や電気自動車などへの適用が可能である。

## 符号の説明

[0021] 1、2・・・直流電源                      10・・・電動機  
11a～11d・・・ゲート駆動回路                      12・・・制御回路  
15a～15d・・・検出回路  
17・・・センスIGBT  
18、19・・・抵抗  
T1～T6・・・IGBT  
T7～T12・・・逆阻止形IGBT  
D1～D6、14a～14d・・・ダイオード

## 請求の範囲

[請求項1] 直流から交流又は交流から直流に電力変換する電力変換回路であって、2個直列接続された直流電源と、前記直流電源と並列接続されるそれぞれダイオードを逆並列接続した第1及び第2の半導体スイッチを直列接続した半導体スイッチ直列回路と前記半導体スイッチ直列回路の直列接続点と前記直流電源の直列接続点との間に接続される双方向性の半導体スイッチ回路とからなる1相分のスイッチ回路を複数個用いた3レベルの電位が出力可能な電力変換回路において、前記いずれかの双方向性の半導体スイッチ回路を構成する半導体スイッチ又はダイオードが故障した場合に、前記半導体スイッチ又はダイオードの主電流が流れる経路を電氣的に開放する開放手段を備え、残りの双方向性のスイッチ回路を常時オフ状態とすることを特徴とする3レベル電力変換回路システム。

[請求項2] 前記いずれかの双方向性のスイッチ回路を構成する半導体スイッチ又はダイオードが故障した後は、前記直流電源と並列に接続される複数の前記半導体スイッチ直列回路にて、2レベル出力のインバータシステムとして運転を継続することを特徴とする請求項1に記載の3レベル電力変換回路システム。

補正された請求の範囲  
[ 2013年1月21日 ( 21.01.2013 ) 国際事務局受理 ]

【請求項1】（補正後）直流から交流又は交流から直流に電力変換する電力変換回路であって、2個直列接続された直流電源と、前記直流電源と並列接続されるそれぞれダイオードを逆並列接続した第1及び第2の半導体スイッチを直列接続した半導体スイッチ直列回路と前記半導体スイッチ直列回路の直列接続点と前記直流電源の直列接続点との間に接続される双方向性の半導体スイッチ回路とからなる1相分のスイッチ回路を複数個用いた3レベルの電位が出力可能な電力変換回路において、前記いずれかの双方向性の半導体スイッチ回路を構成する半導体スイッチ又はダイオードが故障した場合に、前記半導体スイッチ又はダイオードの主電流が流れる経路を電氣的に開放する開放手段を備え、残りの双方向性のスイッチ回路を常時オフ状態とし、前記直流電源と並列に接続される複数の前記半導体スイッチ直列回路にて、2レベル出力のインバータシステムとして運転を継続することを特徴とする3レベル電力変換回路システム。

【請求項2】（削除）

## 条約第 19 条（1）に基づく説明書

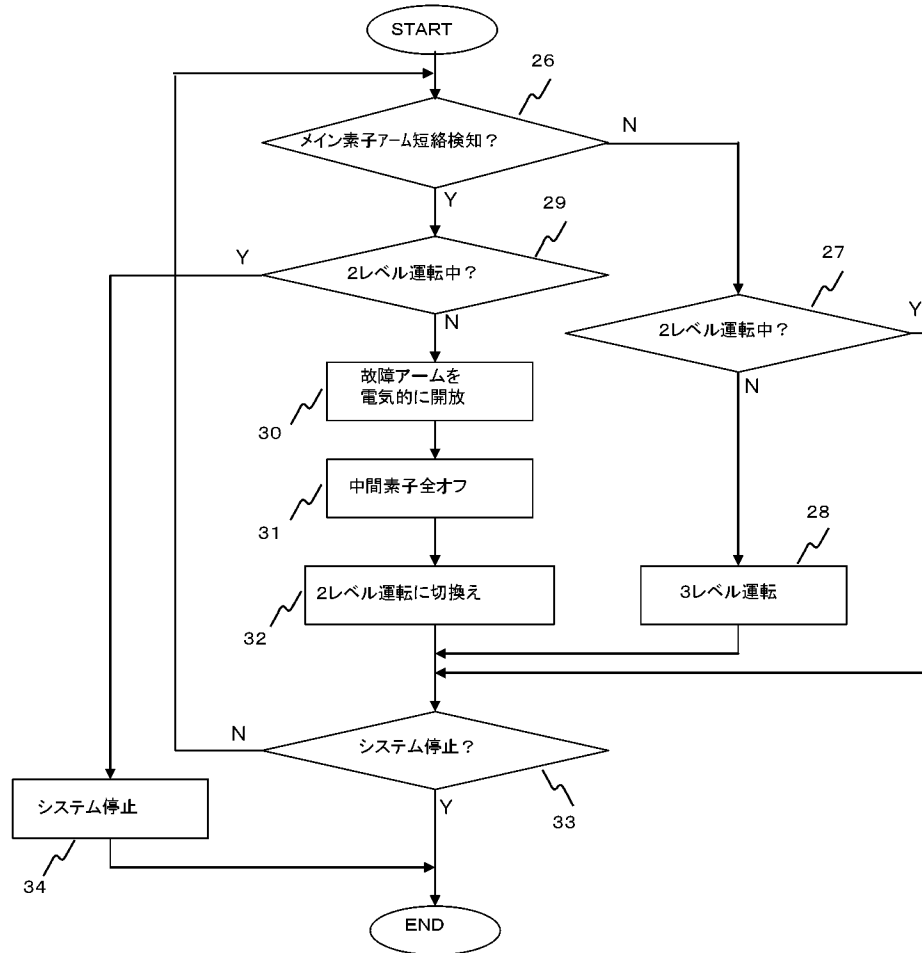
請求の範囲第 1 項に係る発明は、国際調査報告で引用された文献 1：W02010/095241A1 より、進歩性がないことが判明した。また、請求項 2 項に係る発明は、国際調査報告で引用されたいずれの文献にも記載がなく、自明なものでないことが判明した。これらの調査結果に基づいて、請求の範囲第 1 項の記載内容に請求の範囲第 2 項の記載内容を包含させ、新請求項 1 とする補正を行った。

以上のように、請求の範囲を補正した結果、引用文献 1 に対しては進歩性を有することが、明確になった。

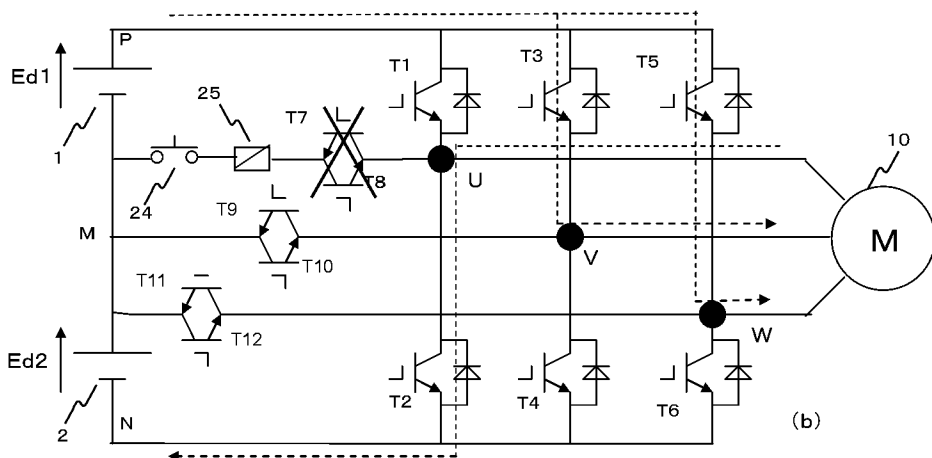
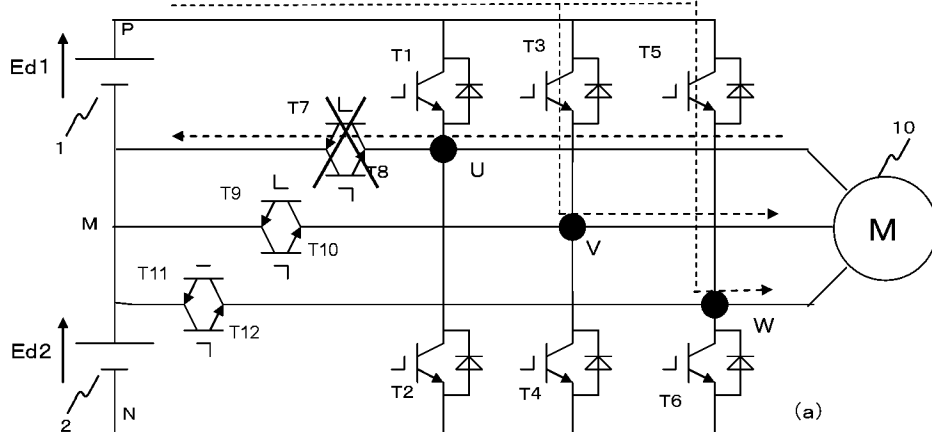
引用文献と本願との違いは下記の通りである。

1. 引用文献 1 W02010/095241A1：「直流から交流又は交流から直流に電力変換する電力変換回路であって、2 個直列接続された直流電源と、前記直流電源と並列接続されるそれぞれダイオードを逆並列接続した第 1 及び第 2 の半導体スイッチを直列接続した半導体スイッチ直列回路と前記半導体スイッチ直列回路の直列接続点と前記直流電源の直列接続点との間に接続される双方向性の半導体スイッチ回路とからなる 1 相分のスイッチ回路を複数個用いた 3 レベルの電位が出力可能な電力変換回路において、前記いずれかの双方向性の半導体スイッチ回路を構成する半導体スイッチ又はダイオードが故障した場合に、前記半導体スイッチ又はダイオードの主電流が流れる経路を電氣的に開放する開放手段を備えた構成」は、段落 0041、0042、図 10、図 12 に記載されているが、「残りの双方向性のスイッチ回路を常時オフ状態とし、前記直流電源と並列に接続される複数の半導体スイッチ直列回路にて、2 レベル出力のインバータシステムとして運転を継続する」ことの記載はなく、本願との違いは明確である。

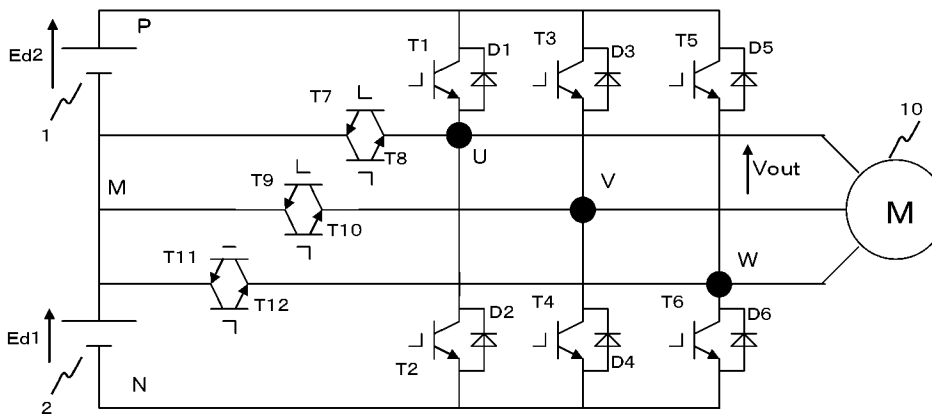
[図1]



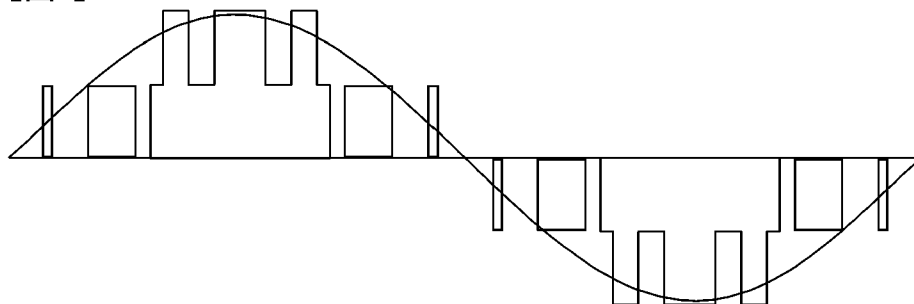
[図2]



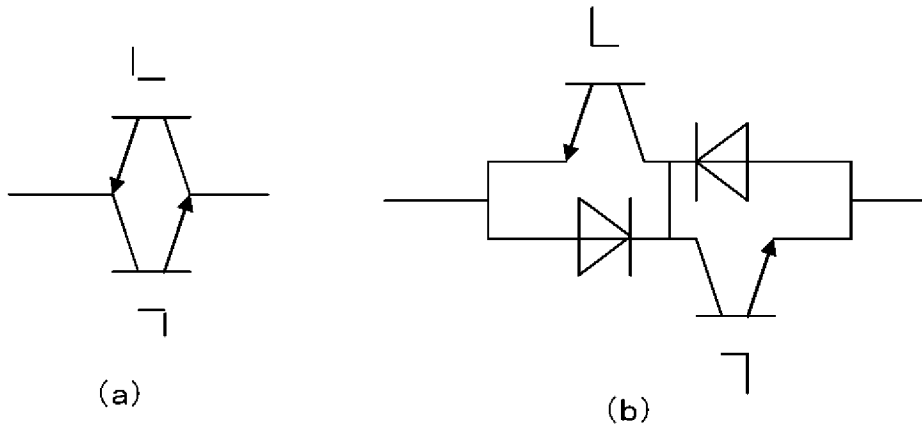
[図3]



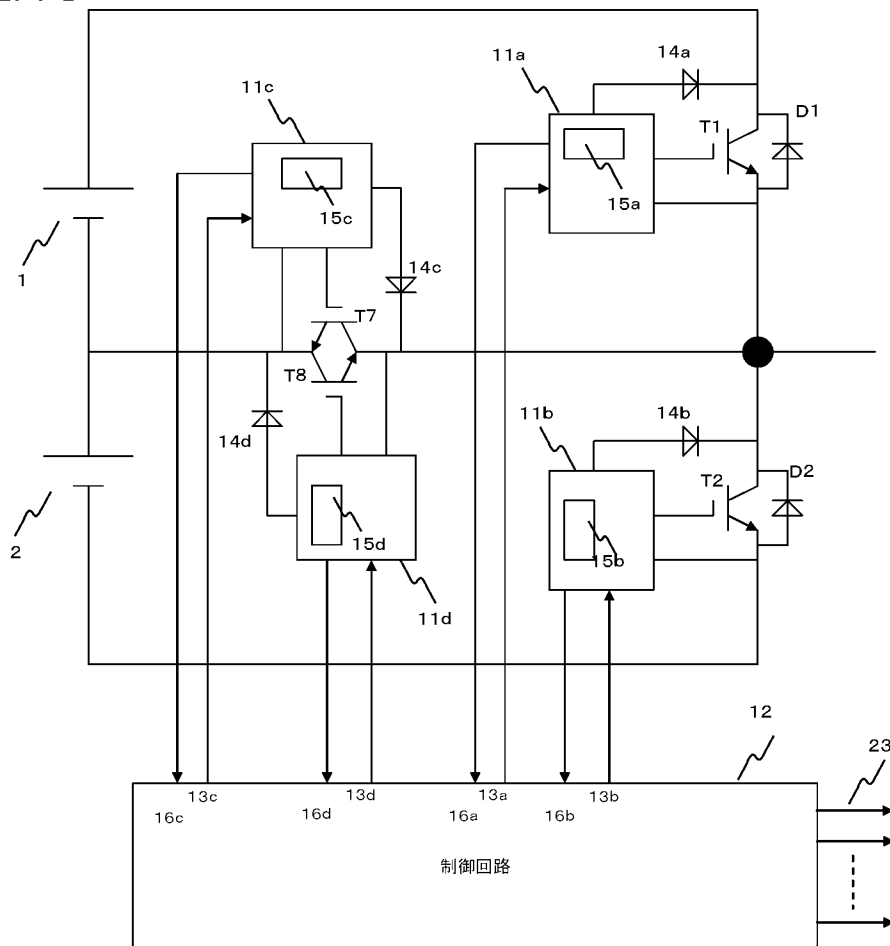
[図4]



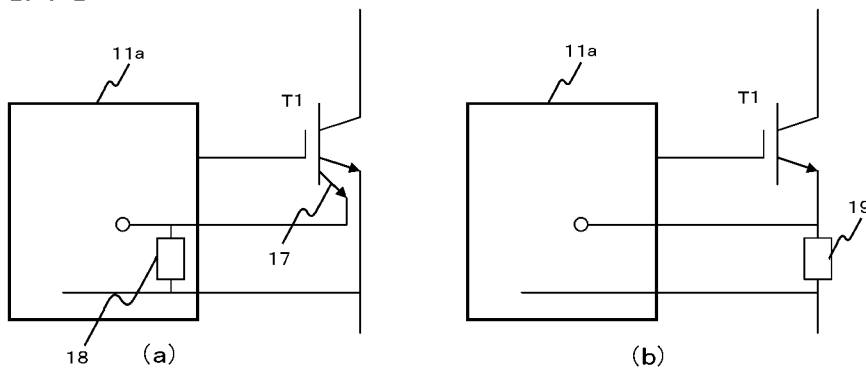
[図5]



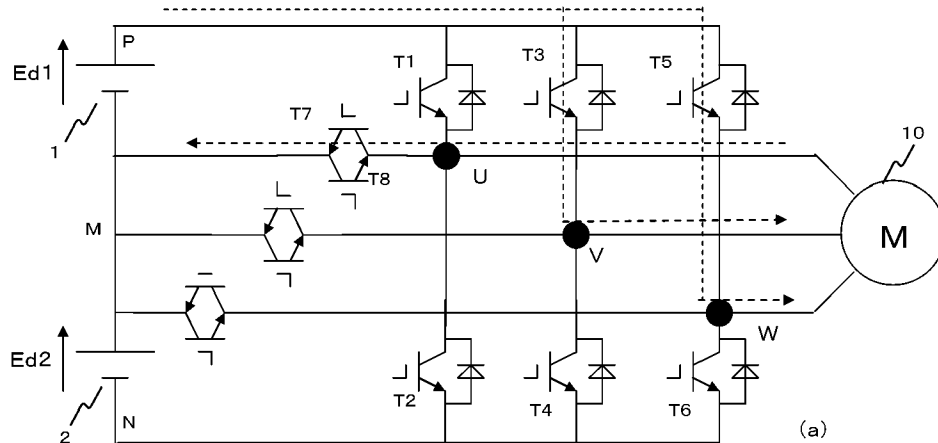
[図6]



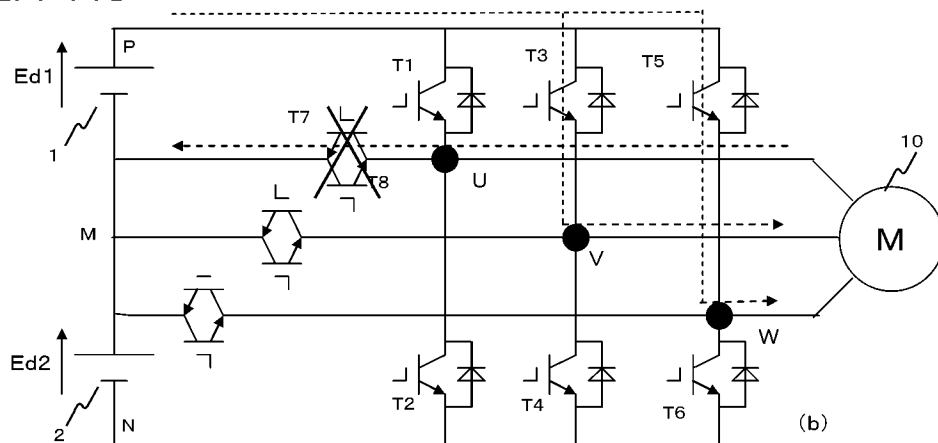
[図7]



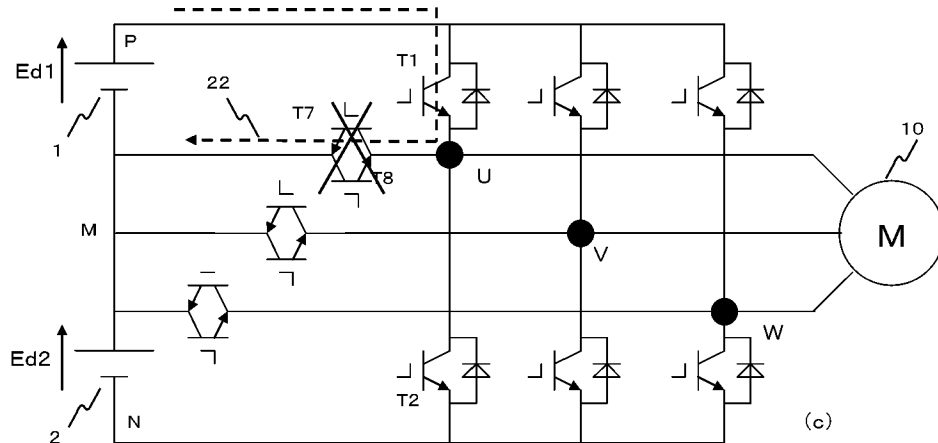
[図8(a)]



[図8(b)]



[図8(c)]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/005842

## A. CLASSIFICATION OF SUBJECT MATTER

H02M7/483 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/483

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2010/095241 A1 (Toshiba Mitsubishi-Electric Industrial Systems Corp.), 26 August 2010 (26.08.2010), paragraphs [0011] to [0039], [0043] to [0047]; fig. 1 to 8, 12 to 14 (Family: none)	1 2
A	JP 2011-24369 A (Fuji Electric Systems Co., Ltd.), 03 February 2011 (03.02.2011), paragraphs [0049] to [0053], [0070] to [0071]; fig. 10 to 11, 16 & US 2011/0012543 A1	1-2

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
03 December, 2012 (03.12.12)Date of mailing of the international search report  
11 December, 2012 (11.12.12)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/005842

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-259654 A (Toshiba Corp.), 12 September 2003 (12.09.2003), paragraphs [0041] to [0046]; fig. 1 to 2 (Family: none)	1-2

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H02M7/483(2007.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H02M7/483		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2012年 日本国実用新案登録公報 1996-2012年 日本国登録実用新案公報 1994-2012年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2010/095241 A1 (東芝三菱電機産業システム株式会社)	1
A	2010.08.26, 段落 [0011] - [0039], [0043] - [0047], 図1-8, 12-14 (ファミリーなし)	2
A	JP 2011-24369 A (富士電機システムズ株式会社) 2011.02.03, 段落【0049】 - 【0053】, 【0070】 - 【0071】, 図10-11, 16 & US 2011/0012543 A1	1-2
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 03.12.2012	国際調査報告の発送日 11.12.2012	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 安池 一貴 電話番号 03-3581-1101 内線 3358	3V 9150

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2003-259654 A (株式会社東芝) 2003.09.12, 段落【0041】 - 【0046】, 図1 - 2 (ファミリーなし)	1-2