

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



WIPO | PCT



(10) Numéro de publication internationale
WO 2016/193258 A1

- (51) Classification internationale des brevets :
H01L 27/146 (2006.01)
- (21) Numéro de la demande internationale :
PCT/EP2016/062258
- (22) Date de dépôt international :
31 mai 2016 (31.05.2016)
- (25) Langue de dépôt : français
- (26) Langue de publication : français
- (30) Données relatives à la priorité :
1555082 4 juin 2015 (04.06.2015) FR
- (71) Déposant : **NEW IMAGING TECHNOLOGIES**
[FR/FR]; ZA des Godets, 1, impasse de la Noisette, 91370
Verrieres Le Buisson (FR).
- (72) Inventeur : **NI, Yang**; 17, rue Gutenberg, 91120 Palaiseau
(FR).
- (74) Mandataire : **CABINET NONY**; 11 rue Saint-Georges,
75009 Paris (FR).
- (81) États désignés (*sauf indication contraire, pour tout titre
de protection nationale disponible*) : AE, AG, AL, AM,
AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY,

BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR,
KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG,
MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM,
PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC,
SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN,
TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) États désignés (*sauf indication contraire, pour tout titre
de protection régionale disponible*) : ARIPO (BW, GH,
GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ,
TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU,
TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE,
DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU,
LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, KM, ML, MR, NE, SN, TD, TG).

Publiée :

- avec rapport de recherche internationale (Art. 21(3))
- avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues (règle 48.2.h)

(54) Title : OPTICAL SENSOR

(54) Titre : CAPTEUR OPTIQUE

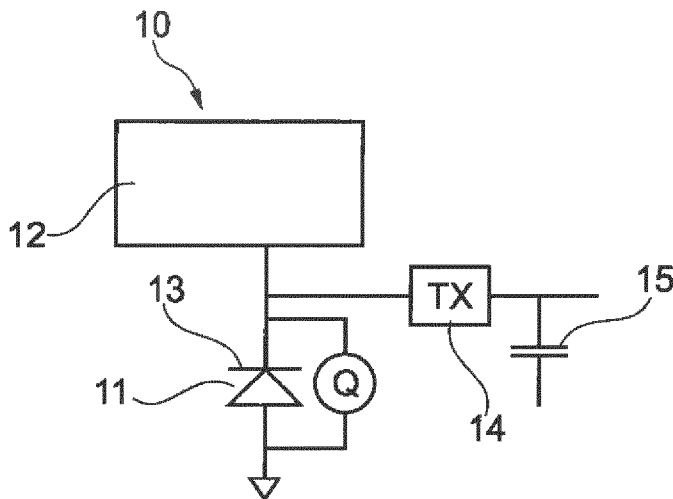


Fig. 5

(57) Abstract : The present invention concerns an optical sensor that comprises one or more charge transfer pixels (10) each comprising a buried photodiode (11) generating a photoelectric charge when illuminated, a conversion element (12) receiving at least a portion of said photoelectric charge and tending to impose, on the photodiode, a potential satisfying a non-linear relationship with the intensity of generation of the photoelectric charge, and a charge transfer element (14) for reading the charge stored by the photodiode (11) such that the residual charge in same is zero after the reading by transfer.

(57) Abrégé : La présente invention concerne un capteur optique qui comporte un ou plusieurs pixels (10) à transfert de charge comportant chacun une photodiode enterrée (11) générant une charge photoélectrique sous éclairage, un élément de conversion (12) recevant au moins une partie de cette charge photoélectrique et tendant à imposer à la photodiode un potentiel satisfaisant à une relation non linéaire avec l'intensité de génération de la charge photoélectrique, et un élément de transfert de charge (14) pour lire la charge stockée par la photodiode (11) de telle sorte que la charge résiduelle dans celle-ci soit nulle après la lecture par transfert.

si elle n'est pas nulle dans celle-ci soit nulle après la lecture par transfert.

WO 2016/193258 A1

CAPTEUR OPTIQUE

La présente invention concerne un capteur optique comportant un ou plusieurs pixels de technologie CMOS à transfert de charge comportant chacun une photodiode générant un courant photoélectrique sous éclairage.

5 Aujourd'hui ce type de pixel comporte comme illustré à la figure 1 une photodiode enterrée PD qui collecte des charges électriques induites par le rayonnement lumineux incident et un transistor de transfert TX pour lire la charge ainsi collectée. Le transistor de transfert présente l'une de ses bornes qui en contact avec la photodiode et permet de transférer la charge collectée par la photodiode vers un autre dispositif de
10 réception telle qu'un nœud capacitif FD, soit pour la lecture soit pour y être stockée. La photodiode enterrée est typiquement composée d'un dopage N dans un substrat du type P, recouvert d'une fine couche de dopage en sa surface (encore appelée « pinning layer »), également du type P, souvent de forte concentration, de sorte que la zone de charge d'espace ZCE n'entre pas en contact avec la surface du silicium où sont concentrés les
15 défauts en tout genre.

La figure 2 représente la structure largement répandue d'un pixel dit « à 4 transistors » ou pixel 4T. Le transistor de transfert TX est connecté sur un nœud capacitif formé d'une diffusion flottante FD (en anglais « floating diffusion »). Avant d'activer le transistor de transfert, le nœud capacitif FD est pré-chargé à une tension initiale via un
20 transistor de réinitialisation dit « transistor de reset » RST commandé par un créneau de tension VRST. Une première lecture de la tension du nœud capacitif FD est faite grâce au signal COL après cette opération de réinitialisation. Une deuxième lecture est faite après l'activation par le signal TX du transistor de transfert TX. La différence entre ces deux lectures est représentative de la quantité de charges transférées de la photodiode enterrée
25 vers le nœud capacitif FD. Cette lecture différentielle permet de supprimer le bruit induit par l'action du transistor de reset RST sur le nœud capacitif, dit bruit KTC. Un signal SEL est appliqué sur un transistor de sélection SEL pendant la lecture.

Il est souhaitable dans une telle structure connue d'assurer un transfert de charge complet de la photodiode enterrée vers le nœud capacitif FD, pour qu'après
30 l'activation du transistor de transfert TX, la charge mobile soit nulle dans la zone dopée de la photodiode enterrée. En effet, si la charge mobile n'est pas complètement transférée vers le nœud capacitif FD, on observe un bruit additionnel proportionnel à la racine carrée de la

charge transférée de la photodiode enterrée. La charge résiduelle dans la photodiode engendre une trainée sur l'image suivante.

Le transfert complet de charge dépend de deux conditions de base :

- 1) la tension de polarisation de la cathode de la photodiode enterrée à laquelle tous les électrons mobiles sont chassés, encore appelée « pinning voltage » ou V_{pin} , et
- 2) la tension de pré-charge et la capacitance de la diffusion flottante.

Il faut ainsi que la tension du nœud capacitif FD, après avoir reçu la charge de la photodiode enterrée par l'action du transistor de transfert TX, reste supérieure à la tension V_{pin} .

Dans une conception classique où le pixel donne une réponse linéaire, la tension V_{pin} est généralement fixée par construction entre 0.5V et 1V.

La figure 3 illustre un résultat de simulation TCAD avec une photodiode enterrée ayant une tension V_{pin} égale à 1V, et l'on peut observer que la zone de désertion envahit toute la cathode quand la tension de polarisation atteint cette valeur.

Par approximation, il est possible de considérer que la charge mobile stockée, sous forme d'électrons libres dans le cas considéré, dans la photodiode enterrée est proportionnelle à la différence entre la tension sur la photodiode V_{PD} et la tension V_{pin} . Quand la tension de la photodiode devient égale à la tension V_{pin} , la charge mobile est nulle.

Approximativement, la charge stockée dans la photodiode Q_{PD} est proportionnelle à $(V_{pin} - V_{PD})$ on a:

$$Q_{PD} = C_{PD} (V_{PD} - V_{pin})$$

La tension de réinitialisation du nœud capacitif FD est en général fixée entre 2V et 3V et la variation de tension utilisable est ainsi de l'ordre de 1V. La capacitance du nœud capacitif FD détermine dans ce cas la quantité maximale de charge que peut réceptionner le nœud capacitif FD. Par exemple, pour une capacitance de 1fF, la capacité de réception est de 1fC, équivalent à 6250 électrons. Si l'on augmente cette capacitance à 10fF, alors cette capacité monte à 62500 électrons. Cette capacité est appelée « Full Well Capacity » (FWC). Compte tenu du bruit de grenaille, le meilleur rapport signal/bruit obtenu à FWC est égal à la racine carrée de FWC. Par exemple, il est de 79 pour FWC=6250 et de 250 pour FWC=62500. Pour une meilleure qualité d'image, il est préférable d'avoir une grande valeur de FWC. Toutefois la capacitance ne peut être

augmentée sans conséquences négatives sur certaines caractéristiques du pixel, comme expliqué ci-dessous.

La tension induite par un électron sur le nœud capacitif FD est définie comme étant le gain de conversion. Par exemple, pour une capacitance du nœud capacitif FD de 1fF, on obtient un gain de conversion de $160 \mu\text{V}/e$. Ce gain descend à $16\mu\text{V}/e$ quand la capacitance est augmentée à 10fF. Le transistor de lecture au sein du pixel ainsi que le circuit de lecture génèrent un bruit de lecture dont l'impact est inversement proportionnel au gain de conversion. Par exemple, pour un bruit de lecture de $320\mu\text{V}$, un gain de conversion de $160\mu\text{V}/e$ donne un bruit équivalent à 2 électrons, mais un gain de conversion de $16\mu\text{V}/e$ donne un bruit de 20 électrons.

Le rapport entre la capacité FWC et le bruit de lecture définit la plage dynamique (« Dynamic Range » ou DR). Par exemple, pour une capacitance du nœud capacitif FD de 1fF, $\text{DR}=6250/2$ soit 70dB. Pour une capacitance du nœud capacitif FD de 10fF on a également une plage dynamique DR égale à 70dB, mais le seuil de détection pour une capacitance du nœud FD égale à 1fF est bien meilleur (2 électrons) que pour une capacitance du nœud FD égale à 10fF (20 électrons).

Par conséquent, il est difficile d'avoir une très grande dynamique et une bonne sensibilité avec la technologie de pixel conventionnelle telle que décrite ci-dessus. Or, pour beaucoup d'applications telles que la surveillance ou la vision automobile, une dynamique supérieure à 120dB est souhaitable. Pour un pixel 4T à réponse linéaire, il faudrait une capacité FWC 10^6 fois supérieure au bruit d'obscurité équivalent en électrons. A supposer que l'on utilise une capacité de nœud FD de 10fF avec un bruit de lecture de $320\mu\text{V}$, la capacité FWC devrait être d'au moins $20 \cdot 10^6$ électrons, et génèrerait une variation de tension de 640V, ce qui est quasiment impossible à réaliser.

Par ailleurs, il est connu qu'une réponse non-linéaire permet d'avoir à la fois une bonne sensibilité et une grande plage de fonctionnement. La réponse logarithmique de l'œil humain en est l'un des meilleurs exemples. Comme illustré sur la figure 4, cette réponse logarithmique possède une pente initiale très forte quand le signal d'excitation est faible, donc une bonne sensibilité, et une pente progressivement aplatie quand le signal d'excitation augmente en intensité, donc une très grande dynamique de fonctionnement.

Les technologies existantes de pixel dit « logarithmique » se classent principalement en deux familles : (1) Association entre une photodiode générant un photo-

courant linéaire et un élément de conversion courant-tension non-linéaire et (2) lecture directe de la tension sur une photodiode en mode cellule solaire.

La première famille se fonde sur l'association d'une photodiode polarisée en inverse produisant un courant photoélectrique proportionnel à l'intensité lumineuse et d'un
5 composant non-linéaire de conversion, constitué par un transistor MOS sous le seuil de fonctionnement.

La deuxième, qui résulte des recherches de la demanderesse, repose sur l'utilisation d'une photodiode sans polarisation, la tension générée par la photodiode étant alors naturellement un logarithme de l'intensité lumineuse comme dans une cellule solaire.

10 Les solutions issues de ces familles technologiques utilisent toutes le mode « tension », c'est-à-dire que signal utile est constitué par une tension générée par la photodiode. Avec un tel mode de fonctionnement en tension, la qualité du signal est entachée par le bruit thermique et dans le cas de la deuxième famille, également par le bruit de réinitialisation. La performance en bas niveau de lumière incidente est ainsi
15 insuffisante pour certaines applications.

La demande WO 2014/064274 décrit une combinaison de deux pixels, l'un linéaire dont la photodiode est en mode intégration, et l'autre logarithmique où la photodiode est en mode photovoltaïque. Du fait de l'utilisation de deux types de photodiodes, une telle structure est relativement complexe et onéreuse en surface.

20 La demanderesse a essayé en interne de faire travailler la photodiode en mode cellule solaire au sein d'un pixel 4T. Cette proposition tente de réduire le bruit KTC par un double échantillonnage corrélé (« Correlated Double Sampling » ou CDS), grâce à un transfert de charge. Toutefois, le fonctionnement en mode cellule solaire impose une tension V_{pin} très proche de zéro, voire un peu négative, ce qui augmente la difficulté de
25 réalisation et réduit l'efficacité de collecte en raison du faible champ électrique dans la jonction de la photodiode.

La demande EP 1 265 291 concerne un capteur d'image CMOS où chaque pixel comprend au moins un transistor MOS connecté en série par son drain ou sa source à la cathode d'une photodiode, et ce transistor est configuré de manière à ce qu'il fonctionne
30 au moins partiellement en faible inversion. Ainsi, en faible inversion, pour un niveau d'exposition relativement faible, la réponse du pixel est de type linéaire. Au-delà de ce niveau d'illumination, la réponse du pixel devient alors logarithmique. Un transistor

d'échantillonnage-blocage permet la lecture de la charge électrique générée par la photodiode.

Après lecture de cette charge, il peut subsister une charge résiduelle dans la photodiode, bruitant l'image suivante.

5 Dans les demandes FR 2 920 590, US 2002/024058 et DE 101 23 819, il y a une lecture de tension au niveau de la cathode de la photodiode, celle-ci étant reliée à la grille d'un transistor suiveur.

Toutes ces solutions souffrent de plus d'une variation de la réponse photoélectrique en fonction de la température de fonctionnement. Pour des applications
10 telles que la surveillance ou la vision automobile, cette variation de la réponse en fonction de la température n'est pas acceptable car elle peut gêner la restitution des couleurs.

La présente invention vise ainsi à remédier à tout ou partie des inconvénients des structures de pixel existantes et à proposer une structure de pixel ayant une réponse non-linéaire permettant à la fois une bonne sensibilité et une grande dynamique, dans une
15 plage de température étendue.

L'invention atteint cet objectif grâce à un capteur optique qui comporte un ou plusieurs pixels à transfert de charge comportant chacun une photodiode générant une charge photoélectrique sous éclairnement, un élément de conversion recevant au moins une partie de cette charge photoélectrique et tendant à imposer à la photodiode un potentiel
20 satisfaisant à une relation non linéaire avec l'intensité de génération de la charge photoélectrique, et un élément de transfert de charge pour lire la charge stockée par la photodiode.

La charge photoélectrique qui se forme au sein de la photodiode peut être évacuée en partie par l'élément de conversion, de sorte que la quantité de charge
25 photoélectrique qui s'accumule effectivement au sein de la photodiode suite à l'arrivée de photons, peut suivre une progression non linéaire, au moins à partir d'un certain niveau de charge accumulée. De préférence, la relation non linéaire correspond à une progression linéaire aux bas niveaux de lumière puis à une progression logarithmique aux niveaux de lumière plus élevés. La réponse est obtenue par l'accumulation des photoélectrons pendant
30 le temps de pose ; la portion initiale linéaire de la réponse permet une bonne collecte des photoélectrons afin d'améliorer la sensibilité aux bas niveaux de lumière. Ensuite, la réponse passe progressivement en régime logarithmique grâce à l'élément de conversion

selon l'invention, qui génère une fuite plus importante de ces électrons hors de la photodiode. Cette portion de réponse logarithmique permet de compresser le signal et de créer une dynamique de fonctionnement plus étendue.

L'élément de conversion présente de préférence une conductivité non linéaire dépendant d'au moins un signal de commande qui lui est appliqué. L'élément de conversion peut être un transistor MOS, le ou les signaux de commande étant appliqués à la grille et/ou au drain du transistor. En variante, l'élément de conversion est un transistor bipolaire

De préférence, l'élément de conversion est un transistor à grille ou base virtuelle, dont le potentiel est ramené à celui du substrat par construction. Dans ce cas, le signal de commande peut être la tension de drain ou de collecteur.

L'élément de transfert de charge peut comporter des moyens d'abaissement de barrière de potentiel induit par polarisation de drain (DIBL ou Drain Induced Barrier Lowering). Cet abaissement de barrière de potentiel peut se faire en agissant sur la tension de drain ou de collecteur. Lorsque l'élément de conversion est un transistor bipolaire, celui-ci peut être de type BJT latéral ou BJT vertical, de préférence avec l'émetteur réalisé avec la zone dopée correspondant à la cathode de la photodiode et la base correspondant au substrat d'anode de la photodiode.

Le phénomène DIBL correspond à l'extraction des électrons de la source par le champ électrique induit par le drain. Quand la tension du drain est élevée, les électrons sortent plus facilement de la source. Ces électrons sont ensuite capturés par le drain, donnant naissance au courant drain/source. Ainsi, le courant drain/source est contrôlé à la fois par la tension de source et par la tension de drain. Le courant photoélectrique passe par la source et il est converti en une tension non-linéaire sur la source. Cette conversion est aussi contrôlée par la tension de drain, vue comme une commande.

Quand le réglage de la conversion non linéaire se fait par le phénomène DIBL la conversion non linéaire se fait avec la relation courant-tension entre le drain et la source ou entre l'émetteur et le collecteur, la grille ou la base ne jouant aucun rôle. Dans ce cas, on fixe par construction le potentiel du canal entre le drain et la source ou entre l'émetteur et le collecteur à celui du substrat, c'est-à-dire que l'on a une grille ou base virtuelle.

Les notions de transistor MOS à grille virtuelle ou de transistor BJT à base virtuelle tendent ainsi à se confondre. Pour cette raison, dans le texte suivant, on ne fait pas toujours de distinction entre les deux.

De préférence, ledit au moins un signal de commande est dépendant de la
5 température. L'invention permet alors une compensation de la variation de la réponse du capteur en fonction de la température, en contrôlant en fonction de la température les propriétés électriques de l'élément de conversion, notamment sa conductivité électrique.

Le capteur comporte avantageusement au moins un pixel de référence ayant même structure que le ou les pixels illuminés, mais protégé de la lumière incidente et
10 recevant une injection de charges simulant une condition d'éclairement et la génération de la charge photoélectrique par la photodiode.

Le signal de commande peut être asservi à un signal de sortie du pixel de référence ou d'un groupe de pixels de référence afin de maintenir le signal de sortie du pixel de référence ou de ce groupe de pixels de référence à une valeur constante quand la
15 température varie. Le même signal de commande ainsi déterminé peut être envoyé à tous les pixels du capteur. On peut ainsi compenser l'influence de la température sur la réponse des pixels actifs par une telle boucle de régulation.

Le signal de commande peut être dépendant de la nature de l'illumination, par exemple lumière du flash ou lumière non impulsionnelle, car il permet de contrôler via
20 l'élément de conversion l'intensité de formation de charge photoélectrique à partir de laquelle la progression de la tension de la photodiode passe de linéaire à non linéaire.

En particulier, si le capteur doit pouvoir réagir convenablement à un flash de lumière et que les pixels ne sont pas tous lus simultanément, il peut y avoir un intérêt à ce que le signal résultant de l'intégration dans le temps de l'éclairement soit prépondérant. On
25 peut décaler en agissant sur le signal de commande la transition linéaire vers non linéaire de la progression de la tension de façon à avoir une plage de progression linéaire la plus étendue possible

Le signal de commande peut ainsi être différent selon que la lumière correspond à une prise de vue sous flash, ou à une prise de vue sous lumière naturelle.

30 La photodiode est de préférence enterrée. De préférence, le pixel est réalisé de telle sorte que la charge résiduelle soit nulle après la lecture par transfert.

L'élément de conversion peut être un transistor formé par une zone dopée constituant le drain, avec de préférence un dopage de confinement sous cette zone de drain et un dopage de surface (« pinning layer ») de la photodiode se prolongeant à la surface du substrat en direction de la zone de drain, sans toutefois couvrir tout le canal.

5 Le signal de commande peut être appliqué au drain du transistor de conversion, le drain du transistor étant formé par un dopage enterré s'étendant à une profondeur supérieure ou égale à celle de transistors de lecture du pixel, notamment le transistor de sélection SEL. Cet arrangement renforce le phénomène DIBL et facilite le contrôle de l'élément de conversion par la tension de drain.

10 Le transistor de conversion peut comporter un drain ou collecteur enterré s'étendant au sein du substrat sous la photodiode. Ce drain ou collecteur enterré peut être commun à plusieurs pixels du capteur, voire à l'ensemble des pixels, tous les drains étant fusionnés en une seule couche. Cela simplifie la fabrication du capteur. La photodiode au-dessus du drain enterré peut aussi être vue comme constituant l'émetteur d'un transistor
15 bipolaire.

Dans des variantes de réalisation, la photodiode est éclairée par la face arrière du substrat. La zone dopée correspondant à la cathode de la photodiode peut se prolonger au-dessous de la zone dopée correspondant au drain du transistor. La zone dopée de surface de la photodiode peut se prolonger au-delà de la zone dopée correspondant à la
20 cathode de la photodiode.

L'élément de transfert de charge peut être un transistor MOS ou un transistor bipolaire exploitant un phénomène de DIBL extrême dit de Punch Through (ou PT), avec une tension suffisamment élevée sur le drain pour arracher des électrons de la source (zone dopée de la photodiode). L'élément de transfert de charge peut comporter un canal de
25 transfert déclenché par DIBL.

L'invention a encore pour objet, selon un autre de ses aspects, un procédé de compensation en température d'un capteur selon l'invention, dans lequel on agit sur ledit au moins signal de commande précité pour compenser l'influence de la température sur la fuite des charges photoélectriques de la photodiode. En effet, la température module la
30 facilité de fuite des électrons de la photodiode. Si la température augmente, les électrons fuient plus facilement, la réponse logarithmique arrive plus tôt. A l'inverse, quand la température diminue, la réponse logarithmique arrive plus tard. On peut agir sur l'élément

de conversion afin de compenser cette variation et obtenir une réponse stable. Une boucle de régulation peut être utilisée, associée à un ou plusieurs pixels de référence, pour maintenir ledit au moins un signal de commande à un niveau permet de compenser l'influence de la température. Le ou les pixels de référence sont de préférence des pixels qui reçoivent ledit au moins un signal de commande mais dans lesquels l'éclairage est simulé par injection d'un courant correspondant à un certain niveau d'illumination, ce ou ces pixels de référence étant masqués de la lumière incidente. La modulation de la commande de l'élément de conversion tend à maintenir inchangée la réponse du ou des pixels de référence. La même commande que celle appliquée au(x) pixel(s) de référence est appliquée aux pixels actifs, exposés à la lumière pour la formation de l'image.

D'autres caractéristiques et avantages de la présente invention ressortiront à la lecture de la description détaillée qui va suivre, d'exemples de mise en œuvre non limitatifs de celle-ci, et à l'examen du dessin annexé, sur lequel :

- Les figures 1 à 4, précédemment décrites, illustrent l'état de la technique,
- la figure 5 est un schéma électronique d'un pixel selon l'invention,
- la figure 6 illustre l'utilisation d'un transistor CMOS pour réaliser l'élément de conversion non-linéaire,
- la figure 7 représente la tension de cathode de la photodiode en fonction du courant photoélectrique,
- les figures 8 et 9 illustrent la charge stockée dans la photodiode correspondant à deux tensions V_{pin} différentes,
- la figure 10 illustre l'évolution de la réponse de la charge Q_{PD} d'un pixel en fonction de la variation de la tension de grille V_G ou de la tension V_{pin} ,
- les figures 11 et 12 sont des vues analogues aux figures 8 et 9, mais correspondant à deux températures différentes de fonctionnement du pixel,
- la figure 13 illustre la variation de la réponse d'un pixel en fonction de la température,
- la figure 14 illustre l'abaissement de la quantité de charge stockée en fonction de la tension de grille, en fonction du niveau d'illumination, par l'effet de la température,
- la figure 15 illustre la variation de la réponse du capteur en fonction de la tension de grille V_G ,

- la figure 16 illustre l'injection d'un courant au sein d'un pixel de référence,
- la figure 17 représente un exemple de traitement des signaux issus des pixels de référence du capteur à l'aide d'une boucle de régulation,

5 DIBL,

- la figure 18 illustre la relation entre I_D et V_{GS} en présence du phénomène

- la figure 19 illustre la modulation du courant I_D et de la tension V_s par le phénomène DIBL,

- la figure 20 illustre l'utilisation d'un transistor bipolaire pour réaliser l'élément de conversion,

10

- les figures 21 à 27 représentent des exemples de réalisation de structures de pixel,

- la figure 28 est un chronogramme de lecture d'un pixel,
- la figure 29 illustre la possibilité d'associer plusieurs photodiodes à un même nœud capacitif,

15

- la figure 30 illustre la possibilité de réaliser une structure tampon dans un pixel, et

- la figure 31 représente un exemple de capteur optique selon l'invention.

La figure 31 représente un exemple de capteur 100 selon l'invention. Ce capteur 100 comporte de façon conventionnelle une matrice (N lignes et M colonnes) de pixels actifs 10 et un ou plusieurs pixels de référence 10' protégés de la lumière incidente. Le ou les pixels 10' sont identiques aux pixels actifs 10, mis à part le fait qu'il sont protégés de la lumière incidente, et qu'un niveau d'éclairement non nul est simulé par injection d'un courant, comme expliqué plus loin.

20

Le capteur 100 peut comporter des moyens permettant d'adresser les pixels, tels qu'un contrôleur de ligne 101 et des circuits de lecture 102 et de balayage colonne 103, de façon classique, ainsi qu'un circuit d'interface 105. Le contrôleur de ligne 101 génère des signaux de contrôle pour chaque ligne sélectionnée. Pour chaque ligne sélectionnée, le chronogramme de la figure 2 peut être appliqué. L'ensemble de sortie de cette ligne sélectionnée entre dans le circuit de lecture 102 où les doubles lectures sont traitées. Ce circuit est contrôlé par le circuit de balayage de colonne permettant de lire les pixels. Le circuit de lecture peut être soit analogique soit numérique où une conversion analogique-numérique est incorporée.

30

Conformément à un aspect avantageux de l'invention, le capteur peut comporter un circuit 106 de compensation de la température. Le pixel ou groupe de pixels de référence 10' reçoit les mêmes signaux de contrôle et génère un signal de sortie qui est traité dans le circuit de compensation en comparant avec un niveau de référence prédéfini.

5 Ce circuit génère un signal de pilotage vers tous les pixels, y compris le ou les pixels de référence, afin de compenser la variation de réponse du pixel en fonction de la température, ainsi que cela sera expliqué plus en détail par la suite.

Pour des applications où la variation de la réponse de pixel en fonction de la température est tolérée, il est possible de supprimer ce circuit de compensation ainsi que le
10 ou les pixels de référence. Dans ce cas, un signal électrique fixe est appliqué aux pixels dans la matrice. L'exemple d'un tel cas est un capteur monté sur un TEC (thermal electric cooler) régulé en température. Ce signal de commande fixe vise par exemple à conserver une progression linéaire à la réponse du capteur aux bas niveaux de lumière, en fonction des applications visées.

15 L'invention n'est pas limitée à un nombre de pixels particulier ni à un agencement des pixels sous forme matricielle ; les pixels peuvent être réduits à une ligne ; à la limite, le capteur peut ne comporter qu'un seul pixel actif.

La figure 5 représente de façon schématique un exemple de pixel 10 d'un capteur optique selon l'invention.

20 Ce pixel 10 comporte une photodiode 11, de préférence enterrée, qui est connectée à un élément de conversion courant-tension non-linéaire 12, de préférence ayant une relation courant-tension proche d'une fonction logarithmique, notamment aux forts éclairagements afin de générer une tension non-linéaire sur la cathode 13 de la photodiode. Un dispositif de transfert de charge 14 vers un dispositif 15 de réception de la charge
25 permet d'avoir accès à la charge stockée dans la photodiode, représentative du niveau d'exposition à la lumière de la photodiode.

L'élément de conversion non-linéaire 12 peut être contrôlé par un signal électrique provenant d'un circuit de contrôle non apparent sur la figure 5, tel que produit par le circuit 106 mentionné plus haut, ce signal électrique étant de préférence une fonction
30 de la température de façon à compenser son influence mais pouvant aussi en variante résulter d'une programmation volontaire. Ce circuit de contrôle est préférentiellement intégré sur la même puce que les pixels.

Dans un exemple de mise en œuvre de l'invention, illustré à la figure 6, un transistor MOS constitue l'élément de conversion non-linéaire 12 et le dispositif de transfert de charge 14 est lui aussi constitué par un transistor MOS.

5 Dans un pixel de taille courante allant de quelques microns jusqu'à quelques dizaines de microns, le photo-courant généré par la photodiode est très faible. Par exemple, une photodiode de 10µm par 10µm ne génère environ que 10nA avec une illumination directe de 100 Klux.

A ce niveau de courant, le transistor de conversion non-linéaire 12 opère en mode sous-seuil (« subthreshold » en anglais). Le courant de drain I_D peut alors être
10 exprimé par l'équation suivante :

$$I_D = I_O e^{\frac{V_G}{\eta V_T}} \left(e^{\frac{V_S}{V_T}} - e^{\frac{V_D}{V_T}} \right) \quad (1)$$

Dans cette équation, V_G désigne la tension de grille de l'élément de conversion, V_S la tension de la source, V_D la tension du drain, $V_T = kT/q$, k représentant la constante de Boltzmann et T la température absolue et η est une constante légèrement supérieure à 1.

15 Quand on applique une tension V_D suffisamment grande devant V_T et sachant que η est proche de 1, la formule (1) peut être simplifiée en :

$$I_D = I_O e^{\frac{V_G - V_S}{V_T}} \quad (1')$$

Etant donné que $V_S = V_{PD}$ et que $I_D = I_{ph} + I_{dark}$, avec I_D le courant de drain de l'élément de conversion, I_{ph} le photo-courant et I_{dark} le courant dans l'obscurité, la tension
20 sur la cathode de la photodiode est donnée par la relation :

$$V_{PD} = V_S = V_G - V_T \log(I_{ph} + I_{dark}) + V_T \log I_O \quad (2)$$

L'intensité de formation de la charge photoélectrique correspond au photocourant I_{ph} . La figure 7 est une représentation graphique de la tension de cathode de la photodiode en fonction du courant photoélectrique I_{ph} , laquelle est logarithmique, sauf à
25 très faible niveau de lumière. Cette tension décroissante signifie que le nombre d'électrons libres stockés dans la cathode de la photodiode augmente en fonction de l'intensité lumineuse, de façon essentiellement logarithmique si l'on ignore la variation de la capacité de jonction de la photodiode. Cette approximation est valable car la variation de la tension est faible en raison de la compression logarithmique apportée par le transistor de
30 conversion.

Quand la photodiode est une photodiode enterrée, les électrons désertent totalement la cathode quand la tension de la cathode atteint la valeur V_{pin} . La figure 8 illustre le cas où la tension V_{pin} est inférieure à la tension maximale possible si la photodiode n'est pas une photodiode enterrée. Dans ce cas, quand le photo-courant est en dessous d'un certain niveau et la tension sur la cathode atteint la valeur V_{pin} , il n'y a plus de charge stockée dans la photodiode. Toute charge photo-électrique est évacuée par le transistor de conversion non-linéaire.

Quand la tension V_{pin} est supérieure à la tension maximale possible sur la source du transistor de conversion non-linéaire, comme illustré à la figure 9, la cathode de la photodiode est chargée à la tension V_{pin} par le transistor de transfert après un transfert de charge complet. Dans ce cas, la tension de la source du transistor, qui est également la tension de la cathode de la photodiode, est aussi polarisée à la valeur V_{pin} . D'après la relation (1') ci-dessus, le courant dans le transistor de conversion est quasi-nul. L'excès de courant correspondant à $I_{ph} + I_{dark}$ crée une accumulation de charges dans la photodiode au début de son exposition à la lumière, après le transfert complet de sa charge par le transistor de transfert TX.

Cette accumulation est essentiellement linéaire jusqu'à ce que la tension de la photodiode V_{PD} touche la courbe de réponse non-linéaire fixée par le transistor de conversion où pratiquement toute charge photoélectrique est évacuée par ce transistor de conversion. Ensuite l'évolution de la quantité de charge stockée suit le triangle logarithmique comme dans le cas de la figure 8.

Si l'on trace la quantité de charge stockée dans la photodiode en fonction de l'évolution de la tension V_{pin} et de la tension V_G , on obtient une famille de courbes telle qu'illustrée par la figure 10. La valeur maximale possible de la tension de la cathode V_{PD} de la photodiode est conditionnée par la tension V_G sur la grille du transistor de conversion selon la relation (3) ci-dessus.

La tension V_{pin} étant fixe par construction, la variation de la tension de grille V_G du transistor de conversion provoque une variation de même nature que la variation de la tension V_{pin} mais dans un sens opposé. Une plus grande valeur V_{pin} ou une plus faible valeur V_G créent une réponse initiale essentiellement linéaire suivie par une réponse logarithmique. Il est préférable de créer une réponse non-linéaire ayant une portion initiale

linéaire car elle permet de conserver toute la charge photo-électrique à bas niveau de lumière.

Le dispositif de réception de charge peut être un nœud de diffusion flottante, comme cela est connu pour un pixel 4T.

5 Avant la lecture de la charge de la photodiode, le nœud capacitif FD est pré-chargé à une tension initiale plus haute que la tension V_{pin} de la photodiode. Le transistor de transfert TX est actionné ensuite.

10 Une partie de la charge stockée dans la jonction de la photodiode est transférée au nœud capacitif FD via ce transistor de transfert TX. La tension de la photodiode augmente et celle du nœud capacitif FD diminue jusqu'à atteindre un équilibre. La variation de la tension du nœud capacitif FD renseigne sur la quantité de charge transférée de la photodiode vers le nœud capacitif FD. De préférence, la tension initiale du nœud capacitif FD est suffisamment haute pour que la tension sur la photodiode puisse atteindre la tension V_{pin} à la fin du transfert. Dans ce cas, le transfert est total et la photodiode est
15 complètement vidée de charges mobiles.

La tension sur la grille du transistor MOS de conversion peut être choisie pour que quand la tension V_{pin} est atteinte, le courant dans le transistor MOS de conversion soit très faible, et idéalement génère moins d'un électron avec le temps de pose utilisé. Après qu'un transfert de charge complet ait eu lieu, un nouveau cycle d'acquisition peut
20 commencer.

Dans une variante, comme illustré à la figure 30, le dispositif de réception de charge est une structure tampon PD2 ayant même structure que la photodiode enterrée PD1 et jouant un rôle de mémoire de charge, étant protégée de la lumière incidente par un masque 210. Cette structure tampon PD2 est réalisée avec une tension V_{pin} plus haute que
25 celle de la photodiode PD1, de façon à permettre l'écoulement de la charge de la photodiode PD1 vers la structure tampon PD2. Elle peut être de plus petites dimensions que la photodiode dont elle reçoit la charge, car elle n'a pas à générer de courant photoélectrique. Cette configuration est utile pour réaliser un capteur dit « snapshot », où les charges respectives de toutes les photodiodes sont transférées simultanément dans les
30 structures tampon associées, lesquelles sont lues ensuite séquentiellement, ce qui évite la déformation de l'image dans le cas d'objets en mouvement. Le transfert de la charge d'une photodiode enterrée PD1 vers la structure tampon associée PD2 peut s'effectuer via un

élément de transfert tel qu'un transistor MOS par exemple, commandé par un signal TX1. Le transfert de la charge de la structure tampon PD2 vers un nœud capacitif FD en vue de sa lecture peut être effectué à l'aide d'un autre élément de transfert tel qu'un autre transistor MOS par exemple, commandé par un signal TX2. Le signal TX1 est appliqué à tous les transistors de transfert vers les structures tampon PD2, tandis que le signal TX2 est appliqué séquentiellement.

La dépendance thermique de la réponse du pixel de la présente invention, selon l'équation (2) ci-dessus, provient de V_T , I_o et I_{dark} .

I_{dark} peut être négligé car le courant d'obscurité dans une photodiode enterrée peut être réduit à une très faible valeur par un procédé de fabrication moderne. La dépendance de V_T avec la température est proportionnelle à la température absolue. Elle peut être corrigée assez facilement avec une correction de gain telle que rencontrée classiquement au sein d'une caméra.

Le courant I_o du transistor de conversion a une forte dépendance à la température car typiquement il double tous les 6-7°C. Cette variation déforme la courbe de réponse en changeant la tension maximale possible sur la cathode de la photodiode comme le montrent les figures 11 et 12. La quantité de charge stockée dans la photodiode est aussi impactée par la température, comme illustré sur la figure 13 où l'on voit que l'augmentation de la température réduit la quantité de charge stockée dans la cathode de la photodiode. Enfin, bien que la tension V_{pin} soit fixée par construction par la structure physique de la photodiode, elle change aussi avec la température T .

La figure 10 montre qu'en modulant la tension de grille V_G du transistor de conversion, on peut produire le même effet que la variation de la tension V_{pin} , et la variation de la réponse avec la température, illustrée par la figure 13, peut ainsi être compensée par une modulation adéquate de la tension V_G en fonction de la température.

La figure 14 montre qu'en baissant la tension de grille V_G à $V_G - dV_G$ quand la température augmente, on peut augmenter la capacité de stockage initiale de charge pour la photodiode et ainsi obtenir la même courbe de réponse.

De la formule (3), on peut constater qu'une modulation de la tension de grille V_G permet de compenser cette variation si l'on peut garder la somme $V_G + V_T * \text{Log } I_o$ constante.

La figure 15 illustre une possibilité de mise en œuvre d'une compensation de la température, en utilisant un ou plusieurs pixels de référence, masqués par une couche opaque à la lumière, telle qu'une couche de métal par exemple, comme le ou les pixels 10' précités. On injecte comme illustré à la figure 16 un courant électrique dans la ou les photodiodes de ces pixels de référence en simulant le courant photo-électrique. Ce courant est suffisamment fort pour que ce ou ces pixels de référence travaillent en régime logarithmique. L'injection de ce courant dans la photodiode d'un pixel de référence peut être effectuée à travers une résistance électrique reliée à une source de tension qui génère un courant dans le même sens que le courant photoélectrique généré par la photodiode sous l'effet de son illumination. En variante, cette injection de courant dans la photodiode d'un pixel de référence est effectuée à travers une capacité reliée à une source de tension en rampe qui génère un courant dans le même sens que le courant photoélectrique généré par la photodiode.

Ainsi, au lieu de créer un niveau de référence correspondant au niveau noir, on crée un niveau de référence à un certain niveau d'éclairement en simulant électriquement cet éclairement sur le ou les pixels de référence. On évite ainsi les inconvénients liés à l'incidence sur le signal de référence de la lumière parasite, qui est relativement moindre à un niveau d'éclairement élevé. Le courant injecté simule par exemple un niveau d'éclairement d'au moins 10 000 lux.

Toute variation de température décale la transition linéaire-logarithmique et impacte la réponse de ce ou ces pixels de référence. On peut ajuster la tension de grille V_G pour que la réponse de ce ou ces pixels de référence soit toujours à un niveau prédéfini, grâce à une boucle de régulation telle qu'illustrée à la figure 17. Cette opération permet de supprimer efficacement la dépendance à la température de la réponse des pixels. On voit sur la figure 17 que les pixels 10 et 10' reçoivent le même signal de commande sur l'élément de conversion, en l'espèce la même tension de grille V_G dans l'exemple illustré. Ce signal de commande est généré de façon à maintenir le signal issu des pixels de référence à une valeur de consigne V_{consigne} . Dans le cas d'une pluralité de pixels de référence 10', la valeur moyenne issue de ces pixels peut être utilisée comme signal de sortie.

Le ou les pixels de référence 10' sont de préférence placés sur le substrat du capteur afin d'avoir une température la plus proche possible de celle des pixels actifs.

Plusieurs pixels ou groupes de pixels de référence peuvent être placés à différentes positions sur le capteur afin de bien mesurer la température du substrat. La valeur moyenne des pixels de référence peut être utilisée pour faire cette compensation.

La régulation peut se faire de façon analogique. En variante, il est possible
5 d'effectuer une réalisation digitale à l'aide d'un ADC et d'un DAC associés à un processeur de traitement.

Dans une variante, la compensation est réalisée à l'aide d'une sonde de température qui fournit la température à un circuit comportant un contrôleur muni d'une mémoire dans laquelle est enregistrée une table de correspondance qui génère directement
10 pour chaque valeur de température une valeur correspondante pour le signal de commande, par exemple la tension de grille V_G du transistor de conversion dans l'exemple qui vient d'être décrit en référence à la figure 6. La table de correspondance peut être obtenue au préalable par une phase de calibration.

Dans le cas où la température est peu variable lors de l'utilisation du capteur ou
15 dans le cas où la dépendance à la température est tolérée, il est possible d'appliquer une tension de commande fixe sur la grille V_G en fonction de la réponse non-linéaire voulue.

Le ou les pixels de référence sont avantageusement utilisés pour effectuer une compensation de la température.

L'élément de conversion peut être réalisé de multiples façons, en structure
20 MOS ou bipolaire.

Avantageusement, l'élément de conversion fait intervenir dans sa conception, notamment lorsqu'il s'agit d'un transistor MOS, le phénomène dit DIBL (abaissement de barrière induit par le drain, ou « Drain Induced Barrier Lowering »), qui peut être assez prononcé dans un transistor MOS à canal court. Ce même phénomène est observé aussi
25 dans un transistor BJT quand la base est faiblement dopée, par exemple inférieure à 10^{17} atomes par cm^3 . Ce phénomène est une influence électrostatique du drain sur la source. Une tension plus haute du drain facilite la sortie des électrons depuis la source. Comme le montre la figure 18, l'augmentation de la tension du drain V_D équivaut à une augmentation de la tension de grille V_G avec la même tension de drain. On peut aussi dire que le
30 phénomène DIBL module le courant I_o dans un transistor MOS sous seuil. Cette modulation du courant I_o peut annuler la contribution liée à la température et ainsi réaliser une compensation de la réponse d'un pixel selon la présente invention.

Dans un procédé de fabrication standard CMOS, le phénomène DIBL est minimisé par des dopages spéciaux dans la structure de transistor. Le chapitre sur la structure MOSFET du livre « Physics of Semiconductor Devices » par S.M. Sze édité par John WILEY and Sons Inc. 1981 donne une description assez détaillée de ces optimisations. Dans le cadre de la présente invention, il est préférable de conserver suffisamment ce phénomène afin de pouvoir créer une compensation du courant dans la plage de variation en température. L'une des méthodes efficaces est de réduire le dopage du substrat sous la grille Par exemple, on peut réduire le dopage du substrat sous la grille à un niveau compris entre 10^{14} et 10^{17} atomes par cm^3 et d'augmenter la profondeur de dopage pour le drain, par exemple à la même valeur (à 30 % près) que la longueur du canal, sans trop réduire la longueur de canal, la profondeur étant ainsi par exemple comprise entre 0,25 micron et 2 microns.

L'avantage de cette approche exploitant le phénomène DIBL est la possibilité de mettre une tension fixe sur la grille et de créer la compensation par la modulation de la tension du drain du transistor de conversion. Dans ce cas, on peut choisir d'utiliser une tension V_G égale à zéro pour la grille du transistor de conversion. Une grille polarisée à 0V est avantageusement remplacée par une fine couche 110 de fort dopage du type P en surface, en contact avec le substrat P tel qu'illustré à la figure 19, pour un substrat de type P dans lequel dans la cathode de la photodiode est constituée par un dopage N.

La grille virtuelle ainsi constituée ne souffre pas d'une dispersion de la tension de seuil induite par la charge piégée dans l'oxyde de la grille comme dans un transistor conventionnel. Un dopage suffisamment fort est préférable, par exemple supérieur à 10^{17} atomes par cm^3 afin de rendre le niveau de Fermi stable en surface et aussi supprimer le courant de fuite en surface. On peut aussi utiliser un substrat sans dopage supplémentaire pour ce transistor de conversion, c'est-à-dire un transistor dit natif. Le dopage est assuré simplement par le dopage uniforme pendant la fabrication du wafer silicium., le dopage le plus courant étant de 10^{15} atomes par cm^3 .

La tension de modulation du drain du transistor de conversion peut être générée avec les mêmes méthodes que celles proposées plus haut pour la compensation en jouant sur la tension de grille V_G , ici remplacée par une modulation de la tension de drain V_D .

L'élément de conversion non-linéaire peut être également un transistor bipolaire comme illustre à la figure 20. Dans ce cas, le collecteur est assimilé au drain, la

base à la grille et l'émetteur à la source du transistor MOS décrit plus haut. La formule (3) peut être réécrite sous la forme :

$$V_{PD} = V_E = V_B - V_T \log(I_{ph} + I_{dark}) + V_T \log I_O \quad (4)$$

Avec V_E la tension de l'émetteur et V_B la tension de la base.

5 Le même mécanisme de compensation s'y applique également, et l'on peut agir sur la tension de la base comme signal de commande, ou mieux jouer sur la tension du collecteur, comme décrit ci-après.

La structure illustrée à la figure 21 a) est incompatible avec une photodiode enterrée car il est nécessaire de créer une interconnexion explicite entre l'émetteur et la cathode de la photodiode enterrée. Un contact sur la cathode nécessite qu'une partie de la cathode touche la surface du silicium.

La configuration préférée avec une photodiode enterrée est de connecter la base au substrat qui constitue l'anode de la photodiode enterrée, comme illustré à la figure 21 b). Dans ce cas, seule la modulation en tension du collecteur permet de créer une compensation en température.

Comme avec une grille virtuelle, le dopage dans la zone de la base est avantageusement faible pour deux raisons. La première est l'intérêt d'avoir un phénomène DIBL relativement prononcé, par exemple supérieur à 50mV/V (1V sur le drain induisant un changement du seuil de 50 mv) pour la compensation de la température. La seconde est que l'on a besoin d'une tension maximale assez élevée sur la cathode de la photodiode afin de pouvoir atteindre la tension V_{pin} de la photodiode enterrée. Si ce dopage n'est pas faible, on doit travailler avec une tension V_{pin} très proche de zéro, voire négative, pour obtenir une progression linéaire initiale de la réponse, permettant d'assurer une bonne sensibilité en bas niveau de lumière.

25 Il est intéressant d'utiliser un substrat faiblement dopé réalisé par épitaxie sans dopage supplémentaire pour la base de ce transistor. L'utilisation du dopage natif dans un substrat réalisé par épitaxie donne aussi une meilleure uniformité en dopants dans un capteur faisant appel à ce type de pixel.

Il est aussi à noter que le drain ou le collecteur du transistor de conversion non-linéaire est polarisé à une tension haute, typiquement proche de la tension d'alimentation du capteur. Donc la diffusion drain ou du collecteur aspire aussi des électrons créés par la lumière incidente. Cette concurrence réduit le rendement quantique de la photodiode. Un

dopage du type P peut former un écran électrostatique repoussant une partie de ces électrons vers la photodiode enterrée.

On a représenté sur la figure 22 une réalisation selon l'invention avec un transistor de conversion MOS classique. On peut utiliser comme illustré une diffusion flottante FD pour réceptionner et mesurer la quantité de charge stockée dans la photodiode enterrée, sous éclairage. La partie suiveur de tension pour la lecture de la tension sur la diffusion flottante FD est représentée de façon schématique car elle peut être réalisée facilement avec des transistors conventionnels disponibles dans un procédé de fabrication CMOS classique.

On a illustré sur la figure 23 une variante avec un dopage de confinement 140 sous la zone dopée de drain du transistor de transfert et sous celui du transistor de conversion. Ce dopage de confinement est dans l'exemple décrit de type p+, le substrat est de type p. Le dopage de confinement s'étend à une profondeur supérieure à la zone dopée constituant la cathode de la photodiode.

Dans la réalisation illustrée à la figure 24, le signal de commande est constitué par la tension de drain du transistor de conversion. La grille est au même potentiel que le substrat, et elle est qualifiée de grille « virtuelle ». La zone de dopage de surface de la photodiode se prolonge en 115 au-delà de la zone dopée de la photodiode constituant la cathode. Cette réalisation fait appel au phénomène DIBL dans un transistor de conversion à grille virtuelle polarisée à zéro. Afin d'accentuer le phénomène DIBL, le dopage du drain du transistor de conversion est fait avec une profondeur d supérieure à celle des transistors de lecture du pixel, réalisés de façon conventionnelle, notamment du transistor de sélection SEL. Cette profondeur peut être au moins égale à celle de la zone NPD de la photodiode enterrée, comme illustré. La grille virtuelle en dopage P+ se connecte avec la couche de protection 110 de la photodiode enterrée.

La zone NPD dopée N de la photodiode enterrée joue le rôle de la source du transistor de conversion. On peut éventuellement laisser un gap 150 entre la grille virtuelle et le drain afin de limiter le courant de fuite dû à l'effet tunnel causé par leur très forte dose de dopage.

Un dopage de confinement est avantageusement réalisé sous le drain du transistor de conversion, de même que sous le transistor de transfert.

Dans la réalisation, illustrée à la figure 25, qui est relativement compacte, un transistor bipolaire ayant sa base connectée au substrat 169 constitué par l'anode de la photodiode enterrée joue le rôle de l'élément de conversion non-linéaire. Le collecteur 170 du transistor de conversion avec le phénomène DIBL accentué est placé sous la photodiode enterrée. Puisque les collecteurs des transistors des différents pixels partagent la même tension, on peut les fusionner ensemble. Le collecteur enterré 170 peut être polarisé pour l'ensemble des pixels via un contact en surface par un dopage n suffisamment profond (non apparent sur la figure 25), traversant le premier substrat P 169.

La réalisation illustrée à la figure 26 donne une configuration qui est adaptée à un pixel à éclairage par la face arrière 171. Le transistor de conversion est un transistor bipolaire dont la base est connectée au substrat constitué par l'anode de la photodiode et la compensation de la température se fait par le phénomène DIBL entre le collecteur et la photodiode enterrée (de facto l'émetteur de ce transistor).

Dans la réalisation illustrée à la figure 27, le transistor de transfert est un transistor BJT ou MOS à grille virtuelle dont la tension de grille est celle du substrat. On exploite le phénomène DIBL pour extraire la charge stockée dans la photodiode. Une capacité CX est connectée entre le signal de command du transfert TX et le nœud capacitif FD. Après la réinitialisation du nœud capacitif FD, le signal TX passe à un niveau supérieur. Cette surtension est transmise sur le nœud capacitif FD via la capacité CX et provoque un courant de passage par l'effet DIBL extrême (dit aussi PUNCH THROUGH ou PT). Ce courant permet de transférer la charge de la photodiode enterrée sur la capacité CX. Sur cette figure, la photodiode est éclairée par la face arrière, et la zone dopée constituant la cathode de la photodiode se prolonge par une zone 130 sous le drain 120 du transistor de conversion. La zone de dopage de surface, de type p+ dans le cas d'un substrat de type p, se prolonge également en 115 au-dessus de la zone 130 vers le drain 120, pour supprimer le courant de fuite en surface.

L'avantage est que le transfert par PUNCH THROUGH se fait dans le volume du silicium donc la couche P+ peut mieux couvrir la cathode de la photodiode enterrée. Ceci réduit encore le courant d'obscurité. Le procédé de fabrication peut être éventuellement plus simple.

Pour toutes ces réalisations, la lecture est faite de la même façon qu'un pixel 4T traditionnel dont le chronogramme des signaux est illustré à la figure 2. La figure 28 donne un chronogramme de fonctionnement applicable à toutes les réalisations.

Les réalisations décrites ci-dessus peuvent gagner en compacité en fusionnant le nœud capacitif FD et les transistors impliqués dans la lecture de la tension du nœud capacitif FD. Dans ce cas, plusieurs photodiodes enterrées associées à leur élément de conversion non-linéaire peuvent être connectées sur le même nœud capacitif FD via des transistors de transfert respectifs, comme illustré à la figure 29. Ces différentes photodiodes peuvent être lues séquentiellement, l'une après l'autre, avec le chronogramme de contrôle de la figure 2. Cette technique de compactage est couramment utilisée dans des capteurs d'image à pitch réduit.

L'invention n'est pas limitée aux exemples qui viennent d'être décrits. En particulier, les types de porteurs n et p peuvent être inversés, un substrat p devenant un substrat n, un dopant n devenant un dopant p et inversement.

Diverses modifications peuvent être apportées aux structures décrites. Par exemple, la réalisation de la figure 24 peut être réalisée sans le dopage de confinement sous le transistor de conversion non linéaire et le transistor de transfert.

REVENDICATIONS

1. Capteur optique qui comporte un ou plusieurs pixels (10) à transfert de charge comportant chacun une photodiode enterrée générant une charge photoélectrique sous éclairage, un élément de conversion (12) ayant une conductivité non linéaire dépendant d'au moins un signal de commande qui lui est appliqué, recevant au moins une partie de cette charge photoélectrique et tendant à imposer à la photodiode un potentiel satisfaisant à une relation non linéaire avec l'intensité de génération de la charge photoélectrique de sorte que la relation non linéaire corresponde à une progression linéaire aux bas niveaux de lumière puis à une progression logarithmique aux niveaux de lumière plus élevés, et un élément de transfert de charge (14) pour lire la charge stockée par la photodiode de telle sorte que la charge résiduelle dans celle-ci soit nulle après la lecture par transfert.

2. Capteur selon la revendication précédente, l'élément de conversion étant un transistor MOS, le ou les signaux de commande étant appliqués à la grille et/ou au drain du transistor.

3. Capteur selon l'une des revendications 1 et 2, l'élément de conversion étant un transistor bipolaire, notamment de type BJT latéral ou BJT vertical, de préférence avec l'émetteur réalisé par la zone dopée correspondant à la cathode de la photodiode et la base correspondant au substrat d'anode de la photodiode, le signal de commande étant appliqué sur le collecteur du transistor.

4. Capteur selon la revendication 2 ou 3, comportant un dopage de confinement étant sous la zone de drain/collecteur.

5. Capteur selon la revendication 2 ou 3, le drain/collecteur du transistor étant formé par un dopage ayant une profondeur supérieure ou égale à celle de transistors de lecture du pixel.

6. Capteur selon l'une des revendications 2 et 3, l'élément de conversion comportant un drain ou collecteur enterré, commun à plusieurs pixels du capteur.

7. Capteur selon la revendication 2 ou 3, la zone dopée correspondant à la cathode de la photodiode se prolongeant au-dessous d'une zone dopée correspondant au drain/collecteur du transistor de conversion.

8. Capteur selon la revendication précédente, la photodiode étant éclairée par une face arrière du substrat.

9. Capteur selon l'une quelconque des revendications précédentes, ledit au moins un signal de commande étant dépendant de la température.

5 10. Capteur selon l'une quelconque des revendications précédentes, comportant au moins un pixel de référence ayant même structure que le ou les pixels illuminés, protégé de la lumière incidente et recevant une injection de charges simulant une condition d'éclairage.

10 11. Capteur selon la revendication précédente, ledit au moins un signal de commande étant asservi au signal de sortie du pixel de référence ou d'un groupe de pixels de référence, afin de maintenir le signal de sortie du pixel de référence ou de ce groupe de pixels de référence à une valeur constante.

12. Capteur selon l'une quelconque des revendications précédentes, l'élément de transfert de charge (14) étant un transistor MOS.

15 13. Capteur selon la revendication précédente, l'élément de transfert de charge (14) comportant des moyens d'abaissement de barrière de potentiel induit par polarisation de drain.

14. Capteur selon l'une quelconque des revendications 1 à 11, l'élément de transfert de charge (14) étant un transistor bipolaire.

20 15. Capteur selon la revendication précédente, l'élément de transfert de charge (14) comportant des moyens d'abaissement de barrière de potentiel induit par polarisation de collecteur.

25 16. Capteur selon l'une quelconque des revendications précédentes, l'élément de conversion (12) étant un transistor à grille ou base virtuelle, dont le potentiel est ramené à celui du substrat.

17. Capteur selon la revendication précédente, le signal de commande étant la tension de drain ou de collecteur.

30 18. Procédé de compensation en température d'un capteur selon l'une quelconque des revendications précédentes, dans lequel on agit sur ledit au moins un signal de commande afin de compenser l'influence de la température sur la fuite des charges photoélectriques de la photodiode.

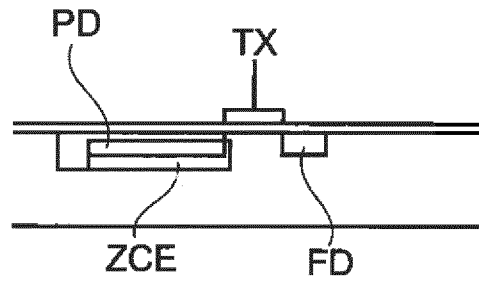


Fig. 1
ETAT DE LA TECHNIQUE

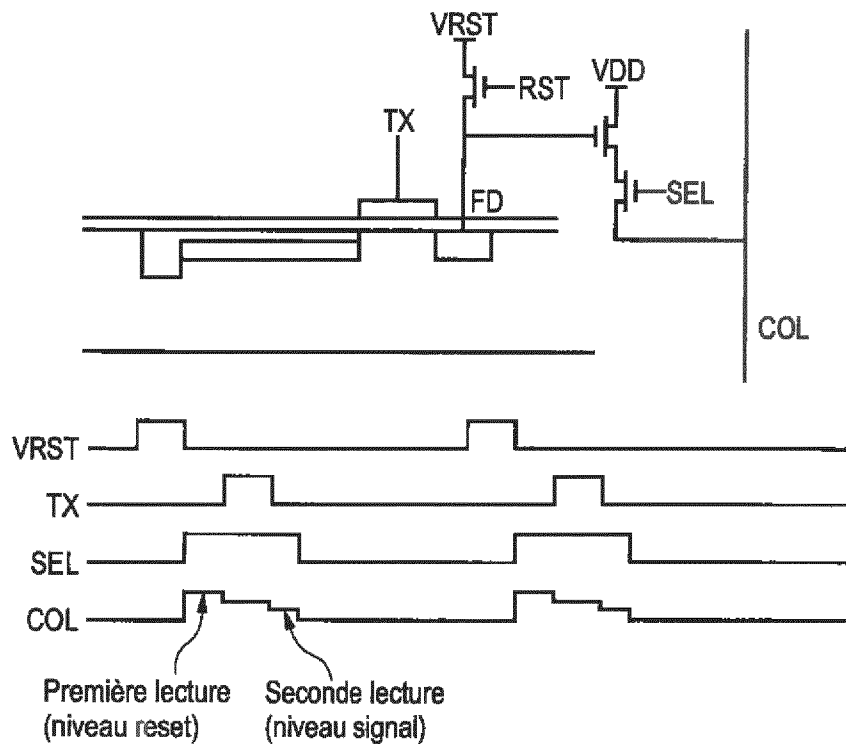


Fig. 2
ETAT DE LA TECHNIQUE

2/16

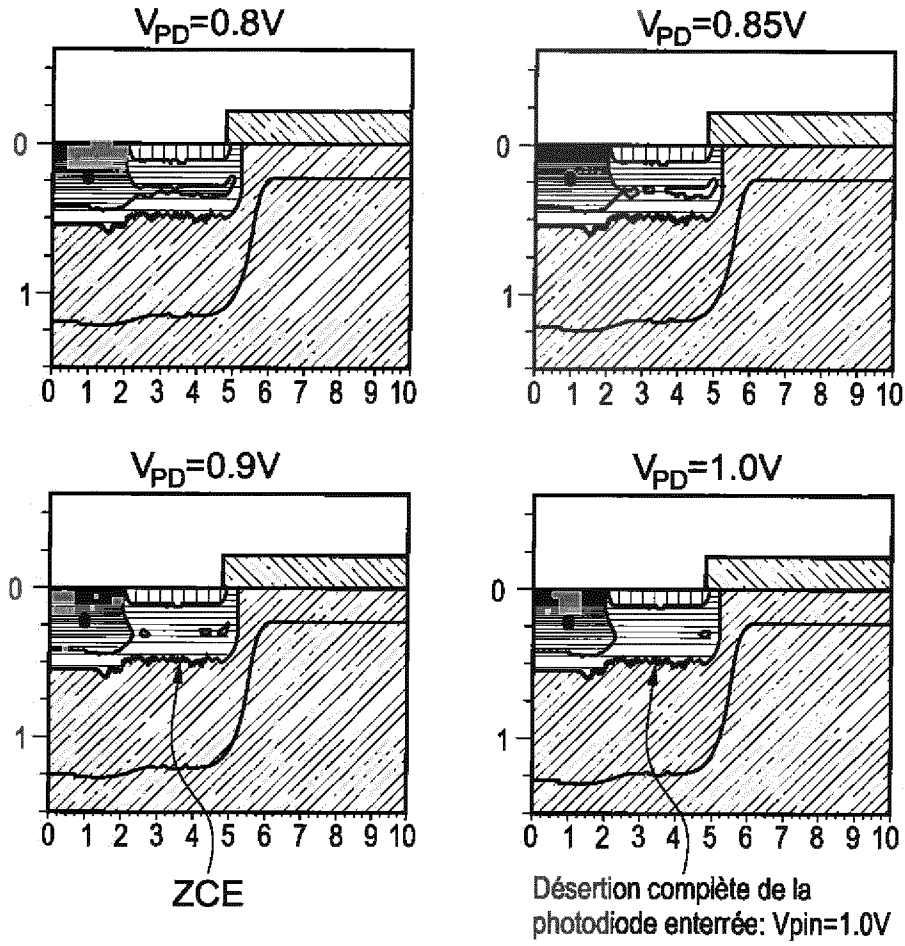


Fig. 3
ETAT DE LA TECHNIQUE

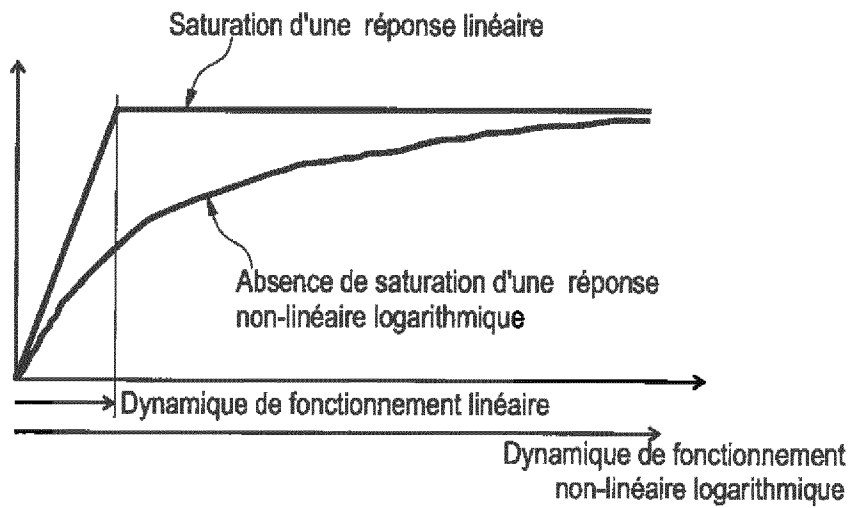


Fig. 4
ETAT DE LA TECHNIQUE

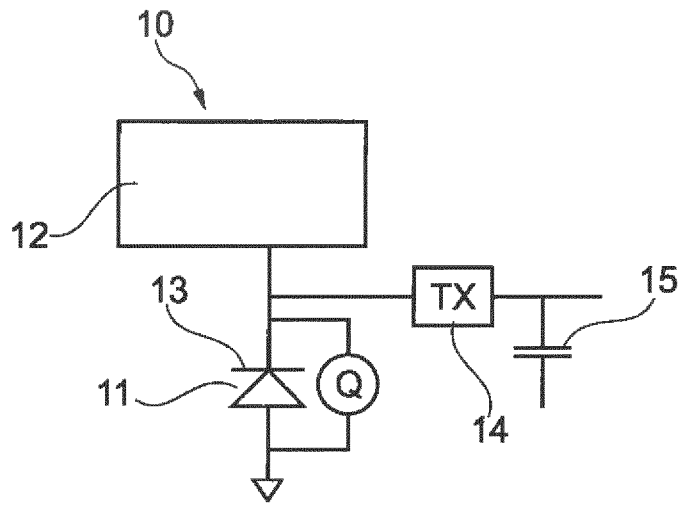


Fig. 5

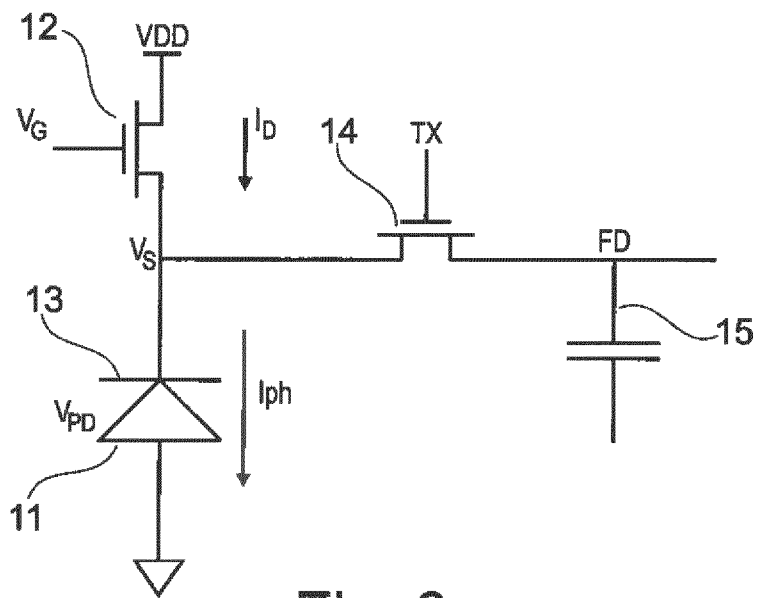


Fig. 6

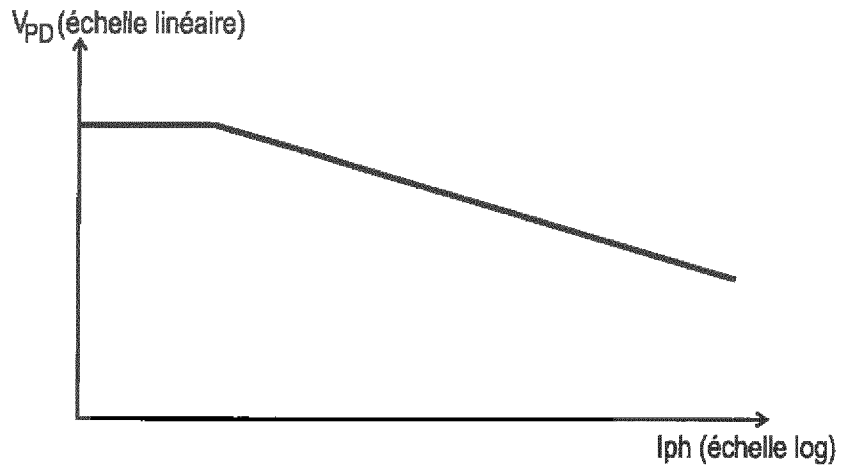


Fig. 7

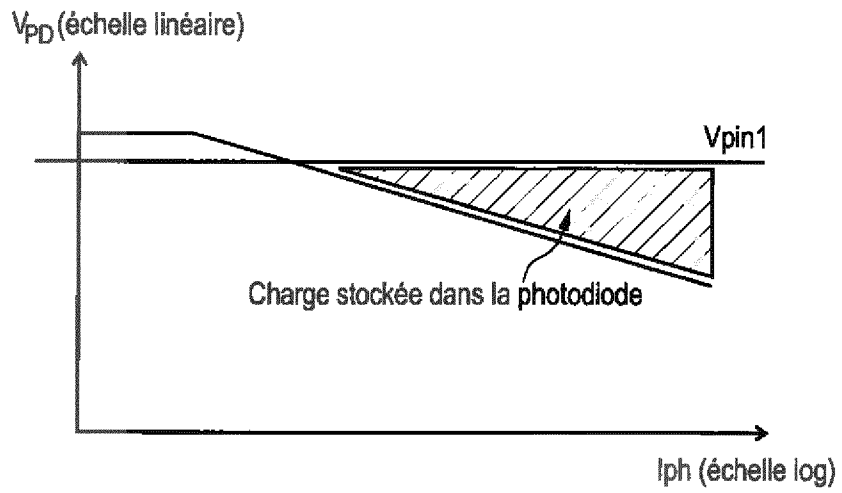


Fig. 8

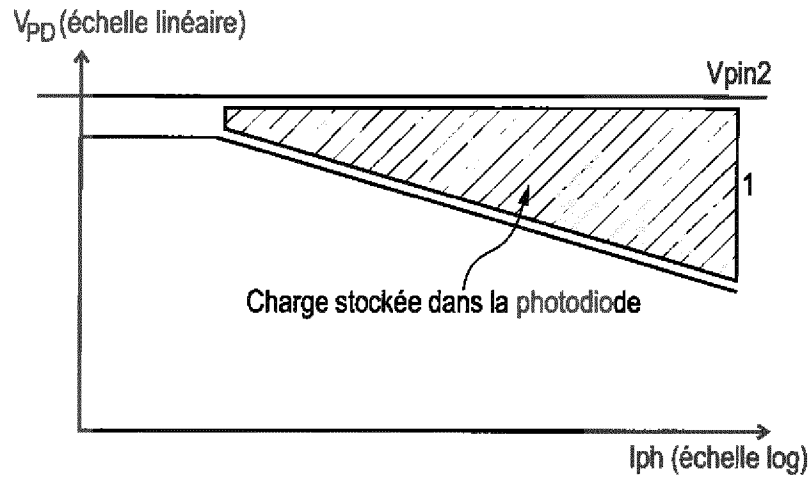


Fig. 9

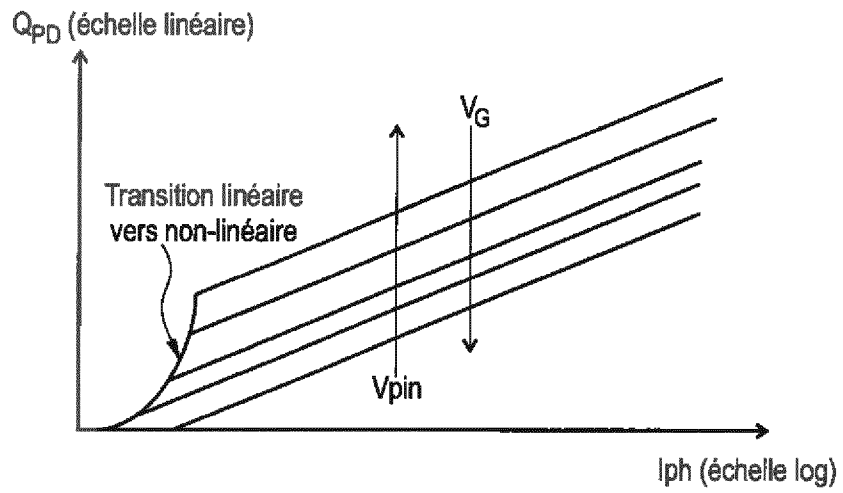


Fig. 10

6/16

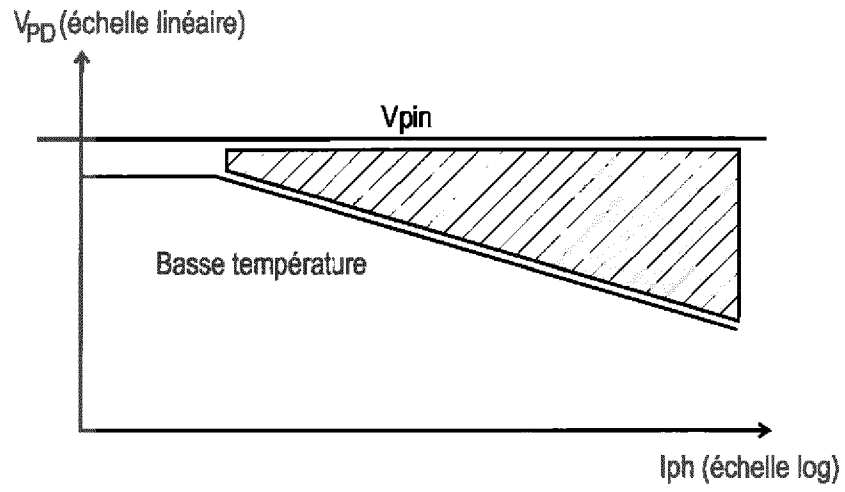


Fig. 11

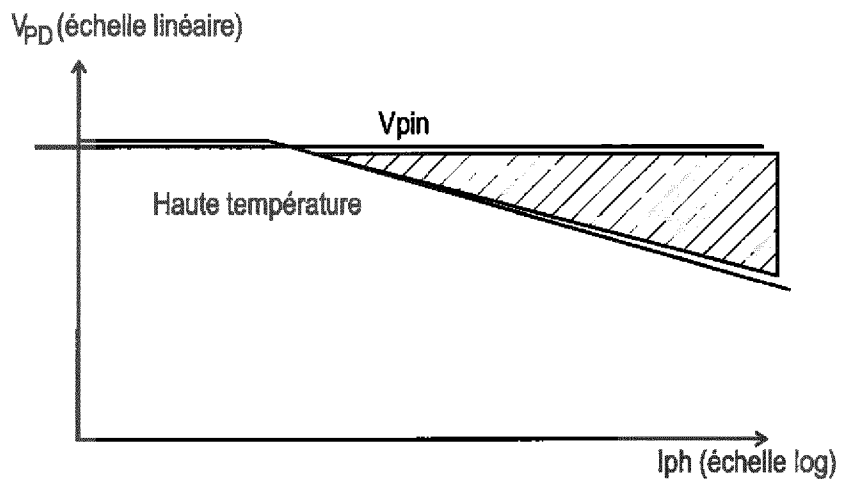


Fig. 12

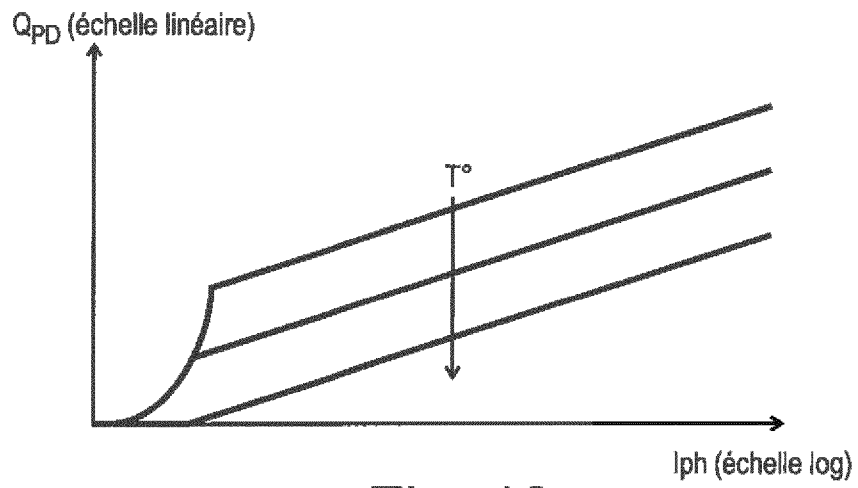


Fig. 13

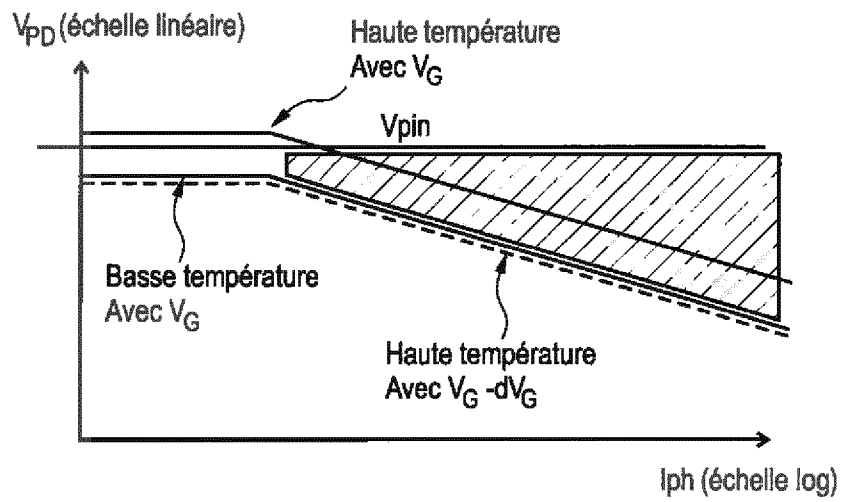


Fig. 14

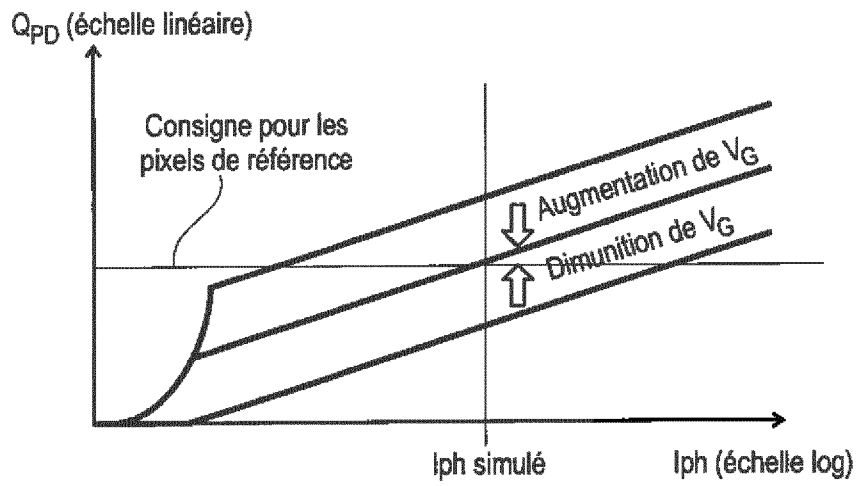


Fig. 15

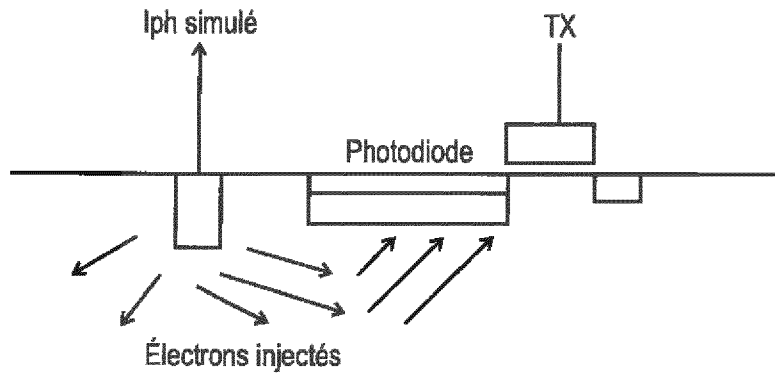


Fig. 16

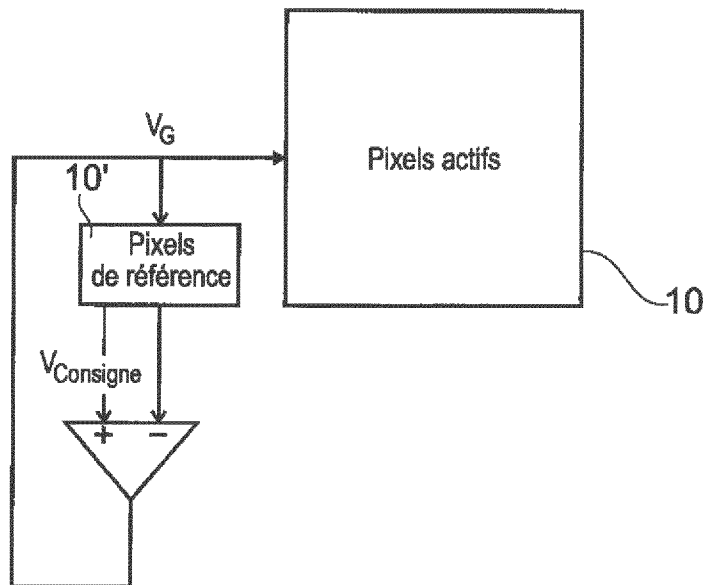


Fig. 17

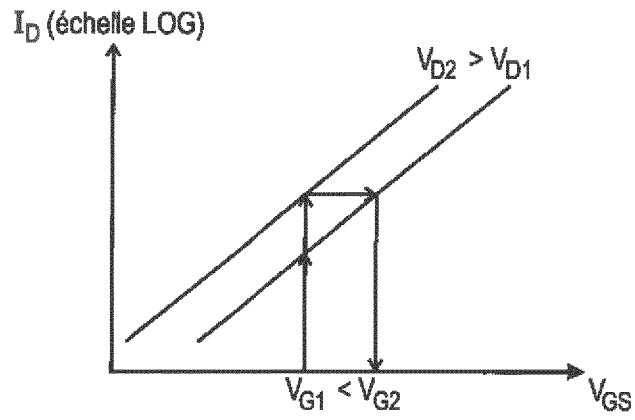


Fig. 18

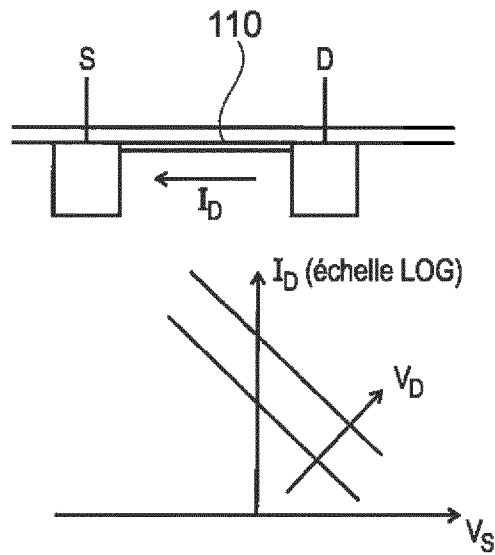


Fig. 19

11/16

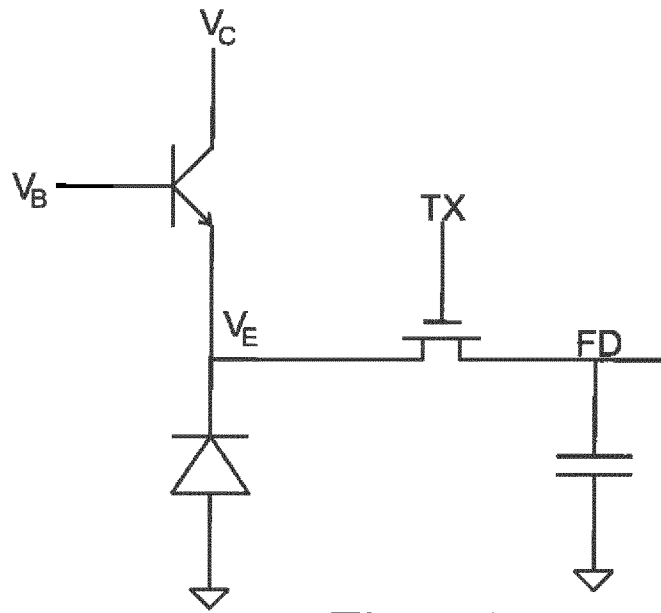


Fig. 20

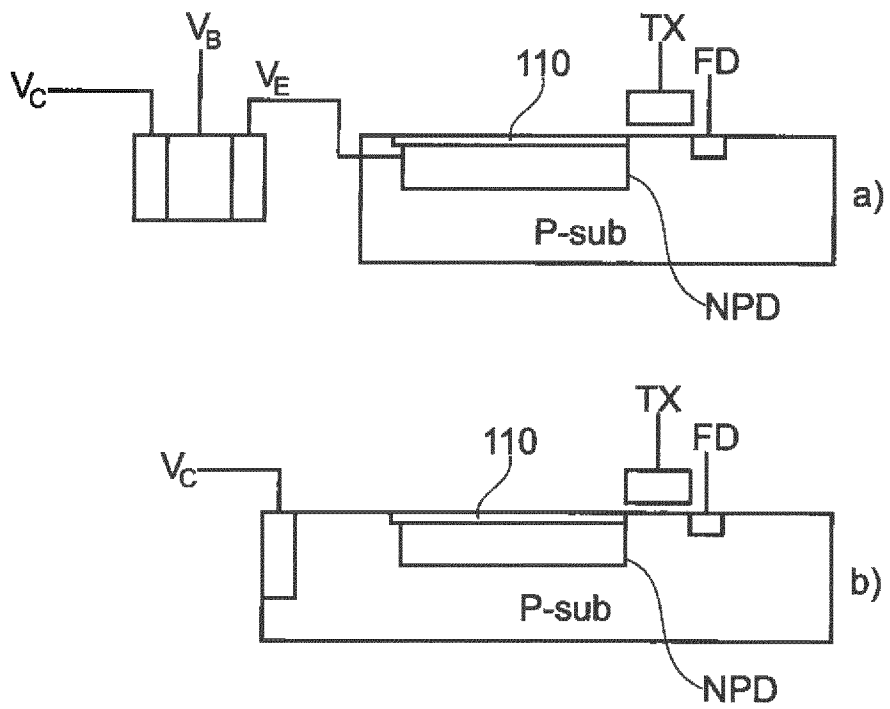


Fig. 21

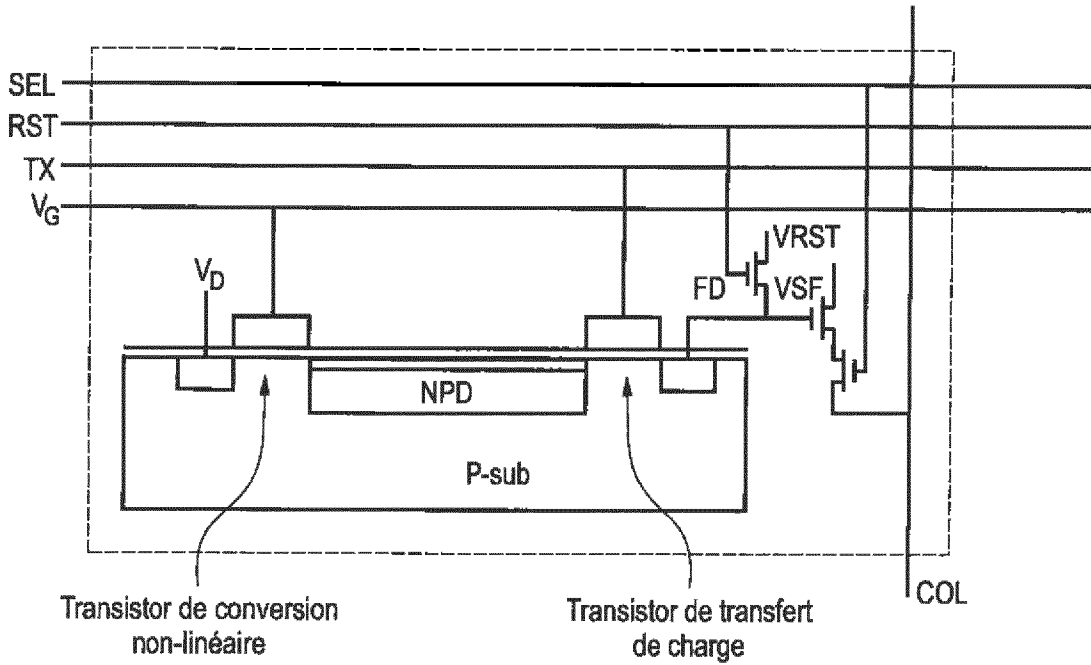


Fig. 22

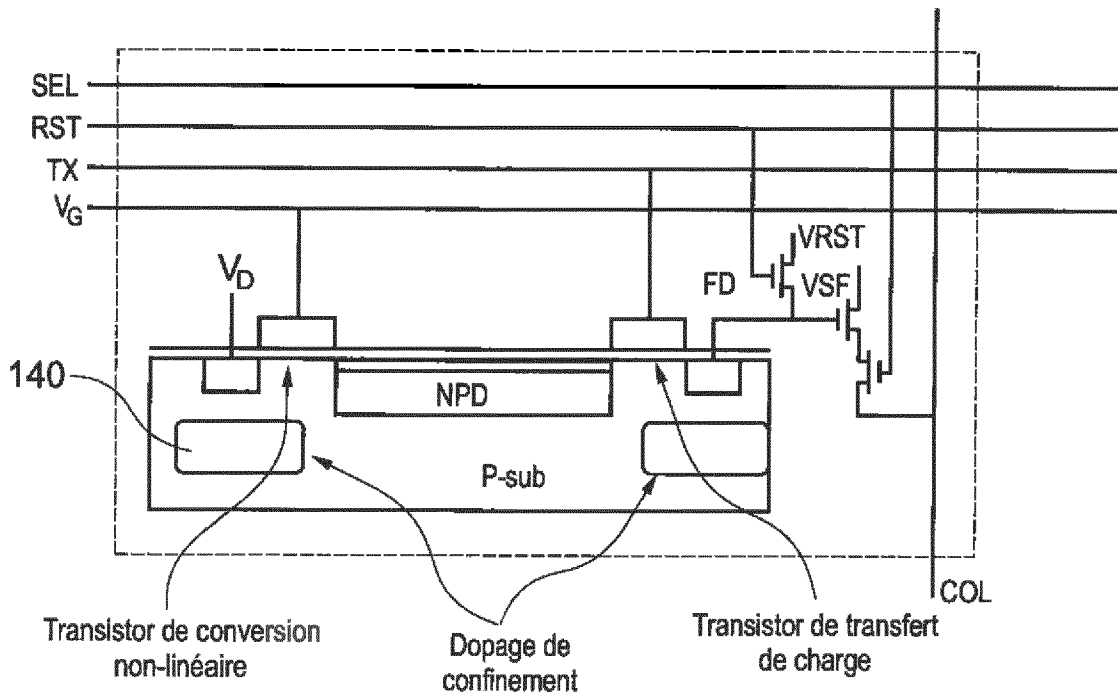


Fig. 23

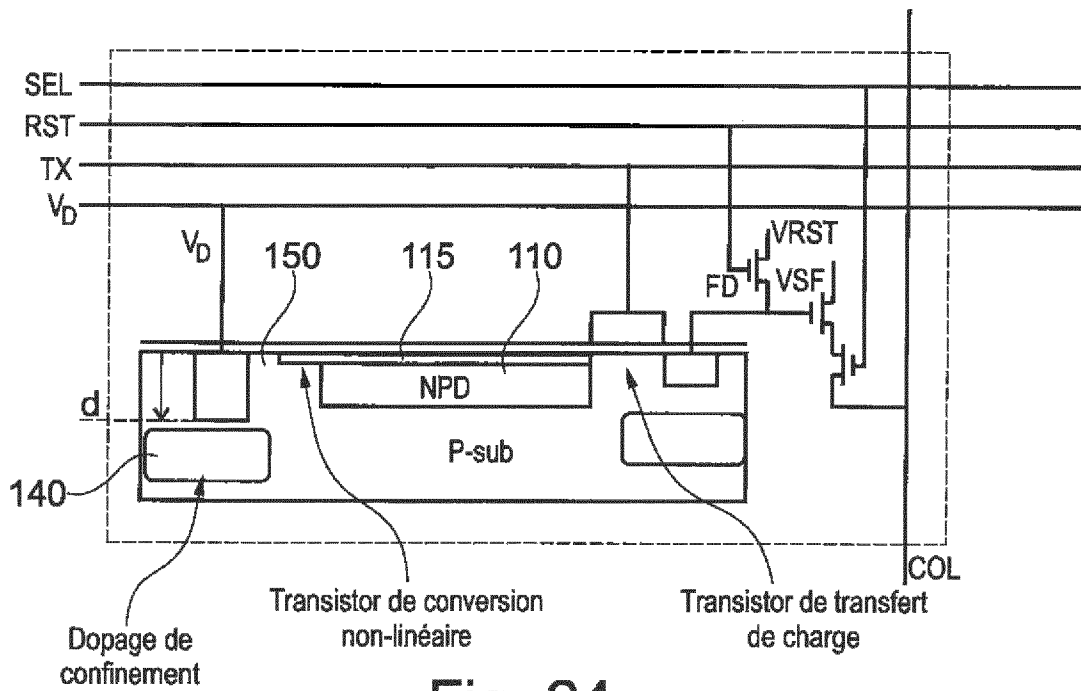


Fig. 24

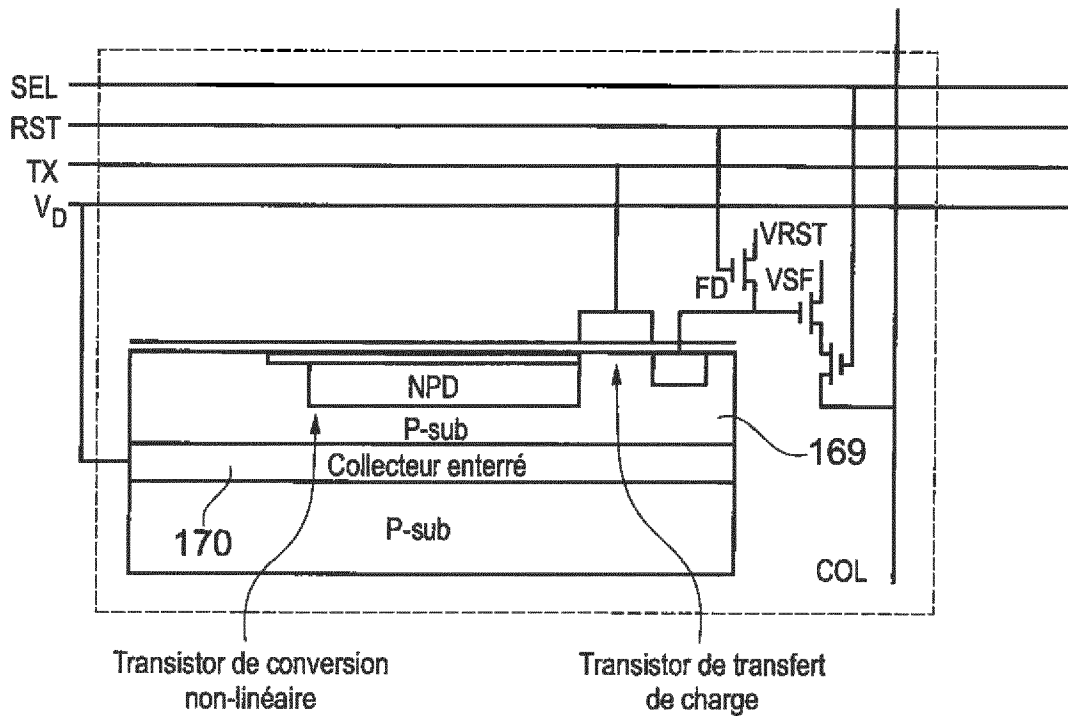


Fig. 25

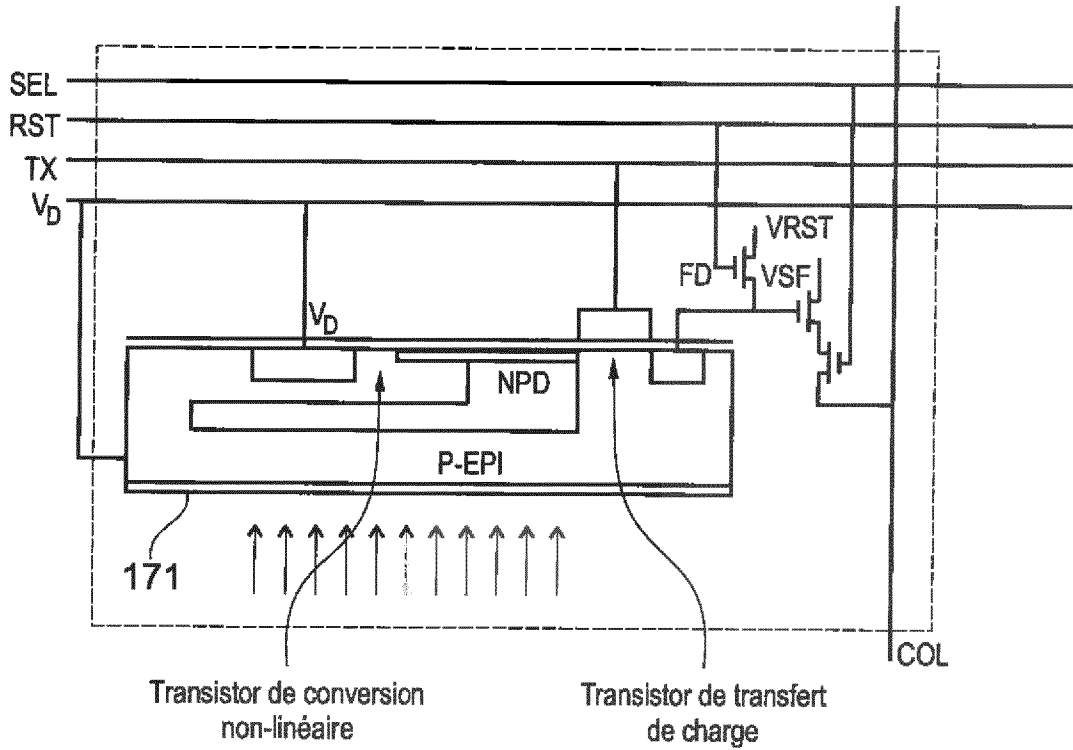


Fig. 26

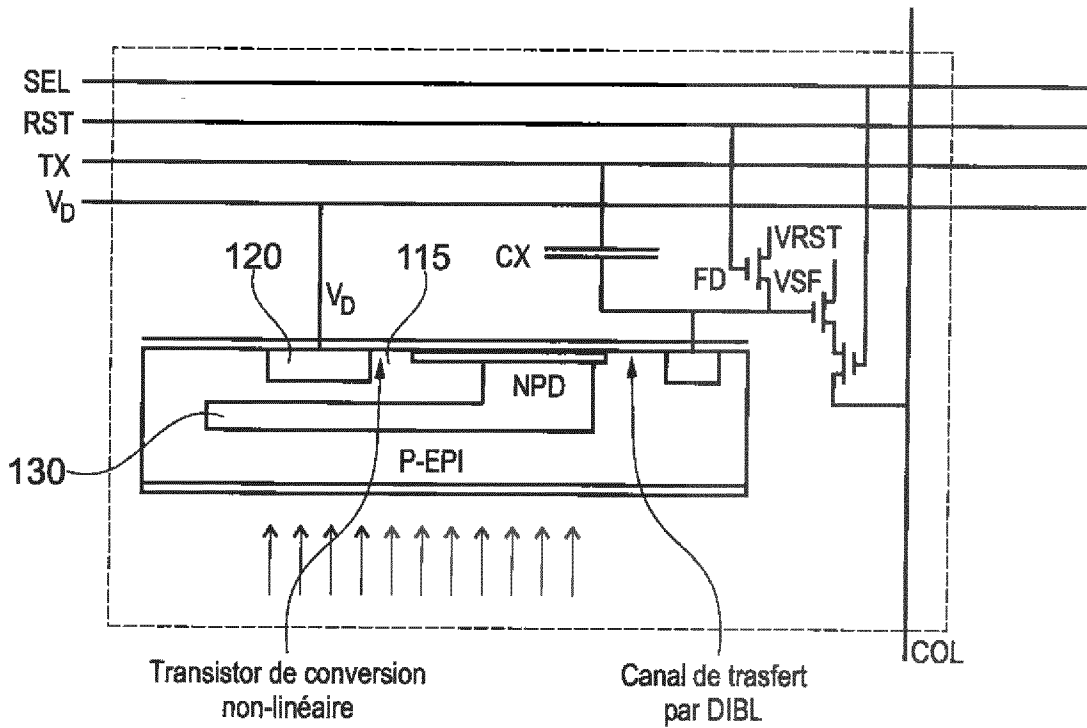


Fig. 27

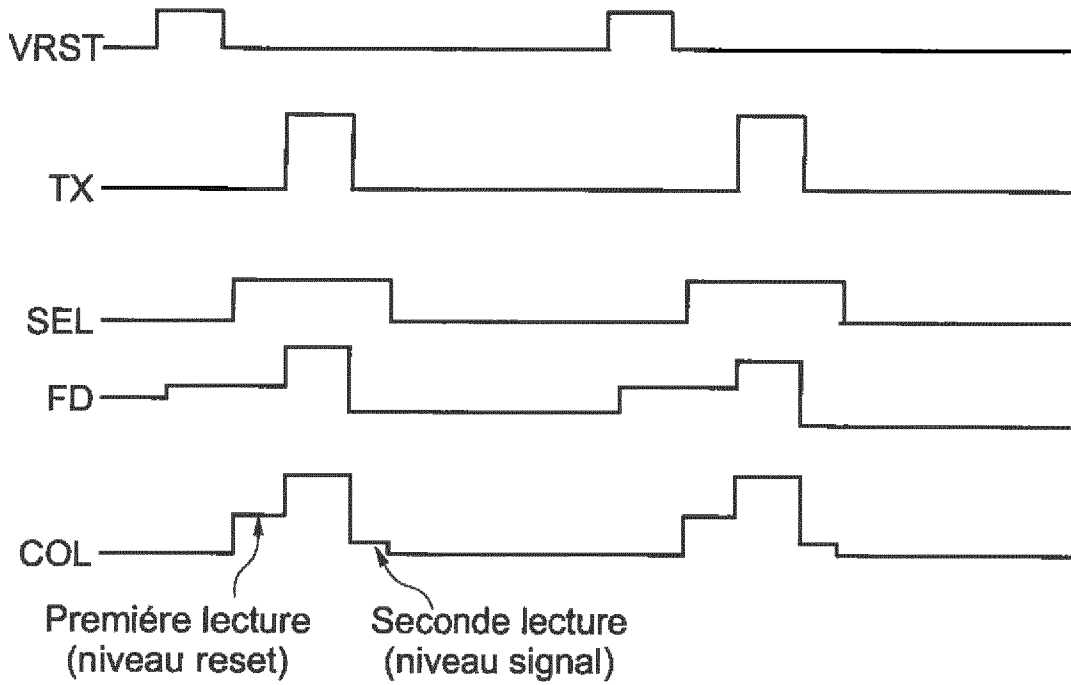


Fig. 28

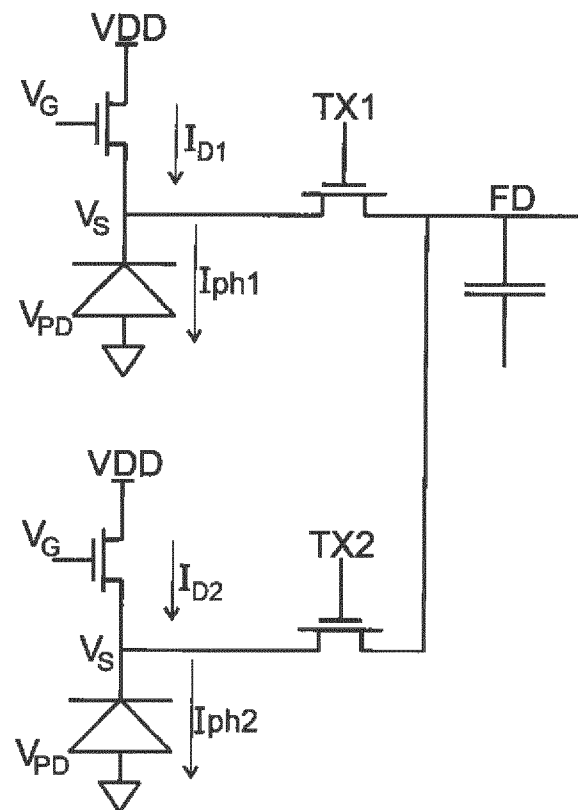


Fig. 29

16/16

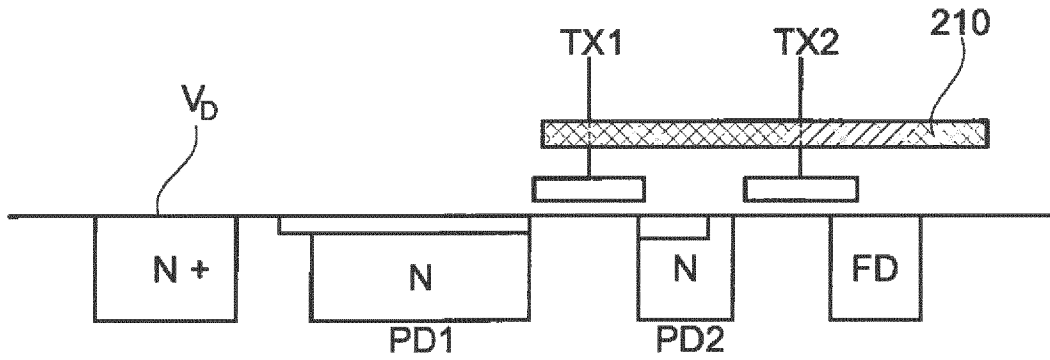


Fig. 30

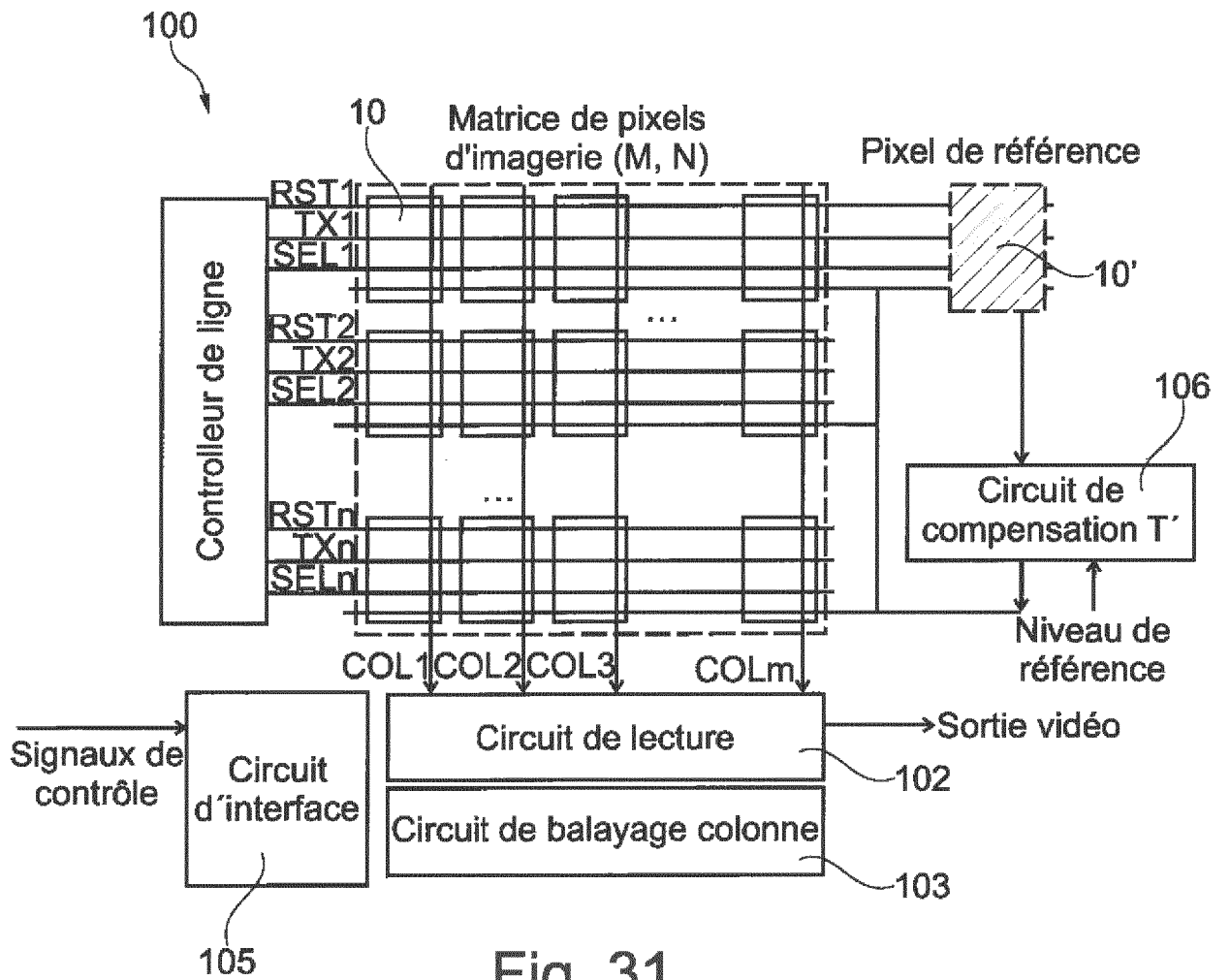


Fig. 31

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/062258

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L27/146
ADD.
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
H01L
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	FR 2 884 051 A1 (ATMEL GRENOBLE SOC PAR ACTIONS [FR]) 6 October 2006 (2006-10-06) page 6, lines 16-21 page 7, line 34 - page 13, line 15 figures 5, 6, 7	1,2,5,9, 12,13 3,4,10, 14-18
Y	----- US 2014/192035 A1 (TAI YA-HSIANG [TW] ET AL) 10 July 2014 (2014-07-10) paragraph [0026]	3,14
Y	----- US 2002/024058 A1 (MARSHALL GILLIAN F [GB] ET AL) 28 February 2002 (2002-02-28) paragraphs [0056] - [0066] figures 1, 2	4,15-17
A	----- -/--	1,2

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 21 October 2016	Date of mailing of the international search report 28/10/2016
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Markmann, Markus
--	--

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/062258

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2013/088005 A1 (FR DE DETECTEURS INFRAROUGES SOFRADIR SOC [FR]) 20 June 2013 (2013-06-20) pages 3-7 figures 1, 2	10,18
Y	----- EP 1 265 291 A1 (EM MICROELECTRONIC MARIN SA [CH]) 11 December 2002 (2002-12-11) paragraphs [0015], [0048] - [0053] figures 7a, 8a	1,2,9,12
Y	----- US 2005/001248 A1 (RHODES HOWARD E [US]) 6 January 2005 (2005-01-06) paragraphs [0026], [0048] - [0067] figure 4	1,2,9,12
X,P	----- WO 2015/189363 A1 (NEW IMAGING TECHNOLOGIES [FR]) 17 December 2015 (2015-12-17) page 13, line 16 - page 14, line 21 page 15, line 10 - page 16, line 3 figures 7, 9	1,2,9, 12,13
A	----- FR 2 920 590 A1 (NEW IMAGING TECHNOLOGIES SOC P [FR]) 6 March 2009 (2009-03-06) page 7, line 16 - page 11, line 13 figure 3b	1,2,9
A	----- DE 101 23 819 A1 (SHARP KK [JP]) 10 January 2002 (2002-01-10) paragraphs [0042] - [0049] figures 1, 2	1,2,9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/EP2016/062258

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

- 1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

- 2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

- 3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

see additional sheet

- 1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
- 2. As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
- 3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
1-6, 9-18
- 4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

The International Searching Authority has determined that this international application contains multiple (groups of) inventions, as follows:

1. Claims 1-4, 12, 14

Confining doping

2. Claims 5, 6, 9-11, 13, 15-18

Compensation of the temperature effect

3. Claims 7, 8

Illumination via a rear surface of the substrate

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2016/062258

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
FR 2884051	A1	06-10-2006	NONE
US 2014192035	A1	10-07-2014	NONE
US 2002024058	A1	28-02-2002	GB 2367945 A 17-04-2002 TW 543197 B 21-07-2003 US 2002024058 A1 28-02-2002
WO 2013088005	A1	20-06-2013	FR 2984606 A1 21-06-2013 WO 2013088005 A1 20-06-2013
EP 1265291	A1	11-12-2002	AT 356438 T 15-03-2007 AU 2002310751 A1 23-12-2002 DE 60218674 T2 22-11-2007 EP 1265291 A1 11-12-2002 EP 1402578 A2 31-03-2004 TW 571580 B 11-01-2004 US 2004196398 A1 07-10-2004 WO 02101832 A2 19-12-2002
US 2005001248	A1	06-01-2005	US 2005001248 A1 06-01-2005 US 2006249766 A1 09-11-2006 US 2006249767 A1 09-11-2006 US 2006255382 A1 16-11-2006 US 2008188029 A1 07-08-2008
WO 2015189363	A1	17-12-2015	FR 3022397 A1 18-12-2015 WO 2015189363 A1 17-12-2015
FR 2920590	A1	06-03-2009	AT 534237 T 15-12-2011 CN 101796810 A 04-08-2010 EP 2186318 A1 19-05-2010 FR 2920590 A1 06-03-2009 US 2011025898 A1 03-02-2011 US 2015207470 A1 23-07-2015 WO 2009027449 A1 05-03-2009
DE 10123819	A1	10-01-2002	DE 10123819 A1 10-01-2002 JP 3725007 B2 07-12-2005 JP 2001352489 A 21-12-2001 US 2002018132 A1 14-02-2002

<p>A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H01L27/146 ADD.</p>		
<p>Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB</p>		
<p>B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE</p>		
<p>Documentation minimale consultée (système de classification suivi des symboles de classement) H01L</p>		
<p>Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche</p>		
<p>Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, WPI Data</p>		
<p>C. DOCUMENTS CONSIDERES COMME PERTINENTS</p>		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	FR 2 884 051 A1 (ATMEL GRENOBLE SOC PAR ACTIONS [FR]) 6 octobre 2006 (2006-10-06)	1,2,5,9, 12,13
Y	page 6, lignes 16-21	3,4,10,
	page 7, ligne 34 - page 13, ligne 15	14-18
	figures 5, 6, 7	
Y	----- US 2014/192035 A1 (TAI YA-HSIANG [TW] ET AL) 10 juillet 2014 (2014-07-10)	3,14
	alinéa [0026]	
Y	----- US 2002/024058 A1 (MARSHALL GILLIAN F [GB] ET AL) 28 février 2002 (2002-02-28)	4,15-17
A	alinéas [0056] - [0066]	1,2
	figures 1, 2	
	----- -/--	
<p><input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents</p>		
<p><input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe</p>		
<p>* Catégories spéciales de documents cités:</p>		
<p>"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent</p>		<p>"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention</p>
<p>"E" document antérieur, mais publié à la date de dépôt international ou après cette date</p>		<p>"X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément</p>
<p>"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)</p>		<p>"Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier</p>
<p>"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens</p>		<p>"&" document qui fait partie de la même famille de brevets</p>
<p>"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée</p>		
<p>Date à laquelle la recherche internationale a été effectivement achevée</p>		<p>Date d'expédition du présent rapport de recherche internationale</p>
<p>21 octobre 2016</p>		<p>28/10/2016</p>
<p>Nom et adresse postale de l'administration chargée de la recherche internationale</p>		<p>Fonctionnaire autorisé</p>
<p>Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016</p>		<p>Markmann, Markus</p>

C(suite). DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
Y	WO 2013/088005 A1 (FR DE DETECTEURS INFRAROUGES SOFRADIR SOC [FR]) 20 juin 2013 (2013-06-20) pages 3-7 figures 1, 2	10,18
Y	----- EP 1 265 291 A1 (EM MICROELECTRONIC MARIN SA [CH]) 11 décembre 2002 (2002-12-11) alinéas [0015], [0048] - [0053] figures 7a, 8a	1,2,9,12
Y	----- US 2005/001248 A1 (RHODES HOWARD E [US]) 6 janvier 2005 (2005-01-06) alinéas [0026], [0048] - [0067] figure 4	1,2,9,12
X,P	----- WO 2015/189363 A1 (NEW IMAGING TECHNOLOGIES [FR]) 17 décembre 2015 (2015-12-17) page 13, ligne 16 - page 14, ligne 21 page 15, ligne 10 - page 16, ligne 3 figures 7, 9	1,2,9, 12,13
A	----- FR 2 920 590 A1 (NEW IMAGING TECHNOLOGIES SOC P [FR]) 6 mars 2009 (2009-03-06) page 7, ligne 16 - page 11, ligne 13 figure 3b	1,2,9
A	----- DE 101 23 819 A1 (SHARP KK [JP]) 10 janvier 2002 (2002-01-10) alinéas [0042] - [0049] figures 1, 2	1,2,9

Cadre n° II Observations - lorsqu'il a été estimé que certaines revendications ne pouvaient pas faire l'objet d'une recherche (suite du point 2 de la première feuille)

Le rapport de recherche internationale n'a pas été établi en ce qui concerne certaines revendications conformément à l'article 17.2)a) pour les raisons suivantes :

1. Les revendications n^{os} se rapportent à un objet à l'égard duquel l'administration chargée de la recherche internationale n'est pas tenue de procéder à la recherche, à savoir :

2. Les revendications n^{os} parce qu'elles se rapportent à des parties de la demande internationale qui ne remplissent pas suffisamment les conditions prescrites pour qu'une recherche significative puisse être effectuée, en particulier :

3. Les revendications n^{os} parce qu'elles sont des revendications dépendantes et ne sont pas rédigées conformément aux dispositions de la deuxième et de la troisième phrases de la règle 6.4.a).

Cadre n° III Observations - lorsqu'il y a absence d'unité de l'invention (suite du point 3 de la première feuille)

L'administration chargée de la recherche internationale a trouvé plusieurs inventions dans la demande internationale, à savoir:

voir feuille supplémentaire

1. Comme toutes les taxes additionnelles exigées ont été payées dans les délais par le déposant, le présent rapport de recherche internationale porte sur toutes les revendications pouvant faire l'objet d'une recherche.

2. Comme toutes les revendications qui se prêtent à la recherche ont pu faire l'objet de cette recherche sans effort particulier justifiant des taxes additionnelles, l'administration chargée de la recherche internationale n'a sollicité le paiement d'aucunes taxes de cette nature.

3. Comme une partie seulement des taxes additionnelles demandées a été payée dans les délais par le déposant, le présent rapport de recherche internationale ne porte que sur les revendications pour lesquelles les taxes ont été payées, à savoir les revendications n^{os}:
1-6, 9-18

4. Aucune taxes additionnelles demandées n'ont été payées dans les délais par le déposant. En conséquence, le présent rapport de recherche internationale ne porte que sur l'invention mentionnée en premier lieu dans les revendications; elle est couverte par les revendications n^{os}.

- Remarque quant à la réserve**
- Les taxes additionnelles étaient accompagnées d'une réserve de la part du déposant et, le cas échéant, du paiement de la taxe de réserve.
- Les taxes additionnelles étaient accompagnées d'une réserve de la part du déposant mais la taxe de réserve n'a pas été payée dans le délai prescrit dans l'invitation.
- Le paiement des taxes additionnelles n'était assorti d'aucune réserve.

SUITE DES RENSEIGNEMENTS INDIQUES SUR PCT/ISA/ 210

L'administration chargée de la recherche internationale a trouvé plusieurs (groupes d') inventions dans la demande internationale, à savoir:

1. revendications: 1-4, 12, 14

Dopage de confinement

2. revendications: 5, 6, 9-11, 13, 15-18

Compensation de l'effet de la température

3. revendications: 7, 8

Éclairement par une face arrière du substrat

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/EP2016/062258

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
FR 2884051	A1	06-10-2006	AUCUN	
US 2014192035	A1	10-07-2014	AUCUN	
US 2002024058	A1	28-02-2002	GB 2367945 A TW 543197 B US 2002024058 A1	17-04-2002 21-07-2003 28-02-2002
WO 2013088005	A1	20-06-2013	FR 2984606 A1 WO 2013088005 A1	21-06-2013 20-06-2013
EP 1265291	A1	11-12-2002	AT 356438 T AU 2002310751 A1 DE 60218674 T2 EP 1265291 A1 EP 1402578 A2 TW 571580 B US 2004196398 A1 WO 02101832 A2	15-03-2007 23-12-2002 22-11-2007 11-12-2002 31-03-2004 11-01-2004 07-10-2004 19-12-2002
US 2005001248	A1	06-01-2005	US 2005001248 A1 US 2006249766 A1 US 2006249767 A1 US 2006255382 A1 US 2008188029 A1	06-01-2005 09-11-2006 09-11-2006 16-11-2006 07-08-2008
WO 2015189363	A1	17-12-2015	FR 3022397 A1 WO 2015189363 A1	18-12-2015 17-12-2015
FR 2920590	A1	06-03-2009	AT 534237 T CN 101796810 A EP 2186318 A1 FR 2920590 A1 US 2011025898 A1 US 2015207470 A1 WO 2009027449 A1	15-12-2011 04-08-2010 19-05-2010 06-03-2009 03-02-2011 23-07-2015 05-03-2009
DE 10123819	A1	10-01-2002	DE 10123819 A1 JP 3725007 B2 JP 2001352489 A US 2002018132 A1	10-01-2002 07-12-2005 21-12-2001 14-02-2002