

생성되는 유기 반도체 소자는 보다 고속의 작동과 같은 작동 특성을 개선시켰다. 열을 사용하는 대신, 본 공정은 기타 형태의 에너지, 예컨대 전압, 전류, 국소 가열용 전자기적 복사 에너지, 적외선 에너지 및 자외선 에너지를 사용할 수 있다. 알루미늄, 탄소 C₆₀ 및 구리를 포함하는, 실시예의 개선된 유기 다이오드 뿐만 아니라, 실시예의 절연 게이트 전계 효과 트랜지스터가 기술되어 있다.

대표도

도 1

특허청구의 범위

청구항 1.

사실상 유기 물질을 용융시키지 않으면서, 제조된 유기 반도체 소자를 60 내지 300°C의 온도로 처리하는 단계; 및 유기 반도체 소자를 냉각시키는 단계;를 포함하는 제조된 유기 반도체 소자의 유기 물질과 금속 물질 간에 저저항 접촉면을 형성시키는 방법.

청구항 2.

제 1항에 있어서, 유기 반도체 소자가 공기의 존재하에서 가열됨을 특징으로 하는 방법.

청구항 3.

제 1항에 있어서, 유기 반도체 소자가 진공하에서 가열됨을 특징으로 하는 방법.

청구항 4.

제 1항에 있어서, 유기 반도체 소자가 가스의 존재하에서 가열됨을 특징으로 하는 방법.

청구항 5.

제 4항에 있어서, 가스가 질소임을 특징으로 하는 방법.

청구항 6.

제 4항에 있어서, 가스가 산소임을 특징으로 하는 방법.

청구항 7.

제 4항에 있어서, 가스가 가스 혼합물임을 특징으로 하는 방법.

청구항 8.

제 1항에 있어서, 냉각 단계에 의해, 가열된 유기 반도체 소자를 냉각시킴을 특징으로 하는 방법.

청구항 9.

제 1항에 있어서, 냉각 단계에, 가열 온도 미만의 온도를 유기 반도체 소자에 적용하는 것이 포함됨을 특징으로 하는 방법.

청구항 10.

제 1항에 있어서, 금속 물질이 구리를 포함함을 특징으로 하는 방법.

청구항 11.

제 1항에 있어서, 유기 반도체 소자의 금속 물질이 제 1 금속 물질 및 제 2 금속 물질을 포함하며, 온도가 제 1 및 제 2 금속 물질을 유기층 내로 확산시키기에 충분함을 특징으로 하는 방법.

청구항 12.

제 11항에 있어서, 제 2 금속 물질이 알루미늄을 포함함을 특징으로 하는 방법.

청구항 13.

제 11항에 있어서, 제 2 금속 물질이 알루미늄, 구리, 금, 은, 철, 주석, 아연, 니켈, 코발트, 크로뮴, 마그네슘, 티타늄, 인듐, 텅스텐, 플래티늄, 칼륨, 비소, 칼슘 및 리튬 중 하나 이상을 포함함을 특징으로 하는 방법.

청구항 14.

제 1항에 있어서, 처리 단계에 의해 유기 물질의 결정화가 증가됨을 특징으로 하는 방법.

청구항 15.

제 1항에 있어서, 유기 물질이 풀러렌(fullerene)을 포함함을 특징으로 하는 방법.

청구항 16.

제 15항에 있어서, 유기 물질이 C_{60} 부류의 성분을 포함함을 특징으로 하는 방법.

청구항 17.

제 15항에 있어서, 유기 물질이 C_{70} 부류의 성분을 포함함을 특징으로 하는 방법.

청구항 18.

제 15항에 있어서, 유기 물질이 C₈₀ 부류의 성분을 포함함을 특징으로 하는 방법.

청구항 19.

제 1항에 있어서, 유기 물질이 화합물을 포함함을 특징으로 하는 방법.

청구항 20.

제 19항에 있어서, 화합물이 C₆₀ 부류의 성분을 포함함을 특징으로 하는 방법.

청구항 21.

제 19항에 있어서, 화합물이 C₇₀ 부류의 성분을 포함함을 특징으로 하는 방법.

청구항 22.

제 19항에 있어서, 화합물이 C₈₀ 부류의 성분을 포함함을 특징으로 하는 방법.

청구항 23.

제 1항에 있어서, 처리 단계 전에 금속 물질 및 유기 물질을 사용하여 유기 반도체 소자를 제조하는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 24.

제 23항에 있어서, 유기 물질이 가요성을 나타냄을 특징으로 하는 방법.

청구항 25.

제 23항에 있어서, 금속 물질이 가요성을 나타내도록 형성시키는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 26.

제 23항에 있어서, 유기 반도체 소자의 제 2 금속이 가요성을 나타내도록 형성시키는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 27.

제 23항에 있어서, 유기 반도체 소자의 유기 물질을 기판 상에 인쇄시키는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 28.

제 23항에 있어서, 유기 반도체 소자의 유기 물질을 기판 상에 증착시키는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 29.

제 23항에 있어서, 유기 반도체 소자를 기판 상에 형성시키는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 30.

제 29항에 있어서, 기판이 가요성을 나타냄을 특징으로 하는 방법.

청구항 31.

제 30항에 있어서, 기판이 폴리에틸렌 테레프탈레이트를 포함함을 특징으로 하는 방법.

청구항 32.

제 29항에 있어서, 기판이 강성을 나타냄을 특징으로 하는 방법.

청구항 33.

제 32항에 있어서, 기판이 유리, 규소 또는 산화규소를 포함함을 특징으로 하는 방법.

청구항 34.

제 29항에 있어서, 기판이 투명성을 나타냄을 특징으로 하는 방법.

청구항 35.

제 29항에 있어서, 기판이 금속을 포함함을 특징으로 하는 방법.

청구항 36.

제 24항에 있어서, 금속 물질이 가요성을 나타냄을 특징으로 하는 방법.

청구항 37.

제 35항에 있어서, 금속이 알루미늄, 구리, 금, 은, 철, 주석, 아연, 니켈, 코발트, 크로뮴, 마그네슘, 티타늄, 인듐, 텉스텐, 플래티늄, 칼륨, 비소, 칼슘 및 리튬중 하나 이상을 포함함을 특징으로 하는 방법.

청구항 38.

제 35항에 있어서, 금속이 스테인레스 스틸을 포함함을 특징으로 하는 방법.

청구항 39.

제 35항에 있어서, 금속이 합금을 포함함을 특징으로 하는 방법.

청구항 40.

제 34항에 있어서, 기판이 도핑된(doped) 규소를 포함함을 특징으로 하는 방법.

청구항 41.

제 29항에 있어서, 기판이 비전도성임을 특징으로 하는 방법.

청구항 42.

제 41항에 있어서, 기판이 제 2 유기 물질을 포함함을 특징으로 하는 방법.

청구항 43.

제 41항에 있어서, 기판이 콜겔(Solgel)을 포함함을 특징으로 하는 방법.

청구항 44.

제 41항에 있어서, 기판이 폴리에틸렌, 폴리스티렌, PTFE 또는 테프론, 폴리에틸렌 테레프탈레이트, 카프톤(Kapton), 및 폴리스티렌이 코팅된 규소 중 하나 이상을 포함함을 특징으로 하는 방법.

청구항 45.

제 29항에 있어서, 기판이 전자기성 물질을 포함함을 특징으로 하는 방법.

청구항 46.

제 29항에 있어서, 기판이 강자기성 물질을 포함함을 특징으로 하는 방법.

청구항 47.

제 29항에 있어서, 기판이 강전기성 물질을 포함함을 특징으로 하는 방법.

청구항 48.

제 29항에 있어서, 기판이 유기 막을 포함함을 특징으로 하는 방법.

청구항 49.

제 48항에 있어서, 기판이 중합체 막을 포함함을 특징으로 하는 방법.

청구항 50.

제 1항에 있어서, 유기 반도체 소자가 제 1 전극 및 제 2 전극을 구비하며, 제 1 및 제 2 전극이 유사한 일함수(work function)를 갖는 물질로부터 제조됨을 특징으로 하는 방법.

청구항 51.

제 1항에 있어서, 유기 반도체 소자가 제 1 전극 및 제 2 전극을 구비하며, 제 1 및 제 2 전극이 사실상 상이한 일함수를 갖는 물질로부터 제조됨을 특징으로 하는 방법.

청구항 52.

제 1항에 있어서, 금속 물질과 유기 물질 간에 쇼트키 접합면(Schottky junction)을 형성시키는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 53.

제 52항에 있어서, 금속 물질이 알루미늄임을 특징으로 하는 방법.

청구항 54.

제 52항에 있어서, 유기 물질이 풀러렌임을 특징으로 하는 방법.

청구항 55.

제 1항에 있어서, 금속 물질과 유기 물질 간에 옴 접촉면(ohmic contact)을 형성시키는 단계를 추가로 포함함을 특징으로 하는 방법.

청구항 56.

제 55항에 있어서, 금속 물질이 구리임을 특징으로 하는 방법.

청구항 57.

제 55항에 있어서, 유기 물질이 풀러렌임을 특징으로 하는 방법.

청구항 58.

제 1항에 있어서, 저저항 접촉면에 유기 물질과 금속 물질 간의 옴 접촉면이 포함됨을 특징으로 하는 방법.

청구항 59.

제 1항에 있어서, 저저항 접촉면에 유기 물질과 금속 물질 간의 쇼트키 접합면이 포함됨을 특징으로 하는 방법.

청구항 60.

삭제

청구항 61.

삭제

청구항 62.

삭제

청구항 63.

삭제

청구항 64.

삭제

청구항 65.

삭제

청구항 66.

삭제

청구항 67.

삭제

청구항 68.

삭제

청구항 69.

삭제

청구항 70.

삭제

청구항 71.

삭제

청구항 72.

작제

명세서

기술분야

본 발명은 일반적으로 유기 반도체, 보다 상세하게는 고성능 유기 반도체 소자 및 고성능 유기 반도체 소자의 제조 방법에 관한 것이다.

배경기술

유기 및 중합체 물질은 현재 다양한 전자 장치에서 활성층으로 사용하기 위해 연구되고 있다. 유기 물질은 저렴한 비용, 가교성 기관과의 친화력 및 인쇄되거나 스피드코팅되어 전자 장치를 형성하는 가능성을 포함하여, 규소 물질에 비해서 이점이 있다. 특정 유기 전자 장치는 이미 고안되어 제작되고 있다. 예를 들어, 유기 활성층을 구비한 유기 다이오드, 유기 발광 다이오드(OLEDs) 및 박막 트랜지스터가 공지되어 있다[참조: (1) Jie Liu, Tzung-Fang Guo and Yang Yang, "Effects of thermal annealing on the performance of polymer light emitting diodes", *J. Appl. Phys.*, 91, 1595-1600(2002); (2) Jie Liu, Yijian Shi, and Yang Yang, "Solvation-induced morphology effects on the performance of polymer-based photovoltaic devices", *Adv. Functional Materials*, 11, pp 420-424(2001); (3) Jie Liu, Yijian Shi and Yang Yang, "Improving the performance of polymer light-emitting diodes using polymer solid-solutions", *J. Appl. Phys.* 89, 3668, (2001); (4) J. Liu, Y. Shi, and Y. Yang; "Solvation induced morphological effects on the formation of polymer/metal contacts"; *J. Appl. Phys.* 89, 3668 (2000); (5) Yang Yang, Shun-Chi Chang, Jayesh Bharathan, and Jie Liu, "Organic/polymeric electroluminescent devices processed by hybrid ink-jet printing", *Journal of Materials Science: Materials in Electronics* 11(2000) 89-96; (6) J. Liu, Y. Shi, and Y. Yang, Device performance and polymer morphology in polymer light-emitting diodes: the control of electric properties; *J. Appl. Phys.*, 88, 605, (2000); (7) Y. Shi, J. Liu, and Y. Yang, Device performance and polymer morphology in polymer light-emitting diodes: the control of thin film morphology and device quantum efficiency; *J. Appl. Phys.*, 87, 4254(2000); (8) S.C. Chang, J. Bharathan, J. Liu, and Y. Yang, Multicolor organic light-emitting diodes processed by ink-jet printing, *Adv. Mat.* 11, 734, (1999); and (9) S.C. Chang, J. Bharathan, and Y. Yang; "Dual-color polymer LEDs processed by hybrid inkjet printing technology", *Appl. Phys. Lett.*, 73, 2561, (1998)에 기술된 장치]. 상기 참고문헌들은 그 내용이 본원에 참고로 포함되어 있다.

본원에 사용된, "유기 반도체"는 그 밖의 요소와 함께 상당량의 탄소를 함유하거나, 다이아몬드를 제외한 원소상 탄소의 동소체를 포함하며, 이는 실온(20°C)에서 10^{-3} cm²/V-s 이상의 전하 캐리어 이동성을 나타낸다. 그러나, 이렇게 유기 반도체 소자를 연구 및 개발시키기 위해 상당히 노력하였음에도 불구하고, 이러한 유기 소자는 이들의 규소 대조물(counterpart)에 비해 소자 특성이 불량하기 때문에 아직까지 널리 상업화되지 못하였다. 일부 유기 발광 소자가 무기 발광 소자와 유사하게 작동하는 것처럼 보일지라도, 다이오드와 같은 그 밖의 유기 전자 장치의 성능은 이들의 규소 대조물에 비해 불량하다. 예를 들어, 유기 다이오드는 훨씬 더 낮은 주파수 응답을 나타내며, 이들은 규소로 제조된 다이오드보다 더 작은 전류 밀도를 취급할 수 있다. 이러한 성능 결함은 주로 이들의 낮은 캐리어 이동성 및 유기 물질의 기타 특성에 기인하고 있다. 이들의 낮은 캐리어 이동성 때문에 유기 트랜지스터는 낮은 전류 밀도만을 취급할 수 있으며, 디스플레이용 유기 발광 다이오드와 같은 높은 전류 밀도의 적용에서 스위치로서 사용하기에 적합하지 않다. 그러나, 현재 유기 소자는 13 MHz, 900 MHz 및 2.4 GHz와 같은 높은 주파수에서 작동될 수 있으며, 이러한 영역에서는 현재 규소 기재의 소자가 대부분 사용되고 있다. 예를 들어, 라디오 주파수 인지대에서는, 패치 안테나가 약 900 MHz에서 사용될 수 있으며, 약 13 MHz에서는 코일 안테나가 사용될 수 있다. 유기 반도체 성분으로부터 전자 회로를 구축하기 위해서는, 유기 반도체 소자의 불량한 성능 문제가 극복되어야만 한다.

컨쥬게이트된 유기 물질은, 전자가 이중 또는 삼중 결합 근방에서 함께 운집되는 유기 물질이다. 컨쥬게이트된 유기 물질은 종종 매우 낮은 도핑 농도를 갖는 반도체로서 처리된다. 따라서, 금속과 유기층 간의 계면에서 강성이 있는 에너지대 구조가 종종 선택된다. 표면 상태의 결핍 때문에, 배리어 높이 및 전하 주입 효율을 포함하는 금속-유기 계면의 특성이 접촉면 금속의 일함수에 매우 민감하다. 이러한 현상은 댱글링 본드(dangling bond)에 의해 야기된 중간갭 표면 에너지 상태가 표면 폐르미 수준을 결정하는 무기 반도체의 그것과는 현저하게 상이하다. 따라서, 규소-금속의 계면은 금속 일함수의 차를 약하게 반영한다. 그러나, 유기 다이오드의 경우에, 전류의 정류(rectification)는 일반적으로 양극과 음극의 일함수 차로부터 비롯된다. 효율적인 전하 주입 및 높은 정류비를 얻기 위해서는, 유기 다이오드에 양극으로서 높은 일함수의 금속, 예컨대 금 또는 인듐-주석 산화물을, 그리고 음극으로서 낮은 일함수의 금속, 예컨대 칼슘을 사용해야 한다. 그러나, 지난

10년 동안 유기 발광 다이오드 및 유기 전계발광 디스플레이 분야에서 급속한 진전이 이루어졌음에도 불구하고, 다이오드 및 트랜지스터와 같은 일반적인 유기 반도체 소자의 성능은 무기 반도체 소자와 비교해 볼 때 여전히 불량하다. 상기한 바와 같이, 이는 주로 낮은 캐리어 이동성, 금속과 유기 물질 간의 불량한 접촉면 또는 접합면, 및 대부분의 또는 모든 유기 성분을 갖는 고속 무선 인식 표식과 같은 유기 전자 장치의 그 밖의 영역에로의 적용을 제한하는 유기 물질의 기타 특징에 기인한다.

또한, 고성능의 유기 트랜지스터를 제조하도록, 효율적인 전하 주입을 위해 일반적으로 전극과 유기 물질 간의 높은 품질의 옴 접촉면(ohmic contact)이 요구된다. 그러나, 현재의 유기 전자 장치는 양호한 옴 접촉면을 달성하지 못하고 있으며, 선행 기술에서도 옴 접촉면을 형성하기 위한 제어 가능한 방법이 제안되어 있지 않다. 사실상, 고성능의 유기 트랜지스터를 형성하기 위한 기술적 애로 사항 중 하나는 유기층에 대한 양호한 공급원 및 드레인(drain) 옴 접촉면이 형성될 것이라는 것이다. 특정 유형의 장치에 있어서, 쇼트키 배리어 접합면(Schottky barrier conjunction) 또는 p-n 접합면과 같은 고품질의 정류된 접합면을 형성하는 것이 중요하다.

따라서, 고성능의 유기 반도체 소자 및 이의 제조 방법이 요구되고 있다. 이러한 고성능의 장치는, 예를 들어 금속 및 유기 금속 간의 보다 나은 접촉면 및 접합면, 현재 가능한 정도보다 높은 주파수에서 작동시키는 능력 및/또는 더 높은 전류 용량을 포함하는 개선된 작동 특성을 보유해야 한다.

발명의 상세한 설명

유기 반도체 소자의 유기 물질과 금속 물질 간의 저저항 접촉면을 형성하는 본 발명의 신규한 방법의 제 1 구체예는, 캐리어 주입 효율을 개선시키며, 작동 속도 및 전류 보유력과 같은 유기 반도체 소자의 작동 특성을 증진시키고/시키거나, 옴 접촉면 및/또는 쇼트키 배리어 접합면을 형성할 수 있다. 또한, 이러한 방법에 의해 금속 이온 또는 원자가 유기 물질 내로 이동하거나 확산될 수 있으며, 유기 물질이 결정화될 수 있거나, 이들 모두가 가능할 수 있다. 또한, 본 발명의 방법에 의해, 유기 반도체 소자를 열 또는 그 밖의 형태의 에너지, 예를 들어 전압, 전류, 국소 가열용 전자기적 복사 에너지(예를 들어, 레이저 에너지), 적외선 에너지 및/또는 자외선 에너지로 처리할 수 있다. 본 발명의 신규한 방법을 실시하였더니, 고주파 수에서 작동될 수 있는 알루미늄, 탄소 C₆₀ 및 구리를 포함하는 개선된 유기 다이오드가 얻어졌다.

본 발명의 그 밖의 장치, 방법, 특징 및 이점은 하기 도면 및 상세한 설명을 숙지한 당업자에게는 이미 자명하거나 자명해 질 것이다. 이러한 모든 부가적인 장치, 방법, 특징 및 이점은 본 명세서 내에 포함되며, 본 발명의 범주 내에 있으며, 첨부 되는 청구범위에 의해 보호될 것이다.

실시예

유기 및 중합체 반도체를 제조하는 본 발명의 신규한 방법에 의해 개선된 성능 특성이 얻어진다. 유기 물질이란, 탄소를 함유하고, 포함하거나, 이와 관련된 그러한 물질을 의미한다. 용어 "중합체"란 반복된 구조 단위를 갖는 천연 또는 합성 화합물과 같은 유기 물질의 부분 모음을 지칭한다. 편리하고 간편하게는, 본 명세서에서는 중합체를 포함하도록 용어 "유기"를 사용한다.

도 1은 고성능 유기 반도체 소자(10)의 장치 구조를 나타내는 실시예에 대한 구체예이다. 유기 반도체 소자(10)는 유기층 또는 유기 다중층(20), 제 1 전극(22) 및 제 2 전극(24)을 포함한다. 편리하게는, 참조 번호(20)는 유기층 또는 유기 다중층 중 어느 하나를 지칭하며, 용어 "유기층"은 유기층 및 유기 다중층 모두를 포함해야 한다. 도 1에 도시되어 있지 않더라도, 유기 반도체 소자(10)는 필요에 따라 기판 상에 지지될 수 있다. 유기 반도체 소자(10)가 다이오드 또는 전하 정류 소자인 경우에, 예를 들어 제 1 전극(22)이 양극일 수 있고, 제 2 전극(24)이 음극일 수 있다. 대안적으로, 제 1 전극(22)은 음극일 수 있고, 제 2 전극(24)은 양극일 수 있다. 전극(22, 24)은 순수한 금속, 금속 합금, 다중층 금속, 금속 화합물, 또는 전도성 비금속을 포함하는 일부 그 밖의 전도성 물질일 수 있다. 도 1은 서로 그리고 유기층(20)과 동일한 치수를 갖는 제 1 및 제 2의 전극(22, 24)을 나타내며, 이 도면은 그 특성을 개략적으로 도시한 것 뿐이다. 물론, 유기층(20), 제 1 전극(22) 및 제 2 전극(24)의 치수는 서로에 대해 변화될 수 있다. 예를 들어, 제 1 및 제 2 전극(22, 24)은 목적하는 소자의 특성에 따라 달라지긴 하지만, 유기층(20)보다 더 얇고 작을 수 있다.

도 1의 유기 반도체 소자(10)가 다이오드로 구성되는 경우에, 도 2는 양극 및 음극 말단, 및 전류 흐름(I)을 갖는 전기 기호와 함께, 도시된 바와 같이 다이오드에 대한 전기 부호를 나타낸다.

신규한 유기 반도체 소자(10)의 바람직한 구체예는 구어체적으로 "버키볼(buckyball)" 구조, "벽민스터풀러렌(Buckminsterfullerene)" 또는 "풀러렌"으로서 공지된 구조를 기재로 하는데, 이러한 구조는 지오데식 돔(geodesic dome)을 설계했던 알. 벽민스터 풀러의 이름을 따서 명명된 것이다. 풀러렌은 C₆₀ 분자(이는 또한 탄소-60으로서 공지됨), C₆₀ 화합물 및 그 밖의 유기 분자를 포함한다. C₆₀ 화합물은 C₆₀ 분자와, 예를 들어 이들 C₆₀ 분자와 함께 중발시킴으로써 형성될 수 있는 또 다른 물질의 혼합물이다. C₆₀은 높은 캐리어 이동성(~ 2cm²/vs)을 갖는 안정한 물질로서 고품질의 막을 형성할 수 있기 때문에, 다수의 이점을 지닌다. 추가로, 하기 기술된 열 어닐링 공정이 사용되는 경우에, C₆₀은 공기중에서 열적으로 어닐링될 수 있다는 추가의 이점을 제공한다. 도 3은 C₆₀의 분자 구조(25)를 나타낸다. 순도가 98%인 C₆₀은 알드리치 케미컬(Aldrich Chemical)로부터 구입할 수 있다.

결과적으로, 그 밖의 구체예가 C₆₀ 대신 기타 유기 물질을 사용할 수 있다 하더라도, 바람직한 구체예는 유기층으로서 C₆₀을 사용한다. 예를 들어, 유기층은 C₆₀, C₇₀ 및 C₈₀ 부류의 물질, 기타 풀러렌 및 임의의 유도체, 및 이들의 변이체중 임의 것을 포함할 수 있다. 또한, 유기층은 중합체 상태의 풀러렌을 포함할 수 있다. 예를 들어, 중합체 상태는 C₆₀을 중합체 주체 상의 다양한 위치에 부착시킴으로써 형성될 수 있다. 중합체는 보다 용이하게 가공될 수 있고 인쇄될 수 있다는 이점을 제공한다.

더욱 임의적으로, 유기층은 탄소 나노튜브와 같은 나노튜브를 포함할 수 있다. 물론, 나노튜브는 이들의 길이, 직경, 전자적 특징 및 물질에 따라서 달라진다. 예를 들어, 나노튜브는 직경이 100원자 정도로 작아질 수 있고, 옹스트롱 크기의 회로 부품으로 자가 조립(self-assemble)될 수 있다[참조: Nanotubes Self-assemble into Circuit Elements, EE Times, March 28, 2002; "IBM says nanotube transistor beats silicon", EE Times, May 20, 2002].

유기 물질에 대한 그 밖의 대안 물질로서 하기 표 1에 기재된 유기 홀 및 전자 수송 물질이 있다.

표 1

약어	화합물 명칭	화학식
TCNQ	7,7,8,8-테트라시아노퀴노디메탄	
TCNE	테트라시아노에틸렌	
	클로라닐	
TNAP	11,11,12,12- 테트라시아노-2,6-나프토퀴노디메탄	
C ₆₀	풀러렌	
홀 수송 분자		
TPD		

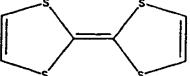
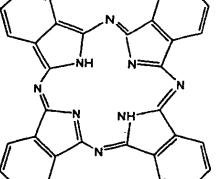
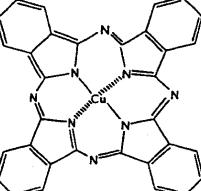
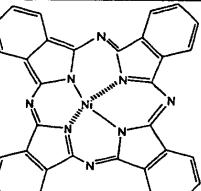
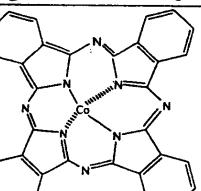
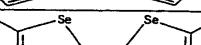
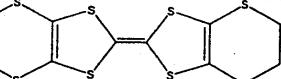
mTADATA		
- NPD		
HTM-1		
TPTE		
전자 수송 분자		
t-Bu-PBD		

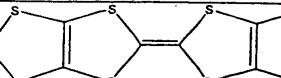
BND		
OXD-7		
OXD-Star		
TAZ		

유기 물질에 대한 그 밖의 대안 물질로는 하기 표 2에 기재된 유기 화합물이 있다.

표 2

약어	화합물 명칭	화학식

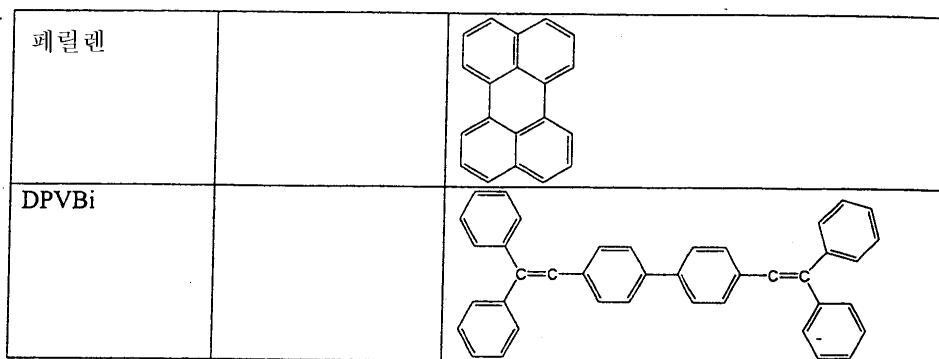
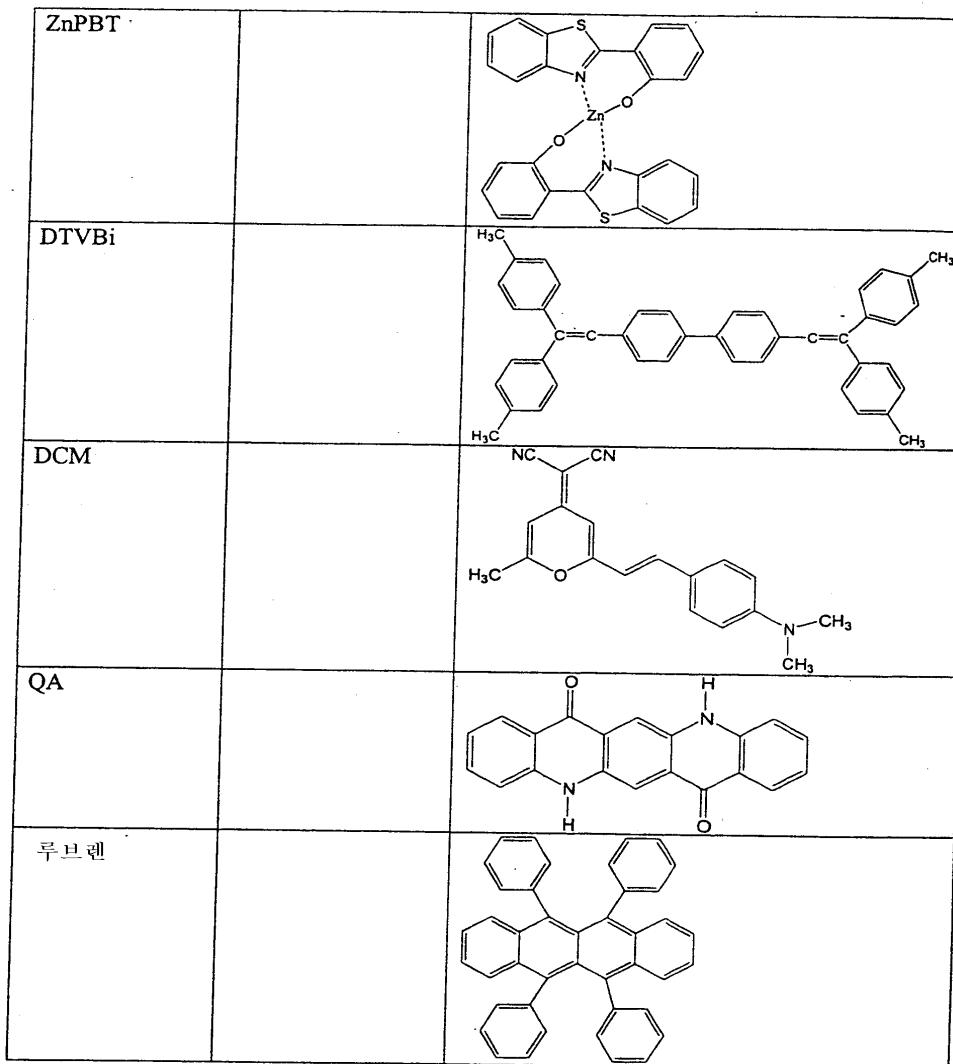
TTF	테트라티아풀바렌	
Pc	프탈로시아닌	
CuPc	프탈로시아닌구리(II)	
NiPc	프탈로시아닌니켈(II)	
CoPc	프탈로시아닌코발트(II)	
TMTSF	테트라메틸테트라셀레나풀바렌	
BEDT-TTF	비스(에틸렌디티오테트라티아풀바렌)	

BMDT-TTF	비스(메틸렌디티오)테트라티아풀바렌	
----------	--------------------	---

유기 물질에 대한 또 다른 대안 물질로는 유기 발광 다이오드(OLEDs)용 화합물이 있는데, 이러한 물질로는 일반적으로 표 3에 기재된 소형 분자 물질이 있다.

표 3

약어	화합물 명칭	화학식
Alq3		
Bebq		
BAlq1		
ZnPBO		



유기 물질에 대한 또 다른 그 밖의 대안 물질로는 하기 표 4에 기재된 중합체 발광 다이오드(PLEDs)용 화합물이 있다.

표 4

약어	화합물 명칭	화학식
PA	트랜스-폴리아세틸렌	
PDA	폴리디아세틸렌	
PPP	폴리(p-페닐렌)	
PPV	폴리(p-페닐렌 비닐렌)	
RO-PPV	폴리(2,5-디알콕시-p-페닐렌비닐렌)	

MEH-PPV		
PPPV		
DHeO-CN-PPV		
MEH-CN-PPV		

	폴리(3-알킬-티오펜)	
	래더 폴리(페닐렌)	
	래더 PPP 공중합체	
PT	폴리 티오펜	
P3AT	폴리(3-알킬-티오펜)	
PTV	폴리(2,5-티오펜비닐렌)	
PPy	폴리피롤	
PAni	폴리아닐린	
PEDOT		

PEDOT ^용 도 편트			
----------------------------	--	---	---

따라서, 유기층(20)은 다양한 종류의 유기 물질을 포함할 수 있다. 유기 물질은, 예를 들어 이들의 용점, 막형성 방법, 전기 음성도 및 전하 이동성을 기초로 선택될 수 있다. 유기 물질의 용점을 측정하는데 시차 주사 열량계(DSC)가 사용될 수 있다.

고성능 유기 반도체 소자를 제조하기 위한 신규 방법의 실시예에 대한 구체예가 후속적으로 기술될 것이다. 본 방법의 이러한 실시예에 대한 구체예는 고성능 유기 다이오드의 제조에 대해 기술되나, 이 방법은 그 밖의 종류의 유기 소자를 형성하도록 용이하게 적용될 수 있다. 이러한 구체적인 실시예는 다이오드에 관한 것이기 때문에, 상기 소자는 2개의 전극, 즉 음극과 양극을 보유할 수 있다. 고성능의 반도체 소자가 그 밖의 일부 소자인 경우, "전극"이라는 용어는 소자에 대한 전기적 접촉면을 지칭할 수 있다. 따라서, "전극"에 대한 모든 용어는 장치로의 또는 장치로부터의 전도성 전기적 연결을 지칭한다. 형성되는 유기 반도체 소자(10)는 필요에 따라 기판 상에 지지될 수 있다. 먼저 기판이 우선시되기 때문에, 구리(Cu)와 같은 제 1 전극 물질(22)이 바람직하게는 열에 의한 증발에 의해 기판 상에 증착된다. 상기 기판은 강성, 가요성 또는 반강성일 뿐만 아니라, 투명, 반투명 또는 불투명하다. 예를 들어, 상기 기판은 예비세정된 유리, 규소(Si)층, 산화규소(SiO)층, 석영 또는 그 밖의 일부 기판일 수 있다. 대안적으로, 제 1 전극 물질은 증착, 성장, 인쇄, 스탬핑될 수 있거나, 유리, 규소 또는 산화규소층 상에서 형성될 수 있다. 그 밖의 대안으로는, 제 1 전극 물질이 증착, 성장, 인쇄, 스탬핑될 수 있거나,

가요성 기판, 예컨대 폴리에틸렌 테레프탈레이트(PET) 상에서 형성되어, 그 결과 생성되는 구조가 가요성일 수 있다. 도체, 반도체 및 절연체 물질이, 예를 들어 잉크젯 인쇄기법에 의해 기판 상으로 인쇄될 수 있다(참조: 본원에 참조로 포함되고 본 발명의 배경 기술부에 기재된 참조 문헌). 물론, 상기 물질들도 다양한 패턴으로 증착, 성장, 인쇄, 스템핑되거나 형성될 수 있다. 예를 들어, 이들 물질들은 지간식(inter-digitated) 패턴으로 형성될 수 있으며, 이는 바이오센서 및 그 밖의 용도로 효과적으로 사용된다. 이후, 제 1 전극(22)을 기판 상에 증착시키거나 형성시킨 후에, 유기층(20)을 제 1 전극(22) 상에 증착시키거나 형성시킬 수 있다. 이후, 제 2 전극(24)은 유기층(20) 상에 증착되거나 형성된다.

유기 소자가 발광 다이오드(LED)와 같은 발광 소자인 경우, 이 기판은 바람직하게는 투명하거나 적어도 투명하여, 빛이 소자의 외부로 전달될 수 있다. 이러한 거의 투명한 기판에는 PET와 폴리이미드(PI)가 포함된다. 한편, 유기 소자가 발광 소자가 아닌 경우에, 기판은 작용성이 있는 임의의 중합체 또는 금속일 수 있다. 상기 기판은, 예를 들어 중합체 막, 중합체 기판, 금속 호일 또는 금속 층일 수 있다.

기판은 목적하는 다양한 특성을 보유할 수 있다. 예를 들어, 기판은 전도성, 비전도성, 전자기성, 강자기성, 또는 강전기성일 수 있다. 전도성 기판 금속에는 알루미늄(Al), 구리(Cu), 금(Au), 은(Ag), 철(Fe), 주석(Sn), 아연(Zn), 니켈(Ni), 코발트(Co), 크로뮴(Cr), 마그네슘(Mg), 티타늄(Ti), 인듐(In), 텅스텐(W), 플래티늄(Pt), 칼륨(K), 비소(As), 칼슘(Ca), 리튬(Li), 적당하게 도핑된 규소(Si), 스테인레스 스틸, 그 밖의 전도성 물질, 및 예를 들어 상기 원소의 합금을 포함하는 금속 합금이 포함된다. 물론, 이러한 기판 물질은 이것의 특징에 기초하여 선택되어야 한다. 마그네슘, 칼륨 및 리튬-알루미늄(Li-Al)은 반응성이 있으므로, 특정 용도에 대해서만 적합하다. 스테인레스 스틸은 전도성이 있긴 하나 그다지 높진 않으므로, 특정 용도에 대해서만 적합할 수 있다. 비전도성 기판 물질에는 중합체, 유리 물질, 줄겔, 폴리에틸렌(PE), 폴리스티렌(PS), PTFE(테프론[®]), PET, 카프톤[®], 유리, 규소, 및 PS가 코팅된 규소가 포함된다. 줄겔은 공지된 부류의 물질로서, 이는 공기 버블, 세라믹 재료 및 기타 입자로 도핑될 수 있다. 중합체는 기판으로 사용하기에 바람직 할 수 있는데, 그 이유는 이들이 얇은 막으로서 사용될 수 있기 때문이다. 전자기성, 강자기성 및 강전기성 기판 물질은 전도성 물질의 부분모임이다. 선택된 기판의 특징에 따라 달라지나, 기판은 지반 면(ground plane), 안테나 및 그 밖의 기능적 구조를 형성하는데 사용될 수 있다.

본 방법의 실시예에 대한 구체예를 연속적으로 기술하면, 기판 상에 증착되거나 형성된 구리층이 제 1 전극(22)을 형성한다. C₆₀과 같은 유기 물질이 제 1 전극(22) 상에서 증착, 성장, 인쇄, 스템핑, 또는 형성되어 유기층(20)을 형성한다. 이후, 알루미늄(Al)과 같은 제 2 전극 물질이 유기층(20) 상에 증착되거나 형성되어 제 2 전극(24)을 형성한다. 대안적으로, 당업자에게 공지된 임의의 방법이 유기 반도체 소자(10)의 부품을 형성하는데 사용될 수 있다.

전극(22, 24)으로서 구리 및 알루미늄을 사용하는 대신에, 그 밖의 전도성 물질 및 심지어는 전도성 비금속이 제 1 및 제 2 전극(22, 24)을 형성하는데 사용될 수 있다. 예를 들어, 전도성 기판에 대해 기재된 전도성 물질중 임의의 하나 또는 조합체가 임의의 전극으로서 사용될 수 있다. 이러한 그리고 그 밖의 전도성 물질의 다양한 조합체를 전극을 형성하는데 사용할 수 있다. 전극을 형성하는 물질은, 예를 들어 물질의 금속 일함수, 확산 계수 및 유기 화합물과의 전하 수송 능력에 기초하여 선택될 수 있다.

유기 다이오드가 알루미늄 전극과 구리 전극 간에 샌드위치된 유기층으로서 C₆₀을 사용하여 형성될 수 있다(이하, 이것을 "Cu/C₆₀/Al"로 지칭함). 이렇게 증착된 Cu/C₆₀/Al 다이오드는 불량한 성능 뿐만 아니라, 낮은 주입 전류 및 낮은 정류비를 나타내었다.

유기 물질의 환경에 대한 민감도 때문에, 규소 기술 분야에서 사용되고 있는 다수의 공정이 유기 소자에 직접 적용될 수 없다. 예를 들어, 유기 물질이 열에 민감하기 때문에, 통상적으로 이는 열처리할 수 없는 것으로 알려져 있었다. 그러나, 본 발명의 신규한 방법의 바람직한 구체예에서는, 유기 반도체 소자(예를 들어, Cu/C₆₀/Al 다이오드)가 제조되거나 제공되고, 이렇게 제조된 소자에 열 어닐링 공정이 적용된 다음, 필요에 따라 가열된 소자를 냉각시킬 수 있다. 냉각 단계는, 가열된 소자를, 예를 들어 냉각 공기에 노출시킴으로써 적극적으로 냉각될 수 있다. 대안적으로, 냉각 단계는 가열된 소자를 단순히 자체적으로 냉각되도록 방치시킴으로써 소극적으로 실시될 수 있다. 이러한 신규 방법에 의해, 유기 반도체 소자가 개선된 성능 특징을 갖는 것으로 변형된다. 개선된 성능 특성에는, 예를 들어, 상기 소자를 고속 및 보다 높은 전류 밀도에서 작동시킬 수 있는 능력이 포함될 수 있다.

유기 반도체 소자(10)에 열 또는 열 어닐링을 적용하면, 보다 효율적인 전하 주입을 위한, 유기 반도체 소자(10)의 유기 물질과 금속 물질 간의 저저항 접촉면이 형성되는 것으로 여겨진다. 이러한 금속-유기 물질간의 접촉면 형성에는 정방향으로의 옴 접촉면 및/또는 쇼트키 배리어 접합면이 포함될 수 있다. 부가적으로, 열 어닐링에 의해 제 1 및 제 2 전극(22, 24)

(본원에서는, 금속 원자)으로부터의 이온 또는 원자가 유기층(20)으로 이동하거나 확산될 수 있거나, 유기층(20)이 결정화될 수 있거나, 이둘 모두가 야기될 수 있다. 어닐링 동안에 일어나는, 제 1 및 제 2 전극(22, 24)으로부터의 전극 이온/원자의 유기층(20)으로의 이동 또는 확산에 의해 유기층(20) 및 전극(22 또는 24) 간의 계면에서 유기층(20)이 도평될 수 있다. 일부 전하-수송이 금속 전극과 유기층 간의 계면에서 일어나기 쉽다. 또한, 열 어닐링 공정은 유기층(20)에서의 형태학적 변형을 야기할 수 있다. 예를 들어, 유기 물질은 열 어닐링의 존재하에서 결정화될 수 있으며, 이것으로 캐리어 이동성이 현저하게 개선된다. 막 형성성 및 형태학과 같은 유기 물질의 특성은 광 현미경, 주사 전자 현미경(SEM), 원자력 현미경(AFM) 및/또는 X선 회절을 사용하여 평가될 수 있으며, 이것에 의해 유기 물질의 표면 형태 및 결정화도를 알 수 있을 것이다.

도 4는 열 어닐링된 Cu/C₆₀/Al 유기 반도체의 알루미늄과 C₆₀ 간의 접촉면을 매우 개략적으로 나타내는 도면이다. 이 도면에는 전도대(30) 및 가전자대(31)가 포함되어 있다. 전하(32)는 금속(예를 들어, 알루미늄)에서부터 유기층(예를 들어, C₆₀)으로 쉽게 유동하지 않아야 하는 반면, 전하(33)는 유기층(예를 들어, C₆₀)에서부터 금속 물질(예를 들어, 알루미늄)로 쉽게 유동해야 한다.

도 5는 열 어닐링된 Cu/C₆₀/Al 유기 반도체의 구리 대 C₆₀의 접촉면을 매우 개략적으로 나타내는 도면이다. 이 도면에는 전도대(35) 및 가전자대(36)가 포함되어 있다. 구리 금속과 유기 물질 간의 접촉면에 고온의 열 어닐링이 실시되는 경우, 구리 원자가 금속(예를 들어, 구리)에서부터 유기층(20)(예를 들어, C₆₀)으로 확산되며, 이것에 의해 유기층 계면이 도평되고, 구리 금속과 유기층 간의 옴 접촉면이 형성된다. 전하(37)가 어느 한 방향으로, 말하자면 금속(예를 들어, 구리)에서부터 유기층(예를 들어, C₆₀)으로, 그리고 유기층(예를 들어, C₆₀)에서부터 금속(예를 들어, 구리)으로 용이하게 유동하는 것으로 보인다. 상기 전도대 및 가전자대의 깊이로부터 유기층(20)이 도평되었음을 알 수 있다.

대안적으로, 유기 반도체 소자(10)에, 보다 효율적인 전하 주입을 위한, 유기 반도체 소자(10)의 유기 물질과 금속 물질 간에 저저항 접촉면을 형성하는 임의의 공정이 실시될 수 있다. 또한, 대안적인 공정에 의해 정방향으로의 옴 접촉면 및/또는 쇼트키 접합면이 형성될 수 있다. 부가적으로, 상기 대안적인 공정에 의해 제 1 및 제 2 전극(22, 24)에서부터 유기층(20) 내로 전극 이온/원자가 이동될 수 있거나, 유기층(20)이 결정화될 수 있거나, 이둘 모두가 야기될 수 있다. 예를 들어, 대안적인 공정에는, 하나의 전극에서부터 다른 전극으로 통과하는 전류, 제 1 및 제 2 전극(22, 24) 간의 전압 바이어스, 전극들 중 어느 하나와 유기층(20) 간의 전압 바이어스, 국소 가열을 제공하는 레이저 에너지, 적외선 에너지 및 자외선 에너지 중 어느 하나, 또는 이들의 조합체가 포함될 수 있다. 전류 및/또는 전압 바이어스는 임의의 목적하는 극성 또는 방향을 향할 수 있다. 또한, 상기 전류는 교류(ac), 직류(dc) 또는 이들의 일부 조합으로 흐를 수 있다. 예를 들어, 도 11 내지 12에 관해 하기 논의된 바와 같이, 8 AC 볼트가 실험적 유기 다이오드에 인가되어, 작동 특성을 개선시켰다. 그 밖의 가능성에는, 유기 반도체의 일부 또는 유기 반도체에 복사 에너지 및 음향 에너지와 같은 임의의 기타 형태의 에너지를 유도시키는 것이 포함된다. 어닐링 동안에 이루어지는 제 1 및 제 2 전극(22, 24)에서부터의 전극 이온/원자의 유기층(20)으로의 이동 또는 확산(또는, 기타 형태의 에너지의 적용)에 의해, 유기층(20)과 전극(22, 24) 간의 계면에서 유기층(20)이 도평되는 것으로 여겨진다.

도 6은 유기 반도체 소자의 국소 영역(164)을 가열하도록 구성된 레이저의 블록 다이어그램이다. 레이저(160)는 유기 반도체 소자(10)의 국소 부분에서 전자기적 복사선(162)을 방출한다. 이러한 복사선(162)은 거울, 렌즈, 격자(grating) 및 범스플리터(beamsplitter)와 같은 다양한 공지의 장치에 의해 표적 맞춰지거나, 포커싱되거나, 조정될 수 있다.

소자를 제조한 후에 이 소자에 에너지를 가하는 대신, 본원에 기술된 에너지중 하나가 제작 또는 증착 공정 중에 동일 반응계 내에서 가해질 수 있다. 예를 들어, 유기층(20)에 열을 가하면서, 증착 공정(들)이 실시될 수 있다.

단지 각 물질의 에너지대 구조에 의해 전극(22 또는 24)과 유기층(20) 간의 접합면 특성이 결정되기 보다는, 전극 물질과 유기층 물질 간의 가능한 화학 반응이 또한 이에 관련될 수 있다. 확산 깊이 프로파일은, 아르곤 이온 스퍼터링 시스템을 구비한 오제 분광계(Auger spectrometer)를 사용하여 확인될 수 있다. 또한, 자외선 광전자 분광계(UPS) 및 X선 광전자 분광계(XPS)가 유기층(20)과 전극(22, 24) 간의 계면 특성을 특성화하는데 사용될 수 있다.

실험적 유기 다이오드를, 두께가 100nm 미만인 C₆₀ 막으로 된 유기층, 구리로 제조된 제 1 전극(22) 및 알루미늄으로 제조된 제 2 전극(24)으로 제조하였다. 2개의 전극(22, 24)의 중첩에 의해 형성된 이러한 샌드위치 유형의 다이오드의 소자 영역은 0.25mm²이었다. 모든 증착 공정은 약 1×10^{-6} torr의 진공에서 실시되었다. 물론, 소자 영역, 층 두께, 층 배향, 및 소자의 기하형태가 목적하는 바에 따라 달라질 수 있다. 예를 들어, 소자의 두께는 10 내지 1000nm의 범위일 수 있으며,

소자 영역은 $50 \times 50\text{nm}^2$ 정도로 작을 수 있으며, 심지어는 cm^2 범위 이상으로 를 수 있다. 물론, 그 밖의 범위가 본 발명의 신규한 방법에 의해 교시된 유사한 원리하에서도 작용할 수 있기 때문에, 본 명세서 내에서 이들 범위를 포함한다고 해서 본 발명의 방법이 이 범위로 한정되는 것은 아니다. 다이오드에 있어서, 보다 작은 영역을 구비한 소자가 보다 높은 주파수에서 작동할 수 있는데, 그 이유는 이들이 주어진 유전체 두께에 대해 다이오드를 가로질러 보다 작은 고유 기생 용량을 갖기 때문이나, 이들은 더 적은 전류를 운반할 수 있다. 또 다른 실시예로서, 물질의 두께가 5 마이크론 또는 심지어 서브-마이크론(예를 들어, 1 마이크론 미만)일 수 있다. 또 다른 실시예로서, 다이오드 내의 유기층(20)으로서 C_{60} 의 두께는 수백 내지 수천 옹스트롬의 범위일 수 있다; 양극 및 음극 물질에 대해서도 이와 동일하게 적용된다. 그러나, 유기층(20)의 두께가 더 두꺼워지면, 편홀 또는 솔츠(shorts) 없이 유기층을 제조하는 것이 보다 용이해질 수 있다. 더욱이, 유기 반도체 소자로의 연결용 와이어 또는 전도성 영역은, 1 마이크론 미만의 교차점 크기를 포함하여 임의의 크기일 수 있다. 대안적으로, 와이어 또는 전도성 영역은 이들이 보다 많은 양의 전류를 운반하는 경우에, mm 범위와 같이 더 커질 수 있다.

증착되었으나 어닐링되지 않은 유기 다이오드는 낮은 캐리어 주입율과 불량한 전류 정류를 나타낸다. 유기 다이오드 소자, $\text{Cu/C}_{60}/\text{Al}$ 을 공기중의 120°C 에서 5분 동안 처리시켰더니, 상기 어닐링된 유기 다이오드가 $10^4\text{-}10^6$ 의 범위에 있는 정류 비를 갖는 고성능 유기 다이오드가 되었다. 예를 들어, 200°C 까지의 고온에 의해 매우 높은 성능을 갖는 소자가 얻어지는 것으로 보인다. 실험 데이터에 기초하여, 도 7에는 어닐링시키지 않은 유기 다이오드와 비교한, 어닐링시킨 유기 다이오드에 대한 전류 대 전압(I-V) 곡선이 도시되어 있다. 도 7에 도시된 바와 같이, I-V 곡선(46)은 증착시킨(예를 들어, 어닐링 시키지 않은) 유기 다이오드에 대한 실험실 데이터에 기초하고 있는 반면, I-V 곡선(48)은 어닐링시킨 유기 다이오드에 대한 실험실 데이터에 기초하고 있다. 바람직하게는, 인가된 전압이 0보다 높은 경우(예를 들어, 양 전압), 전류는 가능한 한 높다; 마찬가지로, 인가된 전압이 0 미만인 경우(예를 들어, 음 전압), 전류는 가능한 한 낮다. 따라서, I-V 곡선(46, 48)으로부터, 어닐링시킨 유기 다이오드가 어닐링시키지 않은 다이오드보다, 다이오드에 의해 취급될 수 있는 전류 밀도량의 측면에서 훨씬 더 나은 성능을 나타냄이 입증된다. 열 어닐링 공정 및 I-V 측정결과는 모두 공기중에서 실시된 것으로서, 이로부터 어닐링시킨 유기 다이오드가 공기중에서 안정함을 알 수 있다. 대안적으로, 유기 반도체는 진공, 가스, 가스 혼합물, 유체, 유체 혼합물, 또는 목적하는 성능 특성이 수득되는 그 밖의 환경 중에서 어닐링될 수 있다.

또한, 120 내지 200°C 의 온도에서 제조된 소자를 어닐링시키는 경우에 있어서, 소자의 성능 특성은 어닐링 온도가 증가됨에 따라 점차적으로 개선된다. 도 8에는, 공기중의 120°C , 140°C , 160°C , 180°C 및 200°C 에서 각각 10분 동안 처리되는 산화규소 기판 상에 있는 5개의 $\text{Cu/C}_{60}/\text{Al}$ 다이오드에 대한 I-V 곡선이 도시되어 있다. 도 8로부터, 유기 다이오드의 성능 특성이 어닐링 온도가 증가됨에 따라 개선된다는 사실을 명백히 알 수 있다. 이러한 사실로부터, 열 어닐링 중의 2개의 계면 중 하나에서 정류된 접합면이 서서히 형성되며, 그 밖의 계면에서 옴 접촉면이 서서히 형성됨을 알 수 있다. "접합면"은 계면에서의 2개의 상이한 반도체 또는 반도체 및 금속의 접합을 나타낸다. 예를 들어, 접합면에는 헤테로접합면, 쇼트키 배리어 접합면 및 p-n 접합면이 포함되나, 이에 한정되는 것은 아니다. 생성되는 유기 소자는 공기 중에서 매우 안정하며, 이는 성능을 조금도 열화시키지 않으면서 2주 이상 동안 공기중에서 작동될 수 있다. 뿐만 아니라, 유기 소자는 6 볼트에서 400A/cm^2 의 전류 밀도에서 작동될 수 있으며, 이는 기타 그 밖의 보고된 유기 소자의 성능을 능가하는 것이다.

유기 다이오드의 성능을 추가로 개선시키기 위해, 유기층(20) 내의 유기 물질의 순도를 증가시킬 수 있다. 유기층(20) 내의 유기 물질이 순수할수록, 인가된 전압이 0 미만인 경우의 누출 또는 암 전류가 감소될 수 있다. 정제된 유기 물질은 상이한 증발 속도에서 기판 상으로 열적으로 코팅된 다음, 고온에서 열적으로 어닐링될 수 있다. 또한, 소자 성능이 추가로 달라지도록 하기 위해 증발 동안에 기판 온도가 제어되거나 조정될 수 있다.

도 9는 실험적으로 어닐링된 유기 다이오드, 즉 공기중 120°C 에서 5분 동안 처리된 $\text{Cu/C}_{60}/\text{Al}$ 의 고주파수 성능 응답을 나타낸다. 1 MHz 주파수의 AC 전압 시그널(56)이 어닐링된 유기 다이오드에 가해질 경우, 시그널(58)은 어닐링된 유기 다이오드의 주파수 응답이 된다. 어닐링된 유기 다이오드가 본 실시예에서 1 MHz의 주파수에서 작동한다 하더라도, 이 다이오드는 훨씬, 훨씬 더 높은 주파수에서 용이하게 작동할 수 있어야 한다.

어닐링된 유기 다이오드는 1 MHz를 초과하는 스위칭 속도로 100A/cm^2 의 전류 밀도에 용이하게 도달할 수 있는데, 이는 유사한 소자 영역을 갖는 종래 Alq_3 유형의 유기 LEDs보다 약 100배 더 신속한 것이다. 이 실험에서, 어닐링된 유기 다이오드에 대한 전류 밀도는 400A/cm^2 정도로 높았다. 전류 밀도가 충분히 높으면, 다이오드는 OLED 디스플레이와 같은 다양한 전자 부품을 구동시킬 수 있다.

유기 반도체 소자에 적용되는 온도 범위는 약 60 내지 약 300°C일 수 있다. 유기 소자에 가해지는 열의 지속 시간은 약 수 초 내지 약 수시간의 범위일 수 있다. 본 명세서 내에 포함된 모든 범위에 있어서, 그 밖의 범위가 본 발명의 신규한 방법에 의해 교시된 유사한 원리하에서도 작용할 수 있기 때문에, 본 명세서 내에서 이들 범위가 포함된다고 해서 본 발명의 방법이 이 범위로 한정되는 것은 아니다.

대안적으로, 열, 전기, 광 및/또는 복사 에너지 형태의 고밀도 에너지가 유기 소자에 가해지는 경우, 노출 지속기간은 현저하게 감소될 수 있다. 예를 들어, 실험적 유기 다이오드, Al/C₆₀/Cu에 어닐링 공정 대신 AC 전압이 가해질 경우에 유사한 결과가 확인되었다. 유기 소자에 인가된 AC 전압의 세기는 소자의 두께에 따라 달라지며, 이는, 예를 들어 약 수 볼트 내지 약 수십 볼트의 범위일 수 있다. AC 전압의 주파수는 또한, 예를 들어 Hz에서 MHz 또는 그 이상의 범위일 수 있다. 실험을 통해, 고성능 유기 다이오드가 형성되기에, 수초 내지 수분의 유기 소자로의 AC 전압 인가 시간이 충분하다는 것을 알 수 있었다. 도 10은 실시예의 어닐링된 Al/C₆₀/Cu 다이오드가 93 내지 340K의 상이한 온도에서 어떻게 작동되는지를 나타내는 I-V 곡선의 그래프이다. 이러한 I-V 곡선으로부터, 전류가 옴 접촉면에서부터 정류된 접합점으로 유동한다는 사실을 알 수 있다.

따라서, 유기 다이오드가 본 발명의 신규한 방법에 의해 처리되는 경우, 전극 접촉면 중 하나는 옴 접촉성으로 되며, 나머지 하나의 접촉면은 정류된다. 정류된 접합면은, 예를 들어 쇼트키 배리어 접합면 또는 좁은 p-n 접합면일 수 있다. 전하 수송 방법 때문에, 쇼트키 접합면은 C₆₀/Al 계면에서 형성될 수 있으며, 옴 접촉면은 구리/C₆₀ 계면에서 형성될 수 있다. 도 10에 도시된 바와 같이, 저온에서의 거동은 쇼트키 접합면 및 옴 접촉면의 양 메커니즘의 존재를 지지한다. 발명의 명칭: "유기 전계발광성 소자 상에 쌓인 유기 반도체 트랜지스터를 갖는 표시 단위"로서 산요 일렉트릭 코포레이션, 엘티디. (Sanyo Electric Co., Ltd.)에게 허여된 미국 특허 제 6,037,718호(본원에 참조로 포함됨)는 p-n, n-p, n-p-n 및 p-n-p 접합면을 형성하고자 하는데, 이는 '728호 특허와 상이한 공정을 채택하고 있다.

고성능 유기 트랜지스터를 형성하도록, 보다 효율적인 전하 주입을 위해 전극과 유기층(20) 간의 고품질의 옴 접촉면 및/또는 접합면이 일반적으로 요구된다. 제어 가능한 방식으로, 본원에 기술된 신규 방법에 의해 옴 접촉면이 형성되기 때문에, 본 방법은 유기 트랜지스터 및 그 밖의 유기 반도체 소자와 같은 기타 유기 소자의 성능을 개선시키는데 사용될 수 있다. 예를 들어, 보다 나은 공급원, 및 유기 트랜지스터의 유기층에 대한 드레인 옴 접촉면을 형성하도록 본 발명의 신규 방법을 사용할 수 있다. 추가로, 본 발명의 방법에 의해 캐리어 이동성이 개선되기 때문에, 이는 유기 트랜지스터와 같은 그 밖의 유기 반도체 소자에 적용할 수 있다. 예를 들어, 결정성 C₆₀의 이동성은 2cm²/vs 이상일 수 있는데, 이로써 유기 트랜지스터에 적절하게 사용할 수 있게 된다.

도 11은 교류(AC) 전압을 실험적 유기 반도체에 인가한 결과를 나타내는 그래프이다. Al 전극(100nm) - C₆₀(115nm)-Cu 전극(82nm)의 샌드위치된 유기 다이오드에 있어서, 수직축은 전류(암페어)를 나타내는 반면, 수평축은 인가된 DC 전압(볼트)을 나타낸다. 곡선(70)은 전기적 전압 처리 공정을 실시하기 전에, 유기 다이오드에 대한 전류-전압-특성을 나타낸다. 곡선(72)은, 다이오드를 통해 8볼트의 AC 전압을 통과시킨 후의, 유기 다이오드에 대한 전류-전압 특성을 나타낸다. 확실히 알 수 있는 바와 같이, 전기적 전압 처리에 의해 유기 다이오드의 작동 특성이 개선된다.

도 12는 AC 전압으로 처리한 도 11의 유기 다이오드의 입력 전압 공급원 시그널에 대한 응답(80)을 나타내는 그래프이다. 용이하게 확인할 수 있는 바와 같이, 개선된 유기 다이오드는 1 MHz의 주파수에서 작동될 수 있으며, 이는 선행 기술의 유기 다이오드의 속도에 비해 현저히 개선된 것이다.

이러한 신규 방법을 사용하면 기타 이점이 얻어질 수 있다. 일반적으로, 선행 기술의 다이오드는, 특히 다이오드가 역으로 2개의 쇼트키 접합면을 갖는 경우에, 상이한 일함수를 갖는 금속으로 제조된 전극을 사용함으로써 형성될 수 있다. 종래의 단일층의 유기 다이오드에 대해서, 정류성 거동은 2개 금속 전극의 일함수차로부터 비롯된다. 상이한 일함수를 갖는 금속 전극은, 다른 바이어스 방향이 아닌 하나의 바이어스 방향으로 효율적인 전하 캐리어 주입을 제공하는 배리어 높이를 형성한다. 그러므로, 유기 발광 다이오드(OLEDs)에 대해서, 낮은 일함수의 금속, 예컨대 칼슘 또는 마그네슘 또는 리튬이 음극을 형성하는데 사용될 수 있는 반면, 높은 일함수의 금속, 예컨대 금 또는 인듐 주석 산화물(ITO)이 양극을 형성하는데 사용될 수 있다.

대조적으로, 본 명세서에 기술된 유기 반도체는 유사한 일함수를 갖는 금속 전극을 사용하여 다이오드 내로 형성될 수 있다. 선행 기술에서는 다이오드 정류 거동을 생성하도록 상이한 일함수를 요하기 때문에, 이는 주목할 만한 것이다. 예를 들어, 유기 다이오드는 구리/C₆₀/알루미늄(Cu/C₆₀/Al)으로 형성될 수 있는데, 여기서 음극 전극(24)은 구리로 제조될 수 있

으며, 양극 전극(22)은 알루미늄으로 제조된다. 알루미늄 및 구리의 일함수는 각각 약 4.2 및 4.7eV이다. 유사한 일함수의 물질을 사용할 수 있다 하더라도, 하나가 다이오드를 형성하길 원하는 경우에는 유기층(20)의 반대측 상에 상이한 접합면을 형성하도록 제 1 및 제 2 전극(22, 24)에 대해 상이한 물질을 사용하는 것이 바람직하다. 물론, 필요에 따라, 본 발명의 신규한 방법이 적용되는 유기 다이오드에 상이한 일함수를 갖는 금속 전극(22, 24)을 사용할 수 있다. 상이한 일함수의 예로는, 금(5.2eV) 및 칼슘(2.9eV)으로 제조될 수 있는 전극(22, 24)이 있다.

본 명세서에 기술된 신규 방법은 다이오드를 형성하는데 제한되지는 않는다. 그 대신, 본 발명의 신규 방법을 유기 트랜지스터와 같은 기타 유기 소자, 및 접적 회로 및 완성된 제품과 같은 훨씬 더 복잡한 그 밖의 전자 부품을 제조하는데 사용할 수 있다. 형성될 수 있는 전자 부품에는 반도체 p-n, n-p, 쇼트키 접합면을 수행하는 임의의 부품, 이들의 임의 조합체, 또는 이들과 절연체, 유전체 및/또는 전도체와의 임의의 조합체가 포함된다. 상기 부품들의 기하학적 구조는 수직 구조, 수평 구조, 충분리된 수직 구조, 충분리된 수평 구조, 수직 및 수평 구조의 임의 조합체, 또는 임의의 기타 3차원 구조일 수 있다. 예를 들어, 도 13은 기판(12) 상의 유기 반도체 소자(10)의 평면 부분도인데, 여기에서 전극(22, 24)은 표면 전자 또는 수평 패턴으로 유기층(20)에 대해 수직으로 배향된다. 보다 대안적으로, 도 14는 기판(12) 상의 유기 반도체 소자(10)의 평면 부분도인데, 여기에서 전극(22, 24)의 행 및 열은 크로스바 또는 수직으로 배열된다.

본 발명의 방법은 가능하게는, 다이오드, 터널형 다이오드, 쇼트키 다이오드, 바리캡(varicap) 다이오드, 가변용량 다이오드, 접합면 트랜지스터(p-n-p 및/또는 n-p-n), 절연 게이트 FETs, 단일 접합면 트랜지스터, 예비프로그램화 가능한 단일 접합 트랜지스터, 사이리스터(thyristor), 발명의 명칭 "정류 전하 저장 소자"로서 공동계류 중인 미국 특허출원 번호 제 09/723,897호(출원일: 2000년 11월 28일)에 기술된 정류 전하 저장 소자, 유기 발광 다이오드, 중합체 발광 다이오드, 광다이오드, 레지스터, 캐패시터, 인덕터, 절연체 및 상보 트랜지스터 쌍을 포함하는 유기물 기재의 반도체 소자에 적용될 수 있으나, 이에 한정되는 것은 아니다. 아직까지 실시되거나 기술되지 않은 그 밖의 신규한 소자 형태는 가능하게는 본 명세서에 기술된 신규 방법을 사용하여 제조될 수 있다. 이러한 신규한 소자, 및 이들이 형성되는 기판 상에서의 상호연결부에 기초하여, 다양한 기능성 접적 회로가 제조될 수 있다. 가능한 기능성 회로 유형의 수는, 본 발명의 신규한 방법으로 제조될 수 있는 상이한 종류의 부품의 수로서 기하학적으로 증가한다.

도 15에는 본원에 기술된 신규 방법으로 제조될 수 있는 최상부 접촉면 절연 게이트 전계 효과 트랜지스터(IGFET)의 실시 예에 대한 구체예가 도시되어 있다. 규소, 유리, 플라스틱, 또는 그 밖의 물질로 형성된 기판(100)의 위에는 유기 또는 중합성 반도체(102)가 형성되어 있다. 유기 반도체(102)는 바람직하게는 C₆₀이다. 절연체(104)는 유기 반도체(102) 상에 형성된다. 바람직하게는 상기 공급원 및 드레인 접촉면(106, 110)은 동일한 재료, 바람직하게는 구리로 제조되나, 이들은 또 다른 전도성 물질로 제조될 수 있다. 게이트 접촉면(108)은 임의의 전도성 물질, 바람직하게는 금으로 제조될 수 있다. 본 발명의 신규한 방법을 IGFET에 적용한 후에, 양호한 옴 접촉면(115)을 형성한다.

도 15의 IGFET를 제조하는 하나의 실시예의 방법을 하기한다. 유기 반도체(102)가 기판(100) 상에 증착되거나 형성된다. 절연체(104)가 유기 반도체(102) 상에 증착되거나 형성된다. 절연체(104) 부분이 에칭되어 제거된다. 금속은 바람직하게는 유기 반도체(102) 상에 증착되거나 형성되어, 공급원(106) 및 드레인(110)을 형성하는 반면, 금속이 절연체(104) 상에 바람직하게 증착되거나 형성되어 게이트(108)를 형성한다. 바람직하게는, 상기 소자는 60°C 초과 300°C 미만의 고온에서 어닐링되어, 옴 접촉면(115)을 형성한다.

도 16에는 본원에 기술된 신규한 방법으로 제조될 수 있는 "바닥 접촉면" IGFET의 실시예에 대한 구체예가 기술되어 있다. 규소 웨이퍼(122) 상에 유기 또는 중합성 반도체(120)가 위치한다. 상기 유기 반도체(120)는 바람직하게는 C₆₀이다. 절연체(124)는 도 16에 도시된 바와 같이 유기 반도체(120)와 규소 웨이퍼(122) 사이에서 형성된다. 바람직하게는, 상기 공급원 및 드레인 접촉면(126, 130)은 동일한 물질, 바람직하게는 구리로 제조되나, 다른 전도성 물질로 제조될 수 있다. 상기 게이트 접촉면(128)은 임의의 전도성 물질, 바람직하게는 금으로 제조될 수 있다. 본 발명의 신규한 방법을 IGFET에 적용한 후에, 양호한 옴 접촉면(115)이 형성된다.

도 16의 IGFET를 제조하는 하나의 예시적인 방법을 하기한다. 금속은 바람직하게는 기판(122) 상에 증착되거나 형성되어 공급원(126), 게이트(128) 및 드레인(130)을 형성한다. 절연체(124)는 기판(122), 공급원(126), 게이트(128) 및 드레인(130) 상에 증착되거나 형성된다. 절연체(124) 부분이 에칭으로 제거되어 공급원(126), 게이트(128) 및 드레인(130)이 노출될 수 있다. 유기 반도체(120)는 절연체(124) 및 기판(122) 상에 증착되거나 형성된다. 바람직하게는, 상기 소자가 60°C 초과 300°C 미만의 고온에서 어닐링되어 옴 접촉면(115)을 형성한다.

도 17은 본 발명의 신규 방법에 의해 유기 Cu/C₆₀/Al 다이오드 소자 상에 형성된 접촉면과 접합면을 매우 개략적으로 나타낸 도면이다. 도 17의 유기 다이오드는, C₆₀를 포함하는 유기층(20), 구리를 포함하는 제 1 전극(22), 및 알루미늄을 포함하는 제 2 전극(24)을 구비한다. 본 발명의 신규 방법을 적용하면, 구리 전극(22)과 유기층(20) 사이에 옴 접촉면(150)이, 알루미늄 전극(24)과 유기층(20) 사이에 쇼트키 배리어 접합면(152)이 형성되는 것으로 여겨진다.

개선된 유기 소자를 사용할 수 있는 기본적인 회로 및 소자의 예로는, 정류기, 논리 게이트, 전력 공급원, 시계 회로, 카운터, 메모리, 투닝된 안테나 코일, 변조기, 라디오 주파수 확인(RFID)용 태그, 광 ID 태그, 디스플레이, 가요성 디스플레이, 매우 가요성 있는 디스플레이, 광전지, 오디오 변환기, 라디오 주파수(RF) 트랜스폰더, 스마트카드, 컴퓨터, 텔레비전, 데이터 기록계 및 그 밖의 회로와 소자가 포함된다.

지금까지, 본 발명을 이것의 구체예에 대한 참조부호와 함께 기술하였다. 그러나, 본 발명의 보다 넓은 사상 및 범주를 벗어나지 않고 여기에 다양한 변형 및 변화가 가능할 수 있음이 자명하다. 예를 들어, 본 명세서의 독자는, 본원에 기술된 공정 흐름도에 도시된 방법 작용의 조합 및 세부적인 배열이 단지 예시적일 뿐이며, 본 발명을 상이하거나 부가적인 방법 작용, 또는 방법 작용의 상이한 조합 또는 배열을 사용하여 실시할 수 있다는 것을 이해할 것이다. 추가로, 본 실시예에 대한 구체예에서 기술된 금속 및 유기 물질은 그 밖의 금속 및/또는 유기 물질로 변경시킬 수 있다. 또 다른 실시예로서, 이 구체예의 각 특징을 그 밖의 구체예에 표시된 그 밖의 특징과 혼합시키거나 매칭시킬 수 있다. 재료 과학, 유기 물질, 전기 공학 및 반도체 가공 분야의 당업자에게 공지된 특징 및 과정이 필요에 따라 유사하게 혼입될 수 있다. 부가적으로 그리고 명백하게, 목적에 따라 특징들이 추가되거나 감축될 수 있다. 따라서, 본 발명은 첨부된 청구범위 및 이의 등가물의 측면을 제외하고는 제한되지 않을 것이다.

도면의 간단한 설명

도면의 성분은 반드시 적당히 판단하거나 강조하려는 것은 아니며, 대신 본 발명의 원리를 예시한 경우에 주어지는 것이다. 또한, 도면에서, 유사한 참조 부호는 상이한 견지에서 바라본 경우에 대응하는 부분을 지칭한다. 그러나, 유사한 부분이 항상 유사한 참조 부호를 갖는 것은 아니다. 뿐만 아니라, 모든 도면은 구상을 전달하려는 것이며, 여기에서 상대적인 크기, 모양 및 그 밖의 상세한 속성은 글자 그대로 또는 정확하게 보다는 개략적으로 예시될 수 있다.

도 1은 고성능 유기 다이오드의 일 구체예에 대한 측면도의 높은 수준의 도면이다.

도 2는 도 1의 고성능 유기 다이오드에 대한 전자 기호 및 전류 흐름을 나타내는 도면이다.

도 3은 탄소 C₆₀의 높은 수준의 도면을 나타낸다.

도 4는 본 발명의 방법의 실시예를 알루미늄 전극과 C₆₀ 유기층 간의 접합면에 적용하는 경우에, 상기 접합면을 매우 개략적으로 나타내는 도면이다.

도 5는 본 발명의 방법의 실시예를 구리 전극과 C₆₀ 유기층 간의 접합면에 적용하는 경우에, 상기 접합면을 매우 개략적으로 나타내는 도면이다.

도 6은 유기 반도체 소자의 국소 영역을 가열시키는 레이저의 블록 다이어그램이다.

도 7은 미처리된 실험적 유기 다이오드 및 어닐링된 실험적 유기 다이오드의 전류-전압 특징을 나타내는 그래프이다.

도 8은 5개의 어닐링된 실험적 유기 다이오드의 전류-전압 특징을 나타내는 그래프로서, 이를 각각은 상이한 온도에서 어닐링된다.

도 9는 1 MHz의 AC 전압 시그널을 갖는 어닐링된 실험적 유기 다이오드의 출력 전류 특성 대 입력 전압을 나타내는 그래프이다.

도 10은 상이한 온도에서 작동된 어닐링된 실험적 유기 다이오드의 전류-전압 특성을 나타내는 그래프이다.

도 11은 8 AC 볼트로 처리된 어닐링된 실험적 유기 다이오드의 전류-전압 특성을 나타내는 그래프이다.

도 12는 1 MHz의 AC 전압 시그널에 대해 어닐링된 실험적 유기 다이오드의 고주파수 성능 응답 특성을 나타내는 그래프이다.

도 13은 표면 전지 배열로 된 기판 상에 위치한 유기 반도체 소자의 파단도이다.

도 14는 크로스바(crossbar) 배열로 된 기판 상에 위치한 유기 반도체 소자의 파단도이다.

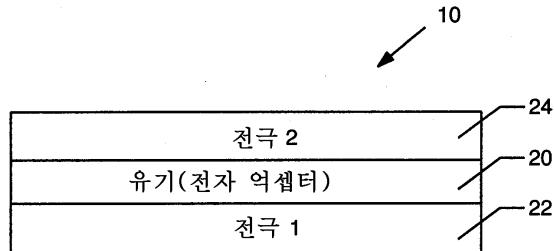
도 15는 유기 반도체 절연 게이트 전계 효과(gate field effect) 트랜지스터의 제 1 실시예에 대한 구체예를 나타낸다.

도 16은 유기 반도체 절연 게이트 전계 효과 트랜지스터의 제 2 실시예에 대한 구체예를 나타낸다.

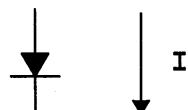
도 17은 유기 Cu/C₆₀/Al 다이오드 장치 상에 위치한 본 발명의 신규 방법에 의해 형성된 접촉면 및 접합면을 나타내는 도면이다.

도면

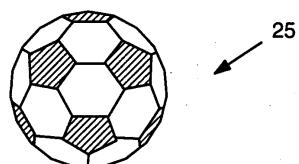
도면1



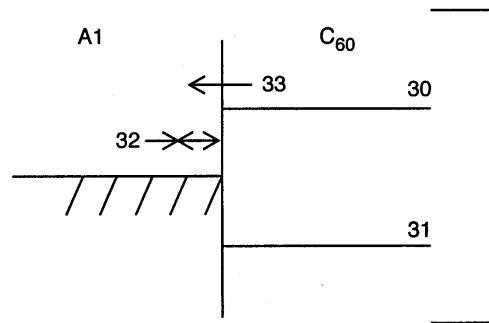
도면2



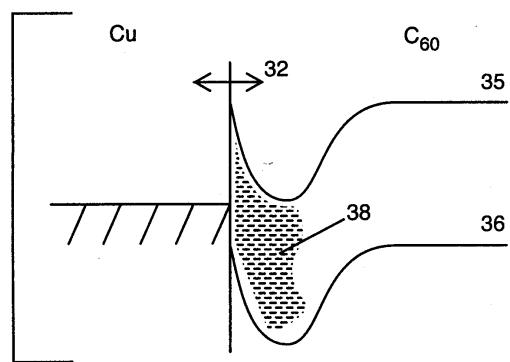
도면3



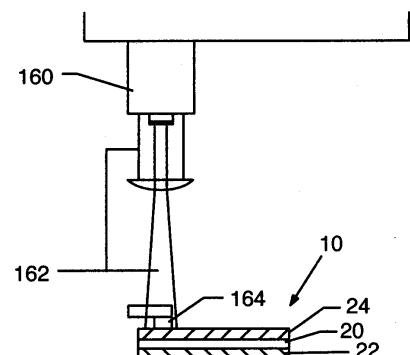
도면4



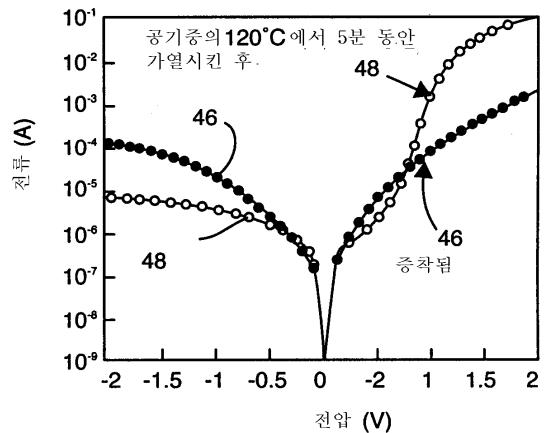
도면5



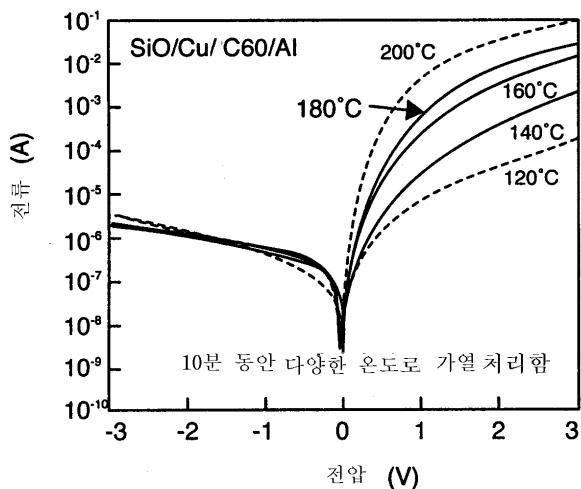
도면6



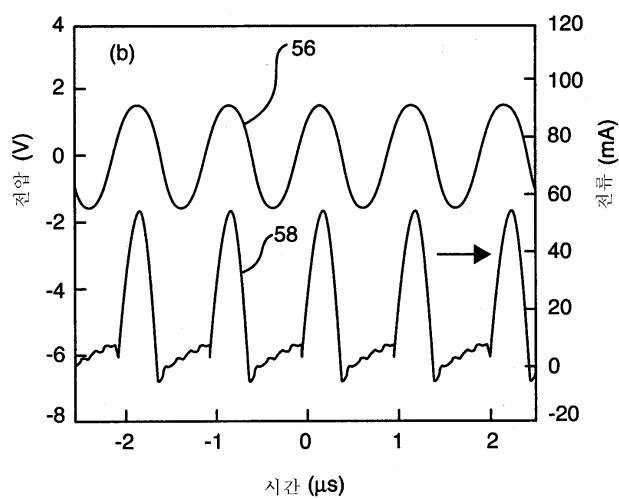
도면7



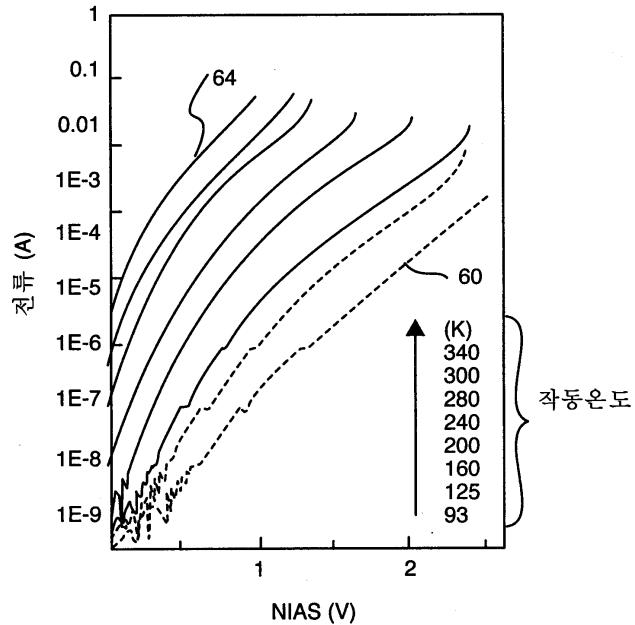
도면8



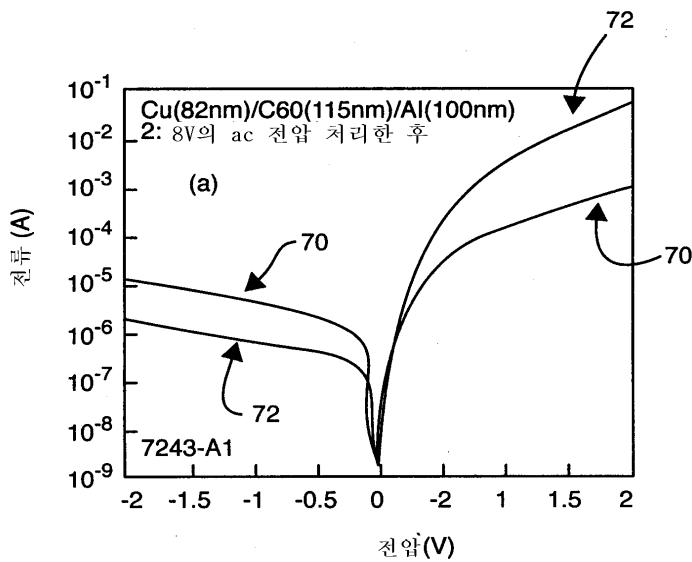
도면9



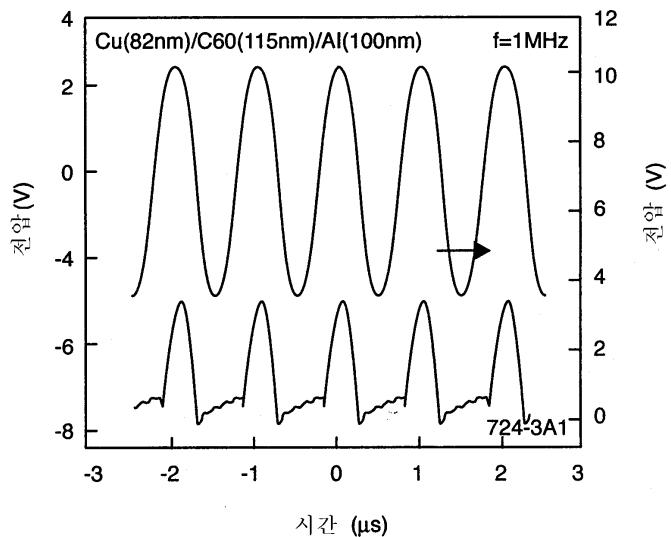
도면10



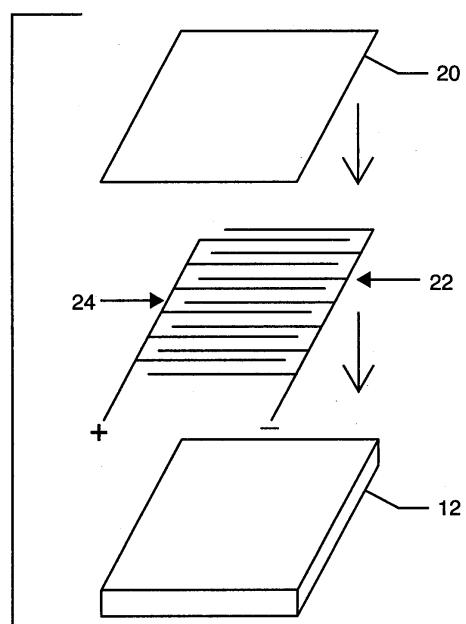
도면11



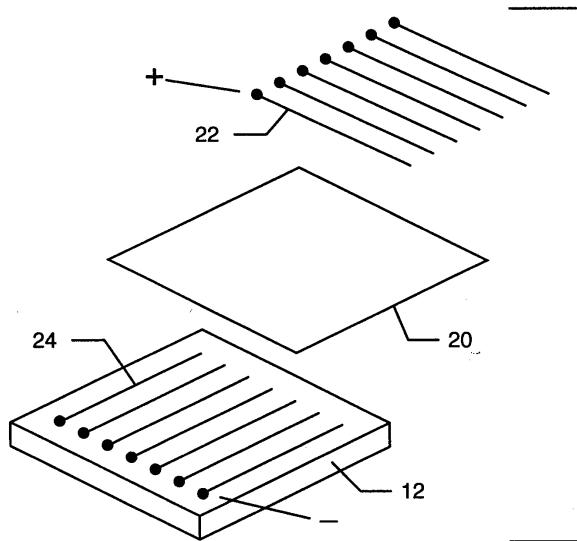
도면12



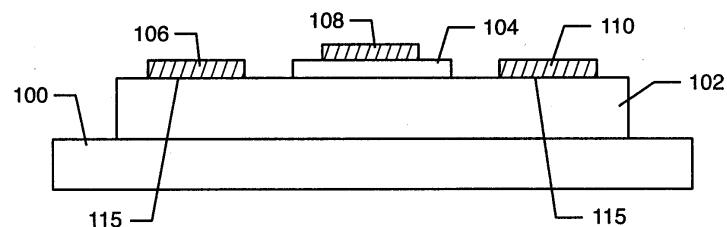
도면13



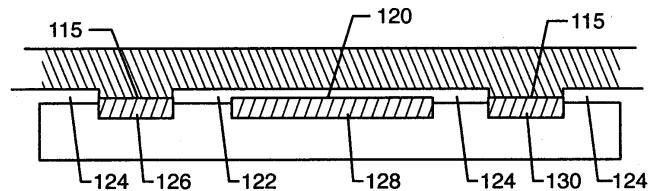
도면14



도면15



도면16



도면17

