



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 215 710

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 28 02 79
(21) PV 1329-79

(11) (B 1)

(51) Int. Cl.³

H 03 K 13/02

// H 03 K 3/02

(40) Zveřejněno 31 07 81
(45) Vydáno 15 03 84

(75)
Autor vynálezu

FEBER STANISLAV ing.,
BOCEK KAREL ing. CSc., BYSTRICE nad OLŠÍ,
JEKERLE PAVEL ing., TRINEC
TOMANEK ERVIN, ROPICE

(54) Zapojení k přeměně signálů

1

Vynález se týká zapojení k přeměně signálů, a to soustavy číslicových vstupních signálů na analogový výstupní signál, podle předem stanovených váhových hodnot těchto vstupních signálů.

Jsou známá zapojení pro převod číslicových signálů na výstupní analogový signál založená na sčítání napětí určených logickou hodnotou jednotlivých bitů. Nevýhodou těchto zapojení, například při použití sumačního operačního zesilovače k provedení součtu, je velký počet vstupů, tj. jeden vstup pro každý bit číslicového signálu. Důsledkem je omezený rozsah použití a nesnadné cejchování hodnot váhových odporů.

Tyto nevýhody odstraňuje zapojení k přeměně signálů podle vynálezu, složené nejméně ze dvou skupin signálních vedení, z nichž každá se skládá nejméně ze dvou jednotlivých signálních vedení, jehož podstata spočívá v tom, že první signální vedení první skupiny se skládá z prvního vstupu spojeného přes první vstupní odpor s bází prvního tranzistoru, jehož kolektor je spojen přes první napájecí odpor s napájecím napěťovým vedením a jehož emitor je spojen přes první výstupní odpor s napájecím nulovým vedením a přes druhý výstupní odpor s emitorem druhého tranzistoru, druhé signální vedení této první skupiny se skládá z druhého vstupu spojeného přes druhý vstupní odpor s bází druhého tranzistoru, jehož kolektor je spojen přes druhý napájecí odpor s napájecím napěťovým vedením, atd., až emitor posledního tranzistoru posledního signálního vedení této první skupiny, například emitor čtvrtého tranzistoru čtvrtého signálního vedení této první skupiny je spojen

přes první vstupní odpor zesilovače se vstupem zesilovače, jehož výstup je spojen přes zpětno-vazební odpor se vstupem tohoto zesilovače a s výstupem zapojení.

Předností zapojení k přeměně signálů podle vynálezu je převod digitálně kódovaných vstupních signálů vyjadřujících čísla z poziční číselné soustavy na analogový výstupní signál dosahovaný řazením signálních vedení do skupin odpovídajícím jednotlivým pozicím této číselné soustavy, sériovým řazením váhových odporů v jednotlivých skupinách a paralelním spojením výstupů z jednotlivých skupin na vstupy sumačního zesilovače, čímž se dosahuje vysoké přesnosti lineární závislosti výsledného analogového signálu na číselných hodnotách signálů na vstupech v širokém rozsahu.

Předností je dále možnost snadné volby přesných hodnot váhových odporů, jakož i možnost použití pro libovolnou poziční číselnou soustavu.

Zapojení k přeměně signálů podle vynálezu je v příkladném provedení znázorněno na přiloženém výkrese.

Na výkresu je znázorněno 12 signálních vedení rozdělených do první skupiny sestávající z prvního, druhého, třetího a čtvrtého signálního vedení, do druhé skupiny sestávající z pátého, šestého, sedmého a osmého signálního vedení, do třetí skupiny sestávající z devátého, desátého, jedenáctého a dvanáctého signálního vedení.

Každé jednotlivé signální vedení se skládá ze vstupu, vstupního odporu, z napájecího odporu, ze spínacího prvku, z výstupního odporu.

Tak například první signální vedení se skládá z prvního vstupu S_1 , spojeného přes první vstupní odpor 1R_1 se vstupem prvního spínacího prvku realizovaného pomocí prvního tranzistoru T_1 , jehož báze je spojena s tímto vstupním odporem 1R_1 , jehož kolektor je spojen přes první napájecí odpor 2R_1 s napájecím napětovým vedením U , a jehož emitor je spojen přes první výstupní odpor 3R_1 s napájecím nulovým vedením O .

Druhé signální vedení se skládá z druhého vstupu S_2 , spojeného přes druhý vstupní odpor 1R_2 se vstupem druhého spínacího prvku realizovaného pomocí druhého tranzistoru T_2 , jehož báze je spojena s tímto vstupním odporem 1R_2 , jehož kolektor je spojen přes druhý napájecí odpor 2R_2 s napájecím napětovým vedením U , a jehož emitor je spojen s druhým výstupním odporem 3R_2 .

Přitom označení jednotlivých prvků je všeobecně takové, že indexy 1, 2, 3, před písmenem R označují druh odporu, a to index 1 označuje vstupní odpor, index 2 označuje napájecí odpor, index 3 označuje výstupní odpor, a indexy 1 až 12 za písmenem R označují pořadové číslo odporu, shodné s pořadovým číslem signálního vedení. Obdobně indexy 1 až 12 za písmenem T označují pořadové číslo tranzistoru, shodné s pořadovým číslem signálního vedení.

Tak například desáté signální vedení se skládá z desátého vstupu S_{10} , spojeného přes desátý vstupní odpor $^1R_{10}$ se vstupem desátého spínacího prvku, tj. s bází desátého tranzistoru T_{10} , jehož kolektor je spojen přes desátý napájecí odpor $^2R_{10}$ s napájecím napětovým vedením U , a jehož emitor je spojen s desátým výstupním odporem $^3R_{10}$.

Zapojení jednotlivých odporů výstupních v jednotlivé skupině signálních vedení je takové, že v první skupině signálních vedení je první výstupní odpor 3R_1 spojen jedním koncem s napájecím nulovým vedením O , druhým koncem s emitorem prvního tranzistoru T_1 a s jedním koncem druhého výstupního odporu 3R_2 . Druhý konec tohoto odporu 3R_2 je spojen s emitorem druhého

tranzistoru T_2 a s jedním koncem třetího výstupního odporu 3R_3 . Druhý konec tohoto odporu 3R_3 je spojen s emitorem třetího tranzistoru T_3 a s jedním koncem čtvrtého výstupního odporu 3R_4 , jehož druhý konec je spojen s emitorem čtvrtého tranzistoru T_4 a přes první vstupní odpor R_1 zesilovače se vstupem z_1 zesilovače Z .

V druhé skupině signálních vedení je pátý výstupní odpor 3R_5 spojen jedním koncem s nalájecím nulovým vedením 0 , druhým koncem s emitorem pátého tranzistoru T_5 a s jedním koncem šestého výstupního odporu 3R_6 . Druhý konec tohoto odporu 3R_6 je spojen s emitorem šestého tranzistoru T_6 a s jedním koncem sedmého výstupního odporu 3R_7 . Druhý konec tohoto odporu 3R_7 je spojen s emitorem sedmého tranzistoru T_7 a s jedním koncem osmého výstupního odporu 3R_8 , jehož druhý konec je spojen s emitorem osmého tranzistoru T_8 a přes druhý vstupní odpor R_2 zesilovače se vstupem z_1 zesilovače Z .

V třetí skupině signálních vedení je devátý výstupní odpor 3R_9 spojen jedním koncem s napájecím nulovým vedením 0 , druhým koncem s emitorem devátého tranzistoru T_9 a s jedním koncem desátého výstupního odporu ${}^3R_{10}$. Druhý konec tohoto odporu ${}^3R_{10}$ je spojen s emitorem desátého tranzistoru T_{10} a s jedním koncem jedenáctého výstupního odporu ${}^3R_{11}$. Druhý konec tohoto odporu ${}^3R_{11}$ je spojen s emitorem jedenáctého tranzistoru T_{11} a s jedním koncem dvanáctého výstupního odporu ${}^3R_{12}$, jehož druhý konec je spojen s emitorem dvanáctého tranzistoru T_{12} a přes třetí vstupní odpor R_3 zesilovače se vstupem z_1 zesilovače Z .

Výstup z_1 zesilovače Z je spojen přes zpětnovazební odpor R_0 se vstupem z_1 tohoto zesilovače a s výstupem X zapojení.

Funkce zapojení k přeměně signálů podle vynálezu je taková, že ve výchozím stavu jsou na vstupech signálních vedení signály logické nuly a všechny spínací prvky, tj. všechny tranzistory jsou v rozepnutém stavu. Na emitorech těchto tranzistorů je úroveň napětí blízká nule, signál na vstupu zesilovače je zanedbatelný.

Přivedením binárně kódovaného vstupního signálu na vstupy S_1, S_2, S_3, S_4 první skupiny signálních vedení se převede do sepnutého stavu spínací prvky, odpovídající signálům logické jedničky tohoto binárního kódovaného vstupního signálu. Tak například přivedením vstupního signálu vyjadřujícího číslo 5 a zakódované kombinací 1010 přechází na první vstup S_1 signál logické jedničky, na druhý vstup S_2 signál logické nuly, na třetí vstup S_3 signál logické jedničky, na čtvrtý vstup S_4 signál logické nuly. Výsledkem je sepnutý stav prvního tranzistoru T_1 a třetího tranzistoru T_3 , druhý tranzistor T_2 a čtvrtý tranzistor T_4 jsou v rozepnutém stavu.

Na kolektoru prvního tranzistoru T_1 je napětí odpovídající poměru děliče složeného z prvního výstupního odporu 3R_1 a prvního napájecího odporu 2R_1 . Na kolektoru třetího tranzistoru T_3 je napětí odpovídající poměru děliče složeného z třetího výstupního odporu 3R_3 a třetího napájecího odporu 2R_3 . Při konstantních hodnotách napájecích odporů se vhodnou volbou hodnot výstupních odporů v závislosti na zvoleném binárním kódu dosahuje přímé úměrnosti výstupního napětí na emitorech čtvrtého tranzistoru T_4 a tedy na jednom konci prvního vstupního odporu R_1 zesilovače Z .

Výstupní odpory ${}^3R_1, {}^3R_2, {}^3R_3, {}^3R_4$ signálních vedení této první skupiny se chovají jako váhové odpory. Vzhledem k sériovému řazení těchto odporů vůči napájecímu nulovému vedení se při stanovení úbytku napětí způsobeného sepnutím spínacího prvku jednotlivého signálního vedení přičítají hodnoty předchozích podle pořadí rostoucích indexů

výstupních odporů k hodnotě výstupního odporu tohoto jednotlivého signálního vedení. Výsledkem je například při váhách použitého binárního kódu 1 2 4 8 poměr hodnot výstupních odporů:

$${}^3R_1 : {}^3R_2 : {}^3R_3 : {}^3R_4 = 1 : 1 : 2 : 4$$

Řazením jednotlivých signálních vedení do skupin signálních vedení vzniká zapojení pro převedení několikamístního dekadického čísla na analogový signál na výstupu Z_1 zesilovače Z tak, že první skupina signálních vedení s indexy 1 až 4 odpovídá jedničkovému řádu dekadického čísla, druhá skupina signálních vedení s indexy 5 až 8 odpovídá desítkovému řádu dekadického čísla, a třetí skupina signálních vedení s indexy 9 až 12 odpovídá stovkovému řádu tohoto dekadického čísla.

Tak například dekadické číslo 1 2 5 se přeměňuje na analogový signál tak, že na vstupy S_1, S_2, S_3, S_4 signálních vedení první skupiny se přivádí jedničkové logické signály odpovídající číslu 5 vyjádřeném v binárním kódu kombinací 1 0 1 0, jak bylo dříve uvedeno, na vstupy S_5, S_6, S_7, S_8 signálních vedení druhé skupiny se přivádí jedničkové logické signály odpovídající číslu 2 vyjádřením v binárním kódu kombinací 0 1 0 0, tj. jedničkový logický signál se přivádí na vstup S_6 šestého signálního vedení, na vstupy $S_9, S_{10}, S_{11}, S_{12}$ signálních vedení třetí skupiny se přivádí jedničkové logické signály odpovídající číslu 1 vyjádřeném v binárním kódu kombinací 1 0 0 0, tj. jedničkový logický signál se přivádí na vstup S_9 devátého signálního vedení. Výsledkem je sepnutý stav prvního tranzistoru T_1 , třetího tranzistoru T_3 v první skupině signálních vedení, sepnutý stav šestého tranzistoru T_6 ve druhé skupině signálních vedení, a sepnutý stav devátého tranzistoru T_9 ve třetí skupině signálních vedení.

Na vstup z_1 zesilovače Z přechází přes první vstupní odpor R_1 zesilovače napětí z emitoru čtvrtého tranzistoru T_4 úměrné číslu 5, přes druhý vstupní odpor zesilovače R_2 napětí z emitoru osmého tranzistoru T_8 úměrné číslu 2, přes třetí vstupní odpor R_3 zesilovače napětí z emitoru dvanáctého tranzistoru T_{12} úměrné číslu 1.

Zesilovač Z má připojen výstup Z_1 se vstupem z_1 přes zpětnovazební odpor R_0 a pracuje jako sumátor napětí, které přišly přes vstupní odpory R_1, R_2, R_3 na vstup z_1 . Tyto vstupní odpory pracují jako váhové odpory z rozlišení dekadického řádu došlých napěťových signálů, a pro volbu jejich hodnot platí poměr

$$R_3 : R_2 : R_1 = 1 : 10 : 100$$

Výsledná funkce zapojení podle obr. 1 je tedy přeměna dekadických čísel na analogový výstupní signál na výstupu Z_1 zesilovače a tedy i na výstupu X zapojení, dosažené volbou váhových hodnot výstupních odporů jednotlivých signálních vedení po skupinách a váhových hodnot vstupních odporů sumačního zesilovače.

Zapojení k přeměně signálů podle vynálezu se uplatňuje v oboru číslicových automatů s analogovým vyhodnocováním stavu číslicových obvodů.

PŘEDMĚT VYNÁLEZU

Zapojení k přeměně signálů složené nejméně ze dvou skupin signálních vedení, z nichž každá se skládá nejméně ze dvou jednotlivých signálních vedení, vyznačené tím, že první signální vedení první skupiny se skládá z prvního vstupu (S_1) spojeného přes první vstupní odpor (1R_1) s bází prvního tranzistoru (T_1), jehož kolektor je spojen přes první napájecí odpor (2R_1) s napájecím napěťovým vedením (U) a jehož emitor je spojen přes první výstupní odpor (3R_1) s napájecím nulovým vedením (O) a přes druhý výstupní odpor (3R_2) s emitorem druhého tranzistoru (T_2), druhé signální vedení této první skupiny se skládá z druhého vstupu (S_2) spojeného přes druhý vstupní odpor (1R_2) s bází druhého tranzistoru (T_2), jehož kolektor je spojen přes druhý napájecí odpor (2R_2) s napájecím napěťovým vedením (U), atd., až emitor posledního tranzistoru posledního signálního vedení této první skupiny, například emitor čtvrtého tranzistoru (T_4) čtvrtého signálního vedení této první skupiny je spojen přes první vstupní odpor (R_1) zesilovače se vstupem (z_1) zesilovače (Z), jednak výstup (Z_1) je spojen přes zpětnovazební odpor (R_0) se vstupem (z_1) tohoto zesilovače a s výstupem (x) zapojení.

1 výkres

