

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11) 特許出願公開番号

特開2006-100352

(P2006-100352A)

(43) 公開日 平成18年4月13日(2006.4.13)

(51) Int.Cl.

F I

テーマコード (参考)

HO 1 L 21/66 (2006.01)

HO 1 L 21/66

A

2G003

GO 1 R 31/26 (2006.01)

GO 1 R 31/26

$$Z$$

4M106

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号 特願2004-281606 (P2004-281606)

(22) 出願日 平成16年9月28日 (2004. 9. 28)

(71) 出願人 503121103

株式会社ルネサステクノロジ

東京都千代田区丸の内二丁目4番1号

(74) 代理人 100089118

弁理士 酒井 宏明

(72) 発明者 小山 徹

東京都千代田区丸の内二丁目4番1号 株
式会社ルネサステクノロジ内

(72) 発明者 吉田 岳司

東京都千代田区丸の内二丁目4番1号 株
式会社ルネサステクノロジ内

F ターム(参考) 2G003 AA07 AA10 AG04 AG18 AH07

4M106 AA01 BA01 DA15

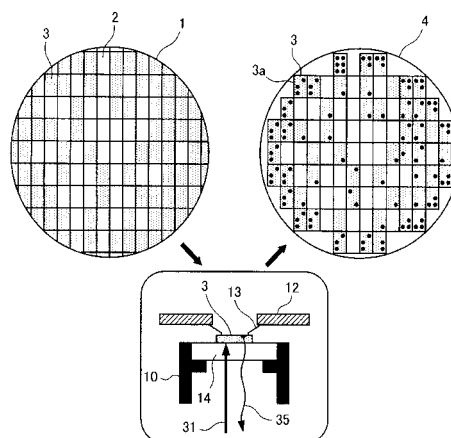
(54) 【発明の名称】 半導体チップの故障解析方法

(57) 【要約】

【課題】良品チップを無駄にすることなく、複数の半導体チップのウエハ上の故障分布状況を解析することができる半導体チップの故障解析方法を得ること。

【解決手段】良品チップ2と不良品チップ3が識別されたウエハ1をダイシングカットし、ダイシングカットされたウエハから良品チップを抜き取る第1のステップと、残った不良品チップのウエハ上の位置を判別し、該不良品チップのウエハ上の位置を示す第1の位置情報(a, b)を記憶するとともに、前記不良品チップをピックアップして解析ステージ上10に移送する第2のステップと、解析ステージ上の各不良品チップを故障解析することにより各不良品チップ内での故障位置を示す第2の位置情報を作成し、作成した第2の位置情報および前記記憶された第1の位置情報に基づきウエハマップ4上に不良品チップおよび不良品チップ内での故障位置を識別表示する第3のステップと、を含む。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

良品チップと不良品チップが識別されたウエハをダイシングカットし、ダイシングカットされたウエハから良品チップを抜き取る第 1 のステップと、

残った不良品チップのウエハ上の位置を判別し、該不良品チップのウエハ上の位置を示す第 1 の位置情報を記憶するとともに、前記不良品チップをピックアップして解析ステージ上に移送する第 2 のステップと、

解析ステージ上の各不良品チップを故障解析することにより各不良品チップ内での故障位置を示す第 2 の位置情報を作成し、作成した第 2 の位置情報および前記記憶された第 1 の位置情報に基づきウエハマップ上に不良品チップおよび不良品チップ内での故障位置を識別表示する第 3 のステップと、

を含むことを特徴とする半導体チップの故障解析方法。

10

【請求項 2】

前記第 2 のステップは、前記不良品チップを前記ウエハからピックアップしてチップトレイの所定のポケットに移送し、前記第 1 の位置情報と、当該チップトレイの番号を示すチップトレイ番号情報および当該ポケットの位置を示すポケット位置情報とを対応させて記憶するステップを含むことを特徴とする請求項 1 に記載の半導体チップの故障解析方法。

【請求項 3】

前記第 2 のステップと第 3 のステップの間に、前記解析ステージ上に設けられた固定ガイドにより前記不良品チップの一隅を位置決めし他の隅を可動ガイドで前記固定ガイドに向けて押圧することにより前記不良品チップを前記解析ステージ上に固定するステップと、プローブを前記不良品チップ上に概略位置決めするステップと、裏面故障解析装置により前記不良品チップと前記プローブの光学像を取得し該光学像を見ながら前記解析ステージを移動させて該不良品チップとプローブとを位置合わせするステップと、を有することを特徴とする請求項 1 または 2 に記載の半導体チップの故障解析方法。

20

【請求項 4】

前記第 2 のステップと第 3 のステップの間に、チップピッキング装置により前記不良品チップを前記解析ステージ上に位置決めするステップと、前記プローブを該不良品チップ上に概略位置決めするステップと、前記裏面故障解析装置により前記不良品チップと前記プローブの光学像を取得し該光学像を見ながら前記チップピッキング装置により前記不良品チップを移動させて該不良品チップとプローブとを位置合わせするステップと、を有することを特徴とする請求項 1 または 2 に記載の半導体チップの故障解析方法。

30

【請求項 5】

前記第 2 のステップと第 3 のステップの間に、チップピッキング装置により前記不良品チップを前記解析ステージの吸引口上に載置するステップと、前記プローブを前記不良品チップの上方に概略位置決めするステップと、上下両面を撮像可能な撮像装置を前記不良品チップとプローブとの間に挿入し前記不良品チップとプローブの光学像を取得し該光学像を見ながら前記解析ステージを移動させて前記不良品チップとプローブとを位置合わせするステップと、前記チップピッキング装置により前記不良品チップを前記解析ステージから浮かせ該解析ステージをスライドさせて前記不良品チップおよびプローブを前記解析ステージの透明部に位置させるとともに前記不良品チップとプローブとを接触させるステップと、を有することを特徴とする請求項 1 または 2 に記載の半導体チップの故障解析方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、LSI 等の半導体チップの故障解析方法に関するものであり、特にウエハ上における故障箇所の分布を解析するものである。

【背景技術】

50

【0002】

従来の半導体装置の故障解析方法は、エミッション顕微鏡を使用して所定のウエハ上に形成された複数の半導体記憶装置それぞれの発光状況を前記所定のウエハ上に一括表示する発光ウエハマップを生成するステップと、各製造工程毎の欠陥をウエハ上に一括表示する複数の欠陥ウエハマップを生成するステップとを備え、前記複数の半導体記憶装置の不良ビットを前記所定のウエハ上に一括表示するフェイルビットマップを生成するステップと、ネットワークにより、前記発光ウエハマップ、前記複数の欠陥ウエハマップおよび前記フェイルビットマップのデータ管理および上記3種類のマップのうち2種類のマップ間の照合処理を行い、前記複数の半導体記憶装置の故障解析を行うステップと、をさらに備えていた（例えば、特許文献1参照）。

10

【0003】

【特許文献1】特許第3436456号公報（特許請求の範囲、第1～8図）

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上記従来の故障解析方法は、良品を含む複数の半導体記憶装置が形成されたウエハをそのまま故障解析試料として用い、故障解析後に故障解析によって特定された箇所をSEM（走査電子顕微鏡）やTEM（透過電子顕微鏡）等で詳細に観察したり、元素分析する物理解析を行っていた。この物理解析は、ウエハに種々の加工処理を施しながら特定した故障位置を観察・分析し、故障を引き起こした物理的な原因を明らかにするための解析で、ウエハ表面の絶縁膜や金属配線などを除去して行なう破壊解析となる。それゆえ、上記従来技術では、ウエハ上に存在する良品の半導体記憶装置も破壊されてしまい、良品の半導体記憶装置（良品チップ）が無駄になってしまうという問題点があった。

20

【0005】

本発明は、上記に鑑みてなされたものであって、良品チップを無駄にすることなく、複数の半導体チップのウエハ上の故障分布状況を解析することができる半導体チップの故障解析方法を得ることを目的とする。

【課題を解決するための手段】

【0006】

上述した課題を解決し、目的を達成するために、本発明の半導体チップの故障解析方法は、良品チップと不良品チップが識別されたウエハをダイシングカットし、ダイシングカットされたウエハから良品チップを抜き取る第1のステップと、残った不良品チップのウエハ上の位置を判別し、該不良品チップのウエハ上の位置を示す第1の位置情報を記憶するとともに、前記不良品チップをピックアップして解析ステージ上に移送する第2のステップと、解析ステージ上の各不良品チップを故障解析することにより各不良品チップ内での故障位置を示す第2の位置情報を作成し、作成した第2の位置情報および前記記憶された第1の位置情報に基づきウエハマップ上に不良品チップおよび不良品チップ内での故障位置を識別表示する第3のステップと、を含むことを特徴とするものである。

30

【0007】

ウエハをダイシングカットして良品チップを抜き取って製品製造ラインへ戻し、残った不良品チップのみを故障解析して、ウエハマップ上に不良品チップおよび不良品チップ内での故障位置を識別表示する。

40

【発明の効果】

【0008】

良品チップを無駄にすることなく、複数の半導体チップのウエハ上の故障分布状況を解析することができる半導体チップの故障解析方法が得られる。

【発明を実施するための最良の形態】

【0009】

以下に、本発明にかかる半導体チップの故障解析方法の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

50

【0010】

実施の形態1.

図1は、本発明にかかる半導体チップの故障解析方法の概略を示す図であり、図2はダイシングカットされてウエハから分離された不良品チップの管理方法を示す図であり、図3は、半導体チップの故障解析装置の概略構成を示す図であり、図4は、半導体チップの故障解析方法を示すフローチャートであり、図5-1は、故障解析装置の実施の形態1のアライメント装置の平面図であり、図5-2は、同縦断面図である。

【0011】

実施の形態1の半導体チップの故障解析方法では、図1の左上の図に示すように、まず、ウエハ1上に形成された複数の半導体チップについてLSIテスト等を用いてその電気特性を評価し、良品チップ2と不良品チップ3とを識別する。次に、裏面にエキスパンドシートを貼った状態でウエハ1を行列状にダイシングカットし、各半導体チップを切り分け、良品チップ2をウエハ1から抜き取り製品製造ラインへ戻す。図1の左上の図は、ウエハ1をダイシングカット後、良品チップ2（図の白抜き部分）を抜き取った後の状態を示している。 10

【0012】

その後、図1の中央下の図に示すように、残った各不良品チップ3（以下、単に「チップ3」という。）を解析ステージ10に載置してプローブ13を接触させ、チップの裏面から近赤外線レーザ光31を照射して故障解析を行ない、各チップ3内での故障位置情報を各チップ3のウエハ1上の位置情報とともにワークステーションとしてのコンピュータ20に入力し記憶させる。全チップ3の故障箇所3aを解析した故障位置情報をコンピュータに入力後、各チップ3内での故障位置情報をウエハ1上の位置情報に基づいて合成し、図1の右上の図に示すように、モニタのウエハマップ4上に識別表示する。 20

【0013】

次に、図2～図4を参照して、ウエハ1上からのチップ3のピックアップとチップトレイ5への移し替え、および第1の位置情報としてのチップ3のウエハ上の位置情報のワークステーションとしてのコンピュータ20への入力方法について説明する。まず、第1のステップとして、故障解析装置100のコンピュータ20によりダイシングカッタ80を制御して、良品チップ2と不良品チップ3が識別され裏面にエキスパンドシートが貼られたウエハ1をダイシングカットし、エキスパンドシートを引っ張って各半導体チップを分離する。次に、良品チップ2をウエハ1から抜き取り、製品製造ラインへ戻す。 30

【0014】

続いて、第2-1のステップとして、コンピュータ20によりチップピックアップ装置90を制御してウエハ1上に残った不良品チップ3の存在箇所を判別し、チップ3をピックアップして所定のチップトレイ5（#N）の所定のポケット（n，m）に移送する。チップピックアップ装置90は、チップ3を真空吸着する真空吸着ノズル91の近傍に、チップの存在をパターン認識することができる光学センサ92を備えていて、ウエハ1上のチップ3を順次判別し、これをピックアップし、複数のチップトレイ5の空いているポケットを判別し、チップ3を順番に並べていく。また、チップピックアップ装置90は、チップ3のピックアップ時に、そのチップの第1の位置情報としてのウエハ1上のXY座標位置情報（a，b）をコンピュータ20に入力し記憶させる。 40

【0015】

また、第2-2のステップとして、チップピックアップ装置90は、チップトレイ5の空きポケットを判別し、そのチップ3をポケットに置くときに、当該チップトレイ5の番号を示すチップトレイ番号情報（#N）および当該ポケットの位置を示すポケット座標位置情報（n，m）を、第1の位置情報としてのウエハ1上のXY座標位置情報（a，b）と対応させてコンピュータ20に入力し記憶させる。このようにしてウエハ1上の全ての不良品チップ3を、ウエハ1枚分を1カセットとしたチップトレイ5（#1）～（#N）に移すとともに、ウエハ1上のXY座標位置情報（a，b）およびトレイ位置情報（#N（n，m））をコンピュータ20に入力し記憶させる。 50

【0016】

次に、第2-3のステップとして、チップピッキング装置90によりチップ3をチップトレイ5からピックアップし、解析ステージ10上に載置する。次に、第2-4のステップとして、コンピュータ20によりアライメント制御部11を制御してプローブカード12に保持されたプローブ13とチップ3とのアライメントをとって位置合わせし、プローブ13をチップ3の電極に接触させる。この第2-4のステップの詳細については、後述する。

【0017】

次に、図3を参照して、第3-1のステップとしての、周知の故障解析装置100によるチップ3のエミッション解析、OBIC解析およびOBIRCH解析方法について説明する。 10

【0018】

発光源30から近赤外レーザ光31を発射し、ミラー32で反射させてハーフミラー33を通してチップ3の裏面に照射する。コンピュータ20により走査制御部34を制御して走査部36を走査駆動し、近赤外レーザ光31でチップ3の裏面を走査する。

【0019】

チップ3からの反射光35をハーフミラー33で反射し、フォトダイオード40で受光して光電変換し、増幅器41で増幅してイメージプロセッサ50に入力する。一方、チップ3の表面の電極にプローブ13を接触させて、バイアス電圧を加え、レーザ光31の照射によって発生したOBIC（光ビーム励起電流）や、OBIRCH（光加熱抵抗変化） 20
を検出し、増幅器60で増幅してイメージプロセッサ50に入力する。

【0020】

発光源30、ミラー32、ハーフミラー33、走査制御部34、走査部36、フォトダイオード40、増幅器41、イメージプロセッサ50および増幅器60等が、裏面故障解析装置110を構成している。

【0021】

イメージプロセッサ50に入力された反射光検出信号、OBIC検出信号およびOBIRCH検出信号と、走査制御部34から出力された走査信号とは、演算処理部51で演算処理される。走査信号と、これに同期して得られた反射光検出信号、OBIC検出信号およびOBIRCH検出信号とを処理して得られた第2の位置情報としての不良品チップ3 30
内での故障位置情報である光学像形成信号、OBIC像形成信号およびOBIRCH像形成信号が、コンピュータ20に入力され記憶される。このとき、これらの像形成信号は、第1の位置情報としてのウエハ1上のXY座標位置情報（a，b）、およびトレイ位置情報（#N（n，m））と対応させてコンピュータ20に入力され記憶される。

【0022】

上記の故障解析後に、チップ3は、チップピッキング装置90により、チップトレイ5の元のポケットに戻される。チップ3は、この故障解析の後に特定の故障箇所の拡大解析画像を取得して行なう詳細解析や、故障解析によって特定された箇所をSEM（走査電子顕微鏡）やTEM（透過電子顕微鏡）等で詳細に観察したり元素分析する物理解析に備えてチップトレイ5により保管・管理される。以上が第3-1のステップである。 40

【0023】

第3-2のステップとして、故障解析を行なうコンピュータ20では、キーボード21等で操作することにより、第2の位置情報としての不良品チップ3内での故障位置情報である記憶された光学像形成信号、OBIC像形成信号およびOBIRCH像形成信号と、これらのウエハ1上のXY座標位置情報（a，b）に基づき、OBIC像、OBIRCH像およびこれに対応した光学像をモニタ22のウエハマップ上に表示する。

【0024】

次に、図5-1および図5-2を参照して、第2-4のステップとしての、実施の形態1による不良品チップ3とプローブカード12（プローブ13）との位置合わせ方法について説明する。図示していないが、図5-1および図5-2に示す解析ステージ10は、 50

図 3 に示す故障解析装置 100 を備えている。解析ステージ 10 にウエハ 1 を固定するとき、真空吸着により固定することができたが、チップ 3 を固定する場合は、解析ステージ 10 への固定方法が問題となる。

【0025】

円形の解析ステージ 10 の中央部には、透明部としての円形の石英ガラス 14 が取付けられ、石英ガラス 14 上には、チップ 3 の一隅を位置決めする鉤形の固定ガイド 15 が設けられている。固定ガイド 15 に対向して、チップ 3 の他の隅を固定ガイド 15 に向けて押圧する Y 字形の可動ガイド 16 が設けられている。固定ガイド 15 でチップ 3 の一隅を位置決めし、他の隅を可動ガイド 16 で固定ガイド 15 に向けて押圧することによりチップ 3 を石英ガラス 14 上に位置決めし固定する。その後、プローブカード 12 をチップ 3 上に降ろし、プローブ 13 の先端をチップ 3 の上面から少し離間させた状態で概略の位置決めをする。

10

【0026】

次に、裏面故障解析装置 110 を作動させ、発光源 30 から近赤外レーザ光 31 を発射してチップ 3 の裏面に照射し、コンピュータ 20 により走査制御部 34 を制御して走査部 36 を走査駆動し、近赤外レーザ光 31 でチップ 3 の裏面を走査する。チップ 3 およびプローブ 13 からの反射光 35 を受け、これらの光学像を取得する。モニタ 22 で光学像を見ながらチップ 3 とプローブ 13 のアライメントが合うようにアライメント制御部 11 を制御して解析ステージ 10 をプローブ 13 に対して移動・回転させ位置合わせする。

【0027】

20

位置合わせ後、プローブカード 12 を下降させ、プローブ 13 をチップ 3 の電極に接触させる。最後に可動ガイド 16 をチップ 3 から離間させる。以上が、第 2-4 のステップとしての、実施の形態 1 によるチップ 3 とプローブカード 12 (プローブ 13) との位置合わせ方法である。このように、裏面故障解析装置 110 を用いて位置合わせを行なうことができる。

【0028】

以上説明した実施の形態 1 の半導体チップの故障解析方法によれば、良品チップ 2 を無駄にすることなく、複数の半導体チップのウエハ 1 上の故障分布状況を解析することができる半導体チップの故障解析方法が得られる。

【0029】

30

実施の形態 2.

次に、図 6 を参照して、第 2-4 のステップとしての、実施の形態 2 によるチップ 3 とプローブカード 12 (プローブ 13) との位置合わせ方法について説明する。図 6 は、実施の形態 2 の位置合わせ方法を示す解析ステージ 10 の縦断面図である。図示していないが、図 6 の解析ステージ 10 は、図 3 に示す故障解析装置 100 を備えている。

【0030】

円形の解析ステージ 10 の中央部には、透明部としての円形の石英ガラス 14 が取付けられている。チップ 3 は、チップピックアップ装置 90 の真空吸着ノズル 91 に吸着された状態で石英ガラス 14 上に位置決めされる。その後、プローブカード 12 をチップ 3 上に降ろし、プローブ 13 の先端をチップ 3 の上面から少し離間させた状態で概略の位置決めをする。

40

【0031】

次に、裏面故障解析装置 110 を作動させ、発光源 30 から近赤外レーザ光 31 を発射してチップ 3 の裏面に照射し、コンピュータ 20 により走査制御部 34 を制御して走査部 36 を走査駆動し、近赤外レーザ光 31 でチップ 3 の裏面を走査する。チップ 3 およびプローブ 13 からの反射光 35 を受け、これらの光学像を取得する。

【0032】

モニタ 22 で光学像を見ながらチップ 3 とプローブ 13 のアライメントが合うように、チップピックアップ装置 90 を制御して真空吸着ノズル 91 を移動・回転させ位置合わせする。位置合わせ後、プローブカード 12 を下降させ、プローブ 13 をチップ 3 の電極に接

50

触させる。このように、チップピッキング装置 90 および裏面故障解析装置 110 を用いて位置合わせを行なうことができる。

【0033】

実施の形態 3.

次に、図 7-1 および図 7-2 を参照して、第 2-4 のステップとしての、実施の形態 3 によるチップ 3 とプローブカード 12 (プローブ 13) との位置合わせ方法について説明する。図 7-1、7-2 は、実施の形態 3 の位置合わせ方法を示す解析ステージ 10a の縦断面図である。図示していないが、図 7-1、7-2 の解析ステージ 10a は、図 3 に示す故障解析装置 100 を備えている。

【0034】

ウエハの故障解析用の解析ステージ 10a の中心部には吸引口 10b が設けられ、外周部には透明部としての石英ガラス 14 が取付けられている。チップ 3 は、チップピッキング装置 90 により、解析ステージ 10a の吸引口 10b 上に載置され、吸引されて固定される。

【0035】

プローブカード 12 とチップ 3 との間に、コンピュータ 20 に接続され上下面を撮像可能な撮像装置としての CCD カメラ 17 を挿入し、プローブ 13 とチップ 3 の光学像を取得する。モニタ 22 上で 2 つの光学像を重ね合わせ、プローブ 13 とチップ 3 のアライメントが合うようにアライメント制御部 11 を制御して解析ステージ 10a をプローブ 13 に対して移動・回転させる。

【0036】

アライメントを合わせた後、CCD カメラ 17 を移動させ、チップピッキング装置 90 の真空吸着ノズル 91 でチップ 3 を吸着・固定し、解析ステージ 10a の吸引口 10b の吸引を停止させる。次に、図 7-2 に示すように、解析ステージ 10a をスライドさせてチップ 3 およびプローブカード 12 を石英ガラス 14 上に移動させる。その後、チップ 3 を石英ガラス 14 上に降ろし、続いてプローブカード 12 をチップ 3 上に降ろし、プローブ 13 をチップ 3 の電極に接触させる。このように、ウエハの故障解析用の解析ステージ 10a および CCD カメラ 17 を用いて位置合わせを行なってもよい。

【0037】

なお、上記実施の形態では、第 2 のステップで不良品チップ 3 を一旦チップトレイ 5 に移してから解析ステージ 10 上に移送したが、不良品チップ 3 をウエハ 1 上から直接、解析ステージ 10 上に移送し、裏面故障解析が終わったらウエハ 1 上の元の位置に戻し、エキスパンドシートの粘着力により不良品チップ 3 を保持・保管してもよい。

【産業上の利用可能性】

【0038】

以上のように、本発明にかかる半導体チップの故障解析方法は、良品チップを無駄にしない故障解析方法として有用である。

【図面の簡単な説明】

【0039】

【図 1】本発明にかかる半導体チップの故障解析方法の概略を示す図である。

【図 2】ウエハから分離された不良品チップの管理方法を示す図である。

【図 3】半導体チップの故障解析装置の概略構成を示す図である。

【図 4】半導体チップの故障解析方法を示すフローチャートである。

【図 5-1】故障解析装置の実施の形態 1 のアライメント装置の平面図である。

【図 5-2】同縦断面図である。

【図 6】実施の形態 2 の位置合わせ方法を示す解析ステージの縦断面図である。

【図 7-1】実施の形態 3 の位置合わせ方法を示す解析ステージの縦断面図である。

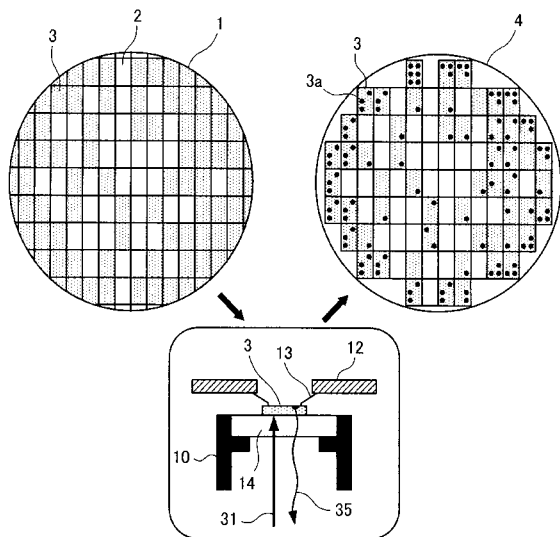
【図 7-2】実施の形態 3 の位置合わせ方法を示す解析ステージの縦断面図である。

【符号の説明】

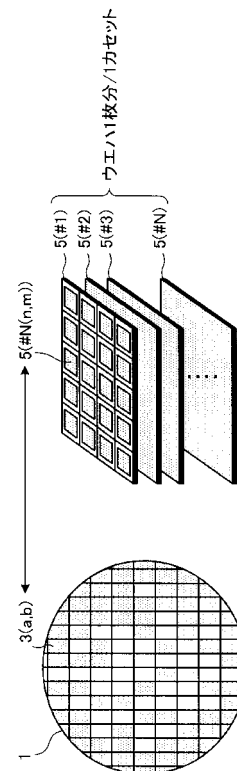
【0040】

- 1 ウエハ
- 2 良品チップ
- 3 不良品チップ (チップ)
- 4 ウエハマップ
- 10、10a 解析ステージ
- 13 プローブ
- 20 ワークステーション
- 100 故障解析装置
- 110 裏面故障解析装置

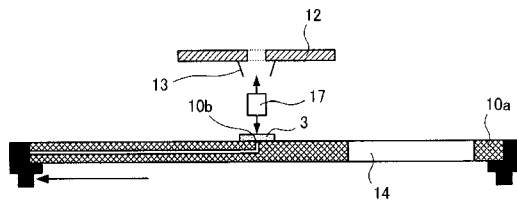
【図 1】



【図 2】



【図 7 - 1】



【図 7 - 2】

