

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-148709

(P2018-148709A)

(43) 公開日 平成30年9月20日(2018.9.20)

(51) Int.Cl.
H02M 7/483 (2007.01)

F I
H02M 7/483

テーマコード(参考)
5H770

審査請求 未請求 請求項の数 14 O L (全 26 頁)

(21) 出願番号 特願2017-42280 (P2017-42280)
(22) 出願日 平成29年3月7日(2017.3.7)

(71) 出願人 000006105
株式会社明電舎
東京都品川区大崎2丁目1番1号
(74) 代理人 100086232
弁理士 小林 博通
(74) 代理人 100092613
弁理士 富岡 潔
(74) 代理人 100104938
弁理士 鶴澤 英久
(72) 発明者 大井 一伸
東京都品川区大崎2丁目1番1号 株式会
社明電舎内
(72) 発明者 小堀 賢司
東京都品川区大崎2丁目1番1号 株式会
社明電舎内

最終頁に続く

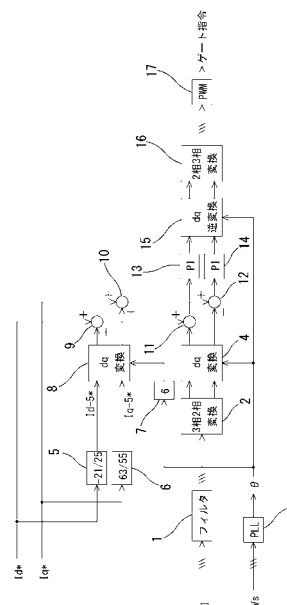
(54) 【発明の名称】 マルチレベル電力変換回路の制御装置

(57) 【要約】 (修正有)

【課題】マルチレベル電力変換回路の制御装置において、零相電圧を重畳せずに、中性点電位の脈動を低減する。

【解決手段】d軸、q軸電流指令値 I_d^* 、 I_q^* から中性点電位脈動の打ち消しに必要な逆相5次高調波のd軸、q軸電流指令値 I_{d-5}^* 、 I_{q-5}^* を求め、その逆相5次高調波のd軸、q軸電流指令値 I_{d-5}^* 、 I_{q-5}^* をd軸電流指令値 I_d^* 、q軸電流指令値 I_q^* に加算する。加算する際、回転座標上の逆相5次高調波のd軸、q軸電流指令値 I_{d-5}^* 、 I_{q-5}^* を系統周波数に同期した回転座標上における逆相5次高調波のd軸、q軸同期電流指令値に変換してからd軸電流指令値 I_d^* 、q軸電流指令値 I_q^* と加算する。変換には、6 を用いたd q変換を行う。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

直流電圧を 2 以上の偶数に分圧する直列接続された各相共通の第 1 ~ 第 N (N = 2 以上の整数) 個の直流コンデンサと、

前記第 1 直流コンデンサの正極端、前記第 1 ~ 第 N 直流コンデンサの共通接続点、第 N 直流コンデンサの負極端と出力端子との間にスイッチングデバイスまたはスイッチを有する各相の電圧選択回路と、を備えたマルチレベル電力変換回路の制御装置であって、

3 相の電流検出値を固定座標系の 2 相の電流検出値に変換する 3 相 2 相変換器と、

前記固定座標系の 2 相の電流検出値を、電圧検出値の位相に基づいて、回転座標系の d 軸電流検出値、q 軸電流検出値に変換する第 1 d q 変換部と、

逆相 5 次高調波の d 軸電流指令値と逆相 5 次高調波の q 軸電流指令値を電圧検出値の位相の 6 倍の位相に基づいて系統周波数に同期した回転座標系における逆相 5 次高調波の d 軸同期電流指令値、q 軸同期電流指令値に変換する第 2 d q 変換器と、

前記 d 軸電流指令値に前記逆相 5 次高調波の d 軸同期電流指令値を加算する第 1 加算器と、

前記 q 軸電流指令値に前記逆相 5 次高調波の q 軸同期電流指令値を加算する第 2 加算器と、

前記第 1 加算器の出力から前記 d 軸電流検出値を減算し、d 軸電流偏差を出力する第 1 減算器と、

前記第 2 加算器の出力から前記 q 軸電流検出値を減算し、q 軸電流偏差を出力する第 2 減算器と、

前記 d 軸電流偏差、前記 q 軸電流偏差に基づいて回転座標系の d 軸電圧指令値、q 軸電圧指令値を演算する電流制御部と、

回転座標系の前記 d 軸電圧指令値と前記 q 軸電圧指令値を固定座標系の 2 相の電圧指令値に変換する d q 逆変換器と、

前記固定座標系の 2 相の電圧指令値を 3 相の電圧指令値に変換する 2 相 3 相変換器と、

前記 3 相の電圧指令値およびキャリア信号に基づいて、前記スイッチングデバイスまたはスイッチのゲート指令値を出力する PWM 変調器と、

を備えたことを特徴とするマルチレベル電力変換回路の制御装置。

【請求項 2】

前記逆相 5 次高調波の d 軸電流指令値は、d 軸電流指令値に $-2/5$ を乗算した値とし、前記逆相 5 次高調波の q 軸電流指令値は、q 軸電流指令値に $3/5$ を乗算した値とすることを特徴とする請求項 1 記載のマルチレベル電力変換回路の制御装置。

【請求項 3】

直流電圧を 2 以上の偶数に分圧する直列接続された各相共通の第 1 ~ 第 N (N = 2 以上の整数) 個の直流コンデンサと、

前記第 1 直流コンデンサの正極端、前記第 1 ~ 第 N 直流コンデンサの共通接続点、第 N 直流コンデンサの負極端と出力端子との間にスイッチングデバイスまたはスイッチを有する各相の電圧選択回路と、を備えたマルチレベル電力変換回路の制御装置であって、

3 相の電流検出値を固定座標系の 2 相の電流検出値に変換する 3 相 2 相変換器と、

前記固定座標系の 2 相の電流検出値を、電圧検出値の位相に基づいて、回転座標系の d 軸電流検出値、q 軸電流検出値に変換する第 1 d q 変換器と、

d 軸電流指令値から前記 d 軸電流検出値を減算し、d 軸電流偏差を出力する第 1 減算器と、

q 軸電流指令値から前記 q 軸電流検出値を減算し、q 軸電流偏差を出力する第 2 減算器と、

前記 d 軸電流偏差、前記 q 軸電流偏差に基づいて回転座標系の d 軸電圧指令値、q 軸電圧指令値を演算する第 1 電流制御部と、

前記回転座標系の d 軸電圧指令値と q 軸電圧指令値を固定座標系の 2 相の電圧指令値に変換する第 1 d q 逆変換器と、

10

20

30

40

50

前記固定座標系の 2 相の電流検出値を、電圧検出値の位相の - 5 倍の位相に基づいて、回転座標系における逆相 5 次高調波の d 軸電流検出値，q 軸電流検出値に変換する第 2 d q 変換器と、

逆相 5 次高調波の d 軸電流指令値から前記逆相 5 次高調波の d 軸電流検出値を減算し、d 軸 5 次高調波電流偏差を出力する第 3 減算器と、

逆相 5 次高調波の q 軸電流指令値から前記逆相 5 次高調波の q 軸電流検出値を減算し、q 軸 5 次高調波電流偏差を出力する第 4 減算器と、

前記 d 軸 5 次高調波電流偏差と前記 q 軸 5 次高調波電流偏差とに基づいて、回転座標系における逆相 5 次高調波の d 軸電圧指令値と q 軸電圧指令値を出力する第 2 電流制御器と、

前記回転座標系における逆相 5 次高調波の d 軸電圧指令値と q 軸電圧指令値を固定座標系における逆相 5 次高調波の 2 相の 軸， 軸電圧指令値に変換する第 2 d q 逆変換器と、

前記固定座標系の 軸電圧指令値に前記固定座標系における逆相 5 次高調波の 軸電圧指令値を加算し、固定座標系の 軸補正電圧指令値を出力する第 1 加算器と、

前記固定座標系の 軸電圧指令値に前記固定座標系における逆相 5 次高調波の 軸電圧指令値を加算し、固定座標系の 軸補正電圧指令値を出力する第 2 加算器と、

前記固定座標系の 2 相の 軸， 軸補正電圧指令値を 3 相の電圧指令値に変換する 2 相 3 相変換器と、

前記 3 相の電圧指令値およびキャリア信号に基づいて、前記スイッチングデバイスまたはスイッチのゲート指令値を出力する PWM 変調器と、
を備えたことを特徴とするマルチレベル電力変換回路の制御装置。

【請求項 4】

前記第 1 電流制御部は、前記 d 軸電流偏差，前記 q 軸電流偏差に基づいて、比例積分演算を行い、回転座標系の d 軸電圧指令値，q 軸電圧指令値を演算し、

前記第 2 電流制御部は、前記 d 軸 5 次高調波電流偏差，前記 q 軸 5 次高調波電流偏差に基づいて、積分演算を行い、回転座標系における逆相 5 次高調波の d 軸電圧指令値と q 軸電圧指令値を演算することを特徴とする請求項 3 記載のマルチレベル電力変換回路の制御装置。

【請求項 5】

前記逆相 5 次高調波の d 軸電流指令値は、d 軸電流指令値に $-2/5$ を乗算した値とし、

前記逆相 5 次高調波の q 軸電流指令値は、q 軸電流指令値に $3/5$ を乗算した値とすることを特徴とする請求項 3 または 4 記載のマルチレベル電力変換回路の制御装置。

【請求項 6】

前記逆相 5 次高調波の d 軸電流指令値は零固定とし、

前記逆相 5 次高調波の q 軸電流指令値は、q 軸電流指令値に $3/5$ を乗算した値とし、q 軸電流指令値の絶対値が閾値より小さい場合は零とすることを特徴とする請求項 3 または 4 記載のマルチレベル電力変換回路の制御装置。

【請求項 7】

前記逆相 5 次高調波の d 軸電流指令値は、d 軸電流指令値に $-2/5$ を乗算した値とし、d 軸電流指令値の絶対値が閾値より小さい場合は零とし、

前記 q 軸電流指令値および前記逆相 5 次高調波の q 軸電流指令値は零固定としたことを特徴とする請求項 3 または 4 記載のマルチレベル電力変換回路の制御装置。

【請求項 8】

前記マルチレベル電力変換回路は、

直列接続された各相共通の 2 つの第 1，第 2 直流コンデンサと、

前記第 1 直流コンデンサの正極端と前記第 2 直流コンデンサの負極端との間に順次直列接続された各相の第 1～第 4 スwitchングデバイスと、

前記第 1，第 2 スwitchングデバイスの共通接続点と、前記第 3，第 4 スwitchングデ

10

20

30

40

50

バイスの共通接続点との間に順次直列接続された各相の第 1 , 第 2 ダイオードと、を備え、

前記第 1 , 第 2 直流コンデンサの共通接続点と、第 1 , 第 2 ダイオードの共通接続点を接続したことを特徴とする請求項 1 ~ 7 のうち何れかに記載のマルチレベル電力変換回路の制御装置。

【請求項 9】

前記マルチレベル電力変換回路は、

直列接続された各相共通の 2 つの第 1 , 第 2 直流コンデンサと、

前記第 1 直流コンデンサの正極端と前記第 2 直流コンデンサの負極端との間に順次直列接続された各相の第 1 , 第 2 スイッチングデバイスと、

前記第 1 , 第 2 直流コンデンサの共通接続点と、前記第 1、第 2 スイッチングデバイスの共通接続点と、の間に接続された各相の第 3 スイッチングデバイスと、を備えたことを特徴とする請求項 1 ~ 7 のうち何れかに記載のマルチレベル電力変換回路の制御装置。

【請求項 10】

前記マルチレベル電力変換回路は、

直流コンデンサと、前記直流コンデンサの正極端と負極端との間に順次直列接続された第 1 ~ 第 4 スイッチングデバイスと、前記第 1 , 第 2 スイッチングデバイスの共通接続点と前記第 3 , 第 4 スイッチングデバイスの共通接続点との間に接続されたライニングキャパシタと、を有する各相共通の N 個 ($N = 2$ 以上の整数) の共通モジュールと、

前記直流コンデンサの正極端、前記第 2 , 第 3 スイッチングデバイスの共通接続点、前記直流コンデンサの負極端と出力端子との間にスイッチングデバイスまたはスイッチを有し、前記直流コンデンサの正極端、前記第 2 , 第 3 スイッチングデバイスの共通接続点、前記直流コンデンサの負極端のうち何れかを選択して出力端子との間を接続状態とする各相の電圧選択回路と、を備え、

K ($1 \sim N - 1$ までの整数) 番目の前記共通モジュールの直流コンデンサの負極端と、 $K + 1$ 番目の前記共通モジュールの直流コンデンサの正極端を接続し、

K 番目の前記共通モジュールの第 4 スイッチングデバイスと、 $K + 1$ 番目の前記共通モジュールの第 1 スイッチングデバイスと、を接続し、

K 番目の前記共通モジュールの直流コンデンサの負極端と $K + 1$ 番目の前記共通モジュールの直流コンデンサの正極端との前記電圧選択回路の接続を共通とすることを特徴とする請求項 1 ~ 7 のうち何れかに記載のマルチレベル電力変換回路の制御装置。

【請求項 11】

前記第 1 直流コンデンサの正極端と前記第 2 直流コンデンサの負極端との間に順次直列接続された各相の第 5 , 第 6 スイッチングデバイスと、

前記第 1 , 第 2 直流コンデンサの共通接続点と、前記第 5、第 6 スイッチングデバイスの共通接続点と、の間に接続された第 7 スイッチングデバイスと、を備えたことを特徴とする請求項 8 または 9 記載のマルチレベル電力変換回路の制御装置。

【請求項 12】

前記第 5 , 第 6 スイッチングデバイスの共通接続点には、フィルタを介して交流系統電源が接続され、前記フィルタまたは前記交流系統電源は中性線により前記第 1 , 第 2 直流コンデンサの共通接続点と接続されたことを特徴とする請求項 11 記載のマルチレベル電力変換回路の制御装置。

【請求項 13】

前記直流コンデンサの正極端、前記第 2 , 第 3 スイッチングデバイスの共通接続点、前記直流コンデンサの負極端と交流系統電源との間にスイッチを有し、前記直流コンデンサの正極端、前記第 2 , 第 3 スイッチングデバイスの共通接続点、前記直流コンデンサの負極端のうち何れかを選択して交流系統電源との間を接続状態とする各相の順変換回路と、を備え、

K 番目の前記共通モジュールの直流コンデンサの負極端と $K + 1$ 番目の前記共通モジュールの直流コンデンサの正極端との前記順変換回路の接続を共通とすることを特徴とする

10

20

30

40

50

請求項 10 記載のマルチレベル電力変換回路の制御装置。

【請求項 14】

前記順変換回路と前記交流系統電源との間にフィルタを備え、

前記フィルタまたは前記交流系統電源は中性線により前記第 1, 第 2 直流コンデンサの共通接続点と接続されたことを特徴とする請求項 13 記載のマルチレベル電力変換回路の制御装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マルチレベル電力変換回路の制御装置に係り、特に、中性点電位の脈動を抑制する技術に関する。 10

【背景技術】

【0002】

図 5, 図 6, 図 7 に中性点クランプ式のマルチレベルインバータ（電力変換回路）の構成例を示す。図 5, 図 6 のインバータの第 1, 第 2 直流コンデンサ C_{dc1} , C_{dc2} は、図 8, 図 9 に示すような交流系統電源 44 を直流電圧に変換するコンバータによって生成されることが多い。また、図 10 は、図 7 の 5 レベルインバータにコンバータを接続する構成例である。

【0003】

このようなインバータから電流を出力すると、中性点 NP の電位に脈動が生じることが知られている。すなわち、図 5 ~ 図 7 の直流電圧 V_p , V_n に脈動が生じる。 20

【0004】

特に無効電力を出力すると、中性点電位（中性点 NP の電位）は出力電流の基本波の 3 倍の周波数で大きく脈動する。脈動が大きくなれば第 1, 第 2 直流コンデンサ C_{dc1} , C_{dc2} やスイッチングデバイスにかかる最大電圧が増加し、スイッチングデバイスが過電圧となるため好ましくない。脈動を低減するには第 1, 第 2 直流コンデンサ C_{dc1} , C_{dc2} の容量増加が有効であるが、その場合、インバータのコストや容積が増加してしまう。

【0005】

この脈動を除去する方法として、基本波の 3 倍の周波数の正弦波を 3 相すべての電圧指令値に零相として重畳する方法が特許文献 1 に開示されている。この方法では出力相電圧はひずむが出力線間電圧はひずまないため、前記コンバータに接続する交流系統電源 44 が 3 相 3 線式ならば、問題なく中性点電位の脈動を除去することができる。 30

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開平 5 - 227796 号公報

【特許文献 2】特開 2015 - 47056 号公報

【非特許文献】

【0007】

【非特許文献 1】深沢一誠, 萬年智介, 藤田英明, 秋山邦裕, 中嶋康夫, 豊田晃久, 「三相電力用アクティブフィルタの 3 次高調波電流補償に伴う直流コンデンサ電圧脈動の抑制法」、平成 26 年電気学会全国大会、第 4 分冊、p 258 - 259。 40

【発明の概要】

【発明が解決しようとする課題】

【0008】

図 8 ~ 図 10 に示すようにコンバータに接続する交流系統電源 44 が 3 相 4 線式の場合、またはコンバータのフィルタコンデンサの中性点がインバータ中性点と接続されている場合、インバータの出力相電圧がひずむとその電圧ひずみが中性線を介して入力フィルタに印加され、それに伴った高調波電流が中性線を介して流れてしまう。 50

【0009】

このような条件で特許文献1の技術を適用すると、インバータ出力電流Iに零相の3次高調波が重畳してしまう。通常、インバータの出力端にはリアクトルL_sが接続され、高調波電流を除去する出力フィルタとして作用する。しかし、一般的なリアクトルL_sは零相に対するインピーダンスが非常に小さく、零相3次高調波電流を低減することができない。

【0010】

そのため重畳される3次高調波電流は非常に大きくなることが考えられ、その影響でインバータが停止する恐れやインバータやインバータの負荷に悪影響を与える恐れがある。零相3次高調波の低減には別途零相リアクトルを設ける方法もあるが、この場合、インバータのコストや重量が増加してしまう。

10

【0011】

以上示したようなことから、マルチレベル電力変換回路の制御装置において、零相電圧を重畳せずに、中性点電位の脈動を低減することが課題となる。

【課題を解決するための手段】

【0012】

本発明は、前記従来の問題に鑑み、案出されたもので、その一態様は、直流電圧を2以上の偶数に分圧する直列接続された各相共通の第1～第N(N=2以上の整数)個の直流コンデンサと、前記第1直流コンデンサの正極端、前記第1～第N直流コンデンサの共通接続点、第N直流コンデンサの負極端と出力端子との間にスイッチングデバイスまたはスイッチを有する各相の電圧選択回路と、を備えたマルチレベル電力変換回路の制御装置であって、3相の電流検出値を固定座標系の2相の電流検出値に変換する3相2相変換器と、前記固定座標系の2相の電流検出値を、電圧検出値の位相に基づいて、回転座標系のd軸電流検出値、q軸電流検出値に変換する第1dq変換部と、逆相5次高調波のd軸電流指令値と逆相5次高調波のq軸電流指令値を電圧検出値の位相の6倍の位相に基づいて系統周波数に同期した回転座標系における逆相5次高調波のd軸同期電流指令値、q軸同期電流指令値に変換する第2dq変換器と、前記d軸電流指令値に前記逆相5次高調波のd軸同期電流指令値を加算する第1加算器と、前記q軸電流指令値に前記逆相5次高調波のq軸同期電流指令値を加算する第2加算器と、前記第1加算器の出力から前記d軸電流検出値を減算し、d軸電流偏差を出力する第1減算器と、前記第2加算器の出力から前記q軸電流検出値を減算し、q軸電流偏差を出力する第2減算器と、前記d軸電流偏差、前記q軸電流偏差に基づいて回転座標系のd軸電圧指令値、q軸電圧指令値を演算する電流制御部と、回転座標系の前記d軸電圧指令値と前記q軸電圧指令値を固定座標系の2相の電圧指令値に変換するdq逆変換器と、前記固定座標系の2相の電圧指令値を3相の電圧指令値に変換する2相3相変換器と、前記3相の電圧指令値およびキャリア信号に基づいて、前記スイッチングデバイスまたはスイッチのゲート指令値を出力するPWM変調器と、を備えたことを特徴とする。

20

30

【0013】

また、その一態様として、前記逆相5次高調波のd軸電流指令値は、d軸電流指令値に $-21/25$ を乗算した値とし、前記逆相5次高調波のq軸電流指令値は、q軸電流指令値に $63/55$ を乗算した値とすることを特徴とする。

40

【0014】

また、他の態様として、直流電圧を2以上の偶数に分圧する直列接続された各相共通の第1～第N(N=2以上の整数)個の直流コンデンサと、前記第1直流コンデンサの正極端、前記第1～第N直流コンデンサの共通接続点、第N直流コンデンサの負極端と出力端子との間にスイッチングデバイスまたはスイッチを有する各相の電圧選択回路と、を備えたマルチレベル電力変換回路の制御装置であって、3相の電流検出値を固定座標系の2相の電流検出値に変換する3相2相変換器と、前記固定座標系の2相の電流検出値を、電圧検出値の位相に基づいて、回転座標系のd軸電流検出値、q軸電流検出値に変換する第1dq変換器と、d軸電流指令値から前記d軸電流検出値を減算し、d軸電流偏差を出力す

50

る第1減算器と、q軸電流指令値から前記q軸電流検出値を減算し、q軸電流偏差を出力する第2減算器と、前記d軸電流偏差、前記q軸電流偏差に基づいて回転座標系のd軸電圧指令値、q軸電圧指令値を演算する第1電流制御部と、前記回転座標系のd軸電圧指令値とq軸電圧指令値を固定座標系の2相の軸、軸電圧指令値に変換する第1dq逆変換器と、前記固定座標系の2相の電流検出値を、電圧検出値の位相の-5倍の位相に基づいて、回転座標系における逆相5次高調波のd軸電流検出値、q軸電流検出値に変換する第2dq変換器と、逆相5次高調波のd軸電流指令値から前記逆相5次高調波のd軸電流検出値を減算し、d軸5次高調波電流偏差を出力する第3減算器と、逆相5次高調波のq軸電流指令値から前記逆相5次高調波のq軸電流検出値を減算し、q軸5次高調波電流偏差を出力する第4減算器と、前記d軸5次高調波電流偏差と前記q軸5次高調波電流偏差に基づいて、回転座標系における逆相5次高調波のd軸電圧指令値とq軸電圧指令値を出力する第2電流制御器と、前記回転座標系における逆相5次高調波のd軸電圧指令値とq軸電圧指令値を固定座標系における逆相5次高調波の2相の軸、軸電圧指令値に変換する第2dq逆変換器と、前記固定座標系の軸電圧指令値に前記固定座標系における逆相5次高調波の軸電圧指令値を加算し、固定座標系の軸補正電圧指令値を出力する第1加算器と、前記固定座標系の軸電圧指令値に前記固定座標系における逆相5次高調波の軸電圧指令値を加算し、固定座標系の軸補正電圧指令値を出力する第2加算器と、前記固定座標系の2相の軸、軸補正電圧指令値を3相の電圧指令値に変換する2相3相変換器と、前記3相の電圧指令値およびキャリア信号に基づいて、前記スイッチングデバイスまたはスイッチのゲート指令値を出力するPWM変調器と、を備えたことを特徴とする。

10

20

【0015】

また、その一態様として、前記第1電流制御部は、前記d軸電流偏差、前記q軸電流偏差に基づいて、比例積分演算を行い、回転座標系のd軸電圧指令値、q軸電圧指令値を演算し、前記第2電流制御部は、前記d軸5次高調波電流偏差、前記q軸5次高調波電流偏差に基づいて、積分演算を行い、回転座標系における逆相5次高調波のd軸電圧指令値とq軸電圧指令値を演算することを特徴とする。

【0016】

また、その一態様として、前記逆相5次高調波のd軸電流指令値は、d軸電流指令値に $-21/25$ を乗算した値とし、前記逆相5次高調波のq軸電流指令値は、q軸電流指令値に $63/55$ を乗算した値とすることを特徴とする。

30

【0017】

また、他の態様として、前記逆相5次高調波のd軸電流指令値は零固定とし、前記逆相5次高調波のq軸電流指令値は、q軸電流指令値に $63/55$ を乗算した値とし、q軸電流指令値の絶対値が閾値より小さい場合は零とすることを特徴とする。

【0018】

また、他の態様として、前記逆相5次高調波のd軸電流指令値は、d軸電流指令値に $-21/25$ を乗算した値とし、d軸電流指令値の絶対値が閾値より小さい場合は零とし、前記q軸電流指令値および前記逆相5次高調波のq軸電流指令値は零固定としたことを特徴とする。

40

【0019】

また、その一態様として、前記マルチレベル電力変換回路は、直列接続された各相共通の2つの第1、第2直流コンデンサと、前記第1直流コンデンサの正極端と前記第2直流コンデンサの負極端との間に順次直列接続された各相の第1～第4スイッチングデバイスと、前記第1、第2スイッチングデバイスの共通接続点と、前記第3、第4スイッチングデバイスの共通接続点との間に順次直列接続された各相の第1、第2ダイオードと、を備え、前記第1、第2直流コンデンサの共通接続点と、第1、第2ダイオードの共通接続点を接続したことを特徴とする。

【0020】

また、他の態様として、前記マルチレベル電力変換回路は、直列接続された各相共通の

50

2つの第1,第2直流コンデンサと、前記第1直流コンデンサの正極端と前記第2直流コンデンサの負極端との間に順次直列接続された各相の第1,第2スイッチングデバイスと、前記第1,第2直流コンデンサの共通接続点と、前記第1,第2スイッチングデバイスの共通接続点と、の間に接続された各相の第3スイッチングデバイスと、を備えたことを特徴とする。

【0021】

また、他の態様として、前記マルチレベル電力変換回路は、直流コンデンサと、前記直流コンデンサの正極端と負極端との間に順次直列接続された第1~第4スイッチングデバイスと、前記第1,第2スイッチングデバイスの共通接続点と前記第3,第4スイッチングデバイスの共通接続点との間に接続されたフライングキャパシタと、を有する各相共通のN個(N=2以上の整数)の共通モジュールと、前記直流コンデンサの正極端、前記第2,第3スイッチングデバイスの共通接続点、前記直流コンデンサの負極端と出力端子との間にスイッチングデバイスまたはスイッチを有し、前記直流コンデンサの正極端、前記第2,第3スイッチングデバイスの共通接続点、前記直流コンデンサの負極端のうち何れかを選択して出力端子との間を接続状態とする各相の電圧選択回路と、を備え、K(1~N-1までの整数)番目の前記共通モジュールの直流コンデンサの負極端と、K+1番目の前記共通モジュールの直流コンデンサの正極端を接続し、K番目の前記共通モジュールの第4スイッチングデバイスと、K+1番目の前記共通モジュールの第1スイッチングデバイスと、を接続し、K番目の前記共通モジュールの直流コンデンサの負極端とK+1番目の前記共通モジュールの直流コンデンサの正極端との前記電圧選択回路の接続を共通とすることを特徴とする。

10

20

【0022】

また、その一態様として、前記第1直流コンデンサの正極端と前記第2直流コンデンサの負極端との間に順次直列接続された各相の第5,第6スイッチングデバイスと、前記第1,第2直流コンデンサの共通接続点と、前記第5,第6スイッチングデバイスの共通接続点と、の間に接続された第7スイッチングデバイスと、を備えたことを特徴とする。

【0023】

また、その一態様として、前記第5,第6スイッチングデバイスの共通接続点には、フィルタを介して交流系統電源が接続され、前記フィルタまたは前記交流系統電源は中性線により前記第1,第2直流コンデンサの共通接続点と接続されたことを特徴とする。

30

【0024】

また、他の態様として、前記直流コンデンサの正極端、前記第2,第3スイッチングデバイスの共通接続点、前記直流コンデンサの負極端と交流系統電源との間にスイッチを有し、前記直流コンデンサの正極端、前記第2,第3スイッチングデバイスの共通接続点、前記直流コンデンサの負極端のうち何れかを選択して交流系統電源との間を接続状態とする各相の順変換回路と、を備え、K番目の前記共通モジュールの直流コンデンサの負極端とK+1番目の前記共通モジュールの直流コンデンサの正極端との前記順変換回路の接続を共通とすることを特徴とする。

【0025】

また、その一態様として、前記順変換回路と前記交流系統電源との間にフィルタを備え、前記フィルタまたは前記交流系統電源は中性線により前記第1,第2直流コンデンサの共通接続点と接続されたことを特徴とする。

40

【発明の効果】

【0026】

本発明によれば、マルチレベル電力変換回路の制御装置において、零相電圧を重畳せずに、中性点電位の脈動を低減することが可能となる。

【図面の簡単な説明】

【0027】

【図1】実施形態1におけるマルチレベル電力変換回路の制御装置を示すブロック図。

【図2】実施形態2におけるマルチレベル電力変換回路の制御装置を示すブロック図。

50

【図3】実施形態3におけるマルチレベル電力変換回路の制御装置を示すブロック図。

【図4】実施形態4におけるマルチレベル電力変換回路の制御装置を示すブロック図。

【図5】NPC型のマルチレベル電力変換回路の一例を示す図。

【図6】T型のマルチレベル電力変換回路の一例を示す図。

【図7】5レベル電力変換回路の一例を示す図。

【図8】直流コンデンサに充電される電圧を生成するコンバータの一例を示す図。

【図9】直流コンデンサに充電される電圧を生成するコンバータの他例を示す図。

【図10】5レベル電力変換回路にコンバータを接続した構成の一例を示す図。

【発明を実施するための形態】

【0028】

10

非特許文献1は、インバータから3次高調波電流を出力すると直流電圧が基本波の2倍の周波数で大きく脈動する問題に対して、逆相基本波電流をあわせて出力することで直流電圧の脈動を低減する技術である。本願発明と非特許文献1は以下の点異なる。

- ・非特許文献1は2レベルインバータだが、本願発明は中性点クランプ式3レベル以上のインバータを対象とする。

- ・非特許文献1は脈動低減の対象が直流電圧であるが、本願発明の対象は中性点電位である。

【0029】

本願発明は、非特許文献1の技術を中性点クランプ式のマルチレベル電力変換回路の中性点電位に適用できるよう拡張したものである。

20

【0030】

[実施形態1]

本実施形態1のマルチレベル電力変換回路の制御装置の主回路は、図5と同様である。図5に示すように、本実施形態1のマルチレベル電力変換回路は、各相共通の2つの第1、第2直流コンデンサCdc1、Cdc2が直列接続される。

【0031】

この第1、第2直流コンデンサCdc1、Cdc2には電圧選択回路が接続される。U相の電圧選択回路について説明する。第1直流コンデンサCdc1の正極端と第2直流コンデンサCdc2の負極端との間に各相の第1～第4スイッチングデバイスSu1～Su4が順次直列接続される。

30

【0032】

第1、第2スイッチングデバイスSu1、Su2の共通接続点と、第3、第4スイッチングデバイスSu3、Su4の共通接続点との間に第1、第2ダイオードDu1、Du2が順次直列接続される。

【0033】

前記第1、第2直流コンデンサCdc1、Cdc2の共通接続点と、第1、第2ダイオードDu1、Du2の共通接続点は接続される。V相、W相の電圧選択回路も同様に構成される。

【0034】

また、各相の第2、第3スイッチングデバイスSu2、Su3、Sv2、Sv3、Sw2、Sw3の共通接続点には、三相リアクトルLsの各相の一端が接続される。リアクトルLsの他端には、電流検出器41および電圧検出器42が設けられ、インバータの3相の電流検出値Iu、Iv、Iwおよび3相の電圧検出値Vu、Vv、Vwを検出する。

40

【0035】

図1は、本実施形態1におけるマルチレベル電力変換回路の制御装置を示すブロック図である。図1に示すように、フィルタ1は、インバータにおける3相の電流検出値Iu、Iv、Iwからスイッチングリップルやノイズを除去する。

【0036】

3相2相変換器2は、フィルタ1から出力された3相の電流検出値Iu、Iv、Iwを、固定座標系における2相の軸、軸電流検出値I_α、I_βに変換する。3相2相変換

50

器 2 では、入力を u, v, w 、出力を $\begin{pmatrix} \alpha \\ \beta \end{pmatrix}$ としたとき、以下の (1) 式の演算を行う。

【 0 0 3 7 】

【 数 1 】

$$\begin{pmatrix} \alpha \\ \beta \end{pmatrix} = \sqrt{\frac{2}{3}} \begin{pmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{pmatrix} \begin{pmatrix} u \\ v \\ w \end{pmatrix} \quad \dots (1)$$

10

【 0 0 3 8 】

PLL 3 は、インバータの電圧検出値 V_s に同期した位相 θ を出力する。第 1 d q 変換器 4 は、固定座標系における 2 相の u, v 軸電流検出値 I_u, I_v と位相 θ を入力し、2 相の u, v 軸電流検出値 I_u, I_v を系統周波数に同期した回転座標系の d 軸, q 軸電流検出値 I_d, I_q に変換する。第 1 d q 変換器 4 では、入力を u, v, θ 、出力を I_d, I_q としたとき、以下の (2) 式の演算を行う。

【 0 0 3 9 】

【 数 2 】

$$\begin{pmatrix} I_d \\ I_q \end{pmatrix} = \begin{pmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{pmatrix} \begin{pmatrix} I_u \\ I_v \end{pmatrix} \quad \dots (2)$$

20

30

【 0 0 4 0 】

乗算器 5 は、d 軸電流指令値 I_d^* と固定値 $-2.1/2.5$ との積を演算し、逆相 5 次高調波の d 軸電流指令値 I_{d-5}^* を出力する。乗算器 6 は、q 軸電流指令値 I_q^* と固定値 $6.3/5.5$ との積を演算し、逆相 5 次高調波の q 軸電流指令値 I_{q-5}^* を出力する。

【 0 0 4 1 】

乗算器 7 は、位相 θ を 6 倍し、電圧検出値 V_s の位相の 6 倍の位相 6θ を出力する。第 2 d q 変換器 8 は、位相 6θ を用いて、逆相 5 次高調波の d 軸電流指令値 I_{d-5}^* と逆相 5 次高調波の q 軸電流指令値 I_{q-5}^* を系統周波数に同期した回転座標系における逆相 5 次高調波の d 軸, q 軸同期電流指令値に変換する。

【 0 0 4 2 】

加算器 9, 10 は、逆相 5 次高調波の d 軸同期電流指令値, q 軸同期電流指令値と、d 軸電流指令値 I_d^* , q 軸電流指令値 I_q^* とをそれぞれ加算する。減算器 11, 12 は、加算器 9, 10 の出力から d 軸, q 軸電流検出値 I_d, I_q を減算する。

【 0 0 4 3 】

PI アンプ (電流制御部) 13, 14 は、減算器 11, 12 の出力を増幅し、d 軸, q 軸電圧指令値 v_d^*, v_q^* として出力する。d q 逆変換器 15 は、位相 θ を入力し、PI アンプ 13, 14 から出力された d 軸, q 軸電圧指令値 v_d^*, v_q^* を固定座標系の 2 相の u, v 軸電圧指令値 v_u^*, v_v^* に変換する。d q 逆変換器 15 では、入力を v_d^*, v_q^*, θ 、出力を v_u^*, v_v^* としたとき、以下の (3) 式の演算を行う。

40

50

【 0 0 4 4 】

【 数 3 】

$$\begin{pmatrix} \alpha \\ \beta \end{pmatrix} = \begin{pmatrix} \cos \theta & -\sin \theta \\ \sin \theta & \cos \theta \end{pmatrix} \begin{pmatrix} d \\ q \end{pmatrix} \quad \dots (3)$$

10

【 0 0 4 5 】

2相3相変換器16は、固定座標系における2相の d 軸、 q 軸電圧指令値 v_d^* 、 v_q^* を3相の電圧指令値 v_u^* 、 v_v^* 、 v_w^* に変換する。2相3相変換器16では、入力を v_d^* 、 v_q^* 、出力を u 、 v 、 w としたとき、以下の(4)式の演算を行う。

【 0 0 4 6 】

【 数 4 】

20

$$\begin{pmatrix} u \\ v \\ w \end{pmatrix} = \sqrt{\frac{2}{3}} \begin{pmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{pmatrix} \begin{pmatrix} \alpha \\ \beta \end{pmatrix} \quad \dots (4)$$

【 0 0 4 7 】

PWM変調器17は、3相の電圧指令値 v_u^* 、 v_v^* 、 v_w^* をPWM変調しデッドタイムを付加してゲート指令値に変換する。PWM変調器17では、2相3相変換器の出力と、図示していない三角波キャリア信号との比較に基づいて、各スイッチングデバイスのゲート指令値を生成し出力する。

30

【 0 0 4 8 】

ゲート指令値は、図5の各スイッチングデバイスに入出力される。各スイッチングデバイスは、ゲート指令値に基づいてオンオフ動作する。

【 0 0 4 9 】

インバータ電圧・出力電流と中性点から流出する電流の関係を説明する。U相の電圧指令値を v_u^* 、U相の出力電流を i_u とおき、以下の(5)式のように定義する。

【 0 0 5 0 】

40

【数 5】

$$\begin{aligned} v_U^* &= V \cos \omega t \\ i_U &= I \cos(n\omega t - \theta) \end{aligned} \quad \dots (5)$$

10

【0051】

ここで、 n は U 相出力電流 i_U の高調波次数である。 $n = 1$ ならば U 相出力電流 i_U は基本波となり、 \cos は力率を表す。

【0052】

U 相の中性点電流を求める。U 相の電圧指令値 $v_U^* = 0$ ならば中アーム（中性点 NP を接続するアーム）が ON 状態（電流が流れる状態）になり、U 相出力電流 i_U はすべて中性点 NP から流出する。U 相の電圧指令値 $v_U^* = \pm 1$ では U 相出力電流 i_U は上下アームを通過し中性点 NP には電流が流れない。（上アームは、図 5 の第 1 直流コンデンサ Cdc1 の正極に接続するアームである。下アームは、図 5 の第 2 直流コンデンサ Cdc2 の負極に接続するアームである。）U 相の電圧指令値 $v_U^* = 0.3$ ならば、U 相出力電流 i_U のうち 70% が中性点 NP を通過し、残り 30% は上アームを通過する。この出力電流が中性点 NP を通過する割合は以下の (6) 式で表すことができる。

20

【0053】

【数 6】

$$1 - |v_U^*| = 1 - V |\cos \omega t| \quad \dots (6)$$

30

【0054】

特許文献 1 では、これをスイッチング関数と呼称している。

【0055】

U 相中性点電流 i_{NP_U} は、U 相出力電流 i_U が中性点を通過する割合と U 相出力電流 i_U の積である以下の (7) 式で求めることができる。

40

【0056】

【数 7】

$$\begin{aligned}
 i_{NPV}(t) &= (1 - V|\cos \omega t|)I \cos(n\omega t - \theta) \\
 &= I \left(1 - \frac{2V}{\pi}\right) \cos(n\omega t - \theta) - 4IV \sum_{m=1}^{\infty} \frac{(-1)^m}{\pi(2m+1)(2m-1)} \cos 2m\omega t \cos(n\omega t - \theta) \quad \dots (7)
 \end{aligned}$$

10

【0057】

なお、 $|\cos t|$ のフーリエ級数展開については以下の通りである。

【0058】

【数 8】

係数 a_n については、

20

$$\begin{aligned}
 a_n &= \frac{\omega}{\pi} \int_0^{\frac{2\pi}{\omega}} |\cos \omega t| \cos n\omega t dt = \frac{2\omega}{\pi} \left(\int_0^{\frac{\pi}{2\omega}} \cos \omega t \cos n\omega t dt - \int_{\frac{\pi}{2\omega}}^{\frac{\pi}{\omega}} \cos \omega t \cos n\omega t dt \right) \\
 &= \frac{2n \sin n\pi - 4 \cos \frac{n\pi}{2}}{\pi(n+1)(n-1)} \quad (n \neq 1), \quad 0 \quad (n = 1)
 \end{aligned}$$

自然数 m を用いて $n=2m$ と置いて、

$$a_{2m} = -4 \frac{(-1)^m}{\pi(2m+1)(2m-1)}, \quad a_{2m+1} = 0$$

30

係数 b_n は、波形の対称性より零である。

$$b_n = \frac{\omega}{\pi} \int_0^{\frac{2\pi}{\omega}} |\cos \omega t| \sin n\omega t dt = 0$$

以上より、

$$|\cos \omega t| = \frac{2}{\pi} - \sum_{m=1}^{\infty} 4 \frac{(-1)^m}{\pi(2m+1)(2m-1)} \cos 2m\omega t$$

が成立する。

40

【0059】

V相中性点電流 i_{NPV} 、W相中性点電流 i_{NPW} についても以下の(8)式、(9)式で中性点電流を求める。

【0060】

【数 9】

$$i_{NPV}(t) = I \left(1 - \frac{2V}{\pi} \right) \cos \left(n\omega t - \theta - \frac{2\pi}{3} \right) - 4IV \sum_{m=1}^{\infty} \frac{(-1)^m}{\pi(2m+1)(2m-1)} \cos 2m\omega \left(t - \frac{2\pi}{3\omega} \right) \cos \left(n\omega t - \theta - \frac{2\pi}{3} \right) \quad \dots (8)$$

$$i_{NPW}(t) = I \left(1 - \frac{2V}{\pi} \right) \cos \left(n\omega t - \theta + \frac{2\pi}{3} \right) - 4IV \sum_{m=1}^{\infty} \frac{(-1)^m}{\pi(2m+1)(2m-1)} \cos 2m\omega \left(t + \frac{2\pi}{3\omega} \right) \cos \left(n\omega t - \theta + \frac{2\pi}{3} \right) \quad \dots (9)$$

10

【0061】

各相の中性点電流 i_{NPU} , i_{NPV} , i_{NPW} の合計値 $i_{NP}(t)$ を以下の (10) 式で求める。

【0062】

【数 10】

$$\begin{aligned} i_{NP}(t) &= i_{NPU}(t) + i_{NPV}(t) + i_{NPW}(t) \\ &= \frac{6IV}{\pi} \left[\sum_{m=3a+1}^{\infty} \frac{(-1)^m}{(2m+1)(2m-1)} \cos\{(n+2m)\omega t - \theta\} + \sum_{m=3a+2}^{\infty} \frac{(-1)^m}{(2m+1)(2m-1)} \cos\{(n-2m)\omega t - \theta\} \right] \\ &= \frac{2IV}{\pi} \left[-\cos\{(n+2)\omega t - \theta\} + \frac{\cos\{(n-4)\omega t - \theta\}}{5} + \frac{\cos\{(n+8)\omega t - \theta\}}{21} - \frac{\cos\{(n-10)\omega t - \theta\}}{33} + \dots \right] \quad \dots (10) \end{aligned}$$

20

【0063】

ここで、 a は零または自然数である。 m が 3 の倍数の場合、 $\cos(n \pm 2m)$ の成分は各相で互いに打ち消し合い零になる。そのため、 m が (3 の倍数 + 1) や (3 の倍数 + 2) の成分の脈動だけが、合計値 $i_{NP}(t)$ に現れる。

30

【0064】

この式に $n = 1$ を代入すると、特許文献 1 の数式 (数 6) に一致する。ただし、使用する文字や電流の定義が異なる点に注意しなければならない。

【0065】

求めた中性点電流において、係数が最も大きいのは (10) 式 3 行目の括弧内の第 1 項である。そして、中性点電位の脈動は中性点電流が直流コンデンサを通過することで発生し、直流コンデンサの両端に発生する電圧は電流を積分した値に比例、つまり電流の周波数に反比例する。

【0066】

よって、中性点電流のうち最も周波数の低い成分に注意しなければならない。出力電流が基本波 ($n = 1$) の場合、第 1 項と第 2 項が基本波の 3 倍の脈動で最も周波数の低い成分である。これを求めると、以下の (11) 式となる。

40

【0067】

【数 1 1】

$$i_{NP3}(n=1) = \frac{2IV}{\pi} \left\{ -\cos(3\omega t - \theta) + \frac{1}{5}\cos(3\omega t + \theta) \right\} \quad \dots (11)$$

10

【0068】

有効電力出力時 ($\theta = 0 \text{ deg}, 180 \text{ deg}$) では第 1 項と第 2 項は逆極性となるため打ち消し合うが、無効電力出力時 ($\theta = \pm 90 \text{ deg}$) では第 1 項と第 2 項は同極性となるため強め合い、脈動が大きくなる。

【0069】

ただし、第 1 項が基本波の 3 倍の脈動となる条件は、 $n = -5$ 、すなわち逆相 5 次高調波電流も当てはまる。逆相 5 次高調波は一般的なものである。通常、三相平衡回路において非線形負荷、例えば整流器負荷を駆動した際、5, 7, 11, 13, ... 次数の高調波電流が流れるが、このときの 5 次高調波は必ず逆相となる。

20

【0070】

この逆相 5 次電流による中性点電流の 3 次成分を求めると、第 1 項と第 3 項が該当し、以下の (12) 式となる。

【0071】

【数 1 2】

$$i_{NP3}(n=-5) = \frac{2I_{-5}V}{\pi} \left\{ -\cos(3\omega t + \theta_{-5}) + \frac{1}{21}\cos(3\omega t - \theta_{-5}) \right\} \quad \dots (12)$$

30

【0072】

以上から、基本波の 3 倍の周波数の中性点電位脈動は基本波電流だけでなく逆相 5 次高調波電流によっても発生することがわかる。逆に言えば、基本波電流によって発生した中性点電位脈動は、適切な逆相 5 次高調波電流を出力することで打ち消すことができる。

【0073】

次に、この適切な逆相 5 次高調波電流を求める。 $i_{NP3}(n=1)$ と $i_{NP3}(n=-5)$ の和が零となればよいので、以下の (13) 式となる。

40

【0074】

【数 1 3】

$$i_{NP3}(n=1) + i_{NP3}(n=-5) = \frac{2V}{\pi} \left(-\frac{4}{5}I \cos \theta_1 \cos 3\omega t - \frac{6}{5}I \sin \theta_1 \sin 3\omega t - \frac{20}{21}I_{-5} \cos \theta_{-5} \cos 3\omega t + \frac{22}{21}I_{-5} \sin \theta_{-5} \sin 3\omega t \right) = 0 \quad \dots (13)$$

10

【0 0 7 5】

ここで、d q 変換の定義より、以下の (1 4) 式とする。

【0 0 7 6】

【数 1 4】

$$I_d = I \cos \theta_1, \quad I_q = I \sin \theta_1, \quad I_{d-5} = I_{-5} \cos \theta_{-5}, \quad I_{q-5} = I_{-5} \sin \theta_{-5} \quad \dots (14)$$

20

【0 0 7 7】

(1 4) 式を (1 3) 式に代入することで、(1 4) 式を満たす条件、すなわち適切な逆相 5 次高調波電流の振幅は以下の (1 5) 式で求められる。

【0 0 7 8】

【数 1 5】

$$I_{d-5} = -\frac{21I_d}{25}, \quad I_{q-5} = \frac{63I_q}{55} \quad \dots (15)$$

30

【0 0 7 9】

図 1 における本実施形態 1 の制御ブロックの動作を説明する。

【0 0 8 0】

本実施形態 1 は、d 軸，q 軸電流指令値 I_d^* ， I_q^* から中性点電位脈動の打ち消しに必要な逆相 5 次高調波の d 軸，q 軸電流指令値 I_{d-5}^* ， I_{q-5}^* を求め、その逆相 5 次高調波の d 軸，q 軸電流指令値 I_{d-5}^* ， I_{q-5}^* を d 軸電流指令値 I_d^* ，q 軸電流指令値 I_q^* に加算している。

【0 0 8 1】

加算する際、回転座標上の逆相 5 次高調波の d 軸，q 軸電流指令値 I_{d-5}^* ， I_{q-5}^* を系統周波数に同期した回転座標上における逆相 5 次高調波の d 軸，q 軸同期電流指

40

50

令値に変換してから d 軸電流指令値 I_d^* , q 軸電流指令値 I_q^* と加算する必要がある。変換には、6 を用いた dq 変換を行う。すなわち、(2) 式において、 $I_d - 5^*$ を、 $I_q - 5$ を、6 を入力して変換する。

【0082】

電流指令値には d 軸電流指令値 I_d^* , q 軸電流指令値 I_q^* の他、これによる中性点電位の脈動を打ち消すのに必要な高調波成分が重畳することになる。インバータは PIA ンプを用いた電流制御により、必要な高調波成分が重畳された電流指令値にほぼ等しい電流を出力し、中性点電位の脈動を打ち消すことができる。

【0083】

以上示したように、本実施形態 1 によれば、コンバータを介して 3 相 4 線式系統電源を接続された中性点クランプ式のマルチレベル電力変換回路の制御装置において、基本波電流を出力した際に生じる基本波の 3 倍の周波数の中性点電位脈動を、逆相 5 次高調波により打ち消すことができる。そのため、直流コンデンサやスイッチングデバイスに印加される電圧を低減し、過電圧となることを抑制することができる。

10

【0084】

また、中性点電位脈動を抑制することで、直流コンデンサ容量を小さくし装置の小型化や低コスト化を実現できる。

【0085】

さらに、特許文献 1 のように基本波の 3 倍の周波数の正弦波を 3 相すべての電圧指令値に零相として重畳する方法ではないため、インバータの出力相電圧が歪んだときにインバータ出力電流に 3 次高調波が重畳される問題も発生しない。

20

【0086】

[実施形態 2]

本実施形態 2 のマルチレベル電力変換回路の主回路は、実施形態 1 と同様である。図 2 に本実施形態 2 におけるマルチレベル電力変換回路の制御装置のブロック図を示す。実施形態 1 と同様の箇所については、同様の符号を付してその説明を省略する。

【0087】

減算器 18 , 19 は、d 軸電流指令値 I_d^* , q 軸電流指令値 I_q^* から、d 軸電流検出値 I_d , q 軸電流指令値 I_q をそれぞれ減算する。PIA ンプ (第 1 電流制御部) 13 , 14 は、減算器 11 , 12 の出力を増幅し、d 軸 , q 軸電圧指令値 v_d^* , v_q^* として出力する。

30

【0088】

乗算器 20 は、位相 -5 を乗算し、電圧検出値 V_s の -5 倍の位相 -5 を演算する。第 2 dq 変換器 21 は、固定座標系の 2 相の d 軸 , q 軸電流検出値 I_d , I_q と位相 -5 を入力し、固定座標系の 2 相の d 軸 , q 軸電流検出値 I_d , I_q を系統周波数の -5 倍に同期した回転座標系における逆相 5 次高調波の d 軸電流検出値 $I_d - 5$, q 軸電流検出値 $I_q - 5$ に変換する。

【0089】

減算器 22 , 23 は、逆相 5 次高調波の d 軸電流指令値 $I_d - 5^*$, q 軸電流指令値 $I_q - 5^*$ から系統周波数の -5 倍に同期した回転座標系における逆相 5 次高調波の d 軸電流検出値 $I_d - 5$, q 軸電流検出値 $I_q - 5$ を減算し、d 軸 5 次高調波電流偏差 , q 軸 5 次高調波電流偏差を演算する。IA ンプ (第 2 電流制御部) 24 , 25 は、d 軸 5 次高調波電流偏差 , q 軸 5 次高調波電流偏差を増幅し、回転座標系における逆相 5 次高調波の d 軸電圧指令値 $v_d - 5^*$, q 軸電圧指令値 $v_q - 5^*$ を出力する。

40

【0090】

第 2 dq 逆変換器 26 は、位相 -5 に基づいて、回転座標系における逆相 5 次高調波の d 軸電圧指令値 $v_d - 5^*$, q 軸電圧指令値 $v_q - 5^*$ を固定座標系における 5 次高調波の d 軸 , q 軸電圧指令値 $V_d - 5^*$, $V_q - 5^*$ に変換する。加算器 27 , 28 は、第 1 dq 逆変換器 15 の出力 (固定座標系の 2 相の d 軸 , q 軸電圧指令値 v_d^* , v_q^*) と第 2 dq 逆変換器 26 の出力 (固定座標系における逆相 5 次高調波の d 軸 , q 軸電圧指

50

令値 v_{-5^*} , v_{-5^*}) とを加算し、固定座標系の 2 相の補正電圧指令値を出力する。2 相 3 相変換器 16 は、固定座標系の 2 相の補正電圧指令値を 2 相 3 相変換し、3 相の電圧指令値 v_u , v_v , v_w を出力する。PWM 変調器 17 は実施形態 1 と同様である。

【0091】

実施形態 1 の P I アンプ (第 1 電流制御部) 13 , 14 は基本波に同期した回転座標上で処理を行う。そのため、基本波に対してはゲインが無限大となり偏差を零にできるが、逆相 5 次高調波電流に対してはゲインが有限であり偏差が生じてしまう。この偏差により中性点電位の脈動打ち消しが不完全となり、脈動が残る恐れがあった。

【0092】

本実施形態 2 では、d q 変換・偏差を求める減算器・アンプ・d q 逆変換からなる電流制御ブロックを 2 並列にする。

【0093】

2 並列した電流制御ブロックの 1 つは基本波に同期した回転座標上で比例積分 (P I) 演算処理を行う。もう 1 つは逆相 5 次に同期した回転座標上で積分演算処理を行う。

【0094】

これにより、逆相 5 次高調波に対してもゲインを無限大とし、逆相 5 次高調波の d 軸電流指令値 I_{d-5^*} , q 軸電流指令値 I_{q-5^*} に等しく偏差のない電流を出力することで、脈動をより小さくすることができる。

【0095】

実施形態 1 では d q 変換に 6 を使用したが、本実施形態 2 では固定座標上の 軸 , 軸電流検出値 I_{d-5} , I_{q-5} を逆相 5 次に同期した回転座標上の値に変換するため、 -5 となる。そして、2 つの電流制御ブロックの出力を加算した値に基づいて、ゲート指令を生成する。

【0096】

以上の方法は、3 相 3 線式の系統電源を用いるコンバータに接続されたインバータでも実施することができる。負荷力率が零の場合、特許文献 1 の技術では、特許文献 1 の図 7 にあるように零相 3 次高調波電圧の重畳量 k は非常に大きな値となり、実現することができず中性点電位脈動が残ってしまう。しかし、本実施形態 2 では、負荷力率が零の場合でも、中性点電位脈動を非常に小さく低減することが可能となる。

【0097】

[実施形態 3]

本実施形態 3 のマルチレベル電力変換回路の主回路は、実施形態 1 , 2 と同様である。図 3 に本実施形態 3 におけるマルチレベル電力変換回路の制御装置のブロック図を示す。実施形態 1 と同様の箇所については、同様の符号を付してその説明を省略する。

【0098】

本実施形態 3 では、逆相 5 次高調波の d 軸電流指令値 I_{d-5^*} は零固定である。減算器 29 は、零固定の逆相 5 次高調波の d 軸電流指令値 I_{d-5^*} から第 2 d q 変換器 21 の出力 (系統周波数の -5 倍に同期した回転座標系の逆相 5 次高調波の d 軸電流検出値 I_{d-5}) を減算する。

【0099】

デッドバンド処理器 30 は、q 軸電流指令値 I_{q^*} の絶対値が予め設定した閾値よりも小さい場合に零とする。乗算器 6 は、デッドバンド処理器 30 の出力に $63/55$ を乗算する。本実施形態 3 では、乗算器 6 の出力が逆相 5 次高調波の q 軸電流指令値 I_{q-5^*} となる。減算器 23 では、この逆相 5 次高調波の q 軸電流指令値 I_{q-5^*} から第 2 d q 変換器 21 の出力 (系統周波数の -5 倍に同期した回転座標系の逆相 5 次高調波の q 軸電流検出値 I_{q-5}) を減算する。

【0100】

これまでの実施形態 1 , 2 では、出力する逆相 5 次高調波の d 軸電流指令値 I_{d-5^*} , q 軸電流指令値 I_{q-5^*} は有効電力となる d 軸電流指令値 I_{d^*} の $21/25 = 0.84$

10

20

30

40

50

8.4倍、無効電力となるq軸電流指令値 I_{q*} の6.3/5.5 = 1.145倍となり、出力電流が大きくひずんでしまう。本実施形態3は出力電流ひずみを小さくするため、以下の変更を行った。

- ・発生する中性点電位脈動の小さいd軸電流指令値 I_{d*} については、逆相5次高調波による打ち消しを行わない
- ・q軸電流指令値 I_{q*} については、絶対値が大きい場合のみ逆相5次高調波による打ち消しを行う
- ・逆相5次高調波のd軸電流指令値 I_{d-5*} は零固定、逆相5次高調波のq軸電流指令値 I_{q-5*} はq軸電流指令値 I_{q*} の絶対値が小さければ零になり、インバータ出力電流の逆相5次高調波は零に制御される。

【0101】

以上により、q軸電流指令値 I_{q*} の絶対値が小さい通常時はインバータ出力電流に逆相5次高調波は重畳しないため、インバータ出力電流の歪は小さく抑えることができる。この場合、実施形態2よりは中性点電位は脈動するが、中性点電位の脈動がインバータの運転に支障が無い程度の大きさであれば問題はない。

【0102】

無効電力の出力が増加し中性点電位の脈動が大きくなり、インバータ内のスイッチングデバイスの過電圧などの恐れがでてきた場合のみ、逆相5次高調波のq軸電流指令値 I_{q-5*} を用いて制御を行うことで逆相5次高調波電流を出力し、中性点電位の脈動をある程度の大きさに抑えることができる。

【0103】

[実施形態4]

本実施形態4のマルチレベル電力変換回路の主回路は、実施形態1～3と同様である。図4に本実施形態4におけるマルチレベル電力変換回路の制御装置のブロック図を示す。実施形態1～3と同様の箇所については、同様の符号を付してその説明を省略する。

【0104】

本実施形態4では、逆相5次高調波のq軸電流指令値 I_{q-5*} は零固定である。減算器31は、零固定の逆相5次高調波のq軸電流指令値 I_{q-5*} から第2dq変換器21の出力(系統周波数の-5倍に同期した回転座標系の逆相5次高調波の電流検出値 I_{q-5})を減算する。

【0105】

デッドバンド処理器32は、d軸電流指令値 I_{d*} の絶対値が予め設定した閾値よりも小さい場合に零とする。乗算器5は、デッドバンド処理器32の出力に $-2.1/2.5$ を乗算する。本実施形態4では、乗算器5の出力が逆相5次高調波のd軸電流指令値 I_{d-5*} となる。減算器22では、この逆相5次高調波の電流指令値 I_{d-5*} から第2dq変換器21の出力(系統周波数の-5倍に同期した回転座標系の逆相5次高調波のd軸電流検出値 I_{d-5})を減算する。

【0106】

本実施形態4では、インバータを負荷力率1で運転させることを想定している。そのため無効電力指令に相当するq軸電流指令値 I_{q*} はインバータ出力のフィルタコンデンサに流れる電流を補償するだけの大きさであり、およそ零である。q軸電流指令値 I_{q*} による中性点電流はほとんど発生しないため打ち消す必要がなく、逆相5次高調波のq軸電流指令値 I_{q-5*} を零固定とした。

【0107】

有効電力指令に相当するd軸電流指令値 I_{d*} が零に近いときは、逆相5次高調波のd軸電流指令値 I_{d-5*} を零としてインバータ出力電流の歪を抑制する。この場合、実施形態2よりは中性点電位は脈動するが、中性点電位の脈動がインバータ装置の運転に支障が無い程度の大きさであれば問題はない。

【0108】

d軸電流指令値 I_{d*} が増加し中性点電位の脈動が大きくなる場合のみ逆相5次高調波

10

20

30

40

50

の d 軸電流指令値 $I_d - 5^*$ を用いて制御を行うことで逆相 5 次高調波を出力し、中性点電位の脈動をある程度の大きさに抑える。

【0109】

本実施形態 4 では実施形態 2 に対して、インバータ出力電流が小さい軽負荷時にインバータ出力電流の歪を抑制する効果を有する。

【0110】

以上、本発明において、記載された具体例に対してのみ詳細に説明したが、本発明の技術思想の範囲で多彩な変形および修正が可能であることは、当業者にとって明白なことであり、このような変形および修正が特許請求の範囲に属することは当然のことである。

【0111】

実施形態 1 ~ 4 では、図 5 に示すマルチレベル電力変換回路について説明したが、図 6、図 7 のマルチレベル電力変換回路でも実施形態 1 ~ 4 の発明は適用可能である。以下に図 6 ~ 図 10 の電力変換回路について説明する。

【0112】

図 6 に示すマルチレベル電力変換回路は、各相共通の 2 つの第 1、第 2 直流コンデンサ C_{dc1} 、 C_{dc2} が直列接続される。

【0113】

この第 1、第 2 直流コンデンサ C_{dc1} 、 C_{dc2} には各相の電圧選択回路が接続される。U 相の電圧選択回路について説明する。第 1 直流コンデンサ C_{dc1} の正極端と第 2 直流コンデンサ C_{dc2} の負極端との間に第 1、第 2 スイッチングデバイス S_{u1} 、 S_{u2} が直列接続される。

【0114】

第 1、第 2 スイッチングデバイス S_{u1} 、 S_{u2} の共通接続点と、第 1、第 2 直流コンデンサ C_{dc1} 、 C_{dc2} の共通接続点の間には第 3 スイッチングデバイス S_{u3} が接続される。図 6 では、2 つのスイッチングデバイスを逆接続することにより第 3 スイッチングデバイス S_{u3} を構成している。V 相、W 相の電圧選択回路も同様に構成される。

【0115】

また、各相の第 1、第 2 スイッチングデバイス S_{u1} 、 S_{u2} 、 S_{v1} 、 S_{v2} 、 S_{w1} 、 S_{w2} の共通接続点には、三相リアクトル L_s の各相の一端が接続される。その他構成は図 5 と同様である。

【0116】

図 7 に示すマルチレベル電力変換回路は、各相共通の共通モジュールと、各相の電圧選択回路と、を有する。

【0117】

共通モジュールは、最上段を 1 番目、最下段を N 番目として、N (N = 2 以上の整数) 個設けられる。図 7 では、2 つの共通モジュールが設けられている。

【0118】

1 番目の共通モジュールは、第 1 直流コンデンサ C_{dc1} と、第 1 直流コンデンサ C_{dc1} の正極端と負極端との間に順次直列接続された第 1 ~ 第 4 スイッチングデバイス S_{11} ~ S_{14} と、第 1、第 2 スイッチングデバイス S_{11} 、 S_{12} の共通接続点と第 3、第 4 スイッチングデバイス S_{13} 、 S_{14} の共通接続点との間に接続されたフライングキャパシタ F_{C1} と、を有する。2 番目の共通モジュールについても同様に構成される。

【0119】

電圧選択回路は、直流コンデンサの正極端、第 2、第 3 スイッチングデバイスの共通接続点、直流コンデンサの負極端と出力端子との間にスイッチを有し、直流コンデンサの正極端、第 2、第 3 スイッチングデバイスの共通接続点、直流コンデンサの負極端のうち何れかを選択して出力端子との間を接続状態とする。

【0120】

K (1 ~ N - 1 までの整数) 番目の共通モジュールの直流コンデンサの負極端と、K + 1 番目の共通モジュールの直流コンデンサの正極端を接続する。また、K 番目の共通モジ

10

20

30

40

50

ュールの第4スイッチングデバイスと、 $K + 1$ 番目の前記共通モジュールの第1スイッチングデバイスと、を接続する。そして、 K 番目の共通モジュールの直流コンデンサの負極端と $K + 1$ 番目の共通モジュールの直流コンデンサの正極端との電圧選択回路の接続を共通とする。

【0121】

図7では、第1直流コンデンサ $Cdc1$ の正極端と1番目の共通モジュールの第2, 第3スイッチングデバイス $S12, S13$ の共通接続点との間に第1, 第2スイッチ $Su1, Su2$ が接続される。また、2番目の共通モジュールの第2, 第3スイッチングデバイス $S22, S23$ の共通接続点と第2直流コンデンサ $Cdc2$ の負極端との間に第3, 第4スイッチ $Su3, Su4$ が順次直列接続される。

10

【0122】

第1, 第2スイッチ $Su1, Su2$ の共通接続点と第3, 第4スイッチ $Su3, Su4$ の共通接続点との間に第5~第8スイッチ $Su5~Su8$ が直列接続される。第5, 第6スイッチ $Su5, Su6a$ の共通接続点と第7, 第8スイッチ $Su7b, Su8$ の共通接続点との間に第1, 第2ダイオード $Du1a, Du1b, Du2a, Du2b$ が順次直列接続される。

【0123】

第1, 第2ダイオード $Du1b, Du2a$ の共通接続点と第1, 第2直流コンデンサ $Cdc1, Cdc2$ の共通接続点が接続される。第6, 第7スイッチ $Su6b, Su7a$ の共通接続点が出力端子となる。

20

【0124】

図7では、第6, 第7スイッチ $Su6a, Su6b, Su7a, Su7b$, 第1, 第2ダイオード $Du1a, Du1b, Du2a, Du2b$ は、2つのデバイスを直列接続した構成としているが、耐電圧の問題が無ければ、1つのデバイスでもよい。

【0125】

図8~図10は、第1, 第2直流コンデンサ $Cdc1, Cdc2$ を充電する3相4線式のコンバータ(順変換回路)を示す図である。

【0126】

図8に示すコンバータのu相の構成について説明する。第1直流コンデンサ $Cdc1$ の正極端と第2直流コンデンサ $Cdc2$ の負極端との間には第5, 第6スイッチングデバイス $Su5, Su6$ が順次直列接続される。

30

【0127】

第1, 第2直流コンデンサ $Cdc1, Cdc2$ の共通接続点と、第5, 第6スイッチングデバイス $Su5, Su6$ の共通接続点と、の間には第7スイッチングデバイス $Su7$ が接続される。第7スイッチングデバイス $Su7$ は、2つのスイッチングデバイスが逆接続して構成されている。

【0128】

第5, 第6スイッチングデバイス $Su5, Su6$ の共通接続点には、リアクトルとコンデンサから成るフィルタ43を介して、交流系統電源44uが接続される。また、交流系統電源44uは、中性線により中性点NPに接続される。V相, W相についても同様に構成される。

40

【0129】

また、図9に示すように、交流系統電源44ではなく、フィルタ43を中性線により中性点NPと接続した構成でも良い。

【0130】

図10は、図7に示すマルチレベル電力変換回路に3相4線式のコンバータ(順変換回路)を接続したものである。

【0131】

図10のコンバータは、第1, 第2直流コンデンサ $Cdc1, Cdc2$ の正極端, 負極端、第2, 第3スイッチングデバイス $S12, S13$ および $S22, S23$ の共通接続点と

50

交流系統電源 4 4 との間にスイッチを各相に有する。第 1 , 第 2 直流コンデンサ $C d c 1$, $C d c 2$ の正極端 , 負極端、第 2 , 第 3 スwitchングデバイス $S 1 2$, $S 1 3$ および $S 2 2$, $S 2 3$ の共通接続点のうち何れかを選択して交流系統電源 4 4 との間を接続状態とする。

【 0 1 3 2 】

K 番目の共通モジュールの直流コンデンサの負極端と K + 1 番目の共通モジュールの直流コンデンサの正極端とのコンバータの接続を共通とする。図 1 0 では、1 番目の共通モジュールの第 1 直流コンデンサ $C d c 1$ の負極端と、2 番目の共通モジュールの第 2 直流コンデンサ $C d c 2$ の正極端とのコンバータとの接続を共通としている。

【 0 1 3 3 】

図 1 0 では、第 1 直流コンデンサ $C d c 1$ の正極端と第 1 共通モジュールの第 2 , 第 3 スwitchングデバイス $S 1 2$, $S 1 3$ の共通接続点との間に第 9 , 第 1 0 スwitch $S u 9$, $S u 1 0$ を順次直列接続する。2 番目の共通モジュールの第 2 , 第 3 スwitchングデバイス $S 2 2$, $S 2 3$ の共通接続点と第 2 直流コンデンサ $C d c 2$ の負極端との間に第 1 1 , 第 1 2 スwitch $S u 1 1$, $S u 1 2$ を順次直列接続する。

【 0 1 3 4 】

第 9 , 第 1 0 スwitch $S u 9$, $S u 1 0$ の共通接続点と第 1 1 , 第 1 2 スwitch $S u 1 1$, $S u 1 2$ の共通接続点との間に第 1 3 ~ 第 1 6 スwitch $S u 1 3$ ~ $S u 1 6$ が順次直列接続される。第 1 3 , 第 1 4 スwitch $S u 1 3$, $S u 1 4 a$ の共通接続点と第 1 5 , 第 1 6 スwitch $S u 1 5 b$, $S u 1 6$ の共通接続点との間に第 3 , 第 4 ダイオード $D u 3 a$, $D u 3 b$, $D u 4 a$, $D u 4 b$ が順次直列接続される。

【 0 1 3 5 】

第 1 4 , 第 1 5 スwitch $S u 1 4 b$, $S 1 5 a$ の共通接続点は、フィルタ 4 3 を介して交流系統電源 4 4 に接続される。フィルタ 4 3 は中性線により中性点 $N P$ に接続される。第 3 , 第 4 ダイオード $D u 3 b$, $D u 4 a$ の共通接続点は、第 1 , 第 2 直流コンデンサ $C d c 1$, $C d c 2$ の共通接続点に接続される。

【 0 1 3 6 】

また、第 1 4 , 第 1 5 スwitch $S u 1 4 a$, $S u 1 4 b$, $S u 1 5 a$, $S u 1 5 b$, 第 3 , 第 4 ダイオード $D u 3 a$, $D u 3 b$, $D u 4 a$, $D u 4 b$ は 2 つのデバイスが直列接続されているが、耐電圧の問題が無ければ 1 つのデバイスでも良い。コンバータの U 相の構成について説明したが、V 相 , W 相についても同様に構成される。

【 0 1 3 7 】

なお、図 1 0 では、フィルタ 4 3 を中性線により中性点 $N P$ に接続しているが、交流系統電源 4 4 を中性線により中性点 $N P$ に接続しても良い。

【 符号の説明 】

【 0 1 3 8 】

- 1 ... フィルタ
- 2 ... 3 相 2 相変換器
- 3 ... P L L
- 4 ... 第 1 d q 変換器
- 5 , 6 , 7 ... 乗算器
- 8 ... 第 2 d q 変換器
- 9 , 1 0 ... 加算器
- 1 1 , 1 2 ... 減算器
- 1 3 , 1 4 ... P I アンプ (電流制御部)
- 1 5 ... 第 1 d q 逆変換器
- 1 6 ... 2 相 3 相変換器
- 1 7 ... P W M 変調器
- 1 8 , 1 9 ... 減算器
- 2 0 ... 乗算器

10

20

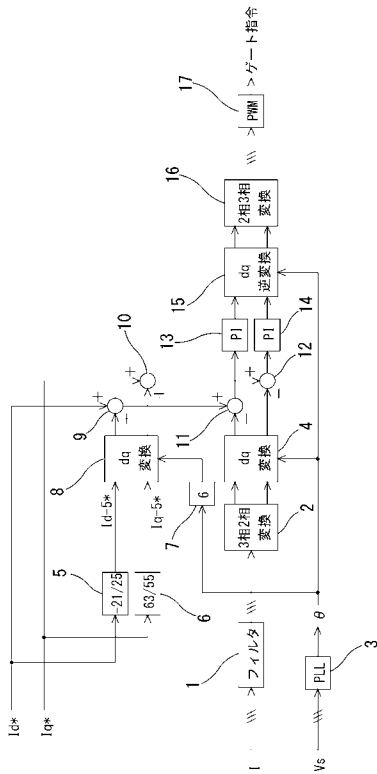
30

40

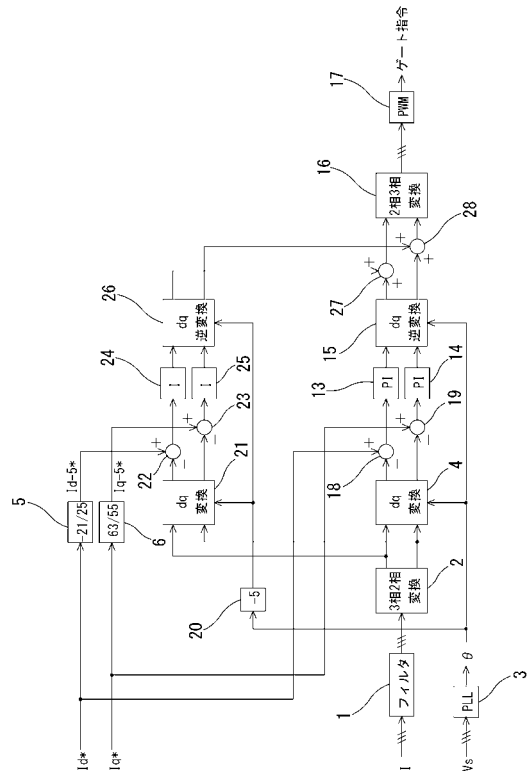
50

- 2 1 ... 第 2 d q 変換器
- 2 2 , 2 3 ... 減算器
- 2 4 , 2 5 ... I アンプ (電流制御部)
- 2 6 ... 第 2 d q 逆変換器
- 2 7 , 2 8 ... 加算器
- 2 9 ... 減算器
- 3 0 ... デッドバンド処理器
- 3 1 ... 減算器
- 3 2 ... デッドタイム処理器

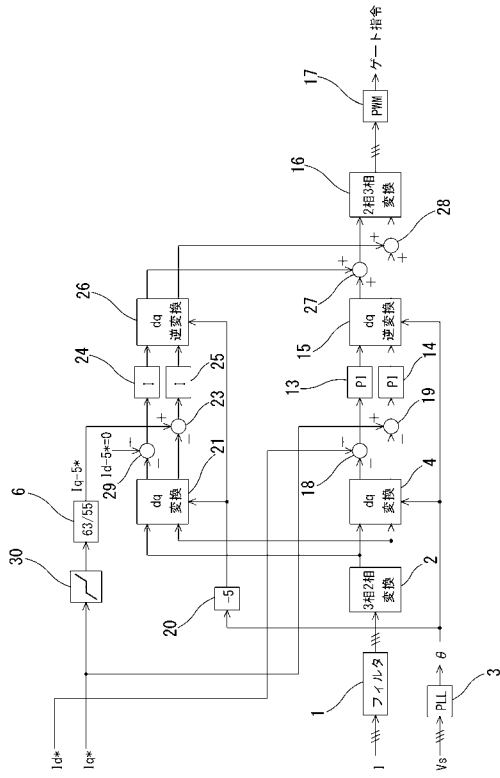
【 図 1 】



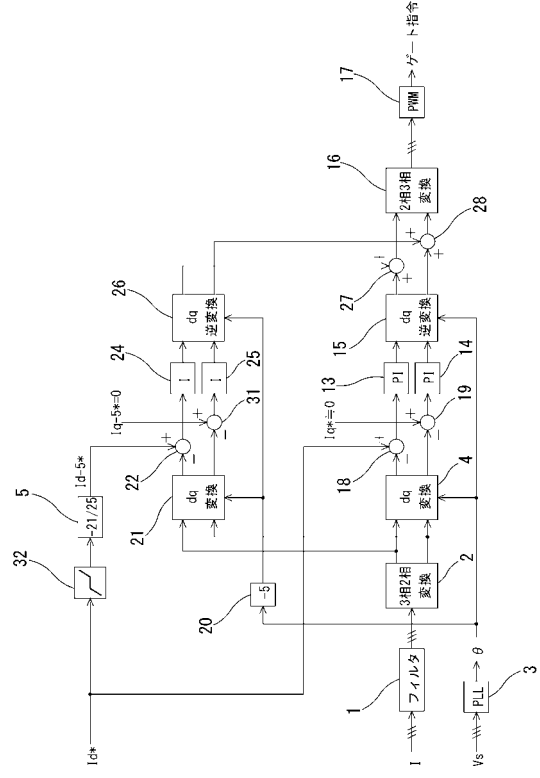
【 図 2 】



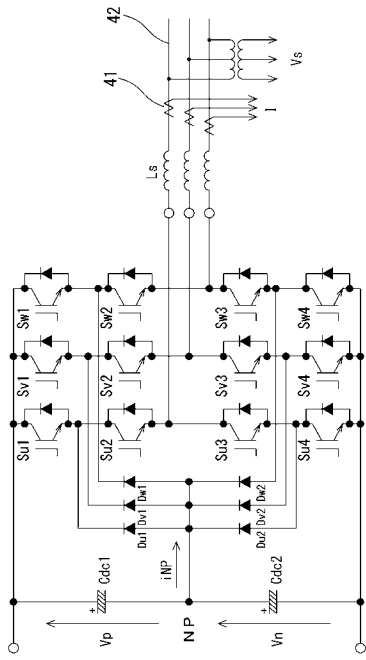
【図3】



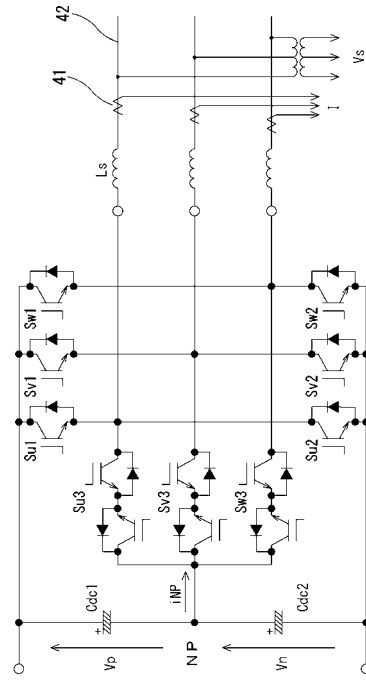
【図4】



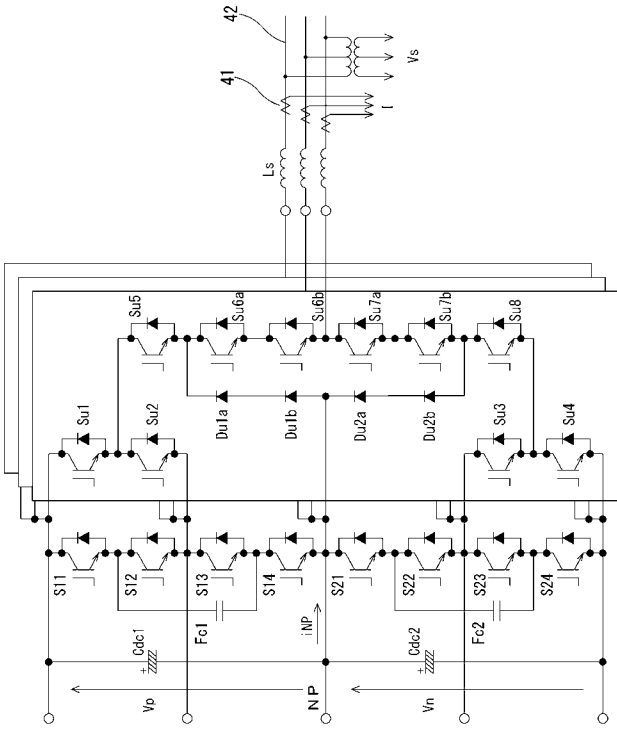
【図5】



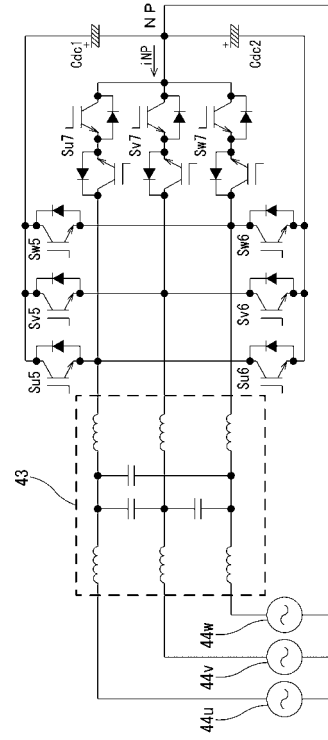
【図6】



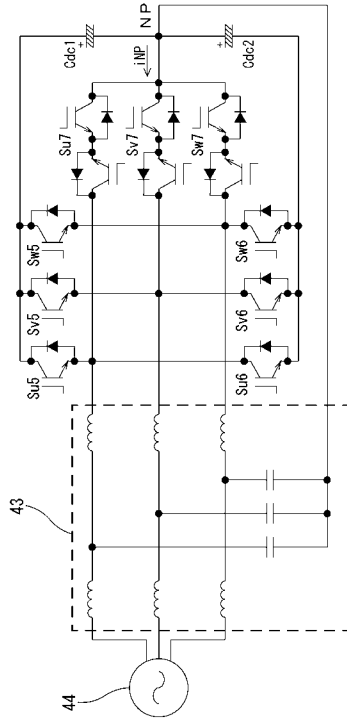
【図 7】



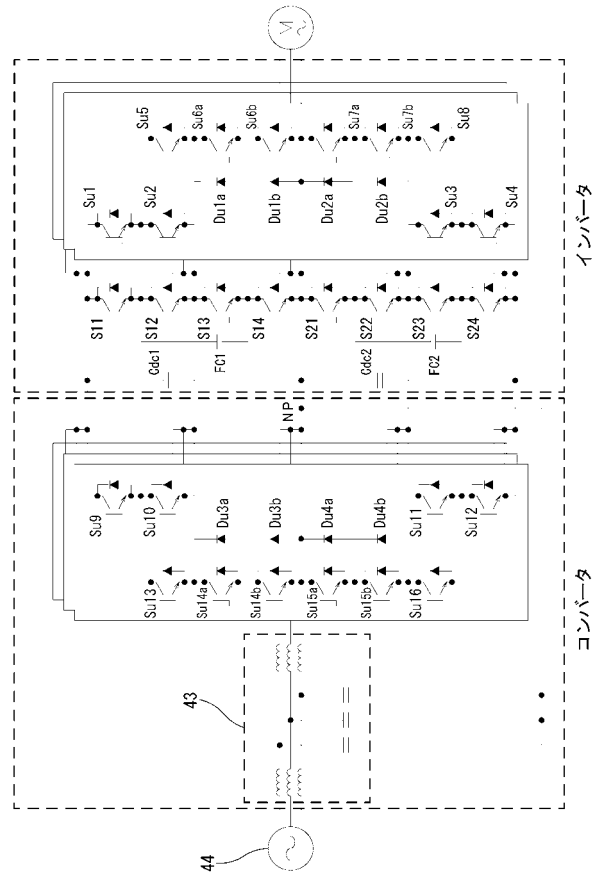
【図 8】



【図 9】



【図 10】



フロントページの続き

(72)発明者 濱田 鎮教

東京都品川区大崎2丁目1番1号 株式会社明電舎内

Fターム(参考) 5H770 AA04 CA02 DA10 DA33 DA34 DA37 EA01 HA02Y HA03Y JA18W
KA01Z LB02