

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-295300

(P2005-295300A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H03H 7/075	H03H 7/075	5J006
H01P 1/20	H01P 1/20	5J024

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号	特願2004-108877 (P2004-108877)	(71) 出願人	000006633 京セラ株式会社 京都府京都市伏見区竹田鳥羽殿町6番地
(22) 出願日	平成16年4月1日(2004.4.1)	(72) 発明者	野木 貴文 鹿児島県国分市山下町1番1号 京セラ株式会社鹿児島国分工場内
		Fターム(参考)	5J006 HD08 HD11 HD12 JA02 JA10 LA21 NA07 5J024 AA01 BA04 CA02 CA03 DA04 DA29 EA01 EA08 KA03

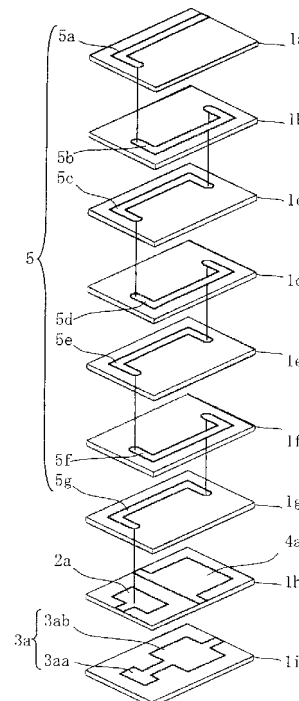
(54) 【発明の名称】 誘電体フィルタ

(57) 【要約】

【課題】 積層数を減らした小型の誘電体フィルタを提供することにある。

【解決手段】 複数個の誘電体層 1 a ~ 1 i を積層してなる積層体 1 の内部に、LC 並列回路 F p の一端側に LC 直列回路 F s を接続したフィルタ素子を配設してなる誘電体フィルタにおいて、LC 並列回路 F p の容量成分 C₁ と LC 直列回路 F s の容量成分 C₂ とが共通の誘電体層 1 f 内に形成されている

【選択図】 図 2



【特許請求の範囲】

【請求項 1】

複数個の誘電体層を積層してなる積層体の内部に、LC並列回路の一端側にLC直列回路を接続したフィルタ素子を配設してなる誘電体フィルタにおいて、

前記LC並列回路の容量成分 C_1 と前記LC直列回路の容量成分 C_2 とが共通の誘電体層内に形成されていることを特徴とする誘電体フィルタ。

【請求項 2】

前記LC並列回路のインダクタンス成分 L_1 が、前記LC直列回路の容量電極と誘電体層を介して対向するように配設された周回パターンによって形成されていることを特徴とする請求項 1 に記載の誘電体フィルタ。

10

【請求項 3】

前記LC並列回路の他端側に入力端子が、一端側に出力端子が接続されており、該出力端子と前記LC並列回路の一端部との間に、一端側をグランド端子に接続した前記LC直列回路の他端側を接続するようにしたことを特徴とする請求項 1 または請求項 2 に記載の誘電体フィルタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、内部にLC共振回路を有した積層型の誘電体フィルタに関するものである。

【背景技術】

20

【0002】

従来より、携帯電話等の高周波通信機器にLC共振回路を内部に有した誘電体フィルタが用いられている。

【0003】

かかる従来の誘電体フィルタは、例えば、複数個の誘電体層を積層してなる積層体の内部に、LC並列回路の一端側にLC直列回路を接続したフィルタ素子を配設した構成のものが知られている（例えば、特許文献 1 参照。）。

【0004】

上記誘電体フィルタの周波数特性は、LC並列回路の共振によりインピーダンスが無量大となり信号の通過が阻止されることによって形成される減衰極と、LC直列回路が共振によりインピーダンスが無小となり信号がグランド電位に流れることによって形成される減衰極とを有しており、このような2つの減衰極を形成することによって広い阻止域を形成するようにしている。

30

【特許文献 1】特許第 3020815 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した従来の誘電体フィルタにおいては、LC並列回路及びLC直列回路を構成するそれぞれの静電容量成分を異なる誘電体層に形成するようにしていることから、誘電体層の積層数が多くなってしまい、全体構造の小型化を図ることが困難であるという欠点を有していた。

40

【0006】

本発明は上記欠点に鑑み案出されたもので、その目的は、誘電体層の積層数を少なくすることにより全体構造の小型化を図ることができる誘電体フィルタを提供することにある。

【課題を解決するための手段】

【0007】

本発明の誘電体フィルタは、複数個の誘電体層を積層してなる積層体の内部に、LC並列回路の一端側にLC直列回路を接続したフィルタ素子を配設してなる誘電体フィルタにおいて、前記LC並列回路の容量成分 C_1 と前記LC直列回路の容量成分 C_2 とが共通の

50

誘電体層内に形成されていることを特徴とするものである。

【0008】

また本発明の誘電体フィルタは、前記LC並列回路の誘導成分 L_1 が、前記LC直列回路の前記容量電極と誘電体層を介して対向するように配設された周回パターンによって形成されていることを特徴とするものである。

【0009】

更に本発明の誘電体フィルタは、前記LC並列回路の他端側に入力端子が、一端側に出力端子が接続されており、該出力端子と前記LC並列回路の一端部との間に、一端側をグラウンド端子に接続した前記LC直列回路の他端側を接続するようにしたことを特徴とするものである。

10

【発明の効果】

【0010】

本発明の誘電体フィルタによれば、LC並列回路の容量成分 C_1 と、LC直列回路の容量成分 C_2 とを共通の誘電体層内に形成するようにしたことから、誘電体層の積層数が少なくなり、全体構造の小型化を図ることができるようになる。またこの場合、2つの減衰極を形成するそれぞれのLC回路(LC並列回路及びLC直列回路)の容量成分が、共通の誘電体層内に形成されているため、誘電体層の厚み等がばらついていても、この2つのLC回路の容量成分比は変わらなくなっており、2つの減衰極の間隔をほとんど変化させることなく阻止域全体の減衰量を安定させることができる利点もある。

【0011】

更に本発明の誘電体フィルタによれば、LC並列回路の誘導成分 L_1 を、LC直列回路の容量電極と誘電体層を介して対向するように配設させておくことにより、LC並列回路の誘導成分 L_1 である周回パターンとLC直列回路の容量電極との間にも容量成分が形成されることとなり、これによって良好な周波数特性が得られ易くなる。しかも、1つの容量電極で2つの容量成分が形成されるようになっているため、誘電体フィルタの構成も簡素化される。

20

【0012】

また更に本発明の誘電体フィルタによれば、出力端子とLC並列回路の一端部との間に、一端側をグラウンド端子に接続したLC直列回路の他端側を接続させておくことにより、出力端子側のインピーダンスを低くして、外部の回路との整合性を高めることもできる。

30

【発明を実施するための最良の形態】

【0013】

以下、本発明を添付図面に基づいて詳細に説明する。

【0014】

図1は本発明の誘電体フィルタの外観斜視図であり、図2は図1の誘電体フィルタの分解斜視図である。これらの図に示す誘電体フィルタは、積層体1の内部に導体パターンからなるフィルタ素子が配設され、外部に入力端子2、出力端子3及びグラウンド端子4が被着された構成となっている。

【0015】

積層体1は、複数個の誘電体層1a~1iを積層した構成となっており、誘電体層の材料としては、誘電体セラミック材料、焼結助剤、低融点ガラス材料等が用いられている。誘電体セラミック材料としては、例えば TiO_2 - Nd_2O_3 - $BaTiO_3$ 系等の高誘電率のセラミック材料が用いられ、これらのセラミック材料を用いる場合には、焼結温度が低いので、同時焼成により得られる積層体であっても後述するような高導電率材料を内蔵することができるので、インピーダンスの低い伝送線路を備えた部品とすることが可能である。また焼結温度を低くする為に用いる焼結助剤としては、例えば、 $BiVO_4$ 、 CuO 、 Li_2O 、 B_2O_3 等が用いられ、各誘電体層の厚みは、例えば $5\mu m$ ~ $300\mu m$ に設定される。

40

【0016】

積層体1の内部に配設される引出電極2a、3a、容量電極4a及び周回パターン5は

50

、誘電体層間に導体パターンとして形成されており、導体パターンの材料としては、Ag、Ag-Pd、Ag-Pt等のAg合金を主成分とする導電材料が用いられ、例えば5 μ m~25 μ mの厚みに形成される。

【0017】

尚、上述した積層体1は、従来周知のセラミックグリーンシート積層法により製作される。具体的には、まずセラミック原料粉末に適当な有機溶剤等を添加・混合して泥漿状になすとともに、従来周知のドクターブレード法等を採用することによってセラミックグリーンシートを形成し、次に得られたセラミックグリーンシートに回路配線(図示せず)やビアホール導体を形成してこれらを積層し、しかる後、この積層体を所定の大きさに分割して、高温で焼成することにより製作される。その後、得られた積層体1の角部には、マイクロクラックの除去や欠けの発生を防止する目的で、バレル研磨等による面取りが施される。

10

【0018】

また積層体表面のグランド端子2や入力端子3、出力端子4は、Ag、Ag-Pd、Ag-Pt等のAg合金を主成分とする導電材料等から成り、かかる導電材料を用いて作製した導体ペーストを積層体1の表面に従来周知のディップ法やスクリーン印刷等によって所定パターンに塗布し、これを高温で焼成することによって形成され、これらグランド端子2や入力端子3、出力端子4の表面には、導電性接着剤の濡れ性を良好とするために、更にNiメッキやAuメッキ、Snメッキ、半田メッキ等のメッキ処理が施される。

【0019】

尚、上記積層体1の一主面(上面)には、製品の方向性を示す目的で、積層体1とは異なる色調を呈するマーキングパターン6を形成する場合もある。

20

【0020】

本実施形態における誘電体フィルタの内部に配設されるフィルタ素子は、以下に示す構造を有する。

【0021】

周回パターン5は、複数個のインダクタライン5a~5gが誘電体層を貫通して形成されるビアホール導体によって接続されたものである。また周回パターン5は、一端側に出力端子3が接続され、他端側に入力端子2が接続されている。尚、ビアホール導体の材料については、上記導体パターンと同じ材料が用いられる。

30

【0022】

上記周回パターン5の他端側と入力端子2との接続は、引出電極2aを介して行われる。またこの入力側の引出電極2aは、誘電体層1hを介して出力側の引出電極3aの一方の容量形成部3aaと対向して容量成分を形成する役割も有している。

【0023】

上記出力側の引出電極3aは、誘電体層1h-1i間に形成されており、他方の容量形成部3abが誘電体層1hを介して容量電極4aと対向して容量成分を形成している。上記容量電極4aは、グランド端子4に接続するグランド電位の導体パターンである。

【0024】

尚、本実施形態においては、上記容量電極4aは入力側の引出電極2aと共通の誘電体層1g-1h間に形成されている。

40

【0025】

次に上述した構造のフィルタ素子を有する本実施形態の誘電体フィルタのフィルタ特性について図を用いて説明する。

【0026】

図3は本実施形態の誘電体フィルタの等価回路図、図4はフィルタ特性を示す図であり、同図に示す誘電体フィルタの等価回路はLC並列回路Fpの一端側にLC直列回路Fsを接続したフィルタ素子を配設した構成を有している。

【0027】

LC並列回路Fpは、上記周回パターン5により形成される誘導成分L1と、引出電極

50

2 a と誘電体層 1 h を挟んで対向する容量形成部 3 a a との間に形成される容量成分 C_1 とを有した構成となっている。上記構成の LC 並列回路 F_p は、一端側に出力端子 3 が接続され、他端側に入力端子 2 が接続される。

【0028】

誘導成分 L_1 は、周回パターン 5 がコイル状を成して強い電磁誘導を有しており、容量成分 C_1 と特定の周波数において LC 並列共振することによりインピーダンスが無窮大となり、この周波数においては信号の通過が阻止されるので減衰極 A が形成されることとなる。

【0029】

LC 直列回路 F_s は、上記容量形成部 3 a b の誘導成分 L_2 と、容量形成部 3 a b と誘電体層 1 h を挟んで対向する容量電極 4 a との間に形成される容量成分 C_2 とから構成される。

【0030】

誘導成分 L_2 と容量成分 C_2 とは特定の周波数において LC 直列共振することによりインピーダンスが無窮小となり、この周波数においては信号がグランド端子に流れて出力端子まで到達しなくなるので減衰極 B が形成されることとなる。

【0031】

上述した本実施形態の誘電体フィルタは、上記減衰極 A、B が形成されることによって、入力端子 2 から出力端子 3 までの間に低周波数帯域の通過域と高周波数帯域の広い阻止域（図 4 参照）を有した EMI ノイズフィルタ等のローパスフィルタとして機能することとなる。

【0032】

かかる本実施形態の誘電体フィルタにおいて特徴的な点は、LC 並列回路の容量成分 C_1 と、LC 直列回路の容量成分 C_2 とが共通の誘電体層 1 h 内に形成されていることである。

【0033】

これによって誘電体層の積層数を少なくすることができるため、誘電体フィルタの全体構造を小型化することが可能となる。

【0034】

またこの場合、2つの減衰極 A、B を形成するそれぞれの LC 回路（LC 並列回路 F_p 及び LC 直列回路 F_s ）の容量成分が、共通の誘電体層 1 h 内に形成されているため、誘電体層 1 h の厚み等がばらついていても、この2つの LC 回路 F_p 、 F_s の容量成分比は変わらなくなっており、2つの減衰極 A、B の間隔をほとんど変化させることなく阻止域全体の減衰量を安定させることができる。

【0035】

更に本実施形態の誘電体フィルタによれば、LC 並列回路 F_p の誘導成分 L_1 が LC 直列回路 F_s の容量電極 4 a に対して誘電体層を介し対向するように配設されているため、LC 並列回路 F_p の誘導成分 L_1 である周回パターン 5 と LC 直列回路 F_s の容量電極 4 a との間にも容量成分が形成されることとなり、これによって良好な周波数特性が得られ易くなる。しかも、1つの容量電極で2つの容量成分が形成されるようになっているため、誘電体フィルタの構成も簡素化される利点もある。

【0036】

また更に、出力端子 3 と LC 並列回路 F_p の一端部との間には、一端側をグランド端子 4 に接続した LC 直列回路 F_s の他端側が接続されているため、出力端子 3 側のインピーダンスを低くして、外部の回路との整合性を高めることもできる。

【0037】

尚、本発明は上述の実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更、改良等が可能である。

【0038】

例えば、上述した実施形態においては積層体の内部に1個のフィルタ素子を有した誘電

10

20

30

40

50

体フィルタを例にとって説明したが、これに代えて、例えば図5に示すように、積層体の内部に複数のフィルタ素子を有した多連型の誘電体フィルタにも適用可能である。

【0039】

また上述した実施形態の誘電体フィルタにおいては、LC直列回路を出力端子側に接続するようにしたが、これに代えて、LC直列回路を入力端子側に接続するようにしても構わない。

【0040】

更に上述した実施形態においては、誘電体層の材質としてセラミック材料を用いるようにしたが、これに代えて、誘電体層の材質として有機材料を用いたり、有機材料中にセラミックフィラーを含有させたセラミック-樹脂の複合材料を用いるようにしても構わない。

10

【0041】

また更に上述した実施形態においては、Ag合金を主成分とする導電材料を用いて導体パターンを形成するようにしたが、これに代えて、AuやCuを主成分とする導電材料を用いて導体パターンを形成するようにしても構わない。これらの導電材料は、積層体表面のグランド電極2や入力端子電極3，出力端子電極4等に用いることができることは言うまでもない。

【図面の簡単な説明】

【0042】

【図1】本発明の誘電体フィルタの一実施例を示す外観斜視図である。

20

【図2】本発明の誘電体フィルタの一実施例を示す分解斜視図である。

【図3】本発明の誘電体フィルタの等価回路図である。

【図4】本発明の誘電体フィルタのフィルタ特性を示す図である。

【図5】本発明の誘電体フィルタの他の実施例を示す外観斜視図である。

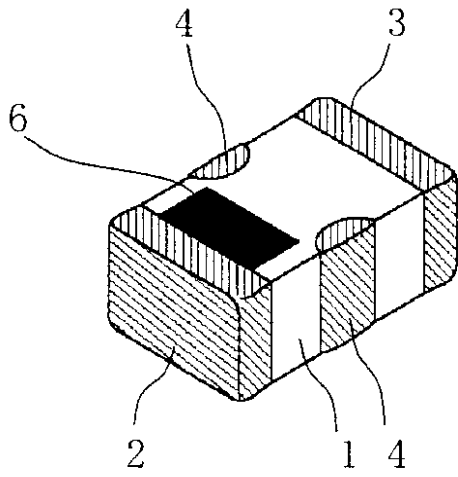
【符号の説明】

【0043】

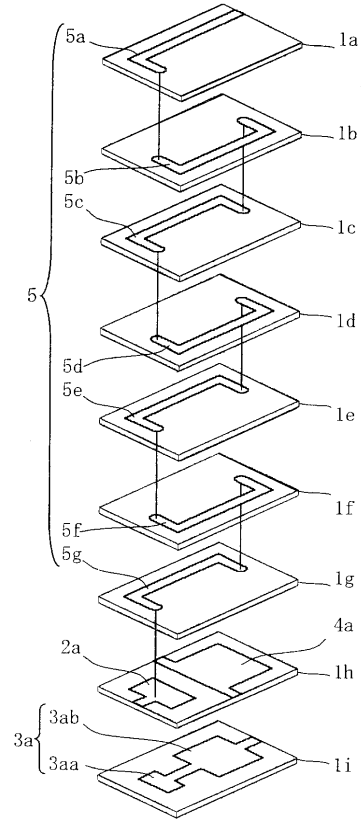
- 1、41・・・積層体
- 2、42・・・入力端子
- 2a・・・引出電極（入力側）
- 3、43・・・出力端子
- 3a・・・引出電極（出力側）
- 3aa、3ab・・・容量形成部
- 4、44・・・グランド端子
- 4a・・・容量電極
- 5・・・周回パターン
- 5a～5g・・・インダクタパターン
- 6・・・マーキングパターン

30

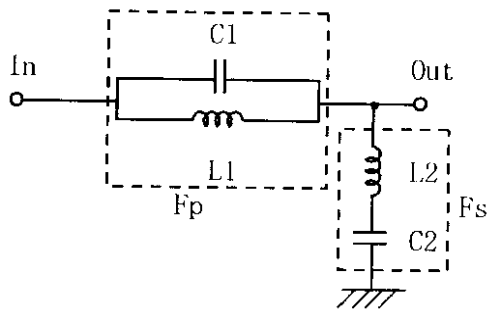
【 図 1 】



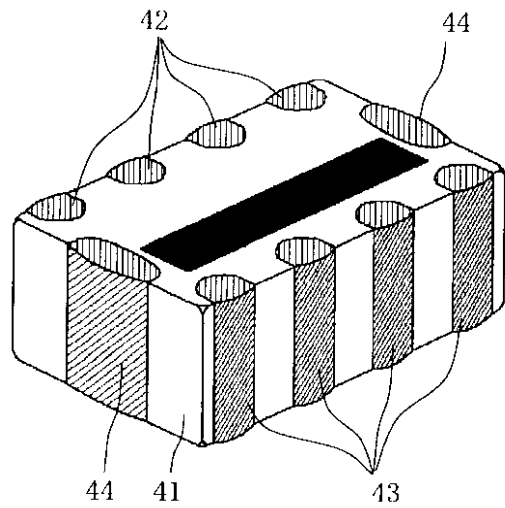
【 図 2 】



【 図 3 】



【 図 5 】



【 図 4 】

