



319862

申請日期	85 年 3 月 14 日
案 號	85103080
類 別	Int. Cl. G09G 2/36

A4
C4

319862

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	液晶顯示裝置，液晶顯示裝置之驅動方法及液晶顯示裝置之檢查方法
	英 文	
二、發明 創作人	姓 名	(1) 東清一郎
	國 籍	(1) 日本 (1) 日本國長野縣諏訪市大和三丁目三番五號
三、申請人	住、居所	
	姓 名 (名稱)	(1) 雅考埃普森股份有限公司 セイコーエプソン株式会社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都新宿區西新宿二丁目四番一號
	代 表 人 姓 名	(1) 安川英昭

裝 訂 線

經濟部中央標準局員工消費合作社印製

319862

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權
 日本 1995年 2月 1日 7-15120 無主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

[技術領域]

本發明係顯於液晶顯示裝置，液晶顯示裝置之驅動方法，及，液晶顯示裝置的電特性的檢查方法，特別是，與將用以驅動液晶顯示矩陣的電晶體形成於液晶顯示矩陣基板上的液晶顯示裝置等有關。

[背景技術]

在使用薄膜電晶體 (Thin Film Transistor; 以下稱 T F T) 做為開關元件的主動矩陣 (active matrix) 型液晶顯示裝置中，如果能夠以 T F T 構成主動矩陣的驅動電路，並將構成此驅動電路的 T F T 與畫素部的 T F T 同時的形成於主動矩陣基板上的話，便不需搭載驅動器 I C 而會比較方便。

但是，與集積在單晶體矽基板的電晶體相較，T F T 的動作速度較慢，而使驅動電路的高速化會有一定的極限，再者，若使驅動電路高速動作，則會使消耗的電力增加。

以用以使液晶顯示裝置的驅動電路高速動作的例而言，有如日本國的特開昭 6 1 - 3 2 0 9 3 號公報所記載的技術及記載於 S I D Digest, p p 6 0 9 - 6 1 2 (1 9 9 2) 的技術。

記載於日本國的特開昭 6 1 - 3 2 0 9 3 號公報的技術係：以複數的移位暫存器構成驅動電路，並藉由以相位各稍微不同的時鐘信號來分別驅動各移位暫存器，而可提

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(2)

高移位暫存器的實質動作頻率。

再者，在 S I D Digest, p p 6 0 9 - 6 1 2 (1 9 9 2) 中則記載了；以時刻控制電路的一個輸出來同時的一起驅動複數的類比開關，而並行的將映像信號寫入的技術。

再者，以使驅動電路的低消耗電力化技術的例而言，有如記載於特開昭 6 1 - 3 2 0 9 3 號公報的技術。此技術係：將驅動電路分割為複數的區塊 (block)，並僅將必需動作的區塊設為動作狀態，而將其它的區塊設為非動作狀態，而能夠減少其消耗的電力。

但是，在施行記載於日本國的特開昭 6 1 - 3 2 0 9 3 號公報的技術的場合，必需要準位相位不同的複數的時鐘信號，而會使電路構成複雜化並使端點數目增加。

再者，記載於 S I D Digest, p p 6 0 9 - 6 1 2 (1 9 9 2) 的技術因為是一起驅動複數的類比開關，所以其負載較大，因此，必需準備能夠驅動高負載的緩衝器 (buffer)。再者，由於驅動信號的遲延也使各類比開關的驅動時刻容易產生差異。

再者，記載於特開昭 6 1 - 3 2 0 9 3 號公報的技術，必需要有用以將被分割了的區塊選擇性的設定為動作狀態的控制電路，而會使電路複雜化，而且此技術並無助於使驅動電路高速化。

而且，在以 T F T 來構成上述的以往技術的驅動電路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(3)

的場合，其電路均會很複雜，而很難正確而快速的檢查其電路的電特性，因此在評估其可靠性上會有問題。

〔發明之開示〕

本發明係考慮上述的以往技術的問題點，而其目的為提供：能夠高速動作，且可減少一定程度的消耗電力，而且可以容易的進行檢查的新式的液晶顯示裝置及其驅動方法等。

本發明的液晶顯示裝置的一種狀態係：使用一個移位暫存器而同時產生複數的脈衝。

因此，不需改變移位暫存器的動作時鐘信號的頻率，便能夠提高移位暫存器的輸出信號的頻率。在同時產生「 N 個（ N 為2以上的整數）」脈衝的場合，移位暫存器的輸出頻率會變成 N 倍。

若是將上述的移位暫存器的輸出信號使用於決定類比驅動器的映像信號的取樣時刻，則便能夠高速的驅動資料線。再者，若將其使用於決定數位驅動器的映像信號的門鎖時刻，則便能夠使映像信號高速的門鎖。因此，即使是在以TFT構成液晶顯示矩陣的驅動電路的場合，也不會大消耗電力而能夠使驅動電路高速動作。

使用一個移位暫存器而同時產生複數的脈衝係：只要是能夠實現，譬如說，對此移位暫存器的輸入端，在每一映像信號的1水平期間輸入同一極性的脈衝，並至少經過（ $N - 1$ ）次的水平期間，由前述移位暫存器的各段的輸

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(4)

出端，以相互間隔而並行的輸出 N 個脈衝的穩定狀態即可。

在本發明的液晶顯示裝置的其它的態樣中，除了一個移位暫存器之外，並設置以此移位暫存器的輸出信號為輸入的閘極 (gate) 電路，並將此閘極電路的輸出信號使用為構成資料線驅動電路的電路的時刻 (timing) 控制信號，譬如說，可以將閘極電路的輸出信號使用為用以決定類比驅動器的映像信號的取樣時刻的時刻信號，也可以將其使用為用以決定數位驅動器的映像信號的閃鎖時刻的時刻信號。

譬如說，若是使用互斥或閘 (exclusive or gate) 做為閘電路，並以移位暫存器的相鄰各段的輸出做為此互斥或閘的輸入，並輸入以移位暫存器的映像信號的 2 水平期間為 1 周期的時鐘信號，則便可減少 1 水平期間的時鐘信號的位準 (level) 的變化次數，而能夠更降低消耗電力。

在本發明的液晶顯示裝置的其它的態樣中，藉由活用 1 個移位暫存器，便能夠進行液晶顯示矩陣的電性檢查。譬如說，將檢查用信號的輸入電路連接到資料線的一端，並將映像信號的輸入線經過類比開關而連接到資料線的另一端。

然後，使用檢查用信號的輸入電路而將檢查用的信號一齊輸入到資料線，並在維持著這種輸入的狀態下，從 1 個移位暫存器依序的輸出 1 個脈衝，並使用各脈衝而依序

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(5)

的打開(O N)複數的類比開關，由此，藉由使送信自前述資料線的一端的檢查用的信號經由類比開關及映像信號的輸入線而受信，便能夠檢查資料線及類比開關的電特性。譬如說，能夠正確且快速的檢出資料線及類比開關的頻率特性及資料線的斷線等。

[圖面之簡單說明]

第1 A圖係顯示本發明的液晶顯示裝置的一實施例的全體構成的圖；第1 B圖係顯示畫素部的構成的圖。

第2圖係用以說明圖1所示的實施例的特徵的圖。

第3圖係將圖2所示的電路構成更具體的顯示的電路圖。

第4 A圖係顯示原映像的資料配列的圖；第4 B圖係藉由使用於本發明的方法，而顯示在原映像的資料以時列系配置的場合的資料配列的例的圖。

第5圖係顯示用以將類比映像信號加工為如圖4 B所示的多重化信號的電路構成的例的圖。

第6圖係用以說明圖5的電路的主要動作的圖。

第7圖係顯示用以將數位映像信號加工為如圖4 B所示的多重化信號的電路構成的例的圖。

第8圖係顯示數位線依序方式的液晶矩陣驅動電路的構成例的圖。

第9圖係顯示圖1 A，圖2，圖3所示的電路的動作時刻的時刻圖(timing chant)。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(6)

第 1 0 圖係顯示在圖 1 A，圖 2，圖 3 所示的電路中的類比開關 2 6 1 的輸出信號的輸出時刻的時刻圖。

第 1 1 A 圖係顯示比較例的電路構成的圖；第 1 1 B 圖係顯示圖 1 1 A 的電路的問題點的信號的波形圖。

第 1 2 A 圖係顯示圖 1 ~ 圖 3 所示的本發明的液晶顯示裝置的要部的圖；第 1 2 B 圖係顯示圖 1 2 A 的電路的優點的信號的波形圖。

第 1 3 A 圖係顯示本發明的液晶顯示裝置的其它的實施例的要部構成的圖；第 1 3 B 圖係用以說明圖 1 3 A 的電路的動作例的時刻圖。

第 1 4 圖係顯示圖 1 3 A 所示的電路的其它的動作例的時刻圖。

第 1 5 圖係顯示本發明的液晶顯示裝置的其它的實施例的全體構成的圖。

第 1 6 A 圖係顯示圖 1 5 的電路的資料線的配列的圖；第 1 6 B 圖係顯示本發明的驅動電路的通常動作的圖；第 1 6 C 圖係顯示在圖 1 6 B 的驅動電路的缺陷檢查時的動作例的圖。

第 1 7 圖係用以更具體的說明圖 1 6 C 所示的本發明的驅動電路的缺陷檢查時的動作的時刻圖。

第 1 8 A 圖係顯示本發明的驅動電路的要部構成的圖；第 1 8 B 圖係顯示圖 1 8 A 的電路的缺陷檢查時的動作的一例的圖。

第 1 9 A 圖係顯示本發明的驅動電路的要部構成的圖

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(7)

；第 19 B 圖係顯示圖 19 A 的驅動電路的通常的動作例的時刻圖。

第 20 圖係顯示本發明的液晶顯示裝置的其它的實施例的構成圖。

第 21 圖係顯示液晶顯示裝置的構造的斜視圖。

第 22 A ~ 22 E 圖係分別的顯示同時的形成構成驅動器部的 T F T 及構成主動矩陣的 T F T 的製造程序 (process) 的例，係各過程中的元件的斷面圖。

第 23 A 圖係顯示 p 通道 T F T 及 n 通道 T F T 的電壓 - 電流特性的圖；第 23 B 圖為使用 p 通道 T F T 及 n 通道 T F T 的緩衝器 (buffer) 電路的電路圖；第 23 C 圖係顯示圖 23 B 的電路的輸入波形及輸出波形的圖。

第 24 A 圖係顯示使用 p 通道 T F T 及 n 通道 T F T 的反及閘 (N A N D g a t e) 的圖；第 24 B 圖係顯示圖 24 A 的電路的輸入波形及輸出波形的圖；第 24 C 圖係顯示使用 p 通道 T F T 及 n 通道 T F T 的互斥或閘的圖；第 24 D 圖係顯示圖 24 C 的電路的輸入波形及輸出波形的圖。

第 25 A 圖係顯示類比開關的構成的一例的圖；第 25 B 圖係顯示類比驅動器的構成的圖。

[用以實施發明之最佳形態]

以下，使用本發明的實施例來更詳細的說明本發明的內容。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(8)

(實施例 1)

(全體構成)

圖 1 A 係顯示本發明的液晶顯示裝置的一實施例的構成的圖；圖 1 B 係顯示主動矩陣型液晶顯示裝置的畫素部的構成的圖。

本實施例係採用以類比開關（開關電路）來驅動資料線的方式的液晶顯示裝置。

再者，在本實施例中，係使用 T F T 來做為構成資料驅動電路的電晶體。此 T F T 係與畫素部的切換（switching）用 T F T 同時的形成於基板上。其製造程序在後面會敘述。

畫素部（主動矩陣）300 中的一個畫素係，如圖 1 B 所示的，由切換用的 T F T 350 及液晶元件 370 所構成。T F T 350 的閘極（gate）係連接到掃描線 L（K），而源極（汲極）則連接到資料線 D（K）。

掃描線 L（K）係由如圖 1 A 所示的掃描線驅動電路 100 所驅動；資料線 D（K）則係由如圖 1 A 所示的資料線驅動電路 200 所驅動。

資料線驅動電路 200 具有：至少具備與資料線的數目相對應的段數的移位暫存器 220、及，閘電路 240，及，連接到 N 條（在本實施例為 4 條）的映像信號線（S1 ~ S4）的複數的類比開關 261。

準備了 N 條映像信號線（S1 ~ S4）代表映像信號

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明(9)

係多重化而且此多重度為「N」。

複數的類比開關係每任意的M個(在本實施例中為4個)即分為1群(group)，而各群的總數與映像信號線的總數(即是「N」)相等。即是，在本實施例中，類比開關的群數為「4」個，屬於1群的各類比開關則共通的連接到1條映像信號。

圖1A中，「V1」，「V2」，「V3」，「V4」顯示多重化的映像信號，「SP」顯示輸入到移位暫存器220的啓始脈衝(stavt pulse)，「CL1」，「nCL1」顯示動作時鐘信號。再者，「CL1」及「nCL1」為相位差180度的脈衝。在以下的說明中，在其它的脈衝信號中，也同樣的在相位差180度的時鐘信號前面加上「n」。再者，正極性的脈衝對應數位值的「1」而負極性的脈衝對應數位值的「0」。

再者，圖4B顯示映像信號的多重化。如圖4A所示的，以從第1個到第16個為止的映像信號為例，通常，各信號係以時系列的依序配置。

另一方面，若如本實施例的以多重度「4」將映像信號多重化，則如圖4B所示的，在時刻t1，映像信號V1~V4中會分別同時的出現「第1個」，「第5個」，「第9個」，「第13個」的各信號。以下，同樣的，在時刻t2，「第2個」，「第6個」，「第10個」，「第14個」的各信號同時出現，在時刻t3，「第3個」，「第7個」，「第11個」，「第15個」的各信號會

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(10)

同時出現，在時刻 t_4 ，「第 4 個」，「第 8 個」，「第 12 個」，「第 16 個」的各信號會同時出現。

映像信號的多重化可藉由：如圖 6 所示的使類比映像信號各稍微遲延，並作成相位各稍微不同的複數的映像信號，而達成。如此的映像信號的遲延，譬如說，可使用如圖 5 所示的遲延電路 1200 而達成。遲延電路 1200 係由串聯具有相同遲延量的 4 個遲延電路 1202 ~ 1207 而構成，並將各遲延電路的輸出供應到資料線驅動電路 200。再者，在圖 5 中，參照號碼 1000 係類比映像信號產生裝置，參照號碼 1100 係時刻控制器 (timing controller)。

在本實施例中，藉由如此的將映像信號多重化，另一方面，使用一個移位暫存器並同時的產生對應多重度的數目的脈衝，並同時驅動複數的類比開關，並同時的供應映像信號到複數的資料線，而能夠使資料線的驅動高速化。

再者，液晶顯示裝置實際上，如圖 21 所示的。係由將主動矩陣基板 3100 及對向基板 3000 貼合而構成，在各基板之間則封入液晶。

(資料線驅動電路的具體構成)

在本實施中，資料線驅動電路 200 的動作具有特徵，以下具體的說明。

如圖 2 所示的。在本實施例中，在移位暫存器 220 中，將所定間隔的複數的正極性的脈衝 (1 個脈衝對應資

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (11)

料「1」) 同時的移位 (shift) , 並與此對應的, 從移位暫存器的各段輸出相互間隔而並行的複數的脈衝。並行的脈衝數與上述的映像信號的多重度「N」相等。即是, 在本實施例中為「4」個。

這些脈衝係用以決定類比開關 2 6 1 的動作時刻。具體而言, 將這些脈衝輸入到閘極電路 2 4 0 , 並從此閘極電路 2 4 0 的輸出端 (O U T 1 - O U T (N X M)) 輸出相互間隔而並行的複數的脈衝。

然後, 在本實施例中, 輸出自閘極電路 2 4 0 的這些脈衝係用以決定類比開關的映像信號的取樣 (sampling) 的時刻。

閘極電路 2 4 0 係用以做波形整形。即是, p 型的 T F T 及 n 型的 T F T , 如圖 2 3 A 所示的, 在電壓 - 電流特性上有差異, 因此, 若是使用這些 T F T 做為輸出段電晶體而構成如圖 2 3 B 的緩衝器, 則如圖 2 3 C 所示的, 相對緩衝器的輸入其輸出波形會鈍化並產生信號的遲延。為了抑制如此的遲延, 最好是設置閘極電路 2 4 0 。但是, 並不一定是必要的, 也可以以移位暫存器 2 2 0 的輸出信號來直接驅動類比開關 2 6 1 。

圖 3 顯示資料線驅動電路 2 0 0 的更具體的電路構成。

如圖 3 所示的, 類比開關 2 6 1 係由 M O S 電晶體 4 1 0 所構成。再者, 參照號碼 4 1 2 係資料線本身所具有的電容 (以下稱資料線電容) 。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (12)

再者，構成移位暫存器 2 2 0 的一個段（參照號碼 5 0 0）係由：反相器（inverter）5 0 4，及，時鐘信號反相器 5 0 2，5 0 6 所構成。

再者，開極電路 2 4 0 具有：以與移位暫存器相鄰的 2 個段的輸出做為輸入的 2 輸入反及開 2 4 1 ~ 2 4 6。

（電路動作之說明）

其次，使用圖 9 及圖 1 0 來具體的說明圖 3 所示的電路的動作。圖 9 顯示：來自移位暫存器 2 2 0 的並行的 4 個脈衝直到成為經常的輸出為止（其狀態如圖 1 0 所示）的動作之中，的初期階段的動作。

在圖 9 中，「a」~「g」顯示如圖 3 所示的移位暫存器 2 2 0 的各段的輸出端的信號波形，「O U T 1」~「O U T 6」則顯示圖 3 所示的各個反及開 2 4 1 ~ 2 4 6 的輸出信號的波形。再者，「G P」係 1 條掃描線的選擇脈衝，「H 1 s t」為第 1 選擇期間，「H 2 n d」為第 2 選擇期間。再者，如上所述的，「C L 1」，「n C L 1」為動作時鐘信號，「S P」為啓始脈衝。在圖 1 0 中也是同樣的。

如圖 9 所示的，若是在 1 選擇期間（1 H）中依序的輸入 1 個啓始脈衝（S P）到移位暫存器 2 2 0，則與其相對應的，從移位暫存器 2 2 0 的各段會輸出一個脈衝，並將此脈衝依序的移位。與此對應的，分別從反及開 2 4 1 ~ 2 4 6 會依序的輸出 1 個脈衝。

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明 (13)

重覆這種動作，如圖 1 0 所示的，在第 4 圖選擇期間「H 4 t h」的開始時點（時刻 t 2」時，會第 1 次有 4 個脈衝同時的從開極電路 2 4 0 輸出（O U T 1，O U T 1 1，O U T 2 1，O U T 3 1）。其後，各個脈衝會相互的保持其間隔而且並行向同一方向，而能夠經常的保持 4 個脈衝同時輸出的狀態。

由於如此而獲得的同時輸出的 4 個脈衝而使構成圖 3 的各類比開關 2 6 1 的 M O S 電晶體 4 1 0 同時的打開，並同時的對多重化了的映像信號取樣，並同時的將映像信號供應到對應的 4 條資料線。

即是，在脈衝輸入時，M O S 電晶體 4 1 0 會打開，使資料線（D（n））及映像信號線（S 1 ~ S 4）做電性的連接，並將類比影像（analog vides）信號輸入到資料線電容 4 1 2。然後，在 M O S 電晶體 4 1 0 關閉時，寫入的信號會保持在資料線電容 4 1 2。即是，資料線電容 4 1 2 可做為保持電容（holding cmdensor）。因為資料線的驅動器係僅由類比開關所構成，所以電路構成簡單且能夠高度積體化，再者，也能夠正確的執行映像信號的取樣。再者，在比較小型的液晶板的場合，僅以如本實施例的類比開關的驅動器便能夠充份的驅動資料線。

如此，在本實施例中，首先，使用 1 個移位暫存器來同時的產生複數的脈衝。因此，可以不需改變移位暫存器的動作時鐘信號的頻率便能夠提高移位暫存器的輸出信號的頻率。在同時產生的脈衝數目為「N 個（N 為 2 以上的

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明 (14)

整數) 」 的 場 合 ， 移 位 暫 存 器 的 輸 出 信 號 的 頻 率 會 變 為 N 倍 。

然 後 ， 藉 由 將 移 位 暫 存 器 的 各 輸 出 信 號 使 用 於 決 定 類 比 開 關 的 映 像 信 號 的 取 樣 時 刻 ， 便 能 夠 高 速 的 驅 動 資 料 線 。 因 此 ， 即 使 是 以 T F T 來 構 成 液 晶 顯 示 矩 陣 的 驅 動 電 路 ， 也 不 會 增 大 消 耗 電 力 而 能 夠 高 速 的 驅 動 資 料 線 。

再 者 ， 也 可 以 不 使 用 僅 由 1 個 M O S 電 晶 體 所 構 成 的 類 比 開 關 ， 而 使 用 如 圖 2 5 A 所 示 的 C M O S 所 構 成 的 開 關 。 C M O S 開 關 係 由 ： M O S 電 晶 體 4 1 4 、 4 1 6 、 及 ， 反 相 器 4 1 8 所 構 成 。

再 者 ， 也 能 夠 使 用 如 圖 2 5 B 的 類 比 驅 動 器 來 做 為 資 料 線 驅 動 器 。 類 比 驅 動 器 係 由 ： 由 M O S 電 晶 體 4 4 0 及 保 持 電 容 4 2 0 所 構 成 的 取 樣 ， 保 持 (s a m p l e h o l d) 電 路 、 及 ， 緩 衝 電 路 (電 壓 跟 隨 器 (v o l t a g e f o l l o w e r r) 4 0 0 所 構 成 。

而 且 ， 本 實 施 例 具 有 以 下 所 述 的 優 異 的 獨 有 效 果 。 以 下 ， 與 比 較 例 相 對 比 ， 而 說 明 其 效 果 。

(與 比 較 例 的 對 比)

圖 1 1 A 係 顯 示 比 較 例 的 資 料 驅 動 電 路 的 構 成 的 圖 ， 圖 1 1 B 係 顯 示 圖 1 1 A 的 構 成 的 問 題 點 的 圖 。

在 圖 1 1 A 的 比 較 例 中 ， 設 置 複 數 的 移 位 暫 存 器 (S R) 及 閘 極 電 路 (2 2 2 ~ 2 2 6 ， 2 4 2 ~ 2 4 6) ， 並 分 別 供 應 啓 始 脈 衝 到 各 移 位 暫 存 器 (S R) 。 輸 入 此

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(15)

啓始脈衝到移位暫存器需要經過專用的配線 S 1 0 。

在此場合，啓始脈衝輸入用的配線 S 1 0 會與用以輸入動作時鐘信號 (C L 1 , n C L 1) 到各移位暫存器 2 2 2 ~ 2 2 6 , 2 4 2 ~ 2 4 6) , 並分別供應啓始脈衝到各移位暫存器 (S R) 。輸入此啓始脈衝到移位暫存器需要經過專用的配線 S 1 0 。

在此場合，啓始脈衝輸入用的配線 S 1 0 會與用以輸入動作時鐘信號 (C L 1 , n C L 1) 到各移位暫存器 2 2 2 , 2 2 4 , 2 2 6 的配線 5 2 0 交差，其結果會如圖 1 1 B 所示的，會有雜訊 (noise) 重疊到啓始脈衝。

再者，啓始脈衝的輸入用配線 S 1 0 的長度最少會在 1 0 μ m 左右，因此會成為微細化時的問題。

而且，其配線電阻會使啓始脈衝遲延，而可能在輸入到各移位暫存器的時刻間產生差異。

對於這些問題，在本實施例的資料驅動電路中，如圖 1 2 A 所示的。只要在所望的時刻從 1 個移位暫存器 2 2 0 的左端輸入啓始脈衝 (S P) 即可，而不需要啓始脈衝用的專用配線。

因此，在本實施例中，不會有如圖 1 1 B 所示的啓始脈衝的雜訊重疊，而且，也能夠減少佈局 (lay out) 面積。

再者，因為係使用一個移位暫存器來產生複數的脈衝，所以不會產生啓始脈衝的遲延。

如此，在本發明中，能夠同時使電路微細化及降低移

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (16)

位暫存器的動作時鐘信號的頻率。因此，譬如說，即使是在使用在低溫製程而作成的 T F T 來做為構成資料線驅動電路的 T F T 場合，也能夠確保其高速且確實的動作。

因此，若是使用本實施例，則便能夠提高以 T F T 構成驅動電路的液晶顯示裝置的性能。

(T F T 的製造程序)

圖 2 2 A ~ 圖 2 2 E 顯示在同時在基板上形成驅動器部的 T F T 及主動矩陣部 (畫素部) 的 T F T 的場合，的製造程序 (低溫製造程序) 的一例。由本製造程序所製造的 T F T 是使用多晶矽 (polysilicon) ，為 L D D (低摻雜汲極，lightly doped drain; LDD) 構造的 T F T 。

首先，在玻璃基板 4 0 0 0 上形成絕緣膜 4 1 0 0 ，並在絕緣膜 4 1 0 0 上形成多晶矽島 (poly silicon island) (4 2 0 0 a ， 4 2 0 0 b ， 4 2 0 0 c) ，接著，全面的形成閘極氧化膜 4 3 0 0 (圖 2 2 A) 。

其次，在形成了閘極電極 4 4 0 0 a ， 4 4 0 0 b ， 4 4 0 0 c 之後，形成光罩 (mask) 材 4 5 0 0 a ， 4 5 0 0 b ，其次，以離子植入 (ion implant) 高濃度的硼而形成 p 型的源極、汲極區域 4 7 0 2 (圖 2 2 b) 。

其次，除去光罩材 4 5 0 0 a ， 4 5 0 0 b ，離子植入磷而形成 n 型的源極、汲極區域 4 7 0 0 ， 4 9 0 0 (圖 2 2 C) 。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (17)

接著，在形成光罩材 4 8 0 0 a，4 8 0 0 b 之後，離子植入磷（圖 2 2 D）。

接著，形成層間絕緣膜 5 0 0 0，金屬電極 5 0 0 1，5 0 0 2，5 0 0 4，5 0 0 6，5 0 0 8，最終保護膜 6 0 0 0，而完成此元件。

(實施例 2)

本實施例不僅能夠適用於使用類比方式的驅動器的資料線驅動電路，也能夠適用於使用數位驅動器的資料線驅動電路。

圖 8 顯示使用數位驅動器的線依序驅動方式的資料線驅動電路的構成例。

此電路的構成的特徵係具有：取得數位映像信號（V 1 a ~ V 1 d）並暫時將其儲存的第 1 門鎖 1 5 0 0，及，一齊的取得此第 1 門鎖 1 5 0 0 的各位元（bit）的資料並暫時的將其儲存的第 2 門鎖 1 5 1 0，及，同時的將此第 2 門鎖 1 5 1 0 的各位元的數位資料變換為類比信號，並同時驅動全資料線的 D / A 轉換器（converter）1 6 0 0。

在使用這種數位驅動器的電路中，也能夠適用如前述第 1 實施例所示的技術來做為將數位映像信號（V 1 a ~ V 1 d）取入到第 1 門鎖 1 5 0 0 的方式。即是，將數位映像信號（V 1 a ~ V 1 d）多重化，並從 1 個移位暫存器 2 2 0 同時的產生複數的脈衝，並藉由使用這些脈衝而

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明 (18)

將數位映像信號的複數的資料並列的門鎖住，便可以不需要提高移位暫存器的動作時鐘的頻率而使數位映像信號的鎖高速化。

數位映像信號的多重化，譬如說，如圖 7 所示的，可藉由資料重組電路 1 2 7 0 而達成。再者，在圖 7 中，參照號碼 1 0 0 0 為類比映像信號產生裝置，參考號碼 1 2 5 0 為 A / D 變換電路，參照號碼 1 2 6 0 為 r 補正用 ROM，參照號碼 1 1 1 0 為時刻控制器。

再者，本發明不僅可以適用於線依序驅動方式的數位驅動器，而也可以同樣地可以適用於點依序驅動方式的數位驅動器。

(實施例 3)

圖 1 9 A，圖 1 9 B 顯示本發明的第 3 實施例的特徵。在第 1 實施例中係以反及閘來構成閘電路 2 4 0 (圖 3)，而在本實施例中係以互斥成閘 2 5 1 來構成閘電路 2 4 0。互斥成閘 2 5 1 以與移位暫存器鄰接的 2 個段的輸出 (a，b，……) 為輸入，並輸出用以決定映像信號的取樣時刻的脈衝 (X，Y，Z ……)。

使用互斥或閘的優點為：若將啓始脈衝 (S P) 的 1 周期設為 2 選擇期間 (選擇期間的 2 倍)，便能夠降低其消耗電力，以及，能夠防止輸出脈衝的後端變得急峻而使脈衝寬度變大。

即是，如圖 3 所示的，若將啓始脈衝 (S P) 的 1 周

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (19)

期設為 2 選擇期間 (選擇期間的 2 倍) ，則由與圖 9 所示者同樣的電路動作而輸出並列的脈衝之外，與進行如圖 9 的動作的場合相較，其每 1 選擇期間的移位暫存器的各段的輸出 (a ， b … …) 的位準變化次數會變成一半。

即是，在圖 1 9 A 的「 b 」點的 1 選擇期間 (1 H) 內的信號的位準變化係，如圖 1 9 B 所示的， 1 次。即是，在 1 選擇期間 (1 H) 只存在 1 個正邊緣 (positive edge) R 3 。

與此相較，在圖 9 所示的電路動作中，「 b 」點的信號位準在 1 選擇期間 (1 H) 內變化了 2 次。即是，在 1 選擇期間 (1 H) 存在正邊緣 R 1 及負邊緣 (negative edge) 等 2 處。因此，與圖 9 的場合相較，在圖 1 9 的場合其信號位準的變化次數減半，因此其消耗電力也只為一半左右。

再者，相對於如圖 2 4 B 所示的，在 2 輸入反及閘 (如圖 2 4 A 所示) 的場合，由 1 個輸入的正邊緣及另一個輸入的負邊緣來決定輸出脈衝的脈衝寬度 (T 1) ，在 2 輸入互斥或閘 (圖 2 4 C) 的場合，如圖 2 4 D 所示的。係由 2 個輸入的正邊緣來決定輸出脈衝的脈衝寬度 (T 2) 。因此，能夠防止輸出脈衝的後端變為急峻及脈衝的寬度變大。

(實施例 4)

圖 1 3 A 顯示本發明的第 4 實施例的要部構成。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(20)

本實施例的特徵係：以移位暫存器的各段的輸出及輸入置能(enable)信號(E, nE)為輸入的反及閘(2 4 1, 2 4 2, 2 4 3, 2 4 4, ……)來構成圖1的閘電路2 4 0。

藉由可以輸出置能信號(E, nE)來控制，便能夠獨立的控制移位暫存器的輸出位準及閘電路的輸出位準。若是活用此一特徵，則在電路動作中便能夠暫時中斷產生自反及閘(2 4 1, 2 4 2, 2 4 3, 2 4 4, ……)的脈衝(負邊絕產生)，而且，也能夠解除此中斷而重新開始脈衝的產生。

譬如說，在圖1 3 B中，假設在時刻 $t_4 \sim t_6$ 中，停止產生自反及閘(2 4 1, 2 4 2, 2 4 3, 2 4 4, ……)的脈衝，而在時刻 t_6 重新開始脈衝的產生。

這種動作可藉由：在期間TS 1停止動作時鐘信號CL 1, nCL 1, 另一方面，在時刻 $t_4 \sim$ 時刻 t_5 之間將輸出置能信號(E)固定在低位準(low level)，並在時刻 t_5 ，使其重新開始與動作時鐘信號相同周期的變化，而達成。而至於輸出置能信號(nE)則只要從時刻 t_6 ，使其重新開始與動作時鐘信號相同的周期的變化即可。

這種使脈衝的產生停止的技術，譬如說，可以利用於禁止水平歸線期間(BL)的映像信號的取樣。

圖1 4顯示，在實際的電路中，在水平歸期間(時刻 $t_{12} \sim t_{13}$)停止產生自閘電路的脈衝的場合的動作

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (21)

。在圖 1 4 中，譬如說，「 1 5 7 」係表示 1 個移位暫存器的「第 1 5 7 段的輸出」，「 O U T 1 5 9 」係表示「第 1 5 9 個反及閘的輸出」。

如圖 1 4 所示的，在水平歸期間（時刻 $t_{12} \sim t_{13}$ ），爲了停止產生自閘電路的脈衝，只要在時刻 $t_{11} \sim t_{14}$ ，停止動作時鐘信號（ CL_1, nCL_1 ）及置能信號（ E, nE ）即可。

（實施例 5）

圖 1 所示的液晶顯示裝置也適於進行資料線等的電特性的檢查。即是，如圖 1 5 的上側所示的，藉由設置檢查用信號的輸入電路 2 0 0 0 便能夠正確且快速的檢出資料線及類比開關的頻率特性，以及，資料線的斷線等。

在圖 1 5 中，檢查用信號的輸入電路 2 0 0 0 連接到資料線的一端，而映像信號的輸入線 S 1 則經由類比開關 2 6 1 而連接到資料線的另一端。在圖 1 5 中，「TG」爲測試置能（test enable）信號，而「TC」爲電源電壓。

檢查的步驟如下。

首先，使測試置能信號「TG」產生作用，並一齊供應電源電壓（檢查用電壓）到各資料線。

在這樣的電壓加上狀態下，從 1 個移位暫存器依序的輸出一個脈衝。如此，從閘電路 2 4 0 會依序的輸出一個脈衝。由此脈衝而依序的打開類比開關，由此，將供應自

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (22)

資料線的一端的電壓經由類比開關 2 6 1 及映像信號的輸入線 S 1 而受信，由此，便能夠進行資料線及類比開關的電特性的檢查。

如此的，在本實施例中，需要從 1 個移位暫存器依序的產生 1 個個的脈衝。即是，如圖 1 6 A 所示的資料線的配列，在前述的實施例中，係如圖 1 6 B 所示的，採用同時的驅動複數條的資料線的方法，但是在本實施例中係如圖 1 6 C 所示的，以一次 1 條的依序驅動方式而需要做切換。

這種切換係如圖 1 7 所示的，可以很容易的用變更啓始脈衝的輸入方式來進行。即是，如圖 1 7 所示的，在第 1 個選擇期間 (H 1 s t) 的一開始便輸入 1 個啓始脈衝 (S P)，若使此脈衝移位而通過全段數，並依序產生下一個脈衝，若是在每一個選擇期間各輸入 1 個啓始脈衝 (S P)，則如圖 1 0 所示的，便能夠同時的產生複數的脈衝。

藉由從 1 個移位暫存器依序的產生各 1 個的脈衝，便能夠對每 1 條資料線做電特性的檢查，而使檢查變得容易。

再者，在使用圖 1 8 A 的構成的場合，如圖 1 8 B 所示的，在所定期間 T S 3 中，若是停止移位暫存器的動作時鐘信號 C L 1，n C L 1，則在此期間內，僅有反及開的輸出 (O U T 1) 會變成高位準 (high level)。由此，僅有與其對應的類比開關會打開，而在所定期間 T S 3

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

覽

五、發明說明(23)

中，能夠僅對第 1 個的資料線慢慢而完整的做檢查。

再者，在圖 20 中，也可以設置線依序數位驅動器 214（與圖 8 的構成相同）來取代專用的檢查用信號的輸入電路 2000。在此場合，數位驅動器 214 除了可以驅動資料線之外，也可以做檢查用信號的輸入電路。

在圖 20 的構成中，能夠做為類比映像信號的資料線驅動以及做為數位映像信號的資料線驅動。

如果將以上所說明的本發明的液晶顯示裝置使用於個人電腦等的機器的顯示裝置，便能夠提高製品的價值。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

表

四、中文發明摘要(發明之名稱:

液晶顯示裝置，液晶顯示裝置之驅動方法及液晶顯示裝置之檢查方法

本發明係：使用一個移位暫存器 (shift register) 並使用同時產生複數脈衝的技術而高速的驅動資料線的液晶顯示裝置。

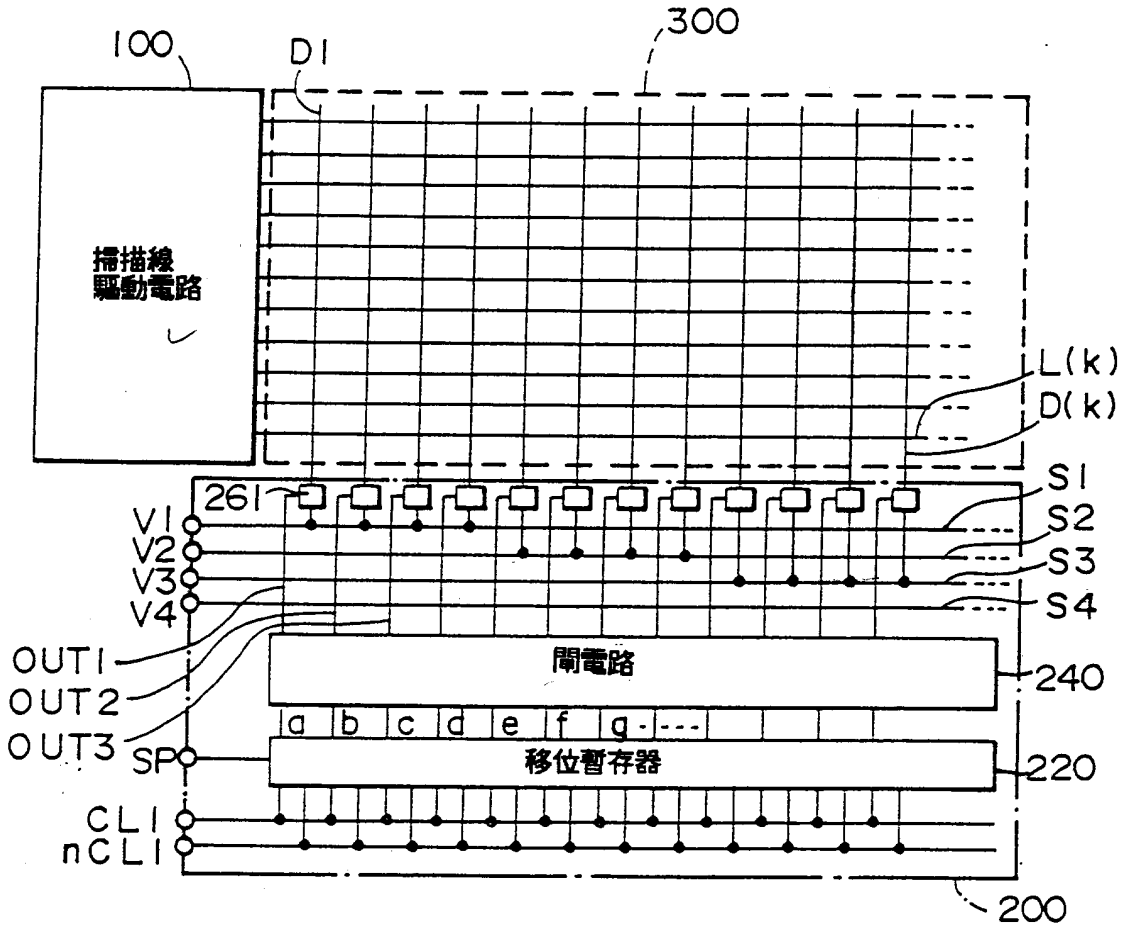
本發明不需改變移位暫存器的動作時鐘信號 (clock) 的頻率，便能夠提高移位暫存器的輸出信號的頻率。若是藉由類比開關 (analog switch) 而將移位暫存器的輸出信號使用於決定映像信號的取樣 (sampling) 的時刻 (timing)，則便能夠高速的驅動資料線。

再者，若將上述的移位暫存器的輸出信號使用於決定數位驅動器 (digital driver) 的映像信號的閃鎖 (latch) 時刻，則便能夠使映像信號高速的閃鎖。因此，即使是在以 T F T 構成液晶顯示矩陣 (matrix) 的驅動電路的場合，也不會增大消耗電力而能夠使驅動電路高速動作。

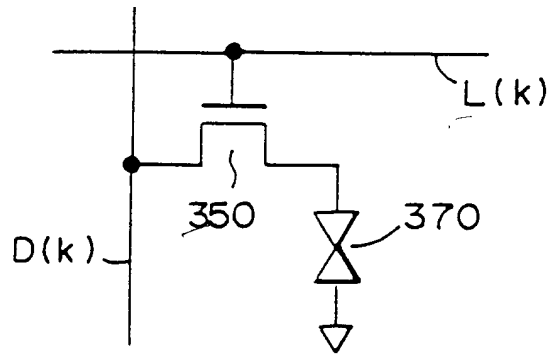
移位暫存器也能夠使用於資料線及類比開關的電特性的檢查。

英文發明摘要(發明之名稱:

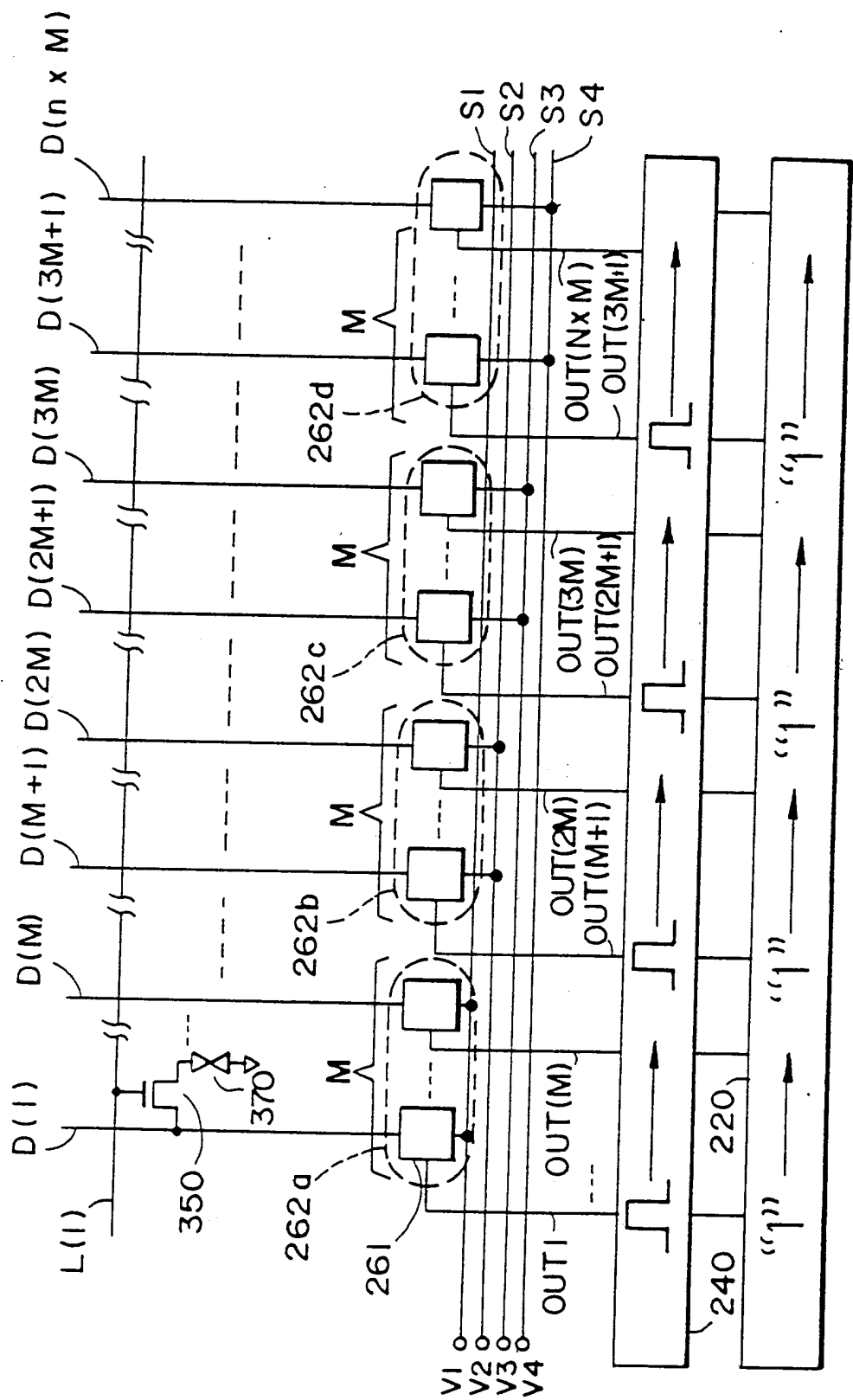
第 1A 圖

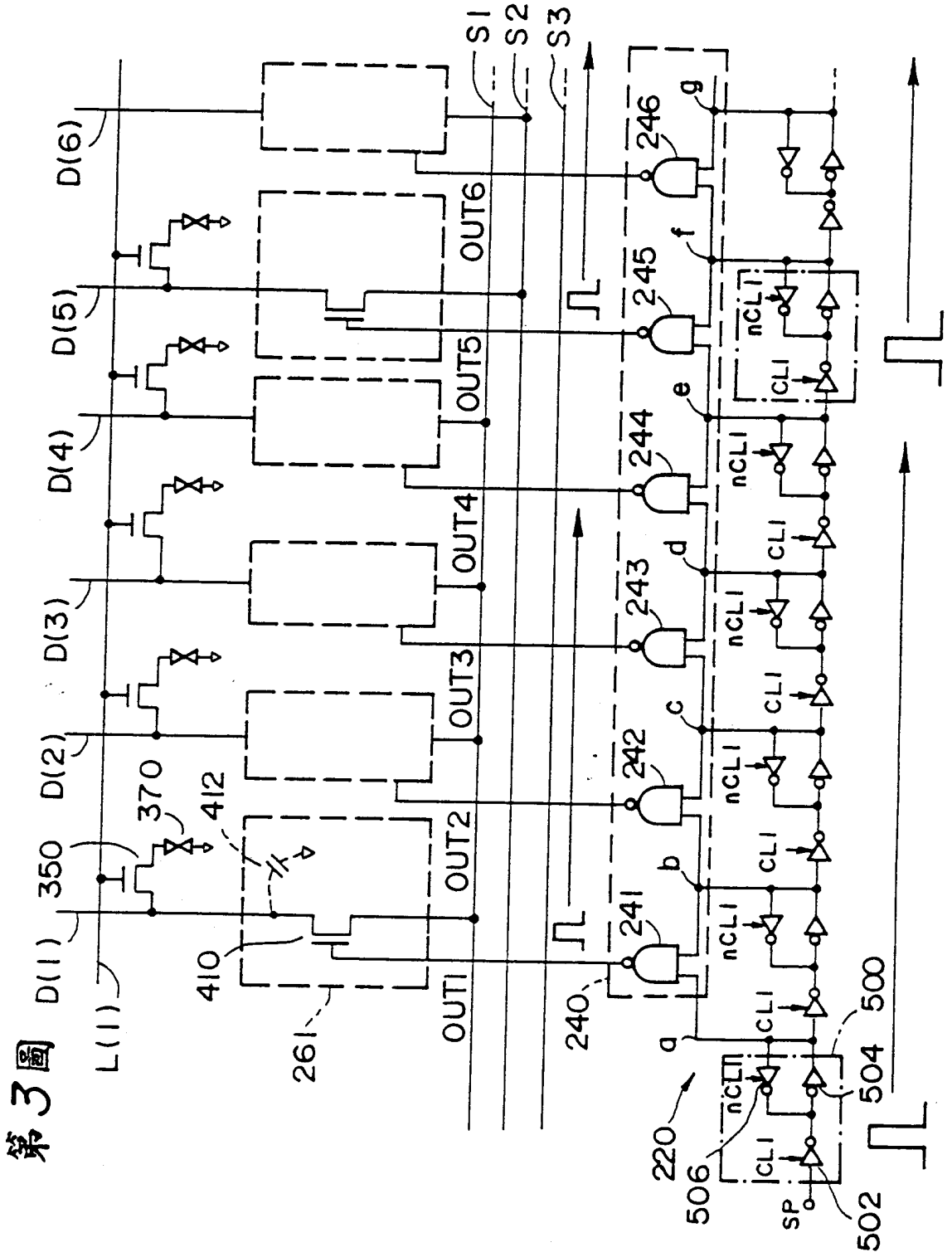


第 1B 圖



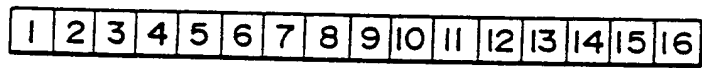
第2圖



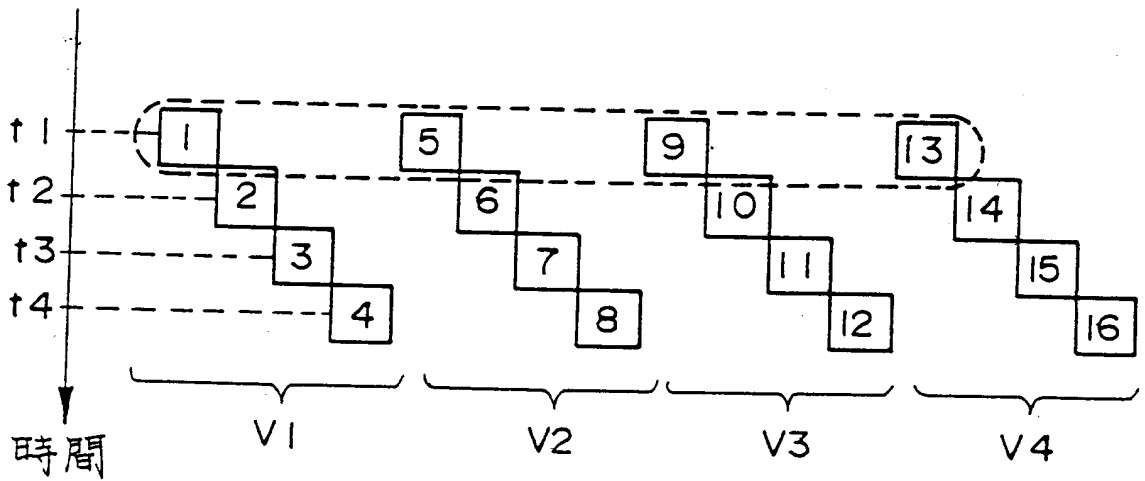


第3圖

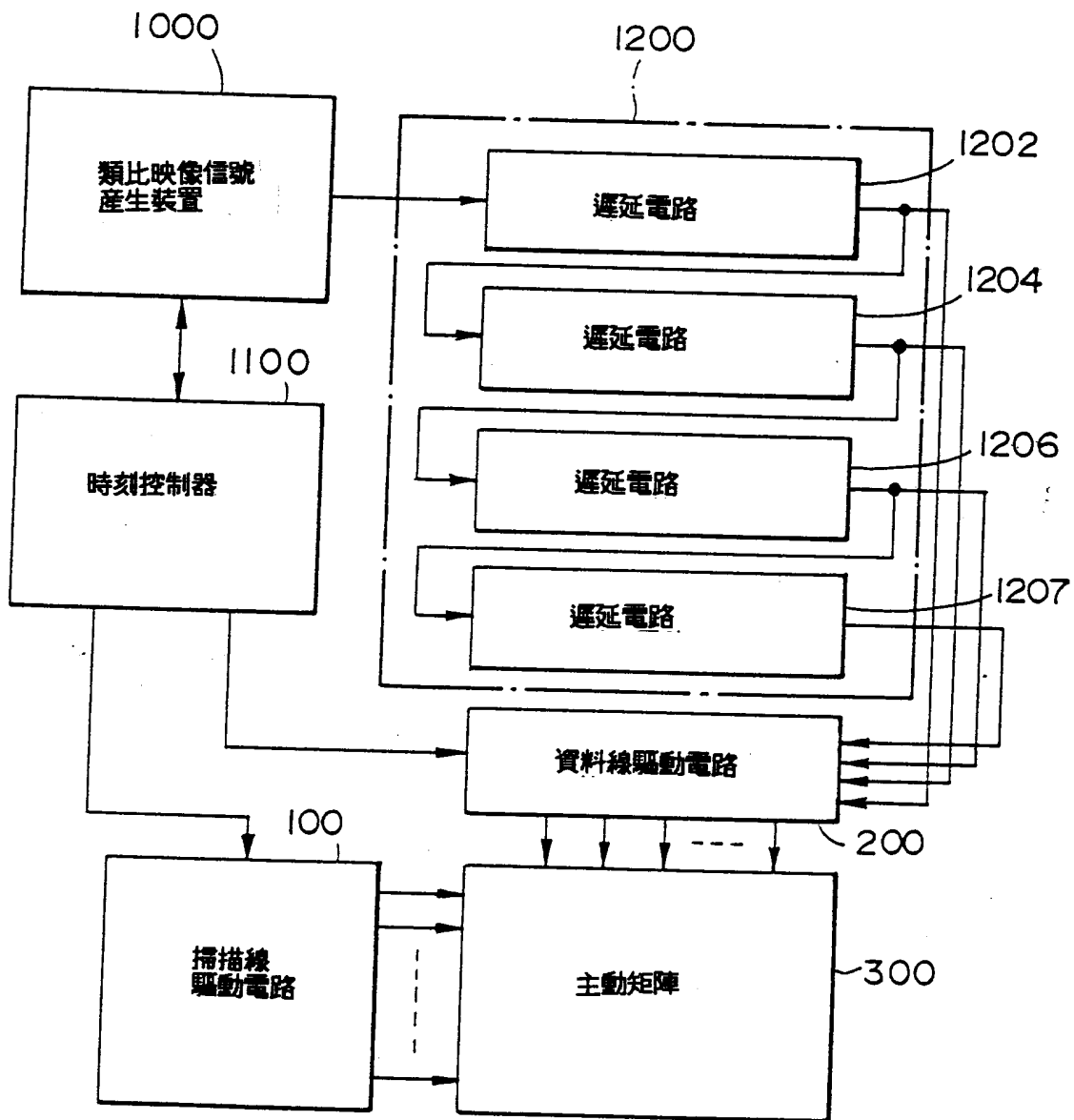
第4A圖



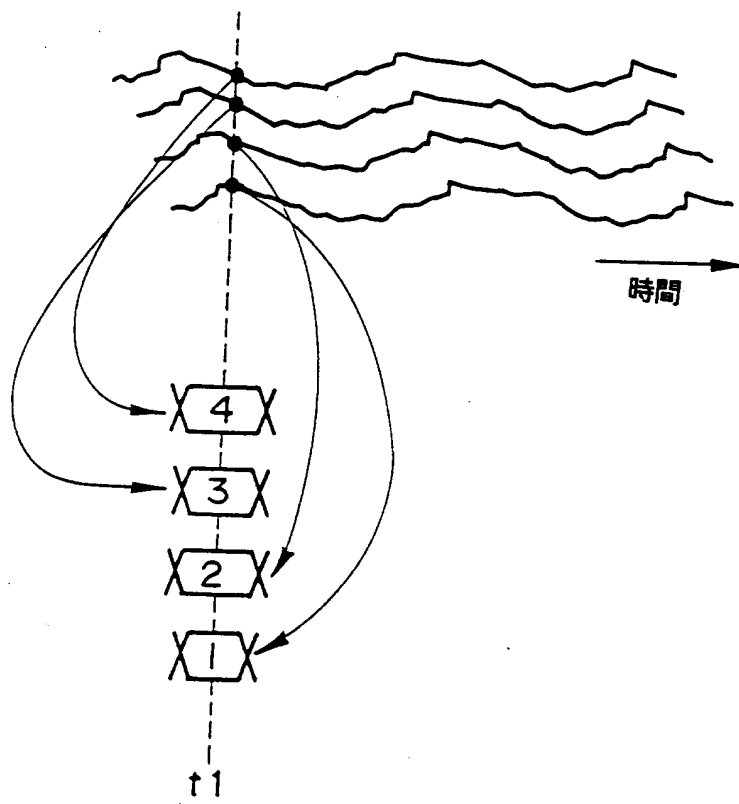
第4B圖



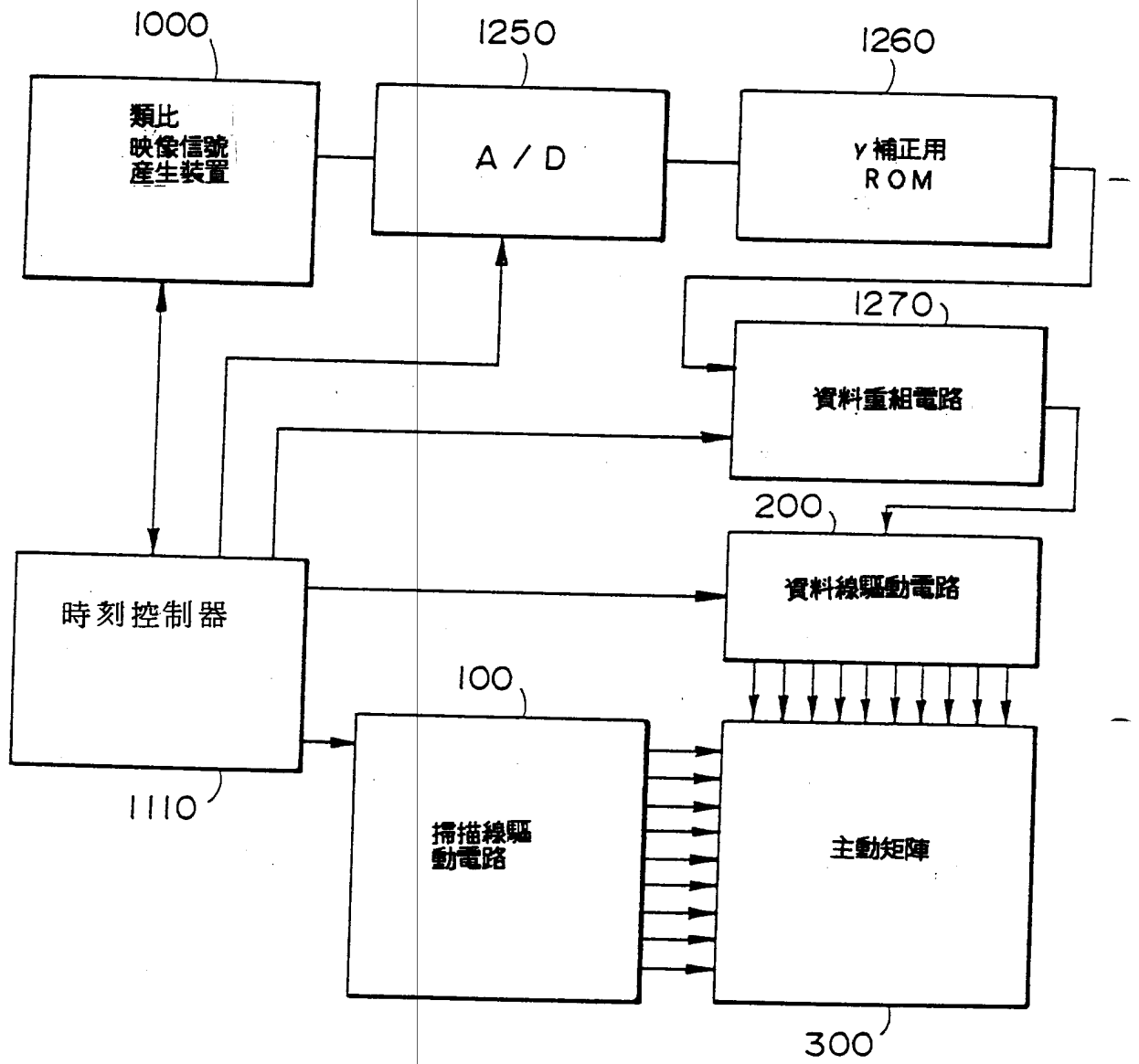
第5圖



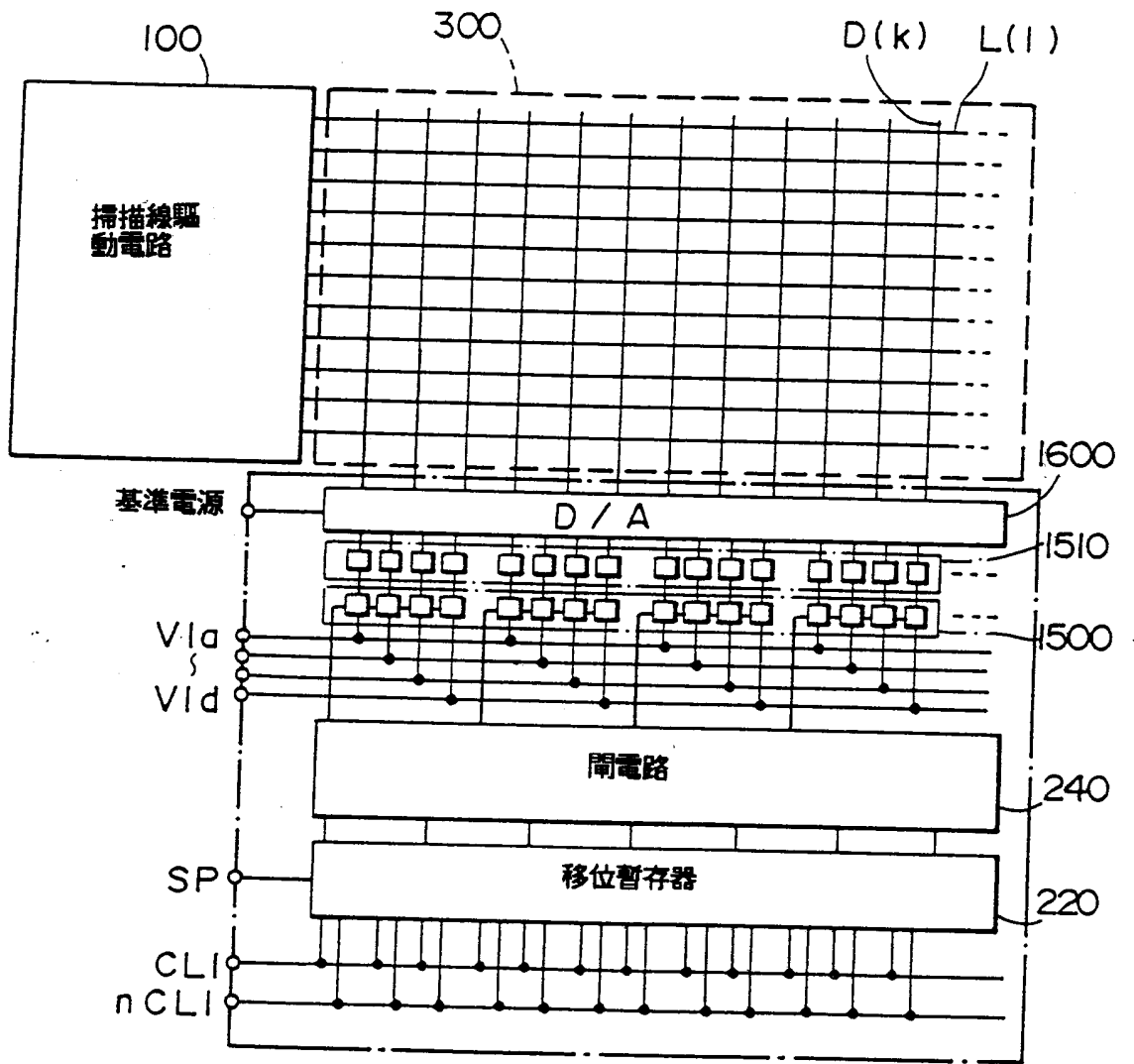
第6圖



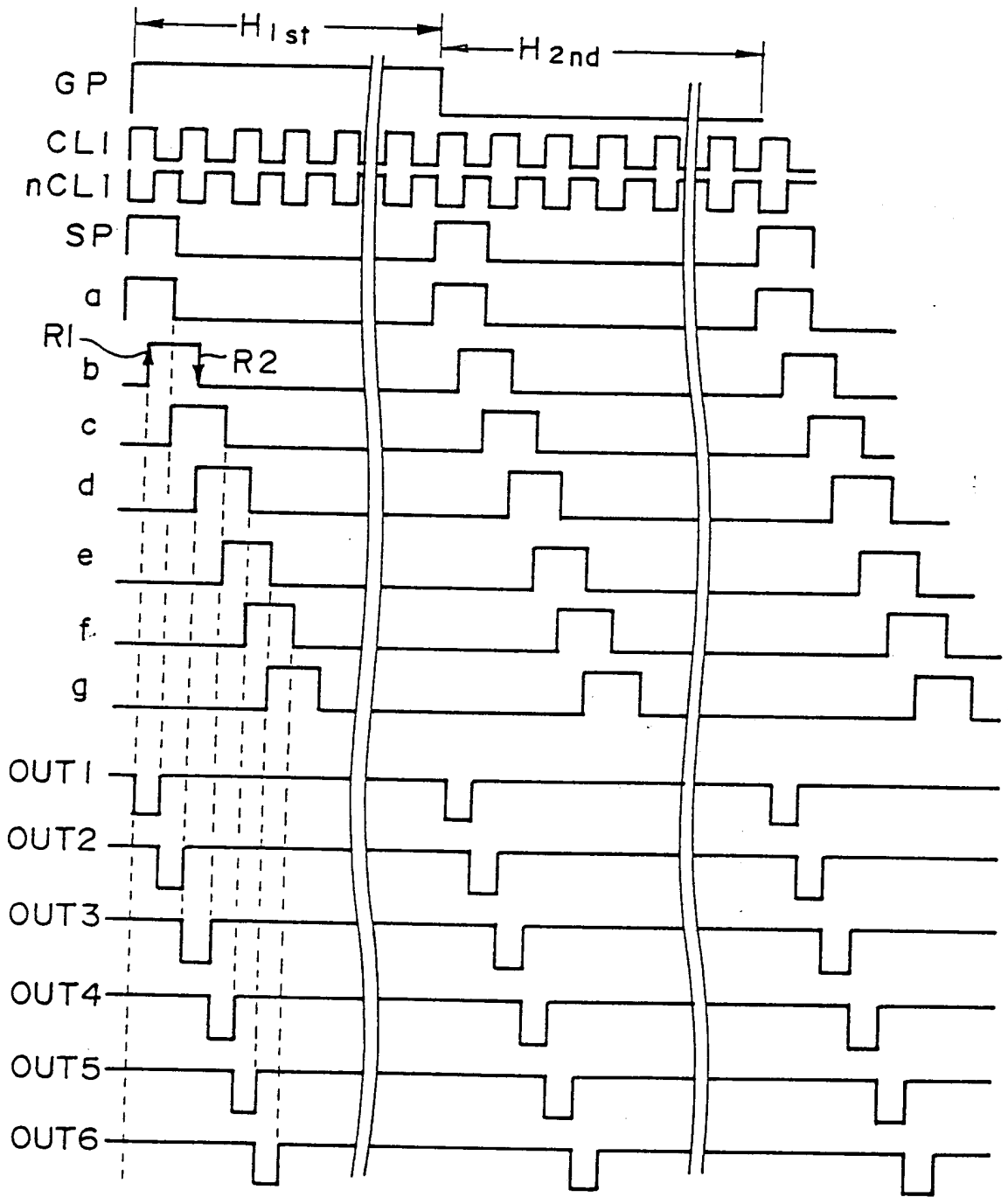
第7圖



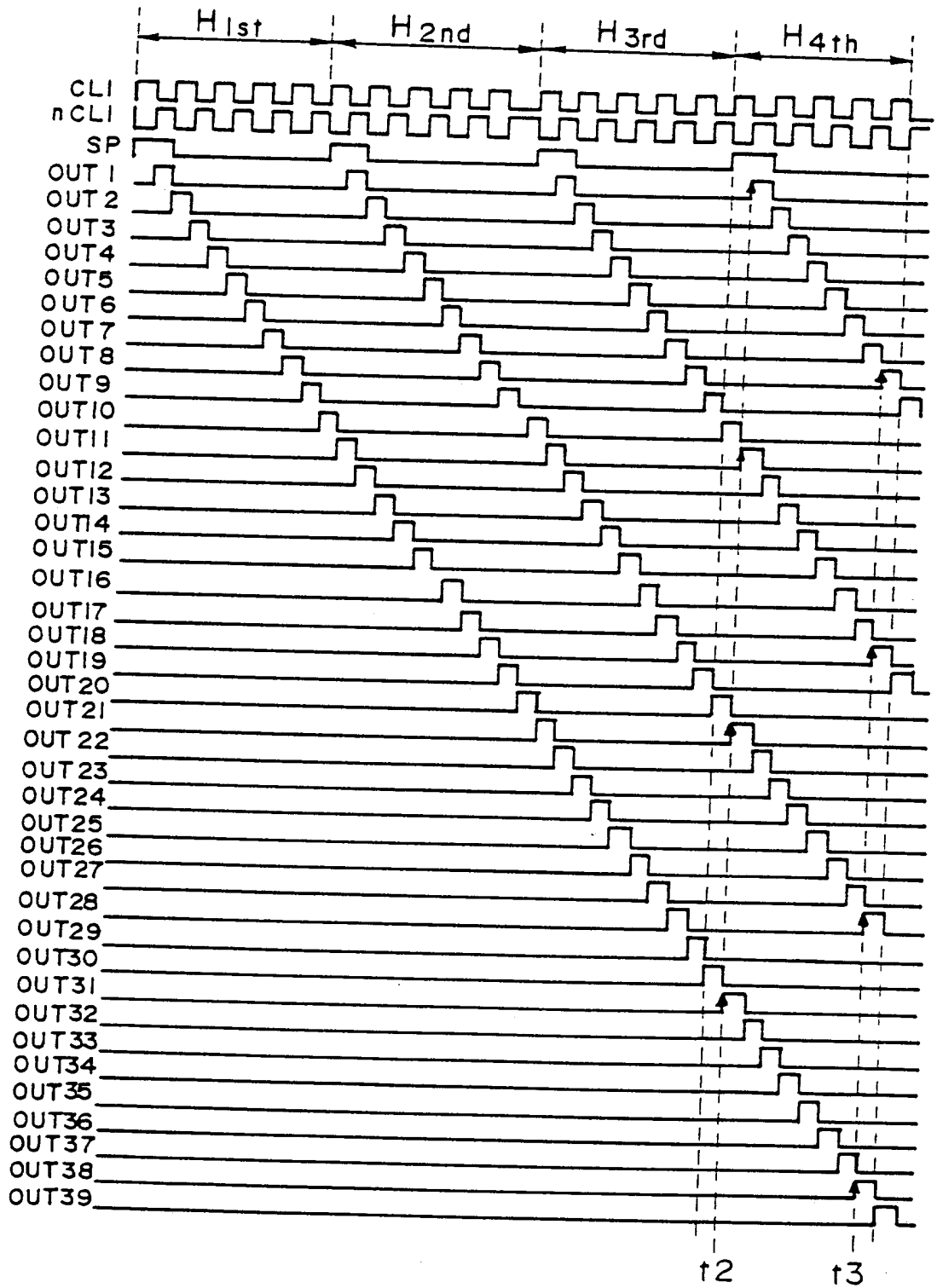
第 8 圖



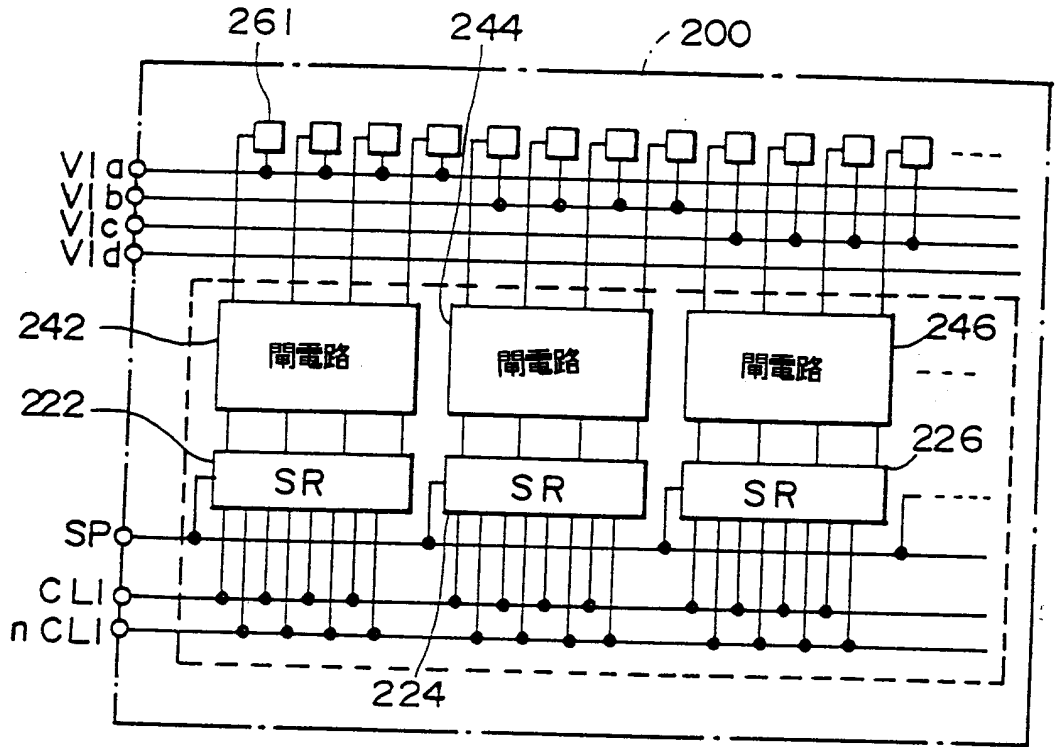
第9圖



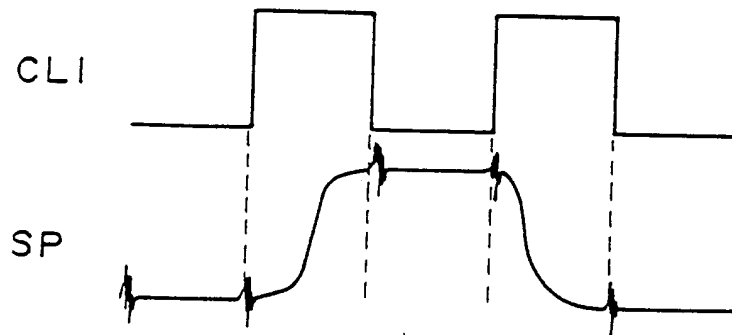
第10圖



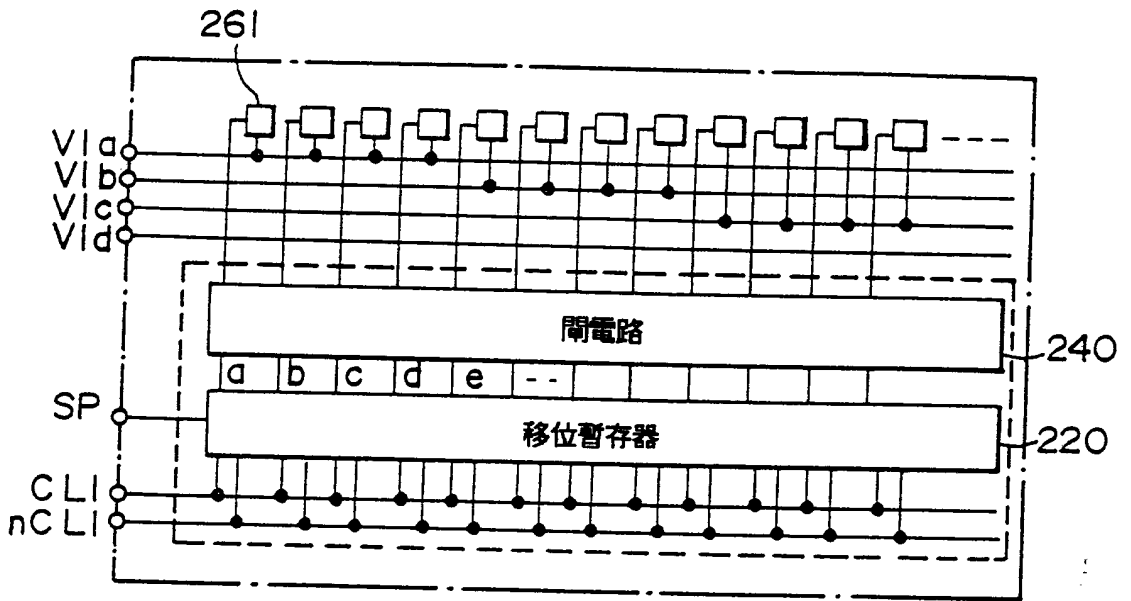
第1/A圖



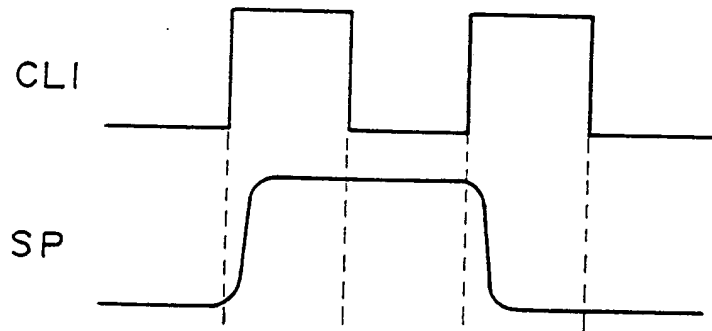
第1/B圖



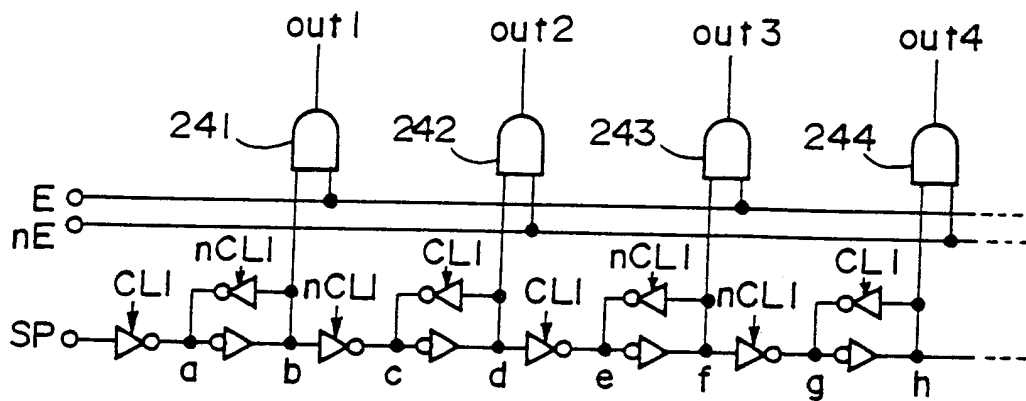
第12A圖



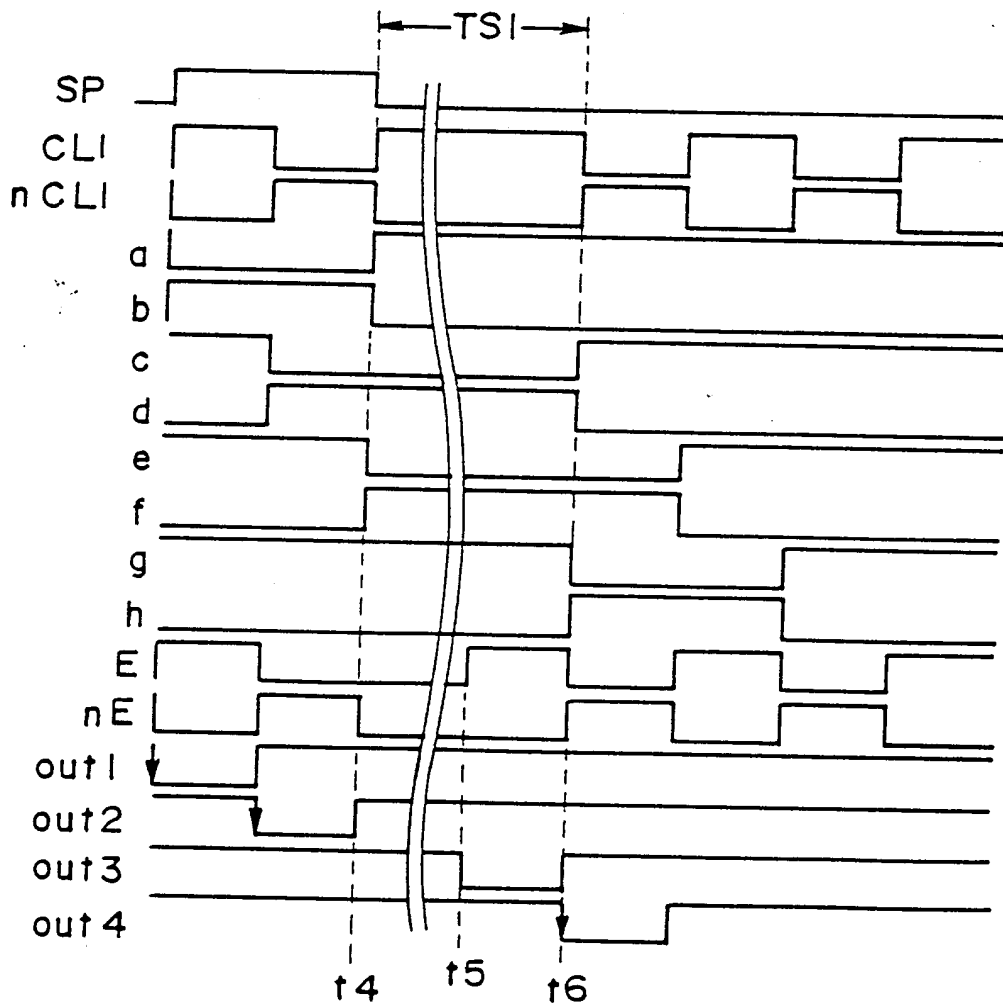
第12B圖



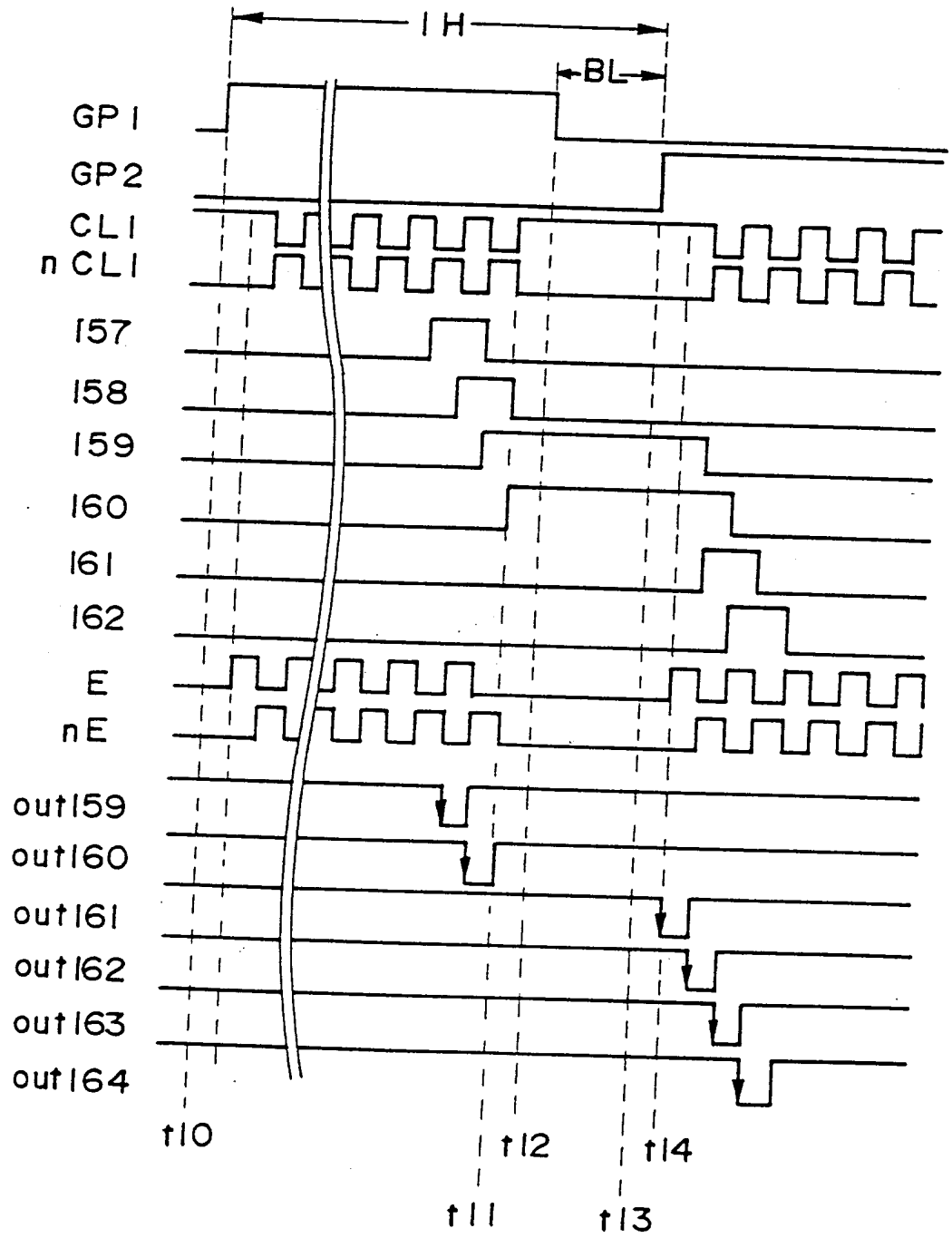
第13A圖



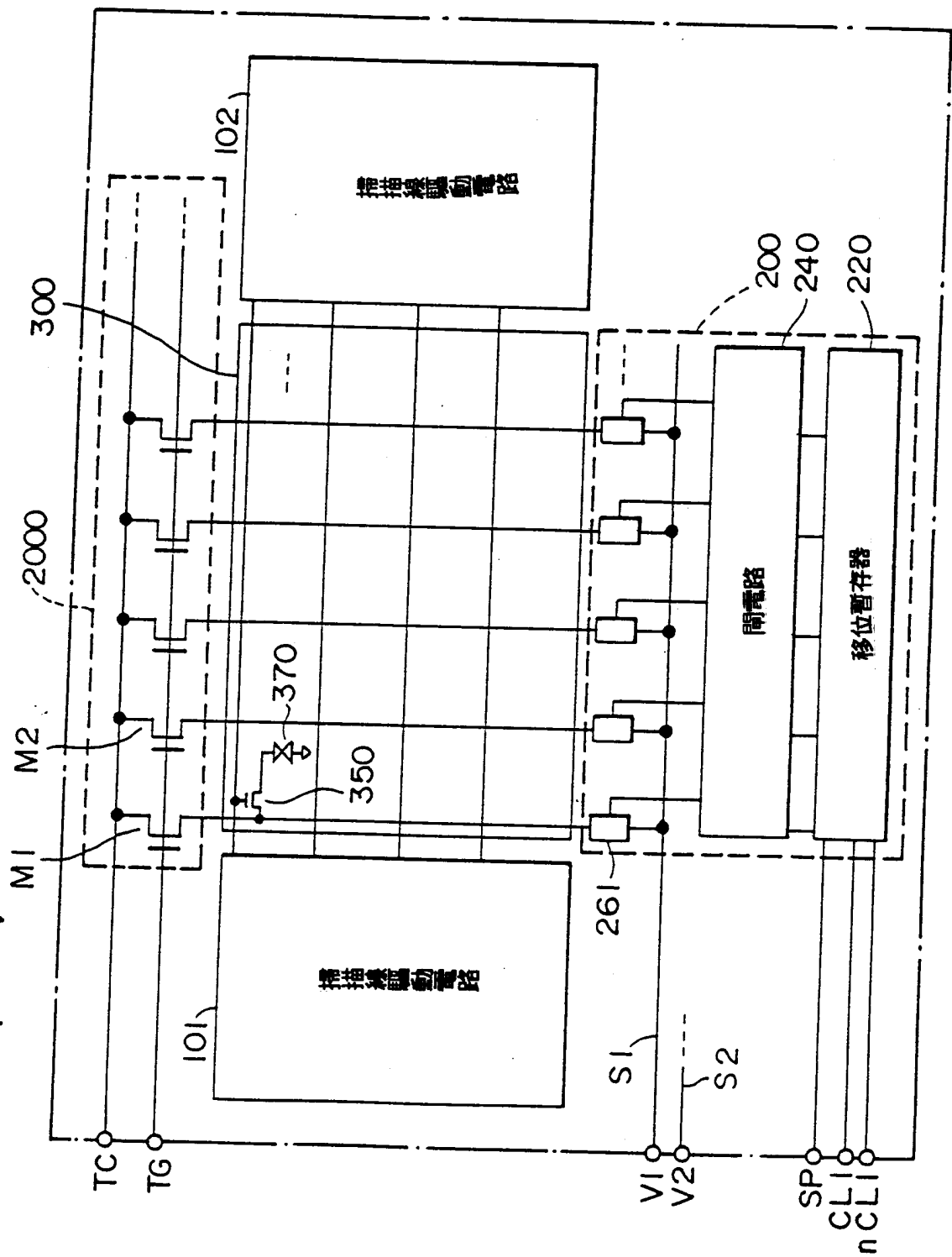
第13B圖



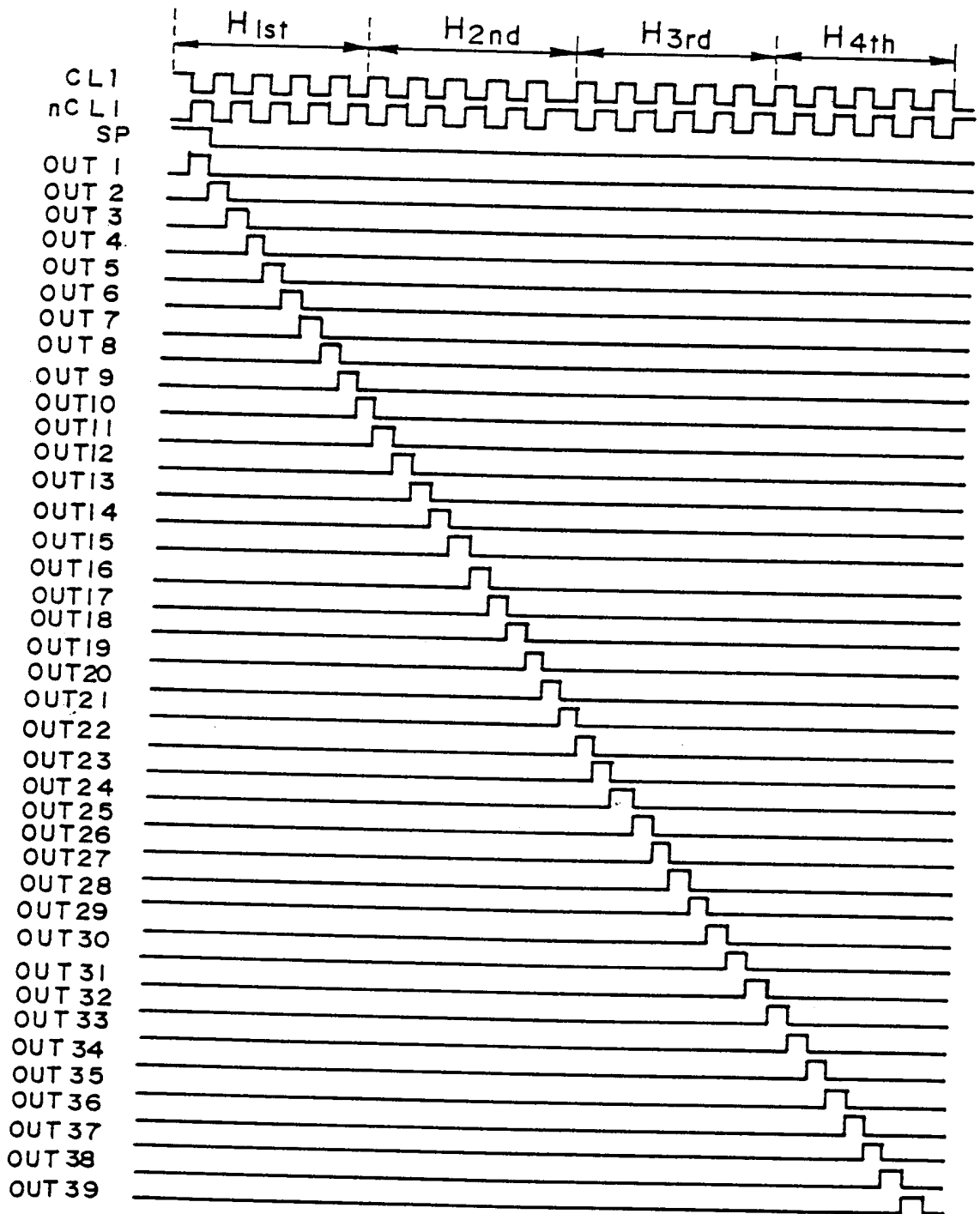
第4圖



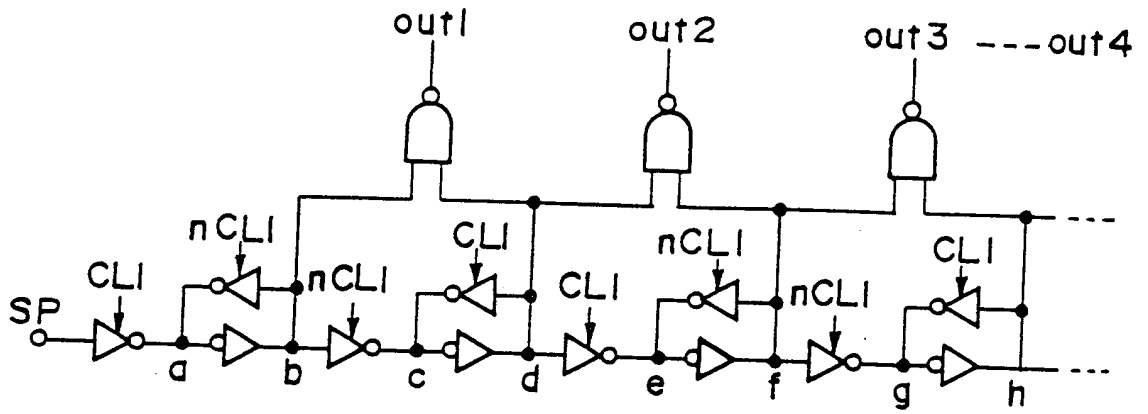
第15圖



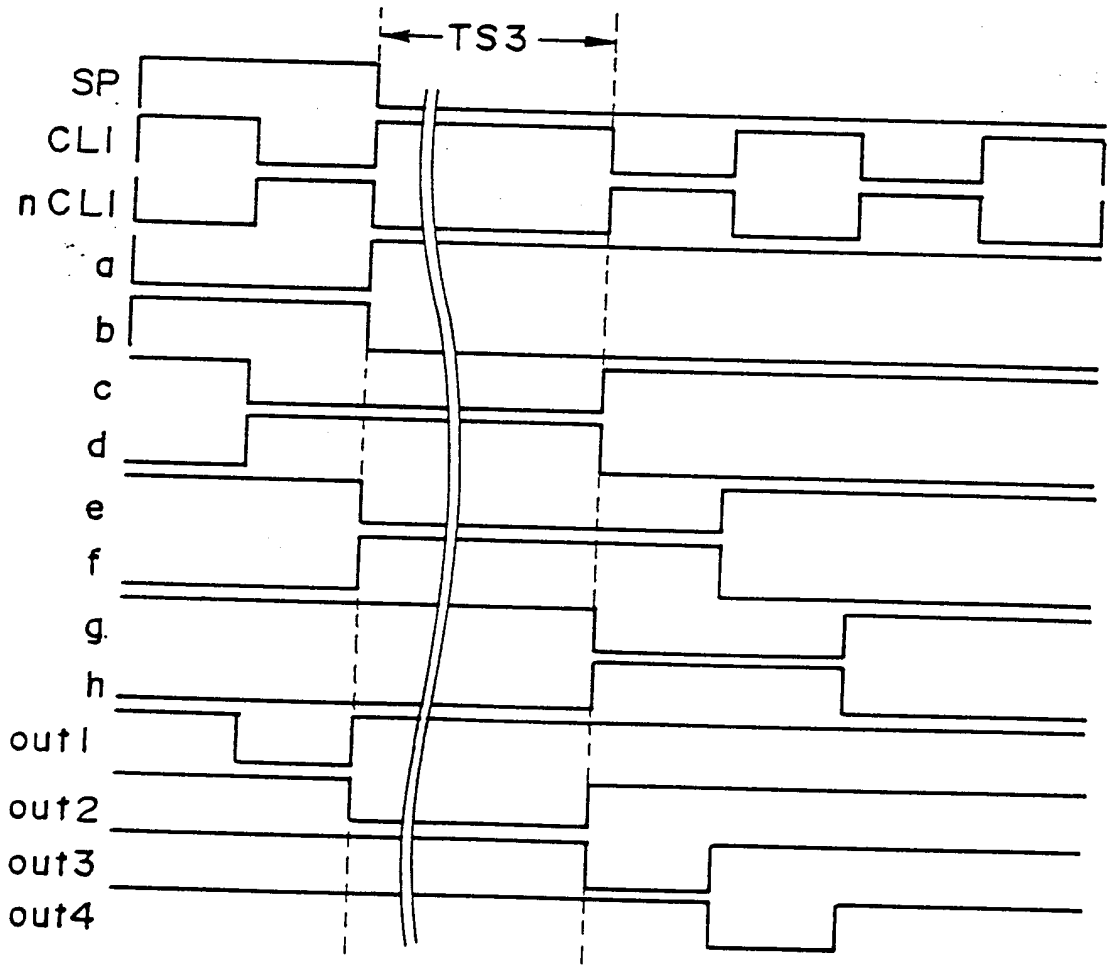
第17圖



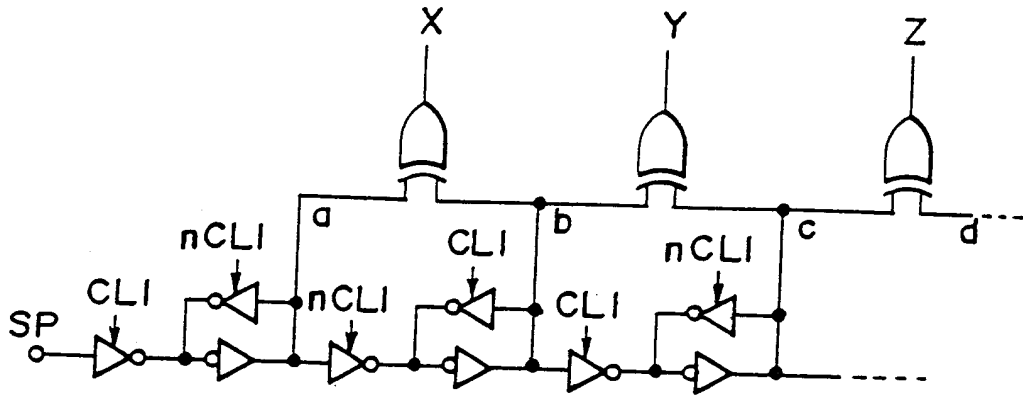
第18A圖



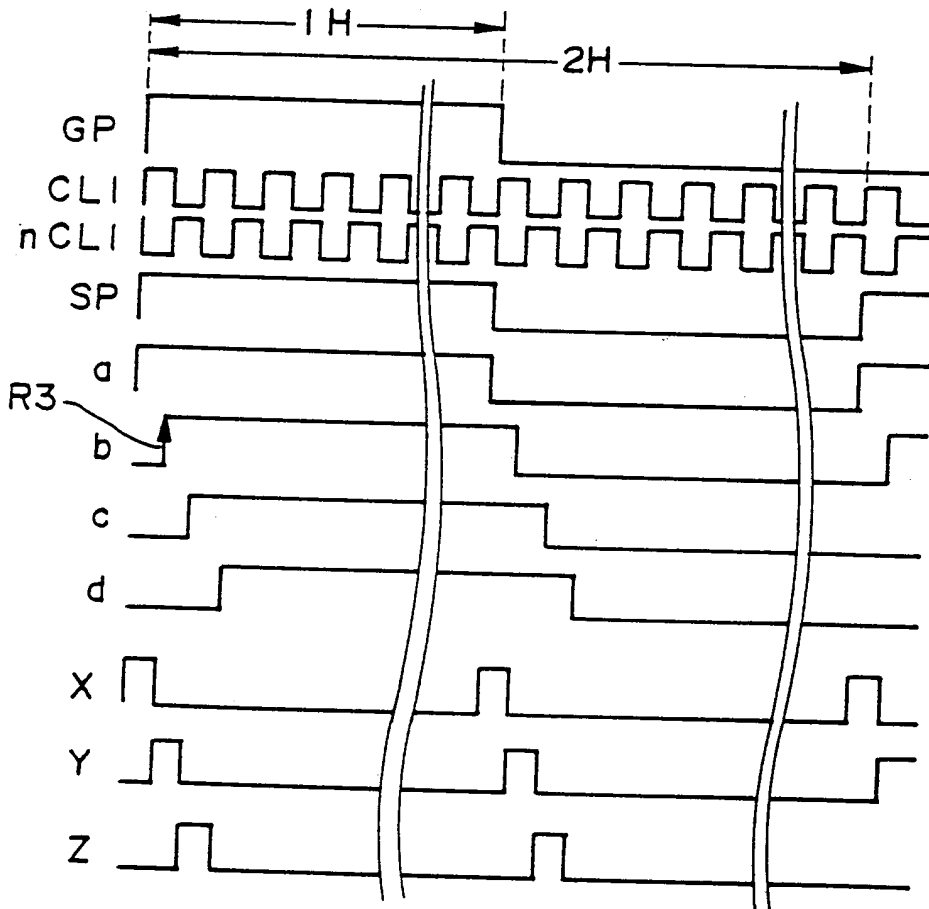
第18B圖



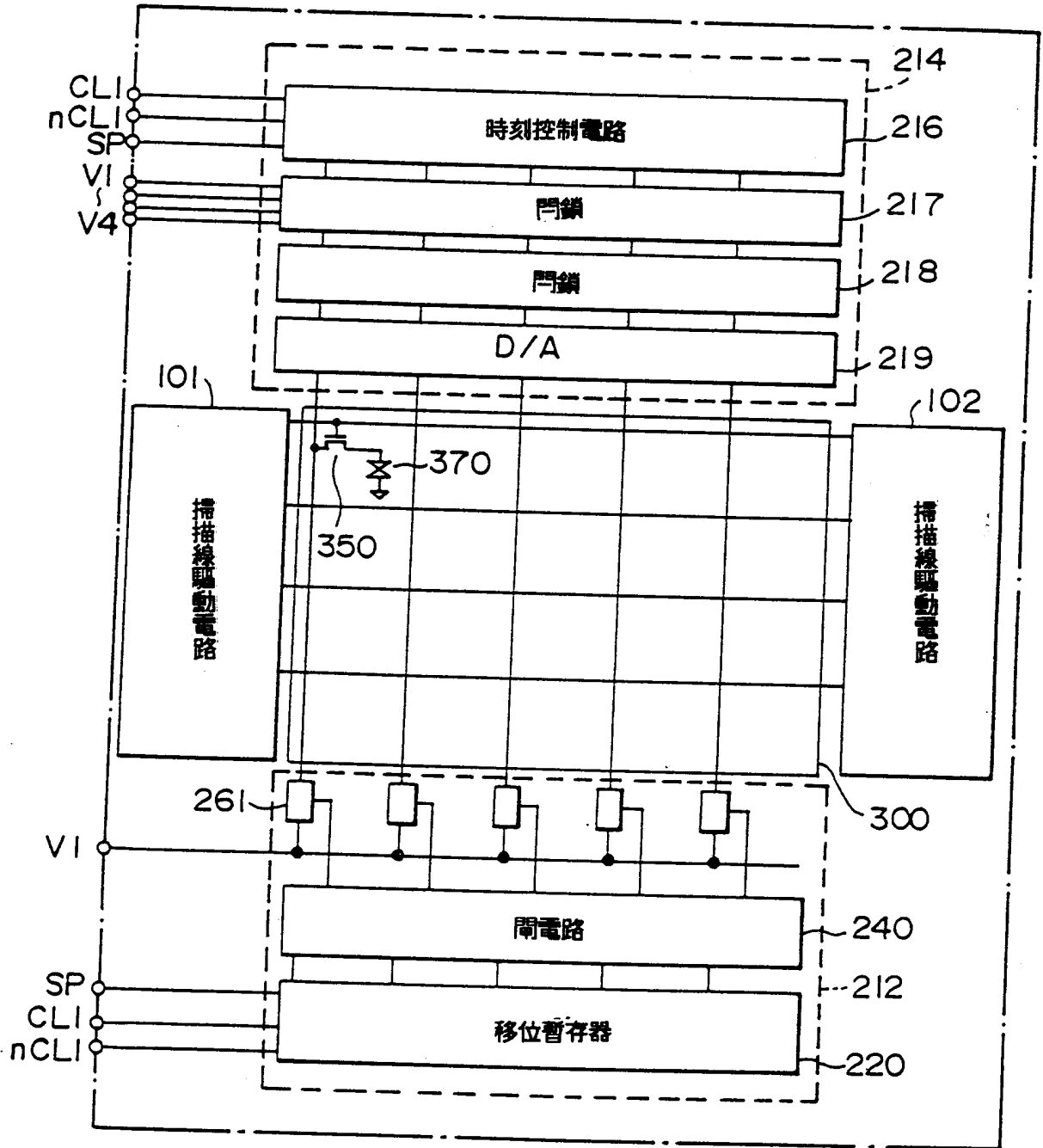
第19A圖



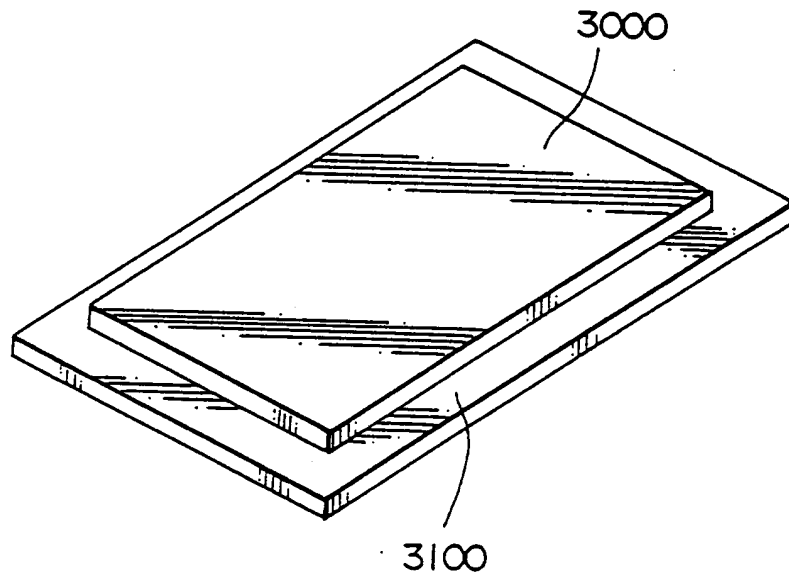
第19B圖



第20圖

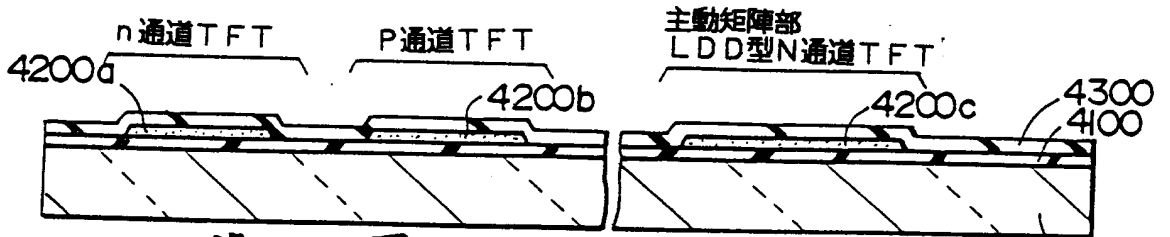


第 21 圖

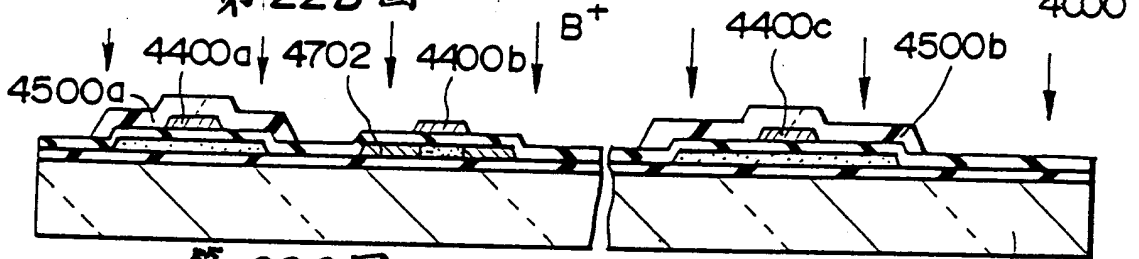


第 22A 圖

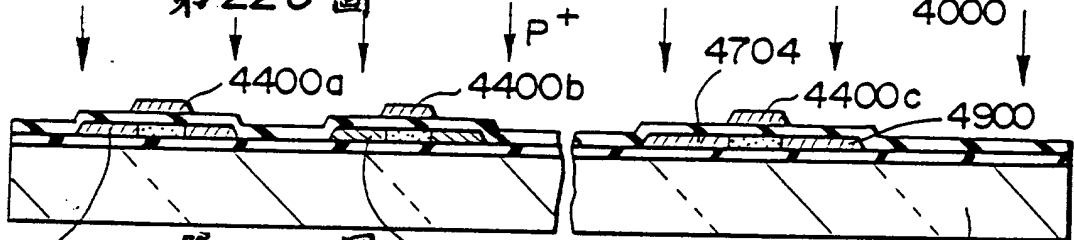
驅動器部



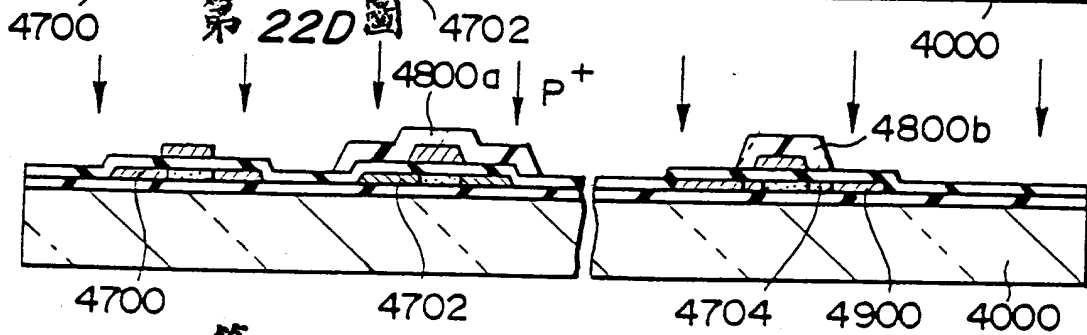
第 22B 圖



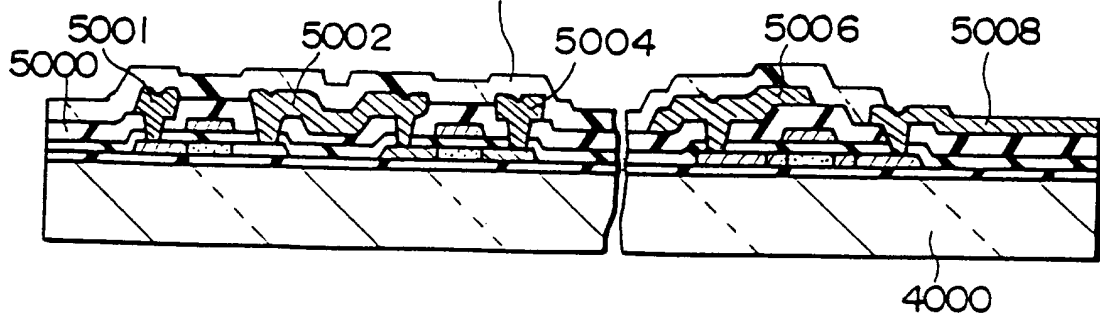
第 22C 圖



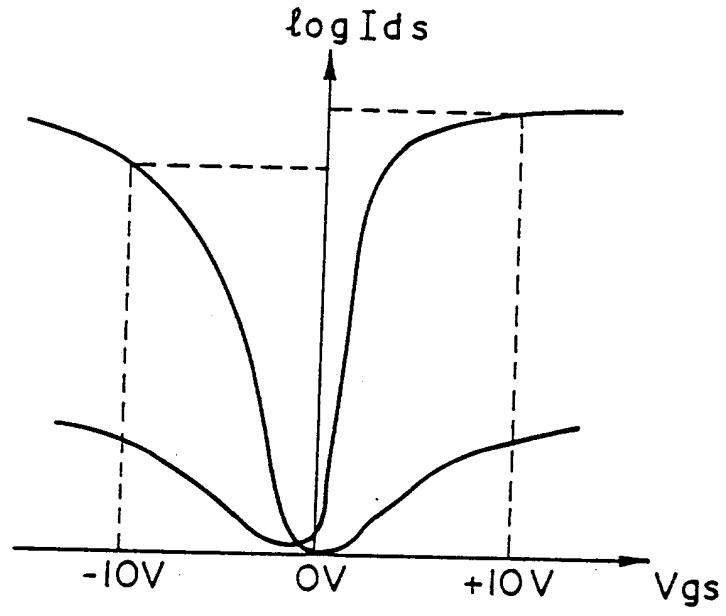
第 22D 圖



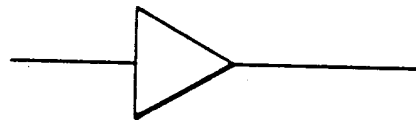
第 22E 圖



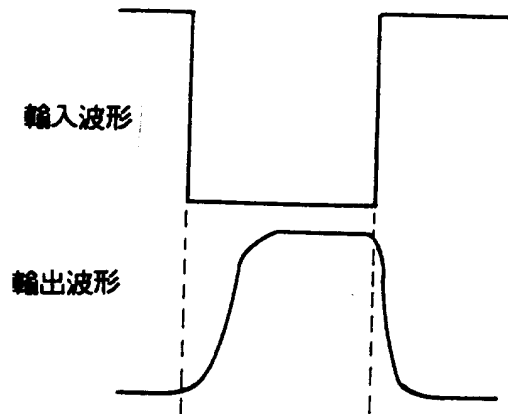
第23A圖



第23B圖



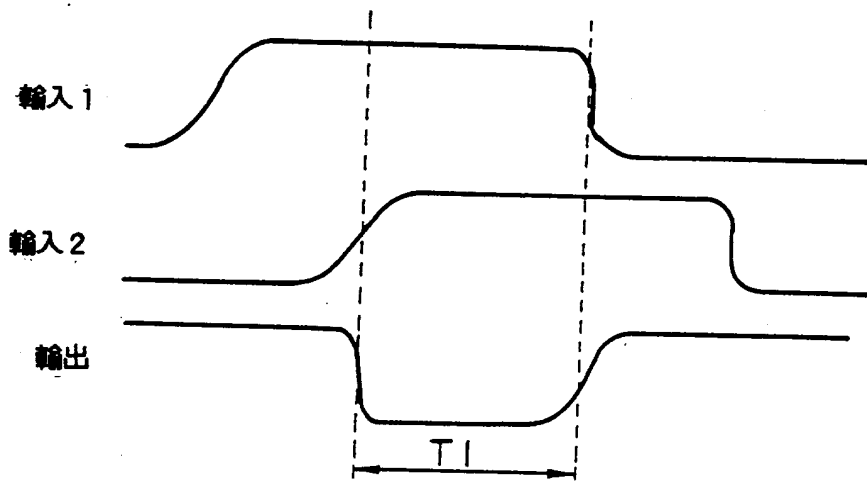
第23C圖



第24A圖



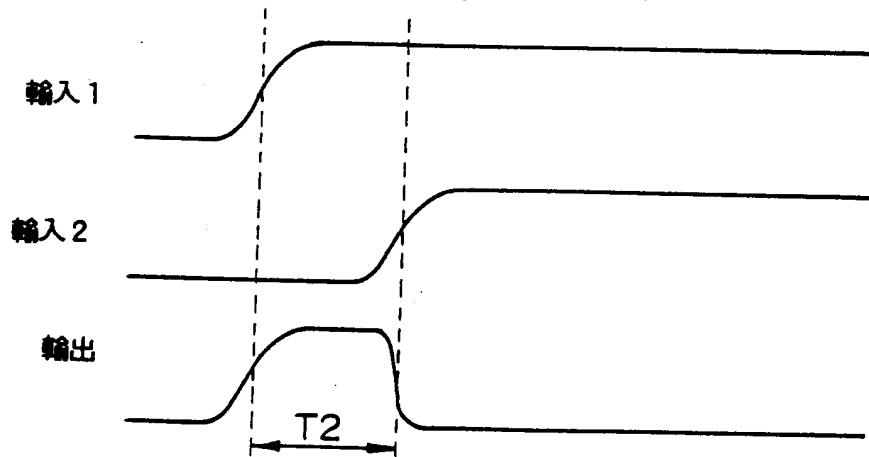
第24B圖



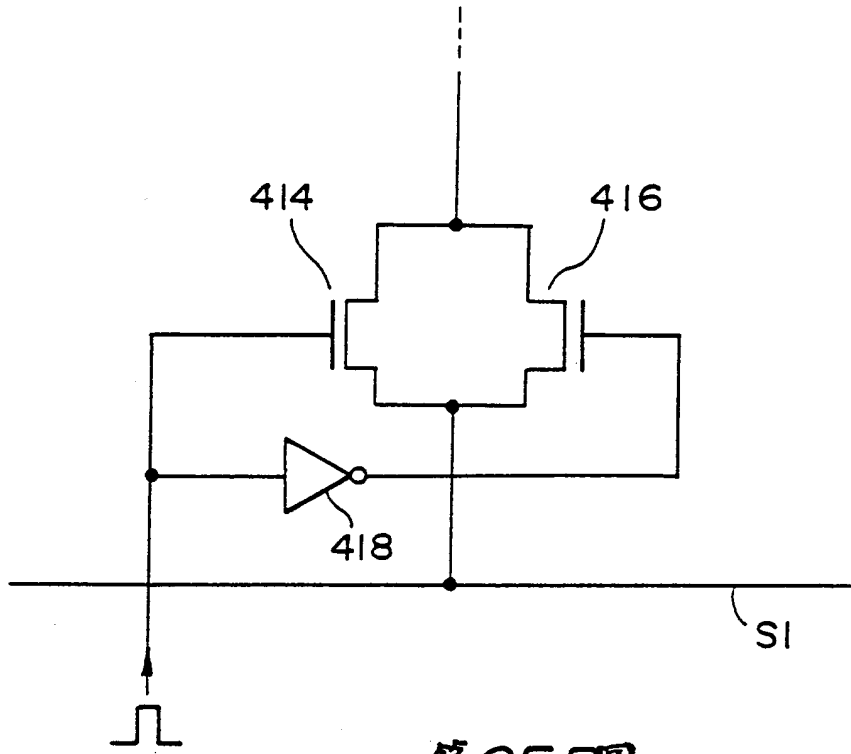
第24C圖



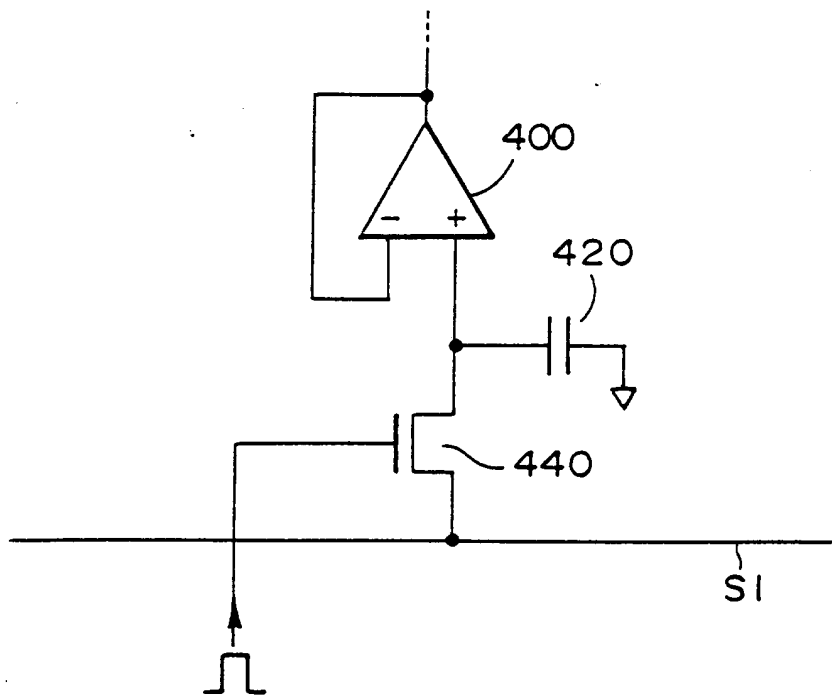
第24D圖



第25A圖



第25B圖



85103080C01

A8
B8
C8
D8

修正 87.3.6
更本年月日
補充

六、申請專利範圍

第 85103080 號專利申請案

319862

中文申請專利範圍修正本

民國 87 年 3 月修正

1. 一種液晶顯示裝置，係具有：在掃描線及資料線的交點形成一個液晶顯示畫素的液晶顯示矩陣，及，驅動上述掃描線的掃描線驅動電路，及，驅動前述資料線的資料線驅動電路，的液晶顯示裝置，其特徵係：

前述資料線驅動電路係具有：一個至少有對應前述資料線的條數的段數的移位暫存器；

在前述 1 個的移位暫存器內，有複數的脈衝相互間隔而同時的移位，由此，從前述移位暫存器的各段的輸出端輸出相互間隔而並行的複數的脈衝，且這些複數的脈衝分別被使用於決定構成前述資料線驅動電路的電路的動作時刻。

2. 如申請專利範圍第 1 項之液晶顯示裝置，其中：前述資料線驅動電路係對應各個資料線而設置，並具有用以對映像信號做取樣的複數的開關電路，

前述複數的脈衝係分別用以決定前述複數的開關電路的各個映像信號的取樣的時刻。

3. 如申請專利範圍第 2 項之液晶顯示裝置，其中：前述映像信號係依照著相互間隔而並行的前述複數的脈衝的數目而多重化。

4. 如申請專利範圍第 3 項之液晶顯示裝置，其中：相互間隔而並行的複數的脈衝的總數為「N 個（N 為

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線



經濟部中央標準局員工消費合作社印製

六、申請專利範圍

2 以上的整數)」；

再者，前述複數的開關電路係每「M 個（M 為 2 以上的整數）」分為一群而共計分割為 N 群；

再者，用以輸入前述映像信號的映像信號輸入線係由 N 條線所構成；

屬於同一群的前述 M 個開關係共通的連接到前述 N 條映像信號線中的一條。

5. 如申請專利範圍第 1 項之液晶顯示裝置，其中：

前述資料線驅動電路具有將數位化了的映像信號暫時的儲存的閘鎖電路，此閘鎖電路至少具有與前述資料線的條數對應的位元數；

前述複數的脈衝係分別用以決定前述閘鎖電路的各位元的映像信號的取入時刻。

6. 如申請專利範圍第 5 項之液晶顯示裝置，其中：

前述映像信號係依照著相互間隔而並行的前述複數的脈衝的數目而多重化。

7. 如申請專利範圍第 6 項之液晶顯示裝置，其中，

相互間隔而並行的複數的脈衝的總數為「N 個（N 為 2 以上的整數）」；

再者，配置若 N 個「M 位元（M 為 2 以上的整數）」的閘鎖電路；

再者，用以輸入前述映像信號的映像信號輸入線係由 N 條線所構成；

前述 N 個閘鎖分別連接到前述 N 條的映像信號輸入線

六、申請專利範圍

。

8. 如申請專利範圍第 1 項之液晶顯示裝置，其中：
液晶顯示裝置也具有：將與前述移位暫存器相鄰的複數的段的各輸出做為輸入的複數的開電路；而這些開電路的各個輸出係用以做為構成資料線驅動電路的電路的時刻控制信號。

9. 如申請專利範圍第 8 項之液晶顯示裝置，其中：
前述複數的開電路為互斥或開電路。

10. 如申請專利範圍第 1 項之液晶顯示裝置，其中：

液晶顯示裝置也具有：將前述移位暫存器的各段的各輸出做為輸入，且對應前述移位暫存器的段數的數目的開電路，而這些開電路的各個輸出係使用為構成資料線驅動電路的電路的時刻控制信號；

而且，在前述開電路則分別輸入了用以強制的停止此開電路的輸出信號的位準變化的輸出置能信號。

11. 如申請專利範圍第 10 項之液晶顯示裝置，其中，

在無映像信號輸入的空白 (blanking) 期間，將前述輸出置能信號固定在所定竹的位準，並由此而強制的使前述各開極電路的輸入信號的位準變化停止。

12. 如申請專利範圍第 1 項之液晶顯示裝置，其中：

液晶顯示裝置係經由切換元件而驅動各液晶顯示畫素

(請先閱讀背面之注意事項再填寫本頁)

第

訂

號

六、申請專利範圍

的主動矩陣型液晶顯示裝置；

構成前述資料線驅動電路的電晶體的至少一部份係與前述切換元件的製造過程一齊形成在主動矩陣基板上。

1 3 . 如申請專利範圍第 1 2 項之液晶顯示裝置，其中：

構成前述切換元件及前述資料線驅動電路的電晶體係薄膜電晶體（thin film transistor; TFT）。

1 4 . 一種液晶顯示裝置，係具有：

在掃描線及資料線的交點形成 1 個液晶顯示畫素，而此液晶顯示畫素係連接到切換元件的主動矩陣，及

驅動前述掃描線的掃描線驅動電路，及，

驅動前述資料線的資料線驅動電路，及，

能夠從前述資料線的各個的第 1 端將檢查用的信號一齊輸入的檢查用信號的輸入電路，的液晶顯示裝置，其特徵係：

前述資料線驅動電路具有：

1 個至少具有對應前述資料線的條數的段數的移位暫存器，及，

能夠從位置於與前述資料線的各個的前述第 1 端的反對側的第 2 端來供應液晶顯示用信號的複數的開關電路；

各個開關電路係分別連接到用以輸入前述液晶顯示用信號的輸入線，

而且，在前述 1 個的移位暫存器內 1 個脈衝會依序的移位，由此，從前述移位暫存器的各段的輸出端會依序的

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍

輸出一個脈衝，此脈衝則被用於依序地使前述複數的開關電路成爲 ON 者。

15. 如申請專利範圍第 14 項之液晶顯示裝置，其中：

構成前述資料線驅動電路的電晶體的一部份，係與構成前述主動矩陣的切換元件的製造過程一齊形成於主動矩陣基板上。

16. 如申請專利範圍第 15 項之液晶顯示裝置，其中：

構成前述切換元件及前述資料線驅動電路的電晶體係薄膜電晶體 (thin film transistor; TFT)。

17. 一種液晶顯示裝置的驅動方法，係在掃描線及資料線的交點形成一個液晶顯示畫素的液晶顯示裝置的驅動方法，其特徵係：

設置 1 個至少具有與前述資料線的條數對應的段數的移位暫存器，以做爲前述資料線的驅動電路的構成要素；

在此移位暫存器的輸入端，在每一個映像信號的 1 水平期間，輸入 1 個同極性的脈衝，並經過至少 (N - 1) 次的水平期間，而成爲從前述移位暫存器的各段的輸出端輸出相互間隔而並行的 N 個脈衝的狀態。

並使用各個前述 N 個的脈衝以做爲構成前述資料線驅動電路的電路的時刻控制信號，而驅動前述資料線。

18. 如申請專利範圍第 17 項之液晶顯示裝置的驅動方法，其中：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

綳

六、申請專利範圍

前述映像信號係依照相互間隔而並行的前述複數的脈衝的數目 (N) 而並列化，

驅動前述移位暫存器的時鐘信號的頻率係在並列化之前的原映像信號的頻率的 $1 / N$ 以下。

19. 一種液晶顯示裝置的驅動方法，係在掃描線及資料線的交點形成一個液晶顯示畫素的液晶顯示裝置的驅動方法，其特徵係：

設置：1 個至少具有與前述資料線的條數對應的段數的移位暫存器，及，以與此移位暫存器相鄰的複數的段的各輸出為輸入的複數的互斥或閘電路，以做為前述資料線的驅動電路的構要素；

在前述移位暫存器的輸入端，輸入以映像信號的 2 水平期間為 1 周期的脈衝，而成為從前述移位暫存器的各段的輸出端輸出相互間隔而並行的複數個的脈衝的狀態；

並使用各個前述複數個的脈衝以做為構成前述資料線驅動電路的電路的時刻控制信號，而驅動前述資料線。

20. 一種液晶顯示裝置的檢查方法，係在掃描線及資料線的交點形成 1 個液晶顯示畫素，而此液晶顯示畫素中具有：連接著切換元件的主動矩陣，及，驅動前述掃描線的掃描線驅動電路，及，驅動前述資料線的資料線驅動電路，及，能夠從前述資料線各個第 1 端一齊輸入檢查用的信號的檢查用信號的輸入電路；而前述的資料線驅動電路具有：一個至少具有與前述資料線的條數對應的段數的移位暫存器，及，能夠從位置於與前述資料線的各個前

六、申請專利範圍

述第 1 端相反側的第 2 端來供應液晶顯示用信號的複數的開關電路；而各個開關電路則分別連接到用以輸入前述液晶顯示用信號的輸入線，的液晶顯示裝置的檢查方法，其特徵係：

由前述檢查用信號的輸入電路而從前述資料線的各个第 1 端輸入前述檢查用的信號；

在維持著這種輸入狀態下，在前述 1 個移位暫存器內，依序的將 1 個脈衝移位，由此而從前述移位暫存器的各段的輸出端依序的輸出 1 個脈衝，而此脈衝則分別被使用於依序地使前述複數的開關電路成爲 ON 者，其結果會使前述開關電路依序的成爲 ON，由此，使受信自前述資料線的一端的前述檢查用信號，經由用以輸入前述開關電路及前述液晶顯示用信號的前述輸入線而受信，並進行前述資料線及前述開關電路的電特性的檢查。

21. 如申請專利範圍第 20 項之液晶顯示裝置的檢查方法，其中：

在檢查特定的資料線，及，對應前述資料線的開關電路的場合，停止供應時鐘信號到前述移位暫存器，由此，僅使前述特定的開關電路成爲打開的狀態，由此而進行前述特定的資料線及對應的開關電路的檢查。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

