



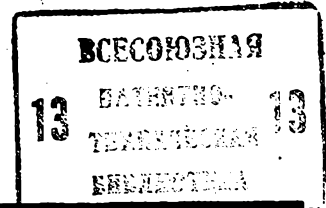
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1149255** **A**

4(5D) G 06 F 9/00, 15/46

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3643501/24-24
(22) 11.07.83
(46) 07.04.85. Бюл. № 13
(72) В.Б.Кублановский и Я.П.Васильев
(53) 681.327(088.8)
(56) 1. Авторское свидетельство СССР № 432499, кл. G 06 F 9/00, 1972.
2. Авторское свидетельство СССР № 732961, кл. G 06 F 15/46, 1977.
3. Авторское свидетельство СССР № 603992, кл. G 06 F 9/00, 1976 (прототип).

(54)(57) УСТРОЙСТВО ДЛЯ УПРАВЛЕНИЯ МНОГОКАНАЛЬНОЙ ИЗМЕРИТЕЛЬНОЙ СИСТЕМОЙ, содержащее блок управления, счетчик адресов, регистр команд, выходы разрядов которого соединены соответственно с входами дешифратора команд, управляющие выходы которого соединены соответственно с разрешающими входами коммутаторов каналов, информационные входы которых являются информационными входами устройства, а выходы соединены соответственно с входами элемента ИЛИ, первый выход блока управления соединен со счетным входом счетчика адресов, первый тактовый вход которого подключен к первому выходу генератора тактовых импульсов, о т - л и ч а ю щ е е с я тем, что, с целью повышения быстродействия, в него введены мультиплексор, блок памяти и дополнительные счетчики адресов, счетные входы которых подключены соответственно к выходам блока управления, начиная с второго, выходы управления коммутацией которого подключены соответственно к уп-

равляющим входам мультиплексора, информационные входы которого соединены соответственно с выходами разрядов счетчиков адресов, выход мультиплексора соединен с адресным входом блока памяти, информационный выход которого соединен с входом регистра команд, выходы разрядов которого соединены соответственно с информационными входами блока управления, разрешающий вход которого соединен с синхронизирующим выходом дешифратора команд, выходы генератора тактовых импульсов, начиная с второго, подключены соответственно к тактовым входам блока управления, начиная с второго, выход элемента ИЛИ является выходом устройства, причем блок управления содержит триггеры по числу счетчиков адресов, две группы элементов И, узел приоритета и регистр, причем информационные входы триггеров соединены соответственно с выходами элементов И первой группы, синхронизирующие входы подключены соответственно к тактовым входам блока, начиная с второго, выходы триггеров соединены соответственно с информационными входами регистра, выходы разрядов которого соединены соответственно с входами узла приоритета, выходы которого соединены соответственно с первыми входами элементов И второй группы, вторые входы которых и разрешающий вход регистра соединены с первым тактовым входом блока, первые входы элементов И первой группы являются информационными входами блока, вторые входы соединены с разрешающим входом блока,

(19) **SU** (11) **1149255** **A**

выходы элементов И второй группы являются выходами блока, выходы управле-

ния коммутаций которого соединены соответственно с выходами узла приоритета.

1

Изобретение относится к вычислительной технике и может быть использовано в многоканальных телеметрических системах и системах автоматического контроля для управления многоканальной измерительной системой.

Известно устройство управления многоканальной измерительной системой, содержащее регистр номера канала, регистр номера датчика, дешифратор, блок запуска, триггеры, схемы И, блоки адресных ключей, ключи управления и схему ИЛИ [1].

Недостатком этого устройства является низкое быстродействие из-за задержек, связанных с синхронизацией работы устройства и электронной вычислительной машины (ЭВМ), а также из-за значительных затрат ресурсов ЭВМ для управления процессом измерения.

Известно также устройство управления многоканальной измерительной системой, содержащее блок датчиков, блок нормализации, первый и второй коммутаторы, аналого-цифровой преобразователь, цифровой вычислительный блок, многоканальный приемник, программно-индикаторный блок, блок сигнализаторов, блок программного управления, запоминающий блок, блок обработки сигналов, блок коррекции, первый и второй элементы И [2].

Недостатком этого устройства является его сложность из-за наличия в нем цифрового вычислительного блока, контрольно-индикаторного блока, блока сигнализаторов и блока коррекции.

Наиболее близким к предлагаемому по технической сущности является устройство управления многоканальной измерительной системой, которое содержит регистр команд, выход которого подключен ко входу дешифратора команд, коммутаторы каналов, вход каждого из которых соединен с одним из выходов дешифратора ко-

2

манд, распределитель, один из выходов которого соединен со входом счетчика адресов, генератор импульсов, элемент ИЛИ, регистр конечного адреса, схему сравнения, триггер и генератор тактовых импульсов, выходы коммутаторов каналов подключены к соответствующим входам элемента ИЛИ, второй выход регистра команд 5 подключен ко входу регистра конечного адреса, выход которого подключен к одному из входов схемы сравнения, второй вход которой подключен к выходу счетчика адресов, а выход - 10 ко входу триггера, второй вход триггера соединен с выходом дешифратора команд, выход триггера подключен ко входу генератора тактовых импульсов, второй вход которого 20 подключен к выходу генератора импульсов, а выход - к распределителю, другие выходы которого соединены с соответствующими входами коммутаторов каналов [3].

25 Устройство работает следующим образом.

ЭВМ выдает код начального адреса группы датчиков, который поступает на регистр команд, а оттуда заносится в счетчик адресов. Далее ЭВМ 30 выдает код конечного адреса этой группы датчиков, который через регистр команд заносится в регистр конечного адреса. Измерения начнутся с прихода от ЭВМ команды 35 "Пуск", которая поступает на регистр команд и расшифровывается дешифратором. Выходной сигнал дешифратора переводит триггер в "единичное" состояние, при этом генератор тактовых импульсов начинает посылать импульсы на вход распределителя, который в установленные моменты времени и с заданной частотой выдает импульс- 40 ные сигналы на вход счетчика адресов. Счетчик начинает работать в режиме накопления и выдает коды адресов соответствующей группы датчи-

ков, которые используются для управления коммутацией датчиков. При этом коды адресов датчиков соответственно будут равны N , $N + 1$, $N + 2$, ..., M , где N - код начального адреса группы датчиков; M - код конечного адреса группы датчиков.

Когда будет выполнено задание измерения, код текущего адреса, выданного счетчиком, совпадет с кодом конечного адреса и схема сравнения выдаст сигнал "Конец опроса", по которому триггер перейдет в состояние "0". Генератор при этом закончит передачу пачки импульсов на вход распределителя. Для управления коммутацией следующей группы датчиков ЭВМ выдает коды начального и конечного адреса соответствующей группы датчиков. При этом адреса датчиков в каждой группе отличаются только на единицу, а частоты опроса каждой группы датчиков задаются ЭВМ.

Недостатком известного устройства является низкое быстродействие вследствие того, что оно предназначено для измерительной системы, производящей последовательные измерения сигналов определенной группы датчиков с одной частотой опроса из общего числа присоединенных датчиков. Начальный и конечный адрес этой группы датчиков выдает ЭВМ. Изменение частоты опроса определенного количества датчиков требует соответствующего быстродействия ЭВМ.

Цель изобретения - повышение быстродействия.

Поставленная цель достигается тем, что в устройство, содержащее блок управления, счетчик адресов, регистр команд, выходы разрядов которого соединены соответственно с входами дешифратора команд, управляющие выходы которого соединены соответственно с разрешающими входами коммутаторов каналов, информационные входы которых являются информационными входами устройства, а выходы соединены соответственно с входами элемента ИЛИ, первый выход блока управления соединен со счетным входом счетчика адресов, первый тактовый вход которого подключен к первому выходу генератора тактовых импульсов, введены мультиплексор, блок памяти и дополнительные счетчики ад-

ресов, счетные входы которых подключены соответственно к выходам блока управления, начиная с второго, выходы управления коммутацией которого подключены соответственно к управляющим входам мультиплексора, информационные входы которого соединены соответственно с выходами разрядов счетчиков адресов, выход мультиплексора соединен с адресным входом блока памяти, информационный вход которого соединен с входом регистра команд, выходы разрядов которого соединены соответственно с информационными входами блока управления, разрешающий вход которого соединен с синхронизирующим выходом дешифратора команд, выходы генератора тактовых импульсов, начиная с второго, подключены соответственно к тактовым входам блока управления, начиная с второго, выход элемента ИЛИ является выходом устройства, причем блок управления содержит триггеры по числу счетчиков адресов, две группы элементов И, узел приоритета и регистр, причем информационные входы триггеров соединены соответственно с выходами элементов И первой группы, синхронизирующие входы подключены соответственно к тактовым входам блока, начиная с второго, выходы триггеров соединены соответственно с информационными входами регистра, выходы разрядов которого соединены соответственно с входами узла приоритета, выходы которого соединены соответственно с первыми входами элементов И второй группы, вторые входы которых и разрешающий вход регистра соединены с первым тактовым входом блока, первые входы элементов И первой группы являются информационными входами блока, вторые входы соединены с разрешающим входом блока, выходы элементов И второй группы являются, начиная с первого, выходами блока, выходы управления коммутацией которого соединены соответственно с выходами узла приоритета.

На фиг. 1 представлена схема устройства; на фиг. 2 - схема блока управления; на фиг. 3 - схема генератора тактовых импульсов.

Устройство содержит регистр 1 команд, дешифратор 2 команд, коммутаторы 3 каналов, элемент ИЛИ 4.

блок 5 управления, счетчик 6 адресов, генератор 7 тактовых импульсов, счетчики 8 адресов, мультиплексор 9, блок 10 памяти, триггеры 11, группы элементов И 12 и 13, узел 14 приоритета, регистр 15, входы 16-19 блока 5, выходы 20-22 блока 5, генератор 22, счетчик 23.

Устройство работает следующим образом.

По каждому сигналу генератора 7 тактовых импульсов, поступающему с выхода 24 на вход 16 блока 5 управления, один из счетчиков адресов ($6, 8_1 - 8_{n-1}$) выбирает соответствующее значение из блока 10 памяти. С частотами, соответствующими выходным сигналам генератора 7, включаются в работу определенные счетчики адресов, причем в любое время работает только один из счетчиков адресов, являющийся в данный момент наиболее приоритетным. Именно его содержимое, соответствующее номеру ячейки, в которой хранится код номера опрашиваемого датчика, через мультиплексор 9 поступает на вход блока 10 памяти. Старшие разряды входов мультиплексора 9 подключены к логическим "0" и "1" таким образом, чтобы при установлении нуля во всех счетчиках и включении счетчика 6, номер которого от блока 5 управления поступает на управляющий вход мультиплексора 9, на выходе мультиплексора 9 был код, соответствующий адресу А, а при включенном счетчике 8 на выходе мультиплексора 9 - код, соответствующий адресу В и т.д.

В блоке 10 памяти записаны коды адресов датчиков, причем с адреса А блока 10 памяти записаны коды адресов первой группы датчиков, с адреса В блока 10 памяти - коды адресов второй группы датчиков и т.д.

Блок 5 управления в соответствии с поступающими на его входы сигналами от генератора 7 тактовых импульсов открывает счет соответствующих счетчиков адресов. По содержимому счетчиков адресов из блока 10 памяти поступают коды адресов соответствующей группы датчиков на вход регистра 1 команд и расшифровываются дешифратором 2, сигналы с которого поступают на входы коммутаторов 3 каналов. После кода последнего ад-

реса определенной группы датчиков из блока 10 памяти поступает признак окончания, который через дешифратор 2 поступает на вход 17 блока 5. После этого начинает работать следующий счетчик адресов. Этим признаком является старший разряд информации, поступающей из блока 10 памяти на регистр 1, по которому дешифратор 2 определяет, являются ли остальные разряды информации адресом подключаемого датчика или же по содержанию этих разрядов должен переключаться блок 5.

Положительный эффект от использования предлагаемого устройства заключается в повышении его быстродействия путем опроса датчиков измерительной системы в любой последовательности и опроса их по группам с различной частотой, где группа датчиков может иметь частоту опроса значительно большую, чем остальные датчики.

Известное устройство может обеспечивать только последовательный опрос определенной группы датчиков с требуемой частотой, но при этом остальные каналы измерительной системы должны быть отключены.

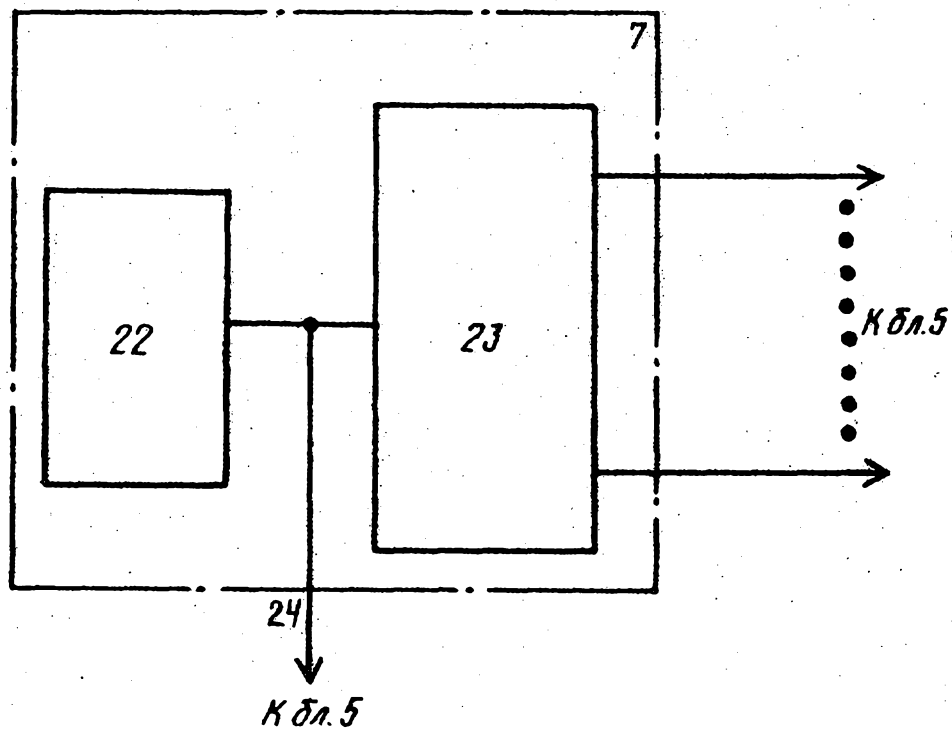
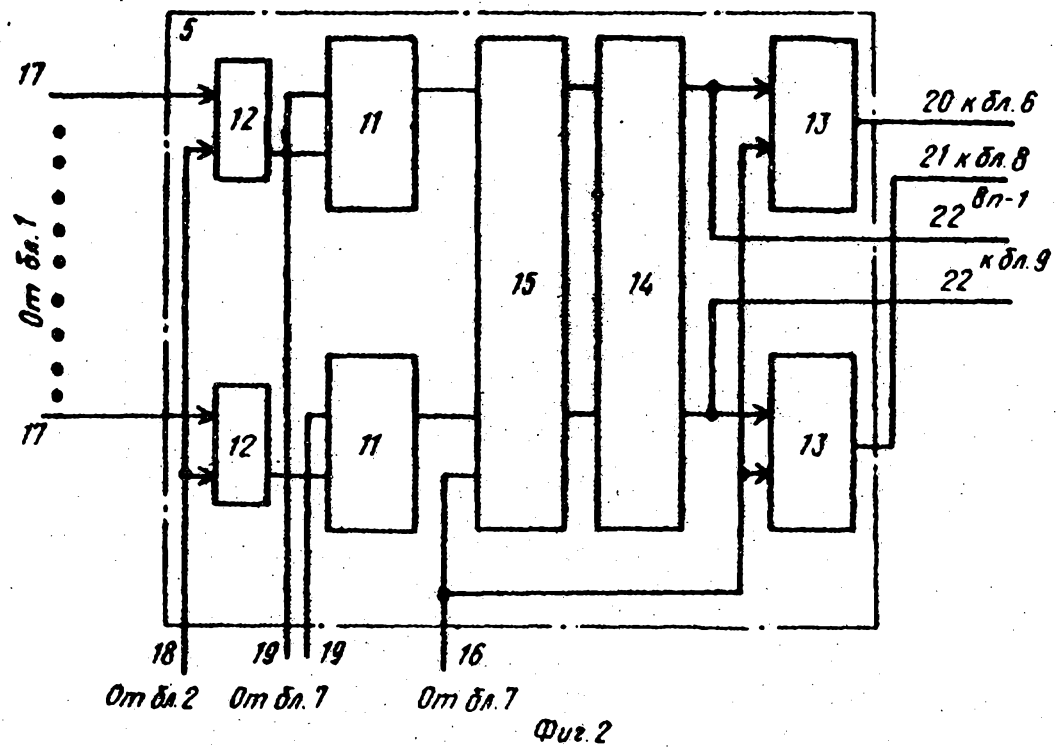
Так, в измерительной системе, содержащей, например 1000 датчиков, могут быть определенные группы датчиков, находящихся в различных каналах, частота опроса которых должна быть максимальной средней, минимальной - 100 Гц, 10 Гц, причем, в первой группе 100 датчиков, во второй - 100, а в третьей - 800.

Известное устройство практически не может обеспечить управление такой измерительной системы из-за низкого быстродействия и соответствующих затрат ЭВМ, так как ЭВМ на опрос каждого датчика должна выдать три команды ("Пуск", "Код начального адреса счетчика", "Код конечного адреса счетчика") в случае, если в каждой группе датчиков коды адресов датчиков отличаются больше, чем на 1. Таким образом, за 1 с ЭВМ должна выдать в устройство следующее число команд:

$$S = M \cdot f_1 \cdot 3 + N \cdot f_2 \cdot 3 + K \cdot f_3 \cdot 3,$$

где S - общее число команд;

M, N, K - количество датчиков соответствующей группы;



Фиг. 3

ВНИИПИ Заказ 1894/34 Тираж 710 Подписное

Филиал ИПП "Патент", г. Ужгород, ул. Проектная, 4