

申請日期：92.2.11	IPC分類 H01L21/76
申請案號：92402796	

(以上各欄由本局填註)

發明專利說明書 200415744

一、 發明名稱	中文	薄膜電晶體液晶顯示器的多層次擴散障礙層結構和製作方法
	英文	
二、 發明人 (共2人)	姓名 (中文)	1. 曹義昌 2. 孫銘偉
	姓名 (英文)	1. 2.
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中文)	1. 新竹市光復路一段459巷30號6樓之3 2. 高市左營區崇德路342號9樓之3
	住居所 (英文)	1. 2.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 友達光電股份有限公司
	名稱或姓名 (英文)	1.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹市科學工業園區力行路23號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 李焜耀
	代表人 (英文)	1.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得,不須寄存。

五、發明說明 (1)

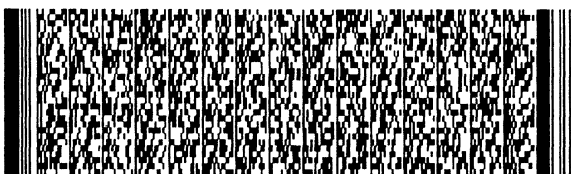
發明所屬之技術領域：

本發明係關於一種薄膜電晶體液晶顯示器的製作技術，尤指一種低溫多晶矽 (LTPS) 薄膜電晶體液晶顯示器的多層次擴散障礙層結構和製作的改良。

先前技術：

隨著薄膜電晶體 (thin-film transistors ; TFTs) 製作技術的快速進步，具備了輕薄、省電和無幅射線等優點之液晶顯示器 (liquid crystal display ; LCD) 已大量應用於計算機、個人數位助理器 (PDA)、手錶、筆記型電腦、數位相機、液晶顯示器和行動電話等各式電子產品。再加上業界積極的投入研發以及採用大型化的生產設備，使液晶顯示器的生產成本不斷下降，更令液晶顯示器的需求量大增。

目前市面上的TFT面板，大都是屬於傳統的非晶矽薄膜電晶體液晶顯示器 (a-Si TFT LCD) 技術，但由於低溫多晶矽 (LTPS) 的薄膜電晶體液晶顯示器具有解析度、亮度、尺寸及抗電磁干擾等各方面的優勢，使得液晶顯示器廠商的研發重心正逐步轉向此一領域。在考量薄膜品質與量產需求下，低溫多晶矽製程常採用準分子雷射退火技術 (Excimer Laser Annealing)，亦即利用準分子雷射作



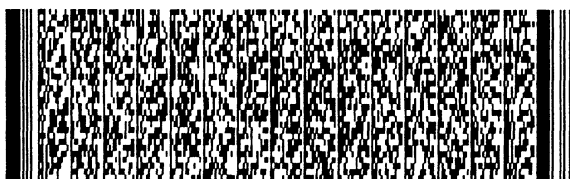
五、發明說明 (2)

為熱源，雷射光經過投射系統後，會產生能量均勻分布的雷射光束，投射於非晶矽結構的玻璃基板上，當非晶矽結構玻璃基板吸收準分子雷射的能量後，會轉變成為多晶矽結構，因整個處理過程都是在 600°C 以下完成，所以一般玻璃基板皆可適用。

在低溫多晶矽製程中，當以雷射照射方式使非晶矽轉換為多晶矽時，除了矽膜會被加熱之外，在該矽膜下方的玻璃基板表面亦會因吸收該矽膜的熱能而使溫度上升。此時，該玻璃基板中的雜質就會因高溫而擴散至該矽膜中，於是便破壞該矽膜的電性，使其失去半導體的性質。為了解決此問題，乃在矽膜與玻璃基板之間，先沈積一擴散障礙層 (buffer layer)，來阻擋雜質的擴散。

目前技術中，對擴散障礙層的製作，是藉由增加擴散障礙層薄膜本身的緻密性 (density)，使其擴散係數降低，來增加阻擋雜質擴散的效果。然而，增加薄膜之緻密度會有應力增加的副作用問題產生。另外，亦有藉由提高擴散障礙層薄膜的厚度來增加阻擋雜質擴散的效果，但此種方法通常會降低產能 (throughput)。

因此，亟需對現有之低溫多晶矽製程中的擴散障礙層的製作進行改良，以便能有效增加擴散障礙層阻擋雜質擴散的效果。



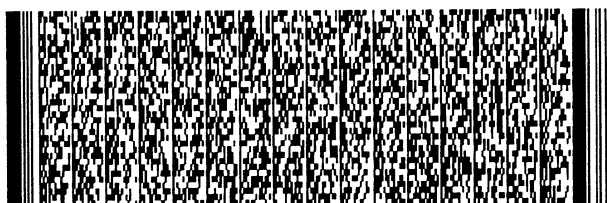
五、發明說明 (3)

發明內容：

本發明之主要目的即是提供一種低溫多晶矽 (LTPS) 薄膜電晶體液晶顯示器的多層次擴散障礙層的結構和製作的改良，藉由擴大多層次擴散障礙層之各層之間的不連續結構，來提升多層次擴散障礙層阻擋雜質擴散的效果。

本發明之第一實施態樣係揭示一種低溫多晶矽薄膜電晶體之多層次擴散障礙層結構和其製作方法。該多層次擴散障礙層結構係形成在該薄膜電晶體之一絕緣基板與一多晶矽膜之間，並包括一第一擴散障礙層以及一第二擴散障礙層，其中，該第一擴散障礙層係形成在該絕緣基板上表面，並經一電漿處理，以增加該第一擴散障礙層之粗糙度；而該第二擴散障礙層係形成在該第一擴散障礙層上表面。

本發明之第二實施態樣係揭示另一種低溫多晶矽薄膜電晶體之多層次擴散障礙層結構和其製作方法。該多層次擴散障礙層結構係形成在該薄膜電晶體之一絕緣基板與一多晶矽膜之間，並包括一第一擴散障礙層、一第一雜質原子收集層以及一第二擴散障礙層。其中，該第一擴散障礙層係形成在該絕緣基板上表面；該第一雜質原子收集層係形成在該第一擴散障礙層上表面，且為一低密度多孔性的構



五、發明說明 (4)

造；而該第二擴散障礙層係形成在該第一雜質原子收集層上表面。

實施方式：

請參見圖一，其係為本發明之低溫多晶矽 (LTPS) 薄膜電晶體液晶顯示器的多層次擴散障礙層結構的一較佳實施態樣的剖面示意圖，其係以具兩層結構的多層次擴散障礙層為例，來詳細說明本發明。

首先，如圖一所示，在一透光絕緣基板1上，以化學氣相沈積法 (CVD) 或濺鍍法 (sputtering) 沈積一第一擴散障礙層2。一般而言，此透光絕緣基板1可由玻璃、石英、或類似的材質來構成。該第一擴散障礙層2可以由 SiN_x 、 SiO_x 或 SiO_xN_y 等材質所構成。

然後，對該第一擴散障礙層2進行一腐蝕性電漿處理 (使用 NF_3 或 SF_6 的氣體)，以增加該第一擴散障礙層2之粗糙度，並在該第一擴散障礙層2之上表面2' 產生許多缺陷，這些缺陷會捕抓從絕緣基板1因後續受熱而擴散來的雜質原子5，使其不再繼續往上擴散，而能有效阻擋雜質不擴散至該多晶矽薄膜電晶體之一多晶矽膜層4。接著，再沈積一第二擴散障礙層3。如此即形成具兩層結構的該多層次擴散障礙層。之後，再沈積一非晶矽膜層，並以準分子



五、發明說明 (5)

雷射退火技術，使該非晶矽膜層轉變成多晶矽膜層4。

如圖二之雜質濃度分佈圖所示，雜質原子將會累積在該第一擴散障礙層與該第二擴散障礙層之間的界面。若多層次擴散障礙層是具兩層以上的結構，則可視實際需要，在該多層次擴散障礙層的其他層之間，重複上述電漿處理步驟，以達成所欲的阻擋效果。

在本發明之另一實施態樣中，如圖三所示，在該第一擴散障礙層2與該第二擴散障礙層3之間成長一層低密度多孔性 (porous) 雜質原子收集層6，例如一低密度的 SiO_x 膜層。此雜質原子收集層6提供一可捕抓雜質原子的環境，因為其本身構造疏鬆而有許多空間可供雜質原子停留。

雜質原子收集層6的形成，可藉由調整製程參數來達成；例如，欲形成一低密度的 SiO_x 膜層，可調整反應物 SiH_4 與 N_2O 的比例，或是反應物TEOS與 O_2 或 O_3 的比例。通常， SiH_4 的含量愈大時， SiO_x 膜層的多孔性質愈加增；而氧的含量愈小時， SiO_x 膜層的密度愈小。同樣地，若上述多層次擴散障礙層是具兩層以上的結構，則可視實際需要，在該多層次擴散障礙層的其他層之間，形成其他雜質原子收集層，以達成所欲的阻擋效果。

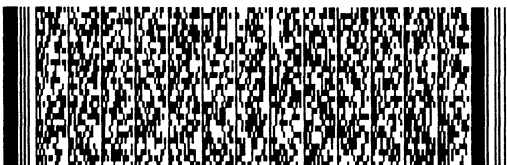
因此，透過本發明所製作之多層次擴散障礙層結構，不但



五、發明說明 (6)

能有效增加該擴散障礙層的阻擋雜質擴散的效果，而且不會有如習知技術的不欲副作用問題產生。

以上所述，係利用較佳實施例詳細說明本發明，而非限制本發明之範圍，而且熟知此類技藝人士皆能明瞭，適當而作些微的改變及調整，仍將不失本發明之要義所在，亦不脫離本發明之精神和範圍。



圖式簡單說明

藉由以下詳細之描述結合所附圖式，當明瞭上述之技術內容及本發明之諸多優點，其中：

圖一係為本發明一實施態樣之低溫多晶矽（LTPS）薄膜電晶體液晶顯示器的多層次擴散障礙層結構的剖面示意圖；
圖二係為本發明之雜質濃度分佈圖；以及
圖三係為本發明另一實施態樣之低溫多晶矽（LTPS）薄膜電晶體液晶顯示器的多層次擴散障礙層結構的剖面示意圖。

元件圖號說明：

- | | |
|-----------|----------------|
| 1 絕緣基板 | 2 第一擴散障礙層 |
| 3 第二擴散障礙層 | 4 多晶矽膜層 |
| 5 雜質原子 | 2' 第一擴散障礙層的上表面 |
| 6 雜質原子收集層 | |



四、中文發明摘要 (發明名稱：薄膜電晶體液晶顯示器的多層次擴散障礙層結構和製作方法)

一種低溫多晶矽 (LTPS) 薄膜電晶體液晶顯示器的多層次擴散障礙層結構和製作方法。藉由電漿處理來增加多層次擴散障礙層結構之各層之間的粗糙度，或者在該多層次擴散障礙層結構的兩層之間形成一低密度且構造疏鬆的雜質原子收集層，來捕抓雜質原子，以有效阻擋雜質擴散。

五、(一)、本案代表圖為：第_____一_____圖

(二)、本案代表圖之元件代表符號簡單說明：

- | | |
|-----------|----------------|
| 1 絕緣基板 | 2 第一擴散障礙層 |
| 3 第二擴散障礙層 | 4 多晶矽膜層 |
| 5 雜質原子 | 2' 第一擴散障礙層的上表面 |

六、英文發明摘要 (發明名稱：)



六、申請專利範圍

1. 一種應用於低溫多晶矽薄膜電晶體之多層次擴散障礙層結構，其係形成在該薄膜電晶體之一絕緣基板與一多晶矽膜之間，該多層次擴散障礙層結構包括：
 - 一第一擴散障礙層，其係形成在該絕緣基板上表面，並經一電漿處理，以增加該第一擴散障礙層之粗糙度；以及
 - 一第二擴散障礙層，其係形成在該第一擴散障礙層上表面。
2. 如申請專利範圍第1項所述之多層次擴散障礙層結構，另包括一第三擴散障礙層，其係形成在該第二擴散障礙層上表面，其中該第二擴散障礙層係經電漿處理，以增加該第一擴散障礙層之粗糙度。
3. 如申請專利範圍第1項所述之多層次擴散障礙層結構，其中該第一擴散障礙層係選自由 SiN_x 、 SiO_x 和 SiO_xN_y 的材質所構成之群組。
4. 如申請專利範圍第1項所述之多層次擴散障礙層結構，其中該電漿處理係為一腐蝕性電漿處理。
5. 如申請專利範圍第2項所述之多層次擴散障礙層結構，其中該第二擴散障礙層係選自由 SiN_x 、 SiO_x 和 SiO_xN_y 的材質所構成之群組。



六、申請專利範圍

6. 一種應用於低溫多晶矽薄膜電晶體之多層次擴散障礙層結構，其係形成在該薄膜電晶體之一絕緣基板與一多晶矽膜之間，該多層次擴散障礙層結構包括：

- 一第一擴散障礙層，其係形成在該絕緣基板上表面；
- 一第一雜質原子收集層，其係形成在該第一擴散障礙層上表面，且係為一低密度多孔性的構造；以及
- 一第二擴散障礙層，其係形成在該第一雜質原子收集層上表面。

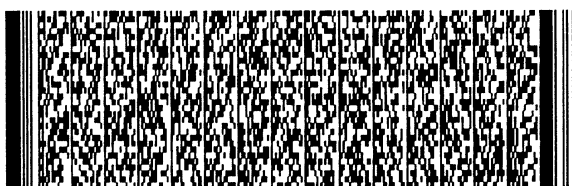
7. 如申請專利範圍第6項所述之多層次擴散障礙層結構，另包括一第三擴散障礙層和一第二雜質原子收集層，其中該第二雜質原子收集層係形成在該第二擴散障礙層上表面，且係為一低密度多孔性的構造，而該第三擴散障礙層係形成在該第二雜質原子收集層上表面。

8. 如申請專利範圍第6項所述之多層次擴散障礙層結構，其中該第一雜質原子收集層係由 SiO_x 的材質所構成。

9. 如申請專利範圍第7項所述之多層次擴散障礙層結構，其中該第二雜質原子收集層係由 SiO_x 的材質所構成。

10. 一種製作應用於低溫多晶矽薄膜電晶體之多層次擴散障礙層結構的方法，包括：

- 形成一第一擴散障礙層在一絕緣基板上表面；



六、申請專利範圍

對該第一擴散障礙層進行一電漿處理，使該第一擴散障礙層之表面產生缺陷；以及
形成一第二擴散障礙層在該第一擴散障礙層上表面。

11. 如申請專利範圍第10項所述之方法，另包括形成一第三擴散障礙層在該第二擴散障礙層上表面，以及對該第二擴散障礙層進行一電漿處理，使該第二擴散障礙層之表面產生缺陷。

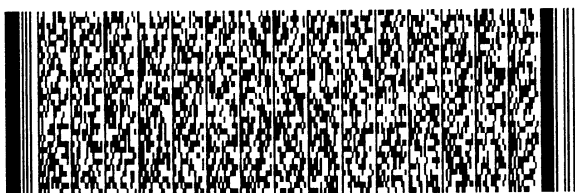
12. 如申請專利範圍第10項所述之方法，其中該電漿處理係為一腐蝕性電漿處理。

13. 如申請專利範圍第12項所述之方法，其中該腐蝕性電漿處理係使用選自由 NF_3 氣體。

14. 如申請專利範圍第12項所述之方法，其中該腐蝕性電漿處理係使用 SF_6 氣體。

15. 如申請專利範圍第10項所述之方法，其中該第一擴散障礙層係選自由 SiN_x 、 SiO_x 和 SiO_xN_y 的材質所構成之群組。

16. 一種製作應用於低溫多晶矽薄膜電晶體之多層次擴散障礙層結構的方法，包括：
形成一第一擴散障礙層在一絕緣基板上表面；



六、申請專利範圍

形成一低密度多孔性構造的第一雜質原子收集層在該第一擴散障礙層上表面；以及
形成一第二擴散障礙層在該第一雜質原子收集層上表面。

17. 如申請專利範圍第16項所述之方法，另包括形成一低密度多孔性構造的第二雜質原子收集層在該第二擴散障礙層上表面，以及形成一第三擴散障礙層在該第二雜質原子收集層上表面。

18. 如申請專利範圍第16項所述之多層次擴散障礙層結構，其中該第一雜質原子收集層係由 SiO_x 的材質所構成。

19. 如申請專利範圍第17項所述之多層次擴散障礙層結構，其中該第二雜質原子收集層係由 SiO_x 的材質所構成。



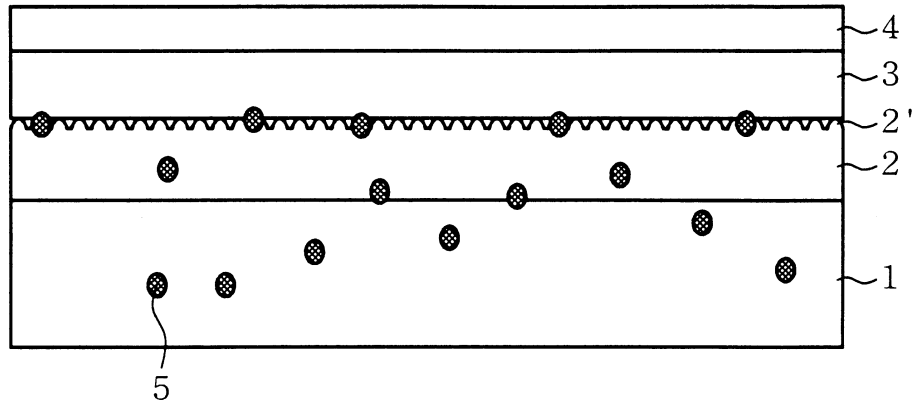


圖 一

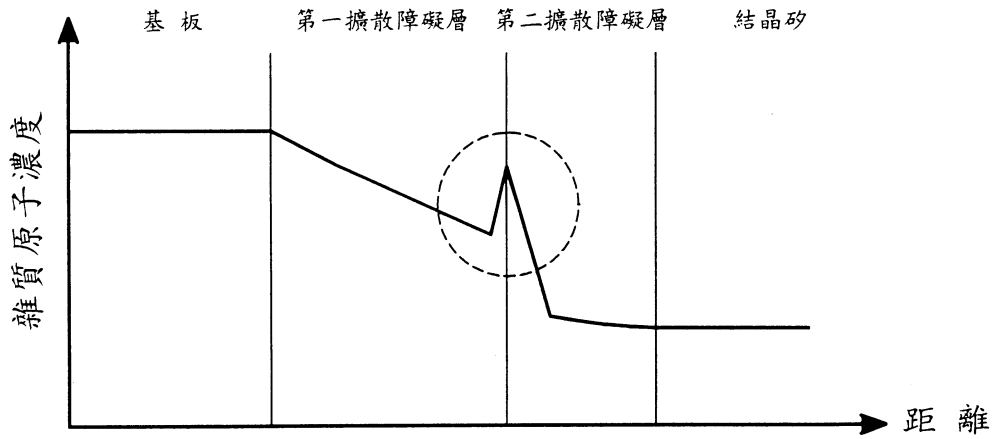
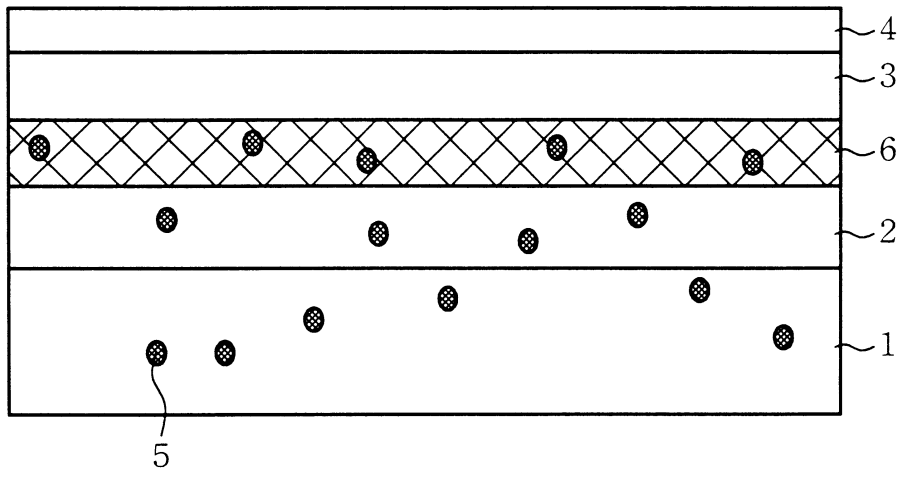


圖 二



圖三