

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3676527号
(P3676527)

(45) 発行日 平成17年7月27日(2005.7.27)

(24) 登録日 平成17年5月13日(2005.5.13)

(51) Int.Cl.⁷

H04B 1/16

F I

H04B 1/16

A

請求項の数 4 (全 13 頁)

(21) 出願番号	特願平8-330249	(73) 特許権者	591220850
(22) 出願日	平成8年11月25日(1996.11.25)		新潟精密株式会社
(65) 公開番号	特開平10-163898		新潟県上越市西城町2丁目5番13号
(43) 公開日	平成10年6月19日(1998.6.19)	(74) 代理人	100103171
審査請求日	平成15年7月31日(2003.7.31)		弁理士 雨貝 正彦
		(72) 発明者	宮城 弘
			神奈川県横浜市港北区新吉田町1265番地1 イトーピア綱島204号室
		審査官	高木 進
		(56) 参考文献	特開昭53-009513(JP, A)
			特開平07-202735(JP, A)
			特開平05-218894(JP, A)
最終頁に続く			

(54) 【発明の名称】 ラジオ受信機

(57) 【特許請求の範囲】

【請求項1】

ロッドアンテナで受信した受信信号の中から選局を希望する周波数成分のみを抽出して検波処理を行うラジオ受信機において、

基準クロックの周期の整数倍の周期を有し互いに位相のずれた複数のパルス信号を出力するパルス発生回路と、

このパルス発生回路から出力された前記パルス信号で前記受信信号をサンプリングした結果に基づいて、前記受信信号の中から前記パルス信号と同一周波数成分のみを抽出するサンプリング同調回路とを備え、

前記サンプリング同調回路は、AM放送の受信時には、選択同調あるいは周波数変換することなく入力された前記受信信号の中から選局を希望する周波数成分のみを抽出し、

前記サンプリング同調回路の出力に基づいて検波処理を行うことを特徴とするラジオ受信機。

【請求項2】

請求項1において、

前記受信信号を低周波のFM中間周波信号に変換するFMフロントエンド部と、

前記FM中間周波信号に対して検波処理を行うFM検波部と、

FM放送の受信時には前記FMフロントエンド部の出力を前記サンプリング同調回路に導いて前記FMフロントエンド部の出力の中から予め定めた中間周波数成分のみを抽出して前記FM検波部に供給し、AM放送の受信時には前記受信信号を選択同調あるいは周波

10

20

数変換することなく前記サンプリング同調回路に導く受信切換手段と、

F M放送の受信時には予め定めた一定周波数の前記基準クロックを出力し、A M放送の受信時には選局を希望する周波数に対応した周波数の前記基準クロックを出力する基準クロック発生回路と、

をさらに備えることを特徴とするラジオ受信機。

【請求項 3】

請求項 1 または 2 において、

A M放送の受信時に、選局を希望する周波数に応じた周波数の局部発振信号を出力する局部発振回路と、

A M放送の受信時に、前記サンプリング同調回路の出力を前記局部発振信号に基づいて低周波の A M中間周波数に変換する周波数変換器とを備え、

A M放送の受信時には、前記基準クロックの周波数と前記局部発振信号の周波数とを連動して変化させることを特徴とするラジオ受信機。

【請求項 4】

請求項 1 ～ 3 のいずれかにおいて、

前記サンプリング同調回路は、前記パルス発生回路から出力される各パルス信号に対応して設けられた各パルス信号に同期して前記受信信号の信号レベルに応じた電荷を蓄積する複数のキャパシタを備えることを特徴とするラジオ受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、基準クロックと同一周波数成分のみを抽出するサンプリング同調回路を含んで構成したラジオ受信機に関する。

【0002】

【従来の技術】

ラジオ受信機の内部には、所望の周波数電波のみを選局できるように同調回路が設けられている。ただし、同調回路を 1 つ設けただけでは、周波数の選択性がよくなく雑音を完全に除去できないため、受信機内部に複数の同調回路を設けることも多い。例えば、スーパーヘテロダイン方式の A M受信機では、アンテナ入力回路、高周波増幅回路および中間周波増幅回路の内部にそれぞれ同調回路を設けている。

【0003】

【発明が解決しようとする課題】

ところで、カーラジオのように A Mラジオ受信機のアンテナをロッドアンテナで構成すると、このアンテナは容量性であることから、アンテナの長短によって容量が変化し、アンテナ入力回路に同調回路を設けても、うまく同調を取ることができない。このため、ラジオ受信機の初段に同調回路を設けずに、アンテナからの高周波信号を非同調のまま F E T で受けて増幅し、F E T の後段側で同調を取るようにした回路も提案されている。しかしながら、ラジオ受信機の初段で同調を取らない場合には、後段側に設けた同調回路に種々の周波数電波が入力されるため、所望の周波数成分が妨害されて精度よく抽出できなくなる。

【0004】

また、従来の A M / F M兼用ラジオ受信機は、A M受信用と F M受信用にそれぞれ別々に同調回路を設けるのが一般的であり、部品点数が多くなって受信機の小型化を妨げる要因になっていた。

【0005】

さらに、従来の同調回路は、L C共振回路を含んで構成するのが一般的であり、同調周波数が変化しても Q を常に一定にしている。このため、同調周波数が高くなるほど帯域幅が広くなり、同調周波数に応じて帯域幅が変化するという問題があった。

【0006】

本発明は、このような点に鑑みて創作されたものであり、その目的は広帯域にわたって高

10

20

30

40

50

精度の同調が可能で、かつＡＭ受信用としてもＦＭ受信用としても利用できる同調回路を備えたラジオ受信機を提供することにある。

【０００７】

【課題を解決するための手段】

上述した課題を解決するために、請求項１のラジオ受信機は、受信機内部にサンプリング同調回路を設け、アンテナで受信した受信信号をサンプリング同調回路に入力し、受信信号の中から基準クロックと同一の周波数成分のみを抽出する。これにより、従来のようなＬＣ共振回路を用いずに同調回路を構成でき、アンテナの容量による影響を受けることがなくなる。したがって、アンテナをサンプリング同調回路に直接接続できる。

【０００８】

10

請求項２のラジオ受信機は、パルス発生回路から出力される各パルス信号に対応して複数のキャパシタを設け、これらキャパシタに、各パルス信号に同期して受信信号の信号レベルに応じた電荷を蓄積する。これらキャパシタの一端を相互に接続して出力端子に導くことにより、パルス信号と同一周波数成分のみが抽出される。

【０００９】

請求項３のラジオ受信機は、ＡＭ放送を受信可能な受信機であり、サンプリング同調回路を例えばアンテナに直接接続し、アンテナで受信した受信信号の中から選局を希望する周波数成分のみを抽出する。

【００１０】

請求項４のラジオ受信機は、ＦＭ放送を受信可能なスーパーヘテロダイン方式の受信機であり、ＦＭフロントエンド部の出力をサンプリング同調回路に入力して中間周波数（例えば１０．７ＭＨｚ）成分のみを抽出し、サンプリング同調回路の出力をＦＭ検波部に入力する。

20

【００１１】

請求項５のラジオ受信機は、ＡＭ放送とＦＭ放送を受信可能な受信機であり、どちらを受信するかによってサンプリング同調回路の入力を切り換える。具体的には、ＦＭ放送の受信時には、ＦＭフロントエンド部で周波数変換を行った結果であるＦＭ中間周波信号をサンプリング同調回路に入力し、サンプリング同調回路を中間周波フィルタとして利用する。一方、ＡＭ放送の受信時には、アンテナで受信した受信信号をそのままサンプリング同調回路に入力して選局を希望する周波数に同調させる。また、ＦＭ放送受信時には、基準クロックの周波数を固定にし、ＡＭ放送受信時には、基準クロックの周波数を選局を希望する周波数に合わせて変化させる。

30

【００１２】

請求項６のラジオ受信機は、ＡＭ放送を受信可能なスーパーヘテロダイン方式の受信機であり、サンプリング同調回路に入力される基準クロックの周波数と、中間周波数に変換する際に用いる局部発振信号の周波数とを連動して変化させるため、従来問題とされたトラッキングエラーが起きなくなる。

【００１３】

【発明の実施の形態】

以下、本発明を適用したラジオ受信機について、図面を参照しながら具体的に説明する。

40

【００１４】

図１はラジオ受信機の一実施形態のブロック図である。同図に示すように、本実施形態のラジオ受信機は、ＦＭ放送を受信するＦＭ受信部１と、ＡＭ放送を受信するＡＭ受信部２とを備えている。ＦＭ受信部１は、高周波増幅回路１０１、混合回路１０２、局部発振回路１０３、選局回路１０４、中間周波増幅回路１０５、ＦＭ検波回路１０６、ステレオ復調回路１０７、ディエンファシス回路１０８Ｌ、１０８Ｒ、低周波増幅回路１０９Ｌ、１０９Ｒ、およびスピーカ１１０Ｌ、１１０Ｒを含んで構成されている。一方、ＡＭ受信部２は、高周波増幅回路２０１、混合回路２０２、局部発振回路２０３、選局回路２０４、中間周波増幅回路２０５、ＡＭ検波回路２０６、低周波増幅回路２０７、およびスピーカ２０８を含んで構成されている。

50

【 0 0 1 5 】

また、図 1 に示すラジオ受信機は、アンテナ 3、クロック発生回路 4、サンプリング同調回路 5、および同調発振回路 6 を備えており、これらは F M 受信部 1 と A M 受信部 2 の双方で利用される。

【 0 0 1 6 】

次に、F M 受信部 1 と A M 受信部 2 の構成および動作について詳細に説明する。

【 0 0 1 7 】

(1) F M 受信部の構成および動作について

F M 受信部 1 の高周波増幅回路 1 0 1 は、アンテナ 3 で受信した放送波のうち特定の帯域の放送波を選択的に増幅する。混合回路 1 0 2、局部発振回路 1 0 3 および選局回路 1 0 4 は周波数変換器を構成しており、高周波増幅回路 1 0 1 から出力される周波数 f_c の搬送波信号と局部発振回路 1 0 3 から出力される周波数 f_L の局部発振信号とを混合し、変調内容を変えずに周波数変換を行って $f_L - f_c$ の中間周波信号を出力する。F M 放送を受信する場合には、中間周波信号の周波数は例えば 1 0 . 7 M H z に設定される。この周波数は、F M 放送の受信時は常に固定である。

【 0 0 1 8 】

図 2 は、局部発振回路 1 0 3 と選局回路 1 0 4 の詳細構成を示すブロック図であり、P L L 周波数シンセサイザ方式の電子選局を行う例を示している。基準発振器 3 0 1 から出力された基準発振信号はプリスケアラ 3 0 2 で例えば 4 分周されて局部発振回路 1 0 3 内の位相比較器 3 0 3 に入力される。また、局部発振回路 1 0 3 内の電圧制御発振回路 (V C O) 3 0 4 から出力された局部発振信号は、プリスケアラ 3 0 5 に入力されて例えば 4 分周された後、プログラマブルカウンタ 3 0 6 で選局周波数に応じた分周比で分周されて位相比較器 3 0 3 に入力される。位相比較器 3 0 3 は、プリスケアラ 3 0 2 の出力の位相とプログラマブルカウンタ 3 0 6 の出力の位相とを比較し、位相差に応じた電圧をローパスフィルタ 3 0 7 を介して電圧制御発振回路 3 0 4 に入力する。

【 0 0 1 9 】

以上により、電圧制御発振回路 3 0 4 から出力される局部発振信号は基準発振信号に同期するように制御される。また、制御回路 3 0 8 は、プログラマブルカウンタ 3 0 6 に分周比を設定するとともに、表示部 3 0 9 に選局周波数などの各種情報を表示させる。

【 0 0 2 0 】

図 1 に示す混合回路 1 0 2 の出力はスイッチ S W 1 に入力される。スイッチ S W 1 は、F M 放送の受信時には接点 p 側に設定され、A M 放送の受信時には接点 q 側に設定される。したがって、F M 放送の受信時には、混合回路 1 0 2 の出力はサンプリング同調回路 5 に入力される。サンプリング同調回路 5 は、混合回路 1 0 2 の出力の中から中間周波数成分のみを抽出する。

【 0 0 2 1 】

図 3 は、サンプリング同調回路 5 の詳細構成を示す回路図である。同図に示すように、サンプリング同調回路 5 は、1 6 出力を有するリングカウンタ 4 0 1 と、リングカウンタ 4 0 1 の各出力に接続される M O S トランジスタ 4 0 2 と、各 M O S トランジスタ 4 0 2 のドレイン端子に接続されるコンデンサ 4 0 3 と、並列接続された抵抗 4 0 4 およびコンデンサ 4 0 5 とを含んで構成されている。

【 0 0 2 2 】

図 4 は、リングカウンタ 4 0 1 の出力変化を示す波形図である。同図に示すように、リングカウンタ 4 0 1 は、図 1 のクロック発生回路 4 から出力される基準クロックの 1 6 周期に 1 回の割合でパルスを出力する。より詳細には、リングカウンタ 4 0 1 は各出力端子から基準クロックの 1 6 倍の周期を有するパルスを出力する。また、各出力端子から出力されるパルスの位相を基準クロックの 1 クロック分ずつずらしている。

【 0 0 2 3 】

リングカウンタ 4 0 1 の各出力は、図 3 に示すように、対応する M O S トランジスタ 4 0 2 のゲート端子に入力される。リングカウンタ 4 0 1 の各出力端子から出力されるパルス

10

20

30

40

50

の位相は互いにずれているため、M O S トランジスタ 4 0 2 がオンする時期もそれぞれ異なっており、M O S トランジスタ 4 0 2 に接続されたコンデンサ 4 0 3 は、M O S トランジスタ 4 0 2 のオン・オフに応じて充放電を繰り返す。

【 0 0 2 4 】

例えば、サンプリング同調回路 5 に基準クロックを 1 6 分周した信号と周波数が等しい信号 V_{in} が入力された場合には、図 3 の a 点の電圧は図 4 のように階段状に変化する。一方、基準クロックを 1 6 分周した信号と異なる周波数の信号がサンプリング同調回路 5 に入力された場合には、各周期ごとに図 3 の a 点の電圧が変化するため、やがて a 点の電位はゼロ電位に収束する。このように、図 3 のようなサンプリング同調回路を構成することにより、リングカウンタ 4 0 1 の出力周波数、すなわち基準クロックの $1 / 16$ の周波数と等しい周波数成分のみを抽出することができる。

10

【 0 0 2 5 】

なお、図 3 の a 点のラインはインピーダンスが高いため、入力インピーダンスが低い後段の回路に直接接続すると出力波形をそのままの形で取り出すことができない。このため、a 点のラインを図 3 のように F E T 4 0 6 でいったん受けて、この F E T 4 0 6 のソース端子を後段の回路に接続するのが望ましい。なお、図 3 のキャパシタ 4 0 7 は、混合回路 1 0 2 の出力 V_{in} に含まれる直流分をカットするためのものであり、抵抗 4 0 8 および 4 0 9 は F E T 4 0 6 に適当なバイアスを与えるためのものである。

【 0 0 2 6 】

このように、サンプリング同調回路 5 は、リングカウンタ 4 0 1 や M O S トランジスタ 4 0 2 などの半導体化しやすい部品のみで構成されているため、回路全体を容易にチップ化することができる。また、図 3 の回路では、リングカウンタ 4 0 1 の出力数を増やして 1 周期内のサンプリング数を増やすことにより、同調精度を容易に上げることができる。逆に、高精度の同調が不要の場合には、1 周期内のサンプリング数を減らせばよく、サンプリング数を減らすことで回路規模を削減できる。

20

【 0 0 2 7 】

また、図 3 に示すサンプリング同調回路 5 は、デジタル的に同調を行うため、構成部品の温度特性等の影響を受けることがなく、常に安定した精度で同調を行える。さらに、増幅回路を持たないため、発振するおそれもない。

【 0 0 2 8 】

サンプリング同調回路 5 に入力される基準クロックは図 1 に示すクロック発生回路 4 で生成される。クロック発生回路 4 は、電圧制御発振回路 (V C O) 4 5 1 と、プログラマブルカウンタ (P C) 4 5 2 と、基準発振器 4 5 3 と、位相比較器 4 5 4 と、ローパスフィルタ (L P F) 4 5 5 とを含んで構成されている。電圧制御発振回路 4 5 1 は基準クロックを出力し、プログラマブルカウンタ 4 5 2 は予め設定された分周比で基準クロックを分周する。位相比較器 4 5 4 は、プログラマブルカウンタ 4 5 2 の出力と、基準発振器 4 5 3 からの基準発振信号とを位相比較し、位相差に応じた電圧をローパスフィルタ 4 5 5 を介して電圧制御発振回路 4 5 1 に入力する。電圧制御発振回路 4 5 1 は、ローパスフィルタ 4 5 5 の出力電圧に応じて基準クロックの周波数を変更し、基準クロックが基準発振信号に同期するように制御する。

30

【 0 0 2 9 】

このように、プログラマブルカウンタ 4 5 2 の分周比が任意に設定可能なクロック発生回路 4 とサンプリング同調回路 5 とを組み合わせることにより、同調周波数の変更を容易に行うことができ、かつ所望の同調周波数を正確に設定することができる。また、図 3 に示すサンプリング同調回路 5 の Q は、 $Q = \pi f C R N$ (C はキャパシタ 4 0 3 の静電容量、 R は抵抗 4 0 4 の抵抗値、 N はサンプリング数) で表され、基準クロックの周波数が高くなるほど Q が大きくなるため、同調周波数を変更しても帯域幅 $\Delta f = f / Q$ を常に一定にでき、広範囲の周波数に対して同精度で同調を行える。

40

【 0 0 3 0 】

サンプリング同調回路 5 を通過した 1 0 . 7 M H z の中間周波信号は、図 1 に示すように

50

、中間周波増幅回路 105 で増幅された後に FM 検波回路 106 に入力される。FM 検波回路 106 は、中間周波信号を変調前のステレオ複合信号に変換する。このステレオ複合信号は、L 信号成分と、R 信号成分と、19 kHz のパイロット信号とを合成したものである。このステレオ複合信号はステレオ復調回路 107 に入力されて L 信号と R 信号とに分離再生される。

【0031】

図 5 はステレオ復調回路 107 の詳細構成を示すブロック図である。同図に示すように、ステレオ復調回路 107 は、プリアンプ 501 と、位相比較器 502 と、ローパスフィルタ 503 と、DC アンプ 504 と、分周器 505 ~ 508 と、スイッチング回路 509 とを含んで構成され、DC アンプ 504 の出力は同調発振回路 6 に入力される。同調発振回路 6 は、後述するように所定周波数、例えば 456 kHz で発振動作を行い、その発振出力は分周器 505 に入力される。分周器 505 ~ 507 は同調発振回路 6 の出力を分周して 38 kHz の正弦波信号を生成し、分周器 508 はさらに 2 分周して 19 kHz の正弦波信号を生成する。位相比較器 502 は、ステレオ複合信号に含まれるパイロット信号と分周器 508 の出力とを位相比較し、位相差に応じた電圧を出力する。この出力はローパスフィルタ 503 を介して DC アンプ 504 に入力される。

10

【0032】

図 6 はステレオ復調回路 107 内の各部の信号波形図の一例であり、図 6 (a) はプリアンプ 501 に入力されるステレオ複合信号の波形、図 6 (b) は分周器 507 の出力の波形、図 6 (c) は分周器 507 の出力の位相を半周期ずらした信号の波形、図 6 (d) はスイッチング回路 509 から出力される L 信号の波形、図 6 (e) はスイッチング回路 509 から出力される R 信号の波形を示している。

20

【0033】

図 6 (a) に示すように、ステレオ復調回路 107 に入力されるステレオ複合信号は、L 信号と R 信号を 38 kHz の副搬送波で変調したものである。このため、ステレオ復調回路 107 内部の分周器 505 ~ 507 で 38 kHz のスイッチング信号を生成し、生成したスイッチング信号に同期してステレオ複合信号を取り込むことで、図 6 (d) および (e) のように、L 信号と R 信号を取り出すことができる。なお、図 6 (d)、(e) では、説明を簡略化するために、L 信号を正弦波で、R 信号を矩形波で表している。

【0034】

図 7 は図 1 に示す同調発振回路 6 の中に含まれる GIC (Generalized Impedance Converter) の動作原理を説明する原理図である。同図に示すように、GIC 600 は、2 個のオペアンプ 601 および 602 と、5 個のインピーダンス $Z_1 \sim Z_5$ とで構成され、図示の 1 - 1' 間のインピーダンス Z は (1) 式で表される。

30

【0035】

$$Z = (Z_1 \cdot Z_3 \cdot Z_5) / (Z_2 \cdot Z_4) \quad \dots (1)$$

インピーダンス Z_2 、 Z_4 のいずれかにキャパシタを、それ以外のインピーダンスに抵抗を割り当てることにより、図 7 の回路は等価的にインダクタンスと同じ性質を示す。

【0036】

図 8 は図 1 の同調発振回路 6 の詳細構成を示す回路図、図 9 は図 8 の等価回路図である。図 8 に示すように、抵抗 605 と 607 の間には FET 606 が接続され、この FET 606 のゲート電圧を制御することにより、FET 606 のドレイン - ソース間の抵抗値が可変制御される。この FET 606 のゲート端子には、図 1 に示すスイッチ SW2 が接続されている。このスイッチ SW2 は、FM 放送を受信する場合には接点 r 側に設定され、AM 放送を受信する場合には接点 s 側に設定される。接点 r 側のラインは、図 5 に示すようにステレオ復調回路 107 内部の DC アンプ 504 に接続されており、同調発振回路 6 は FM 放送の受信時には DC アンプ 504 の出力に応じて発振周波数を可変制御する。

40

【0037】

また、GIC 600 と並列にキャパシタ 608 が接続されて等価的な並列共振回路が構成されており、さらに、GIC 600 とキャパシタ 608 の一端には、FET 609 を介し

50

て入力抵抗 610 が接続されている。FET 609 のゲート端子にはスイッチ SW3 が接続され、このスイッチ SW3 は、FM 放送を受信する場合には接点 t 側に設定され、AM 放送を受信する場合には接点 u 側に設定される。

【0038】

FET 609 として、例えば n チャンネル - エンハンスメント型の MOSFET を用いた場合には、ゲート端子をローレベルにすると FET 609 はカットオフ状態となり、図 8 に示す同調発振回路 6 の入力抵抗 610 の抵抗値はみかけ上無限大になる。

【0039】

ところで、図 8 に示す同調発振回路 6 の Q は (2) 式で表される。

【0040】

$Q = R / (\omega L)$

... (2)

ただし、R は入力抵抗 610 の抵抗値、L は GIC 600 のインダクタンスを示している。同調発振回路 6 を発振動作させたい場合には、(2) 式に示す Q を所定値以上に設定する必要がある。したがって、図 8 に示すスイッチ SW3 を接点 t 側に設定して入力抵抗 610 の抵抗値を無限大にすると、Q も無限大になり、同調発振回路 6 は安定に発振動作を行う。したがって、この状態で FET 606 のゲート電圧を制御することにより、同調発振回路 6 は、FM 放送の受信時には電圧制御発振回路として機能する。

【0041】

なお、図 8 に示す同調発振回路 5 では、FET 609 をオン・オフさせることにより入力抵抗 610 の抵抗値をみかけ上変化させているが、FET 609 を設ける代わりに、入力抵抗 610 として可変抵抗を用いてその抵抗値を調整してもよい。

【0042】

また、同調発振回路 6 の出力 V_{out} には、図 1 に示すようにスイッチ SW4 が接続され、このスイッチ SW4 は FM 放送の受信時には接点 v 側に設定される。したがって、同調発振回路 6 の出力はスイッチ SW4 の接点 v を通って図 5 に示したステレオ復調回路 107 内部の分周回路 505 に入力される。

【0043】

ステレオ復調回路 107 で分離再生された L 信号および R 信号は、図 1 に示すようにそれぞれ別々にディエンファシス回路 108 L、108 R に入力され、高域部を減衰させて SN 比の改善を図った後、低周波増幅回路 109 L、109 R を経てスピーカ 110 L、110 R から音声出力される。

【0044】

(2) AM 受信部の構成および動作について

AM 放送を受信する場合には、図 1 に示すスイッチ SW1 は接点 q 側に設定される。したがって、アンテナ 3 で受信した受信信号はスイッチ SW1 を介してサンプリング同調回路 5 に入力される。上述したように、サンプリング同調回路 5 は、受信信号の中から基準クロックと同一周波数成分のみを抽出する。なお、FM 放送を受信する場合は、クロック発生回路 4 から出力される基準クロックの周波数は常に固定に設定されるが、AM 放送を受信する場合は、選局する周波数に応じて基準クロックの周波数を変化させる必要がある。より具体的には、AM 受信時には、基準クロックの周波数は選局を希望する周波数の 16 倍 (サンプリング数 N が「16」の場合) の周波数に設定される。

【0045】

サンプリング同調回路 5 の出力は、混合回路 202、局部発振回路 203 および選局回路 204 からなる周波数変換器に入力され、例えば 450 kHz の中間周波信号に変換される。局部発振回路 203 は、FM 受信部 1 の局部発振回路 103 と同じように構成され、不図示の電圧制御発振回路 (VCO) から出力される局部発振信号を不図示の基準発振器から出力される基準発振信号に同期させる処理を行う。選局回路 204 は、AM 放送の周波数範囲 (例えば 530 ~ 1700 kHz) の中で選局を行う。

【0046】

なお、サンプリング同調回路 5 の同調周波数と、局部発振信号の発振周波数とは連動して

10

20

30

40

50

変化し、例えば周波数 f の放送波を受信する場合は、サンプリング同調回路 5 の同調周波数は f に設定され、局部発振信号の発振周波数は例えば $f + 450 \text{ kHz}$ に設定される。

【0047】

混合回路 202 から出力された中間周波信号は、図 8 に詳細を示す同調発振回路 6 に入力される。AM 放送の受信時には、図 8 に示すスイッチ SW3 が接点 u 側に設定されて FET 609 がオンし、混合回路 202 からの中間周波信号は入力抵抗 610 を介して抵抗 603 の一端に印加される。また、スイッチ SW2 は接点 s 側に設定され、FET 606 のゲート端子には、抵抗 7 および 8 の分圧比で定まる電圧が印加される。したがって、抵抗 7 および 8 の分圧比を予め調整しておくことで、図 8 に示した同調発振回路 6 は、FET 609 を介して入力された信号の中から 450 kHz の中間周波信号のみを抽出する同調動作を行う。

10

【0048】

また、AM 放送の受信時には、図 1 に示すスイッチ SW4 は接点 w 側に設定され、同調発振回路 6 を通過した信号はスイッチ SW4 の接点 w を介して中間周波増幅回路 205 に入力されてゲイン調整が行われた後に AM 検波回路 206 に入力される。AM 検波回路 206 は、ダイオード等を用いて中間周波信号を低周波信号に変換し、変換した低周波信号は低周波増幅回路 207 で増幅されてスピーカ 208 から音声出力される。

【0049】

このように、本実施形態では、AM 放送波の選択同調をサンプリング同調回路 5 を用いて行っており、従来のような LC 共振回路を利用した同調を行っていないため、アンテナの容量による影響を受けることがない。したがって、カーラジオ等のようにロードアンテナをサンプリング同調回路 5 に直接接続することも可能であり、周波数変換器や中間周波増幅回路 205 などの後段側の回路に不要な妨害電波が混入するおそれもなくなる。また、AM 放送を受信する際には、PLL 制御によって、サンプリング同調回路 5 の同調周波数すなわち基準クロックの周波数と局部発振回路 203 から出力される局部発振信号の周波数とを連動して変化させるため、混合回路 202 から出力される中間周波信号の周波数を常に一定にすることができる。したがって、従来問題とされたトラッキングエラーが起きなくなる。

20

【0050】

また、本実施形態では、サンプリング同調回路 5 を FM 放送の受信時には中間周波フィルタとして利用し、AM 放送の受信時には初段の選択同調回路として利用するため、中間周波フィルタや選択同調回路を別個に設ける必要がなくなる。同様に、同調発振回路 6 を FM 放送の受信時にはステレオ復調用の電圧制御発振回路として利用し、AM 放送の受信時には中間周波フィルタとして利用するため、電圧制御発振回路や中間周波フィルタを別個に設ける必要がなくなり、構成部品を削減できるとともに、受信機の小型化が可能となる。

30

【0051】

上述した実施形態では、AM / FM 兼用ラジオ受信機の構成を示したが、AM 専用ラジオ受信機、あるいは FM 専用ラジオ受信機の場合にも本発明は適用可能である。例えば、AM 専用ラジオ受信機の場合、図 1 に示す FM 受信部 1 を省略し、図 1 の並列接続された抵抗 10 とキャパシタ 11 の一端をサンプリング同調回路 5 に直接接続すればよい。一方、FM 専用ラジオ受信機の場合、図 1 に示す AM 受信部 2 を省略し、図 1 の混合回路 102 の出力をサンプリング同調回路 5 に直接入力すればよい。また、FM 受信時には、クロック発生回路 4 から出力される基準クロックの周波数は常に一定であるため、プログラマブルカウンタ 452 の代わりに、分周比が固定の分周器を用いてもよい。

40

【0052】

また、上述した実施形態では、スーパーヘテロダイン方式のラジオ受信機の一例について説明したが、本発明は、スーパーヘテロダイン方式以外のラジオ受信機にも適用可能である。例えば、アンテナ 3 で受信した FM 放送波を、中間周波信号に変換することなくサンプリング同調回路 5 に入力して選択同調処理を行い、サンプリング同調回路 5 の出力に基

50

づいて検波処理を行った後、検波して得られたステレオ復調信号をL信号とR信号に分離再生する際に、図1に示した同調発振回路6を用いてもよい。あるいは、アンテナ3で受信したAM放送波をサンプリング同調回路5で選択同調した後、中間周波信号に変換することなく図1に示す同調発振回路6に入力してもよい。

【0053】

なお、図3に示したサンプリング同調回路5において、MOSトランジスタ402の代わりに、図10に示すようにCMOS構成のトランジスタ402'を用いてもよい。CMOS構成のトランジスタ402'を用いた場合には、寄生容量の影響を受けにくくなる。また、サンプリング同調回路5を構成する全素子をCMOSプロセスで形成できるため、チップ化する場合のプロセスを簡易化できる。

10

【0054】

【発明の効果】

以上詳細に説明したように、本発明によれば、アンテナで受信した受信信号を基準クロックでサンプリングし、受信信号の中から基準クロックと同一周波数成分のみを抽出するため、従来のようにLC共振回路を用いずに同調回路を構成できる。したがって、アンテナの容量による影響を受けることなく、アンテナを直接同調回路に接続して所望の周波数に同調させることができる。また、デジタル的な同調処理を行うため、構成部品の温度特性等の影響を受けることがない。さらに、基準クロックの周波数を変えるだけで同調周波数を変更でき、かつ同調周波数に応じてQが変化するため、広帯域にわたって同一精度で同調を行うことができる。

20

【図面の簡単な説明】

【図1】ラジオ受信機の一実施形態のブロック図である。

【図2】局部発振回路と選局回路の詳細構成を示すブロック図である。

【図3】中間周波フィルタの詳細構成を示す回路図である。

【図4】リングカウンタの出力変化を示す波形図である。

【図5】ステレオ復調回路の詳細構成を示すブロック図である。

【図6】(a)～(e)はステレオ復調回路内の各部の信号波形図である。

【図7】同調発振回路の中に含まれるGICの動作原理を説明する原理図である。

【図8】同調発振回路の詳細構成を示す回路図である。

【図9】図8の等価回路図である。

30

【図10】サンプリング同調回路の内部で使用するCMOS構成のトランジスタの一例を示す図である。

【符号の説明】

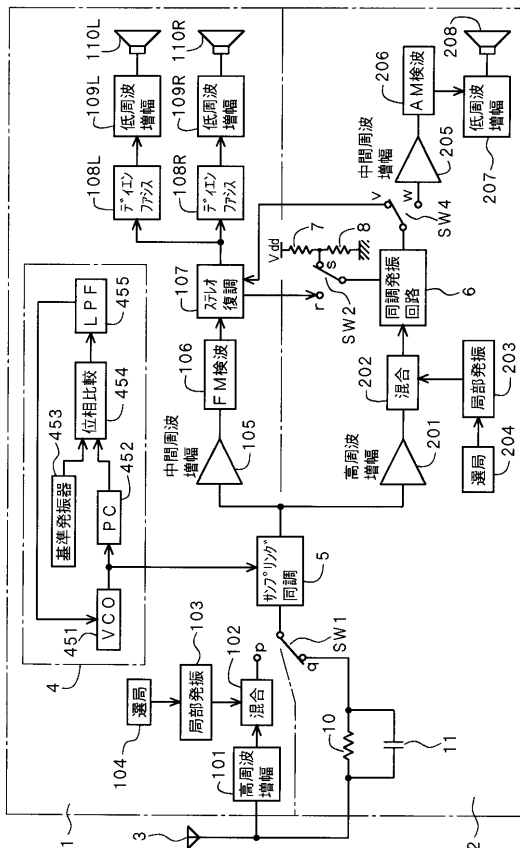
- 1 FM受信部
- 2 AM受信部
- 3 アンテナ
- 4 クロック発生回路
- 5 サンプリング同調回路
- 6 同調発振回路
- 101 高周波増幅回路
- 102 混合回路
- 103 局部発振回路
- 104 選局回路
- 105 中間周波増幅回路
- 106 FM検波回路
- 107 ステレオ復調回路
- 108 L、108 R ディエンファシス回路
- 109 L、109 R 低周波増幅回路
- 110 L、110 R スピーカ
- 201 同調回路

40

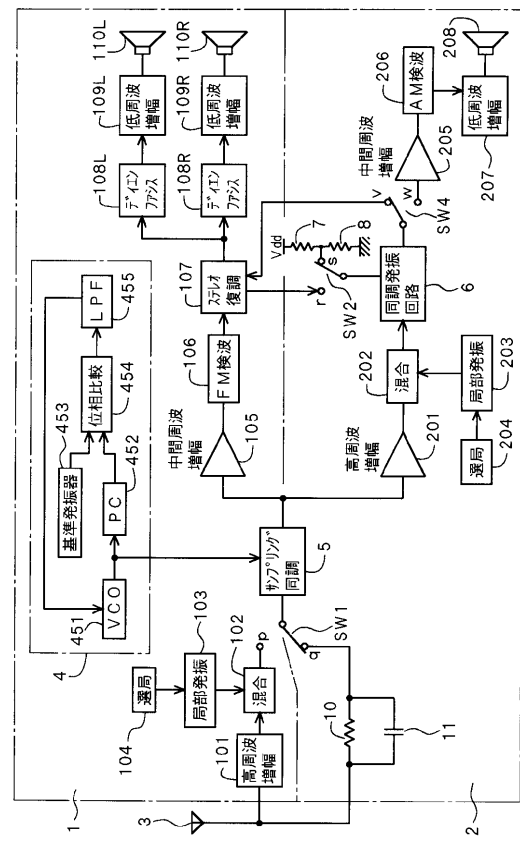
50

- 202 混合回路
- 203 局部発振回路
- 204 選局回路
- 205 中間周波増幅回路
- 206 A M 検波回路
- 207 低周波増幅回路
- 208 スピーカ

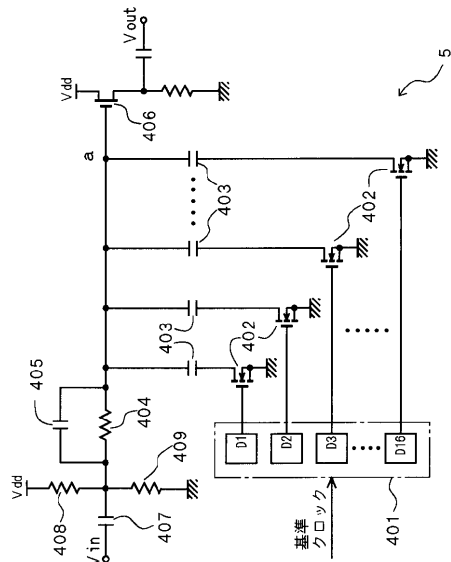
【図 1】



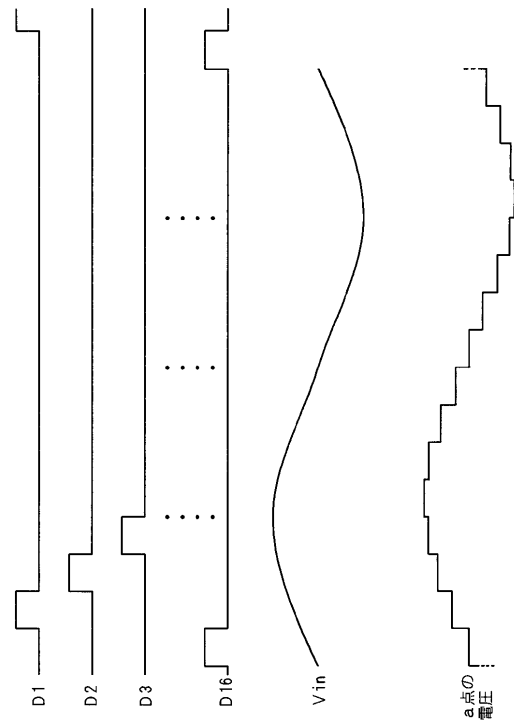
【図 2】



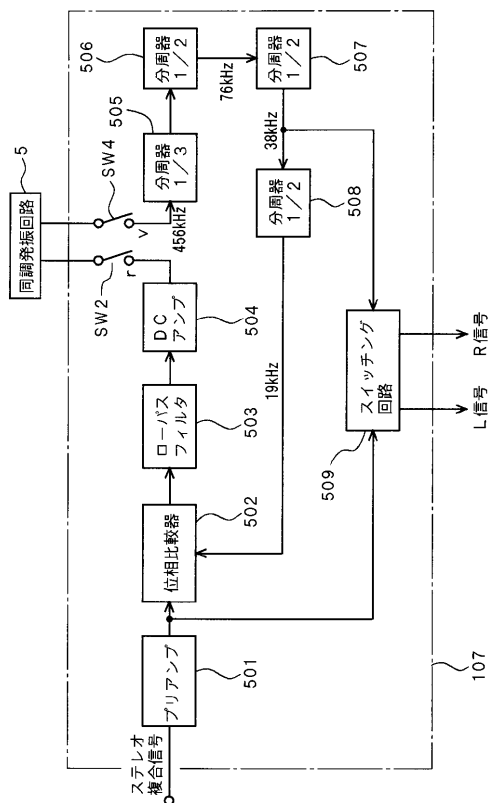
【図 3】



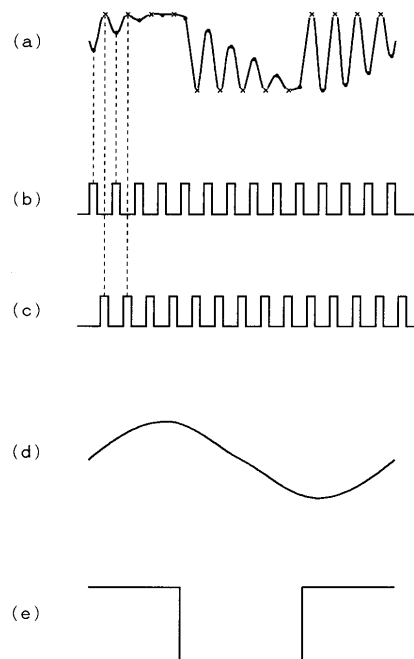
【図 4】



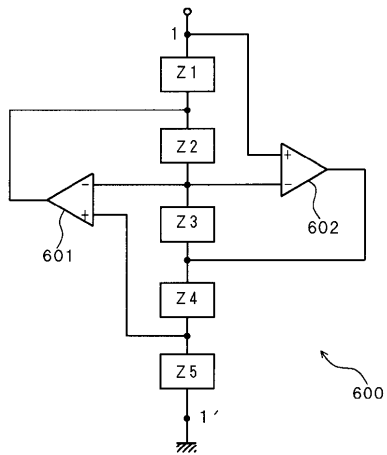
【図 5】



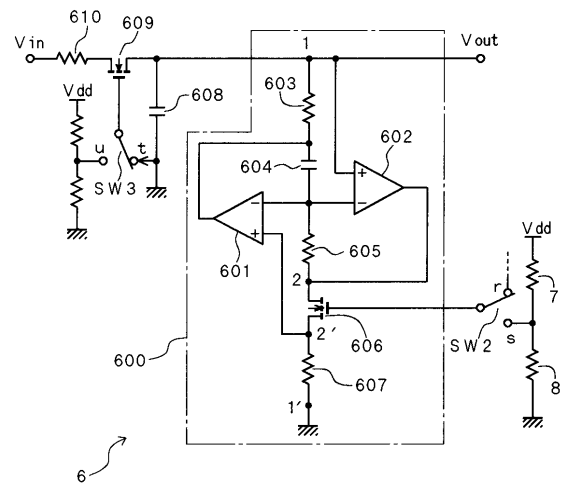
【図 6】



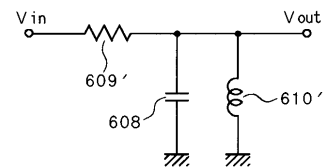
【図 7】



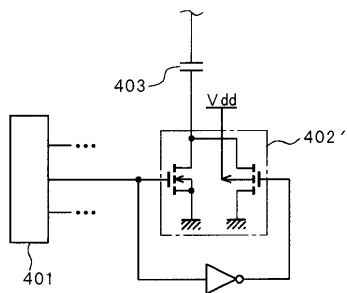
【図 8】



【図 9】



【図 10】



フロントページの続き

(58)調査した分野(Int.Cl.⁷, D B 名)

H04B 1/16