

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成19年3月1日(2007.3.1)

【公開番号】特開2000-216303(P2000-216303A)

【公開日】平成12年8月4日(2000.8.4)

【出願番号】特願2000-8115(P2000-8115)

【国際特許分類】

H 01 L 23/32 (2006.01)

【F I】

H 01 L 23/32

D

【手続補正書】

【提出日】平成19年1月17日(2007.1.17)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】回路基板と、前記回路基板に電気的に接続されたVLSIモジュールと、前記回路基板に取り付けられ前記VLSIモジュールの周囲を取り囲む位置決めフレームと、前記VLSIモジュールに接続され、前記位置決めフレームに対して位置決めされ、それによって前記回路基板への電気的接続のために前記VLSIモジュールに負荷を与える負荷分散器と、前記負荷分散器及び前記VLSIモジュールに負荷を印加し、それによって前記VLSIモジュールを前記回路基板に電気的に接続する圧力とともに、前記負荷分散器に取り付けられているオーバーヘッド・クランプと、を備えていることを特徴とするVLSIモジュール・アセンブリ。

【請求項2】前記負荷分散器はヒートシンクを備え、前記VLSIモジュールが充分に低い抵抗の熱経路で熱的に前記ヒートシンクと結合していることを特徴とする、請求項1に記載のVLSIモジュール・アセンブリ。

【請求項3】前記ヒートシンクは、さらにヒートシンク・ベースを備え、前記ヒートシンク・ベースに取り付けられた少なくとも一つのヒートフィンを備え、それによって前記VLSIモジュールから前記ヒートシンク・ベース及び前記ヒートフィンに熱を転送していることを特徴とする請求項2に記載のVLSIモジュール・アセンブリ。

【請求項4】前記位置決めフレームと前記回路基板との間、及び前記位置決めフレームと前記負荷分散器との間で、前記VLSIモジュールからの電磁妨害を減衰する電磁妨害ガスケットと、前記位置決めフレームに取り付けられ、それによって前記VLSIモジュールからの電磁妨害を減衰する前記回路基板と、前記VLSIモジュールに接続され、それによって前記VLSIモジュールからの電磁妨害を減衰する前記負荷分散器と、をさらに備えていることを特徴とする請求項1に記載のVLSIモジュール・アセンブリ。

【請求項5】回路基板と、前記回路基板に半田付けされているVLSIモジュールと、前記VLSIモジュールの周囲を取り囲むように形成された位置決めフレームと、前記位置決めフレームに位置合わせされたヒートシンクと、前記ヒートシンク、及び前記位置決めフレームに取付けられ、前記位置決めフレームが前記プリント回路基板に取り付けられ、それによって前記ヒートシンクを前記半田付けされたVLSIモジュールに接続し、前記ヒートシンクにより前記半田付けされたVLSIモジュールからの熱を吸収するオーバーヘッド・クランプと、を備えているVLSIモジュール・アセンブリ。

【請求項6】前記回路基板に取り付けられた間挿ソケットアセンブリをさらに備え、前記VLSIモジュールと位置合わせされ接続され、それによって前記VLSIモジュール

の前記回路基板への電気的接続を容易にしていることを特徴とする請求項1に記載のVLSIモジュール・アセンブリ。

【請求項7】回路基板及びVLSIモジュールを有するコンピュータシステムのためのVLSIモジュール・アセンブリを作成する方法であって、位置決めフレームを前記回路基板に取付け、前記VLSIモジュールの周囲を取囲むステップと、負荷分散器を前記VLSIモジュールに接続し、前記負荷分散器を前記位置決めフレームに位置合わせし、それによって前記回路基板への電気的接続のために前記VLSIモジュールに負荷をかけるステップと、前記負荷分散器及び前記VLSIモジュールに負荷を印加する圧力とともに、オーバーヘッド・クランプを前記負荷分散器に取付け、それによって前記VLSIモジュールを前記回路基板に電気的に接続するステップと、を備えている方法。

【請求項8】前記負荷分散器を接続する前記ステップは、前記負荷分散器をヒートシンクに置き換え、充分に低い抵抗の熱経路で前記ヒートシンクを前記VLSIモジュールに熱的に結合するステップをさらに備えていることを特徴とする請求項7に記載の方法。

【請求項9】前記位置決めフレームと前記回路基板との間、及び前記位置決めフレームと前記負荷分散器との間に電磁妨害ガスケットを挿入し、それによって前記VLSIモジュールからの電磁妨害を減衰させるステップと、前記位置決めフレームを前記回路基板に取り付け、それによって前記VLSIモジュールからの電磁妨害を減衰させるステップと、前記負荷分散器を前記VLSIモジュールに接続し、それによる前記VLSIモジュールからの電磁妨害を減衰させるステップと、をさらに備えていることを特徴とする請求項7に記載の方法。

【請求項10】間挿ソケット・アセンブリを前記回路基板に取り付け、前記間挿ソケット・アセンブリを前記VLSIモジュールに位置合わせし接続し、それによって前記VLSIモジュールの前記回路基板への電気的接続を容易にするステップをさらに備えていることを特徴とする請求項7に記載の方法。