

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7206130号
(P7206130)

(45)発行日 令和5年1月17日(2023.1.17)

(24)登録日 令和5年1月6日(2023.1.6)

(51)国際特許分類

F I

G 0 6 F 13/38 (2006.01)

G 0 6 F 13/38 3 2 0 A

G 0 6 F 3/08 (2006.01)

G 0 6 F 3/08 H

G 0 6 F 13/10 (2006.01)

G 0 6 F 13/10 3 1 0 E

G 0 6 F 13/38 3 5 0

請求項の数 14 (全15頁)

(21)出願番号	特願2019-34566(P2019-34566)	(73)特許権者	390019839
(22)出願日	平成31年2月27日(2019.2.27)		三星電子株式会社
(65)公開番号	特開2019-160307(P2019-160307 A)		S a m s u n g E l e c t r o n i c s C o . , L t d .
(43)公開日	令和1年9月19日(2019.9.19)		大韓民国京畿道水原市靈通区三星路12 9
審査請求日	令和4年1月28日(2022.1.28)		129, S a m s u n g - r o , Y e o n g t o n g - g u , S u w o n - s i
(31)優先権主張番号	62/641,246		, G y e o n g g i - d o , R e p u b l i c o f K o r e a
(32)優先日	平成30年3月9日(2018.3.9)	(74)代理人	100107766
(33)優先権主張国・地域又は機関	米国(US)		弁理士 伊東 忠重
(31)優先権主張番号	16/020,923	(74)代理人	100070150
(32)優先日	平成30年6月27日(2018.6.27)		弁理士 伊東 忠彦
(33)優先権主張国・地域又は機関	米国(US)	(74)代理人	100091214
早期審査対象出願			

最終頁に続く

(54)【発明の名称】 適応型インターフェイスストレージ装置

(57)【特許請求の範囲】

【請求項1】

第1コネクタと、

前記第1コネクタに接続された第1回路と、

前記第1回路に接続された第2回路と、

前記第2回路に接続された第2コネクタと、

を含み、

前記第1回路は、第1エンドポイントおよび第2エンドポイントを含み、

前記第2回路は、第1マルチプレクサであって、

第1マルチプレクサチャンネルであり、

前記第2コネクタに接続された、第1マルチプレクサチャンネル共通ポートと、

前記第1エンドポイントに接続された、第1マルチプレクサチャンネル第1選択可能ポートと、

接続されていない、第1マルチプレクサチャンネル第2選択可能ポートと、

を有する、第1マルチプレクサチャンネルと、

第2マルチプレクサチャンネルであり、

前記第2コネクタに接続された、第2マルチプレクサチャンネル共通ポートと、

前記第1エンドポイントに接続された、第2マルチプレクサチャンネル第1選択可能ポートと、

前記第2エンドポイントに接続された第2マルチプレクサチャンネル第2選択可能

10

20

ポートと、

を有する、第 2 マルチプレクサーチャンネルと、

を含む、装置であって、

前記装置は、第 1 状態または第 2 状態で動作するように構成されており、

前記第 1 状態では、前記第 1 マルチプレクサーチャンネル第 1 選択可能ポートが選択され、かつ、前記第 2 マルチプレクサーチャンネル第 1 選択可能ポートが選択されており、

前記第 2 状態では、前記第 1 マルチプレクサーチャンネル第 1 選択可能ポートが選択され、かつ、前記第 2 マルチプレクサーチャンネル第 2 選択可能ポートが選択されており、

前記装置は、

前記第 1 状態において、前記第 2 コネクタで、第 1 プロトコルに従って第 1 インターフェイスを提供し、かつ、

前記第 2 状態において、前記第 2 コネクタで、前記第 1 プロトコルとは異なる第 2 プロトコルに従って、第 2 インターフェイスを提供する、

ように構成されている、

装置。

【請求項 2】

前記第 1 プロトコルは、N V M e である、

請求項 1 に記載の装置。

【請求項 3】

前記第 2 プロトコルは、N V M e o F (N V M e o v e r F a b r i c s) である、

請求項 2 に記載の装置。

【請求項 4】

前記装置は、さらに、前記第 2 状態において、前記第 2 コネクタで、第 1 制御プレーンインターフェイスを提供するように構成されている、

請求項 1 に記載の装置。

【請求項 5】

前記第 1 エンドポイントは、4 レーンエンドポイントであり、

前記第 2 エンドポイントは、4 レーンエンドポイントであり、かつ、

前記第 1 マルチプレクサーチャンネル共通ポートおよび前記第 2 マルチプレクサーチャンネル共通ポートは、合わせて、2 つの入力レーンおよび 2 つの出力レーンを有する、

請求項 1 に記載の装置。

【請求項 6】

前記第 1 回路は、プログラマブル適応可能回路であり、構成ポートを有し、かつ、システム開始の時に、前記構成ポートを通じてビットファイルをロードするように構成されている、

請求項 1 に記載の装置。

【請求項 7】

前記装置は、さらに、

第 1 ビットファイルメモリと、

第 2 ビットファイルメモリと、

第 2 マルチプレクサーと、

を含み、

前記第 2 マルチプレクサーは、

前記構成ポートに接続された第 2 マルチプレクサー共通ポートと、

前記第 1 ビットファイルメモリに接続された第 2 マルチプレクサーの第 1 選択可能ポートと、

前記第 2 ビットファイルメモリに接続された第 2 マルチプレクサーの第 2 選択可能ポートと、

を有する、

請求項 6 に記載の装置。

10

20

30

40

50

【請求項 8】

前記第 1 状態では、前記第 2 マルチプレクサーの第 1 選択可能ポートが選択され、かつ、前記第 2 状態では、前記第 2 マルチプレクサーの第 2 選択可能ポートが選択される、請求項 7 に記載の装置。

【請求項 9】

前記第 2 コネクタは、U . 2 コネクタである、請求項 1 に記載の装置。

【請求項 10】

前記装置は、さらに、前記第 1 状態と前記第 2 状態との間を選択するための信号を受信するように構成されている状態制御入力、を含む、請求項 1 に記載の装置。

10

【請求項 11】

前記第 2 コネクタは、E 6 ピンを有する U . 2 コネクタであり、かつ、前記状態制御入力は、前記 E 6 ピンである、請求項 10 に記載の装置。

【請求項 12】

前記装置は、前記第 1 状態では、前記第 2 コネクタで、装置側 NVMe ストレージインターフェイスを提供し、かつ、前記第 2 状態では、前記第 2 コネクタで、装置側 NVMe o F ストレージインターフェイスを提供する、ように構成されている、請求項 1 に記載の装置。

20

【請求項 13】

シャーシと、請求項 1 乃至 12 いずれか一項に記載の装置と、を含む、システム。

【請求項 14】

前記装置は、さらに、前記第 1 状態と前記第 2 状態との間を選択するための信号を受信するように構成されている状態制御入力を含み、かつ、前記シャーシは、前記第 1 状態を選択する信号を前記状態制御入力へ供給するようにハードワイヤ処理されている、請求項 13 に記載のシステム。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は永久ストレージに関する。さらに詳細には、構成可能なストレージインターフェイスを有するストレージ装置に関する。

【背景技術】

40

【0002】

永久ストレージ装置は、多様なアプリケーションで使用されることができ、多様なインターフェイスと共に動作される。幾つかのアプリケーションで、多数の異なるインターフェイスが使用されるシステムにおいて異なるストレージインターフェイスをサポートするストレージ装置の在庫を維持することは不都合な可能性がある。

【0003】

従って、異なるストレージインターフェイスで動作することができるストレージ装置が必要である。

【先行技術文献】**【特許文献】**

50

【 0 0 0 4 】

【文献】米国特許第 9 , 7 6 7 , 8 5 6 号公報

米国特許第 9 , 7 9 8 , 6 3 6 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 5 】

本発明の目的は、異なるストレージインターフェイスで動作することができるストレージ装置を提供することである。

【課題を解決するための手段】

【 0 0 0 6 】

本発明の実施形態によれば、後端ストレージインターフェイスコネクタと、後端ストレージインターフェイスコネクタと連結される適応可能 (a d a p t a b l e) 回路と、適応可能回路と連結される第 1 ルーティング回路と、第 1 マルチプレクサーと連結される前端ストレージインターフェイスコネクタと、を含み、第 1 状態又は第 2 状態で動作し、第 1 状態において前端ストレージインターフェイスコネクタで第 1 ストレージプロトコルに従って第 1 装置側ストレージインターフェイスを提供し、第 2 状態において前端ストレージインターフェイスコネクタで第 1 ストレージプロトコルとは異なる第 2 ストレージプロトコルに従って第 2 装置側ストレージインターフェイスを提供する、ように構成される適応型インターフェイスストレージ装置が提供される。

【 0 0 0 7 】

一実施形態で、適応型インターフェイスストレージ装置は、第 1 P C I e (P e r i p h e r a l C o m p o n e n t I n t e r c o n n e c t e x p r e s s) エンドポイント (e n d p o i n t) 及び第 2 P C I e エンドポイントを含み、第 1 ルーティング回路は、前端ストレージインターフェイスコネクタと連結される第 1 マルチプレクサーチャンネル共通ポートを有する第 1 マルチプレクサーチャンネル、及び前端ストレージインターフェイスコネクタと連結される第 2 マルチプレクサーチャンネル共通ポート、第 1 P C I e エンドポイントと連結される第 1 選択可能 (s e l e c t a b l e) ポート、及び第 2 P C I e エンドポイントと連結される第 2 選択可能ポートを有する第 2 マルチプレクサーを含む第 1 マルチプレクサーである。

【 0 0 0 8 】

一実施形態で、第 1 マルチプレクサーチャンネルは、第 1 P C I e エンドポイントと連結される第 3 選択可能ポートを有する。

【 0 0 0 9 】

一実施形態で、第 1 マルチプレクサーチャンネルは、連結されない状態である第 4 選択可能ポートを有し、第 1 状態において第 3 選択可能ポートが選択され、第 2 状態において第 3 選択可能ポートが選択される。

【 0 0 1 0 】

一実施形態で、第 1 ストレージプロトコルは、N M V e である。

【 0 0 1 1 】

一実施形態で、適応可能回路は、前端ストレージインターフェイスコネクタの第 1 複数のコンダクターに連結され、第 2 状態で適応可能回路は、第 1 複数のコンダクターでイーサネットインターフェイスを提供するように構成される。

【 0 0 1 2 】

一実施形態で、第 2 ストレージプロトコルは、イーサネットインターフェイス上の N V M e o F (N V M e o v e r F a b r i c s) である。

【 0 0 1 3 】

一実施形態では、第 1 状態において、第 1 選択可能ポートが選択される。

【 0 0 1 4 】

一実施形態では、第 2 状態において、第 2 選択可能ポートが選択される。

【 0 0 1 5 】

10

20

30

40

50

一実施形態では、第2状態において、前端ストレージインターフェイスコネクタでP C I e制御プレーン (p l a n e) を提供するようにさらに構成される。

【0016】

一実施形態で、第1P C I eエンドポイントは、4レーンP C I eエンドポイントであり、第2P C I eエンドポイントは、4レーンエンドポイントであり、第2マルチプレクサーチャンネル共通ポートは、2つの入力レーンと2つの出力レーンを有する。

【0017】

一実施形態で、適応可能回路は、構成ポートを有しシステム開始の時に、構成ポートを通じてビットファイルをロードするように構成されるプログラマブル (p r o g r a m m a b l e) 適応可能回路である。

【0018】

一実施形態で、第1ルーティング回路は、第1マルチプレクサーであり、適応型インターフェイスストレージ装置は、第1ビットファイルメモリと、第2ビットファイルメモリと、構成ポートと連結される第2マルチプレクサー共通ポート、第1ビットファイルメモリと連結される第1選択可能ポート、及び第2ビットファイルメモリと連結される第2選択可能ポートを有する第2マルチプレクサーと、を含む。

【0019】

一実施形態では、第1状態で第1選択可能ポートが選択され、第2状態で第2選択可能ポートが選択される。

【0020】

一実施形態で、前端ストレージインターフェイスコネクタは、U . 2コネクタである。

【0021】

一実施形態で、適応型インターフェイスストレージ装置は、第1状態及び第2状態の間で選択するための信号を受信するように構成される状態制御入力を含む。

【0022】

一実施形態で、前端ストレージインターフェイスコネクタは、E 6ピンを有するU . 2コネクタであり、状態制御入力は、E 6ピンである。

【0023】

本発明の実施形態によれば、前端ストレージインターフェイスコネクタと、永久ストレージと、を含む適応型インターフェイスストレージ装置が提供され、適応型インターフェイスストレージ装置は、第1状態又は第2状態で動作し、適応型インターフェイスストレージ装置は、第1状態において前端ストレージインターフェイスコネクタで第1装置側N V M eストレージインターフェイスを提供し、第2状態において前端ストレージインターフェイスコネクタで第2装置側N V M e o Fストレージインターフェイスを提供するように構成される。

【0024】

本発明の異なる実施形態の場合に、ストレージシステムは、シャーシと、後端ストレージインターフェイスコネクタ、後端ストレージインターフェイスコネクタと連結される適応可能回路、及び適応可能回路と連結される第1ルーティング回路を含む適応型インターフェイスストレージ装置と、を含み、適応型インターフェイスストレージ装置は、第1状態又は第2状態で動作し、第1状態において前端ストレージインターフェイスコネクタで第1ストレージプロトコルに従って第1装置側ストレージインターフェイスを提供し、第2状態において前端ストレージインターフェイスコネクタで第1ストレージプロトコルと異なる第2ストレージプロトコルに従って第2装置側ストレージインターフェイスを提供するように構成される。

【0025】

一実施形態で、適応型インターフェイスストレージ装置は、第1状態と第2状態との間で選択するための信号を受信するように構成される状態制御入力をさらに含み、シャーシは状態制御入力で第1状態を選択するための信号を供給するためにハードワイヤ処理 (h

10

20

30

40

50

a r d - w i r e d) される。

【発明の効果】

【 0 0 2 6 】

外部ハードウェア前端マルチプレクサーを使用することは、適応可能回路を構成することがP C I eリンクのトレーニングのためのP C I e標準によって割り当てられた時間より長い時間を消耗する場合に発生し得る問題を回避することができる。

【図面の簡単な説明】

【 0 0 2 7 】

【図 1】本発明の実施形態に係る適応型インターフェイスストレージ装置のブロック図である。

10

【図 2 A】本発明の実施形態に係る適応型インターフェイスストレージ装置のブロック図である。

【図 2 B】本発明の実施形態に係る適応型インターフェイスストレージ装置のブロック図である。

【図 3 A】本発明の実施形態に係る適応型インターフェイスストレージ装置を含むシャーシのブロック図である。

【図 3 B】本発明の実施形態に係る適応型インターフェイスストレージ装置を含むシャーシのブロック図である。

【図 4】本発明の実施形態に係る適応型インターフェイスストレージ装置のブロック図である。

20

【発明を実施するための形態】

【 0 0 2 8 】

添付された図面と関連して、以下で説明される詳細な説明は、本発明によって提供される適応型インターフェイスストレージ装置の例示的な実施形態の説明として意図されており、本発明が構成されるか、或いは使用されることが出来る唯一の形態を示すことを意図するものではない。説明は、図示された実施形態と関連して本発明の特徴を説明する。しかし、同一又は同等な機能及び構造が、発明の範囲内に含まれるように意図された異なる実施形態によって達成されることが出来る。本明細書で言及されるように、同一な構成要素番号は、同一な構成要素又は特徴を示すことが意図されている。

【 0 0 2 9 】

30

図 1 を参照すると、幾つかの実施形態で、適応型インターフェイスストレージ装置 (a d a p t i v e i n t e r f a c e s t o r a g e d e v i c e) は、後端ストレージインターフェイスコネクタ 1 0 5、適応可能 (a d a p t a b l e) 回路 1 1 0、前端ストレージインターフェイスコネクタ 1 1 5、及び、前端ストレージインターフェイスコネクタ 1 1 5 と適応可能回路 1 1 0 との間に連結された前端マルチプレクサー 1 2 0、を含む。このような構成要素は、後端ストレージインターフェイスコネクタ 1 0 5 を通じて固定インターフェイスストレージ装置 1 0 7 (例えば、N V M e (n o n v o l a t i l e m e m o r y e x p r e s s)、S S D (S o l i d S t a t e D r i v e) 等) に連結されるアダプターモジュールとして動作し、ホストシャーシに 1 つ以上のストレージインターフェイスをサポートするストレージデバイスとして動作する。前端マルチプレクサーは、一般的に、信号を複数の利用可能である経路の中で 1 つにルーティングするための任意の適切な回路であるルーティング又はスイッチング回路の例示である。2 つ以上の経路が利用可能である場合、P C I e (P e r i p h e r a l C o m p o n e n t I n t e r c o n n e c t e x p r e s s) スイッチのようなルーティング構成要素が使用される。一例として、ルーティングは、単なる 2 つの構成要素の間に存在し得る。

40

【 0 0 3 0 】

幾つかの実施形態で、適応型インターフェイスストレージ装置は (i) 3 . 5 インチハードドライブフォームファクタ (又は “ L F F (L a r g e F r o m F a c t o r) ” 標準、又は (i i) 2 . 5 インチハードドライブフォームファクタ (又は S F F (S m a l

50

l Form Dactor))、又は(iii)例えば、FH-FLカードアウトライン(Full-Height、Full Length card outline)のような標準PCIeカードフォームファクタ、又はFH-HLアウトライン(Full-Height、Half Length outline)に従っている。

【0031】

本明細書で使用される、“ストレージインターフェイス”は、(i)ストレージ装置(例えば、ハードドライブ又はSSDのような永久的ストレージ装置)、及び、(ii)ストレージ装置に連結されるマザーボード又はプロセッサのようなホストとの間のインターフェイスである。幾つかの実施形態で、ホストは、電力及び機械的なサポート(マウンティング及び冷却)を提供し、ストレージ装置に連結され、他のホスト(例えば、サーバー)とストレージ装置との間の連結を提供するシャーシである。これと関連して、永久的ストレージ装置とホストとの間のストレージインターフェイスで、ホストは、ストレージ装置に対する“ホスト側ストレージインターフェイス”、例えば、ホスト側NVMeストレージインターフェイスを提供し(例えば、ホストは命令(例えば、読み出し又は書き込み命令)をNVMeインターフェイスを通じてストレージ装置に伝送し)、ストレージ装置は、“装置側ストレージインターフェイス”、例えば装置側NVMeストレージインターフェイスをホストに提供する。他の例示として、ストレージインターフェイスは“NVMe over Fabrics)”である。

【0032】

適応可能回路110は、FPGA(Field Programmable Gate Array)のようなプログラマブル(programmable)論理回路である。図1の実施形態は、適応可能回路110と前端ストレージインターフェイスコネクタ115との間の1つ以上の連結(“イーサネット連結”と称される)125を形成する1つ以上のコンダクターのセットをさらに含むことができ、適応可能回路110は、動作の幾つかのモード(又は“状態”)で、1つ以上のイーサネットインターフェイス(例えば、図示されたように2つのイーサネットインターフェイス)をイーサネット連結125で提供するように構成される。前端ストレージインターフェイスコネクタ115はU.2コネクタであり、U.2コネクタのSASポート0及びSASポート1ピンは、イーサネット連結のために使用されることができる。

【0033】

図1の適応型インターフェイスストレージ装置は、2つの状態、第1状態及び第2状態で動作するように構成される；第1状態において、適応型インターフェイスストレージ装置は、前端ストレージインターフェイスコネクタで第1ストレージプロトコル(例えば、“NVMe”)に従って装置側ストレージインターフェイスを提供するように構成され、第2状態において、適応型インターフェイスストレージ装置は、前端ストレージインターフェイスコネクタ115で第2ストレージプロトコル(例えば、“NVMe over Fabrics”)に従って装置側ストレージインターフェイスを提供するように構成されている。

【0034】

前端マルチプレクサ120は、2つの異なる装置側ストレージインターフェイスをサポートするために、第1状態及び第2状態で異なるように構成される。前端マルチプレクサ120は、図1に示されるように、第1マルチプレクサチャンネル121と第2マルチプレクサチャンネル122とを含む。第1マルチプレクサチャンネル121及び第2マルチプレクサチャンネル122の各々は、以下でさらに詳細に論議されるように制御される。幾つかの実施形態で、前端マルチプレクサ120、例えばクワッド1:2-2:1マルチプレクサは、“Texas Instruments”から購入可能なモデル“SN65LVCP114”集積回路のような信号コンディショニングを含む線形リドライバ(redriver)で具現される。

【0035】

本明細書で使用されるように、マルチプレクサは、1つの共通ポート、2つ以上の選

10

20

30

40

50

択可能 (selectable) ポート、及び選択入力を有する装置である。動作の時、選択入力で受信された選択信号に応じて、マルチプレクサーは、共通ポートと選択可能ポートとの中で1つのポート(“選択されたポート”と称される)を連結する(即ち、それらの間で内部接続を作る)。各ポートは、1つのレーン幅又は様々なレーンの幅である。ポートの全てのレーンは、入力レーン又は出力レーンであり、ポートは、入力レーン及び出力レーンの組み合わせを含む。(出力レーンを有しない)共通入力ポート及び複数の選択可能出力レーンを含むマルチプレクサーは、デマルチプレクサー (demultiplexer) と称されることもある。様々なレーン幅を有する共通ポートを有するマルチプレクサーは(“マルチプレクサーチャンネル”と称される)、複数のマルチプレクサーと同等であり、各マルチプレクサーチャンネルはさらに少ないレーンを有し(これによってマルチプレクサーチャンネルの総レーン数がマルチプレクサーのレーン数と同一である)、共有された選択入力連結を有する(即ち、各々が同一な選択信号ソースに連結された選択入力を有する)。幾つかの実施形態で、複数のマルチプレクサーチャンネルが、単一集積回路 (“Texas Instruments” から購入可能なモデル “SN65LVCP114” 集積回路など) に含まれてよい。このような集積回路は、例として4つの独立なチャンネル(各々が1つのレーン幅)を含み、各々が別の独立な選択入力を有するので、集積回路は、4つの選択入力を有する。

【0036】

このように、“Texas Instruments” で購入することができるモデル “SN65LVCP114” のような信号コンディショニングを有する線形リドライバであるクワッド1:2-2:1マルチプレクサーが採用される場合には、単一マルチプレクサー(例えば、前端マルチプレクサー120)、又は2つのマルチプレクサーチャンネル(第1マルチプレクサーチャンネル121及び第2マルチプレクサーチャンネル122)、又は8個のマルチプレクサーチャンネルとして称され、各々は、1つのレーン幅を有する(共に4つの入力レーン及び4つの出力レーン提供する)。

【0037】

適応可能回路110は、以下で、さらに具体的に説明されるように、前端ストレージインターフェイスコネクタ115で、装置側ストレージインターフェイス又は制御プレーンインターフェイスの具現の一部を形成する、第1PCIEエンドポイント141及び第2PCIEエンドポイント142を含む。後端ストレージインターフェイスコネクタ105で、後端ストレージインターフェイスコネクタ105と連結される固定インターフェイスストレージ装置107にホスト側ストレージインターフェイスを具現するための1つ以上のPCIEルートポート(又は、ルートコンプレックス)150も含む。

【0038】

図2Aを参照すると、幾つかの実施形態では、適応型インターフェイスストレージ装置が第1状態で動作する時、第1マルチプレクサーチャンネルの第1選択可能ポートが選択され、第2マルチプレクサーチャンネルの第1選択可能ポートが選択される。図2Aでは、異なる環境(例えば、適応型インターフェイスストレージ装置が第2状態で動作する時)でこれらの連結を生成するコンダクターが存在するにも拘らず、このような構成は、容易な理解のために、第1マルチプレクサーチャンネルの第2選択可能ポート及び第2マルチプレクサーチャンネルの第2選択可能ポートで終わるラインを図面から省略することによって図示されている。第2PCIEエンドポイント142は、(以下でさらに具体的に説明されるように)適応可能回路110のプログラミングの結果として)存在しないか、或いは(選択されない第2マルチプレクサーチャンネルの第2選択可能であるポートの結果として)存在するが、使用されないことがある。同様に、適応可能インターフェイスストレージ装置が(適応可能回路110のプログラミングの結果として)第1状態で動作する時、イーサネット連結125は、動作可能である;容易な理解のために、イーサネット連結によって採用されるコンダクターが(例えば、適応型インターフェイスストレージ装置が第2状態で動作する時)存在するにも拘らず、イーサネット連結125を示す(例えば、図1で)ラインを図2Aから省略することによって図示されている。

10

20

30

40

50

【 0 0 3 9 】

第 1 状態において、前端ストレージインターフェイスコネクタ 1 1 5 に存在する装置側ストレージインターフェイスは、N V M e である。適応型インターフェイスストレージ装置は、ホスト（例えば、以下でさらに具体的に説明されるように、適応型インターフェイスストレージ装置を収容するシャーシに連結されたホスト）から N V M e 命令を受信し、その命令は、前端マルチプレクサ 1 2 0、適応可能回路 1 1 0、及び後端ストレージインターフェイスコネクタ 1 0 5 を通じて、固定インターフェイスストレージ装置 1 0 7 に伝送される。固定インターフェイスストレージ装置 1 0 7 は、各命令を処理し、適応型インターフェイスストレージ装置が、適応可能回路 1 1 0、前端マルチプレクサ 1 2 0、及び前端ストレージインターフェイスコネクタ 1 1 5 を通じて、ホストに伝達する命令応答を、受信された各命令に応答して伝送する。適応可能インターフェイスストレージ装置は、1 x 4 N V M e 装置側ストレージインターフェイスをホストに提供する。第 1 P C I e エンドポイント 1 4 1 は、1 x 4 P C I e エンドポイントである；1 x 4 N V M e 装置側ストレージインターフェイスの 4 つのレーンの中で 2 つ（例えば、第 1 番目の 2 つのレーン、レーン “ 0 ” 及び “ 1 ”）は、第 1 マルチプレクサチャンネル 1 2 1 を通じて第 1 P C I e エンドポイント 1 4 1 に連結され、4 つのレーンの中で他の 2 つ（例えば、第 3 及び第 4 レーン、レーン “ 2 ” 及び “ 3 ”）は、第 2 マルチプレクサチャンネル 1 2 2 を通じて第 1 P C I e エンドポイント 1 4 1 と連結されている。

10

【 0 0 4 0 】

図 2 B を参照すると、幾つかの実施形態で、適応型インターフェイスストレージ装置は、第 2 状態で動作する時、第 1 マルチプレクサチャンネルの第 1 選択可能ポートが選択され、第 2 マルチプレクサチャンネルの第 2 選択可能ポートが選択される。図 2 B で、（例えば、適応型インターフェイスストレージ装置が第 1 状態で動作する時）他の環境でこのような連結を生成するコンダクターが存在するにも拘らず、容易な理解のために、この構成は、第 1 マルチプレクサチャンネルの第 2 選択可能ポート及び第 2 マルチプレクサチャンネルの第 1 選択可能ポートで終わるラインを図面から省略することによって図示されている。

20

【 0 0 4 1 】

第 2 状態において、前端ストレージインターフェイスコネクタ 1 1 5 で提供された装置側ストレージインターフェイスは、1 つ以上のイーサネット連結 1 2 5 上の “ N V M e o v e r F a b r i c s ” である。適応型インターフェイスストレージ装置は、イーサネット連結 1 2 5 を通じて “ N V M e o v e r F a b r i c s ” 命令を受信し、その命令は、適応可能回路 1 1 0 及び後端ストレージインターフェイスコネクタ 1 0 5 を通じて、固定インターフェイスストレージ装置 1 0 7 に伝達される。適応可能回路 1 1 0 は、前端ストレージインターフェイスコネクタ 1 1 5 で採用される “ N V M e o v e r F a b r i c s ” ストレージプロトコルと後端ストレージインターフェイスコネクタ 1 0 5 で採用される N V M e ストレージプロトコルとの間の変換のためのイーサネット - N V M e ブリッジ 2 1 0 を含む。

30

【 0 0 4 2 】

適応型インターフェイスストレージ装置が第 1 状態で動作する時のように、適応型インターフェイスストレージ装置が第 2 状態で動作する時、固定インターフェイスストレージ装置 1 0 7 は、ストレージ装置 1 0 7 が受信した各命令を処理して、各々の受信された命令に対して後端ストレージインターフェイスコネクタ 1 0 5 を通じて適応型インターフェイスストレージ装置が適応可能回路 1 1 0 及び前端ストレージインターフェイスコネクタ 1 1 5 を通じて戻して伝送する命令応答を伝送する。適応型インターフェイスストレージ装置は、“ N V M e o v e r F a b r i c s ” 装置側ストレージインターフェイスをホストに提供する。

40

【 0 0 4 3 】

適応型インターフェイスストレージ装置が第 2 状態で動作する時、第 1 P C I e エンドポイント 1 4 1 は、1 x 4 P C I e エンドポイントであり、第 2 P C I e エンドポイント

50

1 4 2 も 1 x 4 P C I e エンドポイントである；第 1 P C I e エンドポイント 1 4 1 及び第 2 P C I e エンドポイント 1 4 2 が、共に第 1 前端ストレージインターフェイスコネクタ 1 1 5 で第 1 マルチプレクサチャネル 1 2 1 及び第 2 マルチプレクサチャネル 1 2 2 を通じて制御プレーン動作のための 2 x 2 P C I e リンクを提供する。このような制御プレーン動作は、例として、固定インターフェイスストレージ装置 1 0 7 の消去コードをアップデートするか、或いは適応型インターフェイスストレージ装置でファームウェアをアップグレードすることを含む。

【 0 0 4 4 】

図 2 A 及び図 2 B から分かるように、第 1 マルチプレクサチャネル 1 2 1 の状態は、適応型インターフェイスストレージ装置の第 1 状態及び適応型インターフェイスストレージ装置の第 2 状態で同一である（そして、第 1 マルチプレクサチャネル 1 2 1 の第 2 選択可能ポートは“ 連結されない ”、即ち、他のどの構成要素とも連結されない）。第 2 マルチプレクサチャネル 1 2 2 を通じて連結された P C I e レーンに遅延等化（*d e l a y e q u a l i z a t i o n*）を提供するためのシステムに含まれる。適応型インターフェイスストレージ装置が第 1 状態で動作する時及び適応型ストレージ装置が第 2 状態で動作する時、全ての適応型インターフェイスストレージ装置は、ホスト側 “ 1 x 4 N V M e ” ストレージインターフェイスを固定インターフェイスストレージ装置 1 0 7 に提供し、以後、装置側 “ 1 x 4 N V M e ” ストレージインターフェイスを適応型インターフェイスストレージ装置に提供する。

【 0 0 4 5 】

図 3 A 及び図 3 B を参照すると、幾つかの実施形態で、以上言及されたように、適応型インターフェイスストレージ装置が、シャーシに設置されている。適応型インターフェイスストレージ装置は、第 1 状態及び第 2 状態の間で選択するための信号を受信するピン（例えば、前端ストレージインターフェイスコネクタ 1 1 5 が U . 2 コネクタである場合、U . 2 コネクタの “ E 6 ” ピン）を有する。シャーシは、第 1 状態で動作する適応型インターフェイスストレージ装置に信号するための接地電圧（図 3 A のように）、又は第 2 状態で動作する適応型インターフェイスストレージ装置に信号するための “ V d d ”（図 3 B のように）にピンを連結する配線（*w i r i n g*）を有する。以下でさらに具体的に説明されるように、適応型インターフェイスストレージ装置の回路は、適応型インターフェイスストレージ装置が信号（例えば、“ E 6 ” ピンで受信された信号）により、前端マルチプレクサ 1 2 0 をセッティングすることによって、及び適応可能回路 1 1 0 をプログラミングすることによって識別された状態で動作するように惹起する。

【 0 0 4 6 】

図 4 を参照すると、幾つかの実施形態で、（適応可能回路 1 1 0 の構成ポート（例えば、適応可能回路 1 1 0 の S P I（*S e r i a l P e r i p h e r a l I n t e r f a c e*）構成ポート）を通じて）開始される時、適応可能回路 1 1 0 によってロードされたビットファイルは、適応型インターフェイスストレージ装置が動作中である時の状態に基づいて選択される。例として、適応型インターフェイスストレージ装置が第 1 状態において動作する時、ビットファイルマルチプレクサ 4 1 0 は適応可能回路 1 1 0 の構成ポートを第 1 状態で動作するための適応可能回路 1 1 0 を構成するためのビットファイルを格納する第 1 メモリ 4 2 1（例えば、S P I フラッシュメモリ）と連結させ、第 2 状態において、ビットファイルマルチプレクサ 4 1 0 は、適応可能回路 1 1 0 の構成ポートを第 2 状態で動作するための適応可能回路 1 1 0 を構成するためのビットファイルを格納する第 2 メモリ 4 2 2（例えば、S P I フラッシュメモリ）と連結させる。これによって、メモリ 4 2 1 は、第 1 状態のためのビットファイルのみを格納し、メモリ 4 2 2 は第 2 状態のためのビットファイルのみを格納することができる。第 1 メモリ 4 2 1 及び第 2 メモリ 4 2 2 の各々のビットファイルの 1 つは、P C I e 部分を含み、P C I e 部分は、適応可能回路 1 1 0 に読み出し、先ず具現され、P C I e エンドポイント 1 4 1 と 1 4 2、及びルートポイント 1 5 0 が、P C I e リンクトレーニングに正確な時間に参与するように構成されるように引き起こす。適応可能回路 1 1 0 の残りは、P C I e リンクトレーニングが

発生する間又は P C I e リンクトレーニングが成功的に完了された後、もしくは、P C I e トレーニングの間及び P C I e トレーニングの後で、全てに構成される。(前端マルチプレクサー 1 2 0 によって生成される連結を適応可能回路 1 1 0 にプログラミングする代わりに) 外部ハードウェア前端マルチプレクサー 1 2 0 を使用することは、適応可能回路 1 1 0 を構成することが P C I e リンクのトレーニングのための P C I e 標準によって割り当てられた時間より長い時間を消耗する場合に発生し得る問題を回避することができる。

【 0 0 4 7 】

たとえ、ここでは、“第 1 ”、“第 2 ”、“第 3 ”等の用語が、多様な要素、成分、領域、層、及び / 又はセクションを説明するために使用されていても、このような要素、成分、領域、層、及び / 又はセクションは、このような用語によって限定されないことが理解されるべきである。このような用語は、他の要素、成分、領域、層、又はセクションから 1 つの要素、構成、領域、層又はセクションを区別するために使用される。従って、後述する第 1 構成要素、成分、領域、層、又はセクションは、本発明の思想及び範囲を逸脱することなく、第 2 構成要素、成分、領域、層、又はセクションを指称することができる。

【 0 0 4 8 】

1 つの要素又は図面で図示された他の構成要素又は特徴との特徴的な関係を説明することを容易にするために“下の”、“下”、“低い”、“特定部分の下”、“上に”、“上部”と同一の、空間的であり、相対的な用語が、ここにおいて使用され得る。空間的であり、相対的な用語は、図面で示された方向に加えて、使用又は動作で装置の他の方向を含むように意図されることが理解されるべきである。例えば、仮に、図面の装置を裏返したら、他の構成要素又は特徴の“下”又は“下の”又は“特定部分の下”として説明された構成要素は、他の構成要素又は特徴の“上に”合わせられるようになる。従って、“下の”又は“特定部分の下”の例示的な用語は、上又は下方向の全てを含むことができる。装置は、異なって合わせられ(例えば、90°又は他の方向に回転されること)、そして、空間的であり相対的な技術語は、それに従って解釈されなければならない。また、2 層の“間に”と指称される時、2 層の間に 1 つの層のみがあるか、又は、1 つ以上の間の層が存在することも、また理解されるべきである。

【 0 0 4 9 】

本明細書で使用された用語は、単に特定の実施形態を説明するためのものであり、本発明を限定しようとすることを意図するものではない。本明細書で 사용되는ように、“大体”、“約”の用語、及びこれらと同様な用語は、近似する用語として使用され、程度の用語としては、使用されなく、本発明の当業者によって識別される測定され又は計算された値の固有な変動を考慮するように意図されている。

【 0 0 5 0 】

本明細書で 사용되는ように、文脈上で明確に異なるように指示されない限り、単数形態は、本発明の概念の説明及び付加された請求項に使用される時、複数の形態を含むものと意図されている。そして、“含む”又は“含み、限定されない”の用語が本明細書に使用される場合は、記述された特徴、領域、数字、段階、動作、構成、及び / 又は部品の存在を明記することであり、これらの 1 つ又はそれ以上の他の特徴、数字、段階、動作、構成、部品、及び / 又は、グループの存在又は付加を排除しないものと、さらに理解されなければならない。本明細書で 사용되는ように、“及び / 又は”の用語は、1 つ以上の関連した羅列されたアイテムの任意の、及び、全ての組み合わせを含む。“少なくとも 1 つ”のような表現は、要素の全体リストを修正し、そしてリストの個別要素を修正しない。また、“することができる”の使用は、本発明の実施形態を説明する時、“本発明の 1 つ以上の実施形態”を称する。また、“例示的な”の用語は、例示又は実施形態を指称するように意図されている。本明細書で使されたように、“使用する”、“使う”、及び“使用された”の用語は、“利用する”、“利用している”、そして“利用された”の用語の同意語であると各々看做され得る。

【 0 0 5 1 】

構成要素又はレイヤーが他の構成要素又はレイヤーと“上にある”、“連結される”、“結合 50

される”、又は“隣接する”と言及される時は、他の構成要素又はレイヤー上に直接的にあるか、連結させるか、或いは結合されるか、或いは隣接することができ、もしくは、1つ以上の間に位置する構成要素又はレイヤーが存在することができる。反面、構成要素が他の構成要素又はレイヤーに“直接的に上にある”、“直接的に連結される”、“直接的に結合される”、又は“直ぐ隣接する”と言及される時は、間に位置する構成要素又はレイヤーが存在しない。

【0052】

本明細書で羅列された任意の数の範囲は、羅列された範囲内に含まれる同一な数の正確性の全ての下位範囲を含むように意図されている。例として、“1.0で10.0”の範囲は羅列された最小値1.0と羅列された最大値10.0との間の（そして含まれた）全ての下位範囲を含むするように、即ち、例として、2.4で7.6のように、1.0と同一であるか、又は、大きい最小値及び10.0と同一であるか、もしくは、小さい最小値を有する下位グループを含むように意図されている。本明細書で羅列された任意の最大数の制限は、ここに含まれる全てのさらに低い数の制限を含むように意図され、本明細書で羅列された任意の最小数の制限は、ここに含まれた全てのさらに高い数の制限を含むように意図される。

10

【0053】

本明細書では、適応型インターフェイスストレージ装置の例示的な実施形態が具体的に説明され図示されたが、多くの修正と変形が当業者にとっては明確である。従って、本開示の原理に従って説明される適応型インターフェイスストレージ装置について、本明細書で具体的に説明されること以外の実施形態が具現できることが理解されるべきである。

20

【符号の説明】

【0054】

- 105 後端ストレージインターフェイスコネクタ
- 107 固定インターフェイスストレージ装置
- 110 適応可能回路
- 115 前端ストレージインターフェイスコネクタ
- 120 前端マルチプレクサ
- 121 第1マルチプレクサチャンネル
- 122 第2マルチプレクサチャンネル
- 125 イーサネット連結
- 141 第1PCIeエンドポイント
- 142 第2PCIeエンドポイント
- 150 PCIeルートポイント
- 210 イーサネットNVMeブリッジ

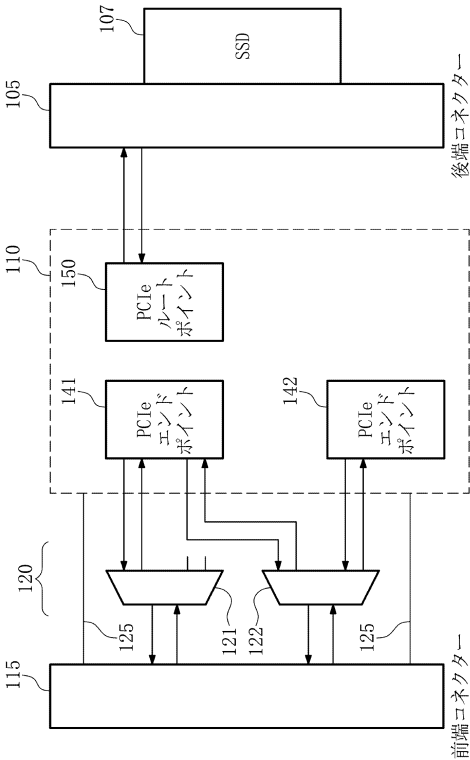
30

40

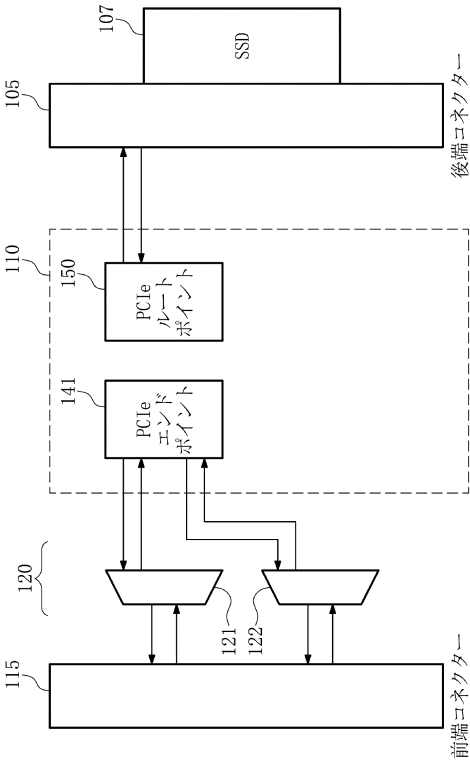
50

【図面】

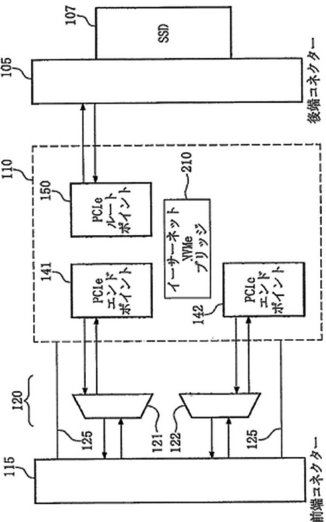
【図 1】



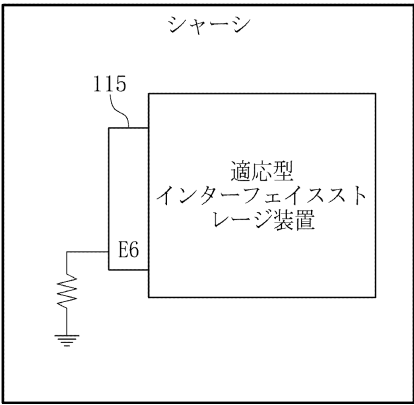
【図 2 A】



【図 2 B】



【図 3 A】



10

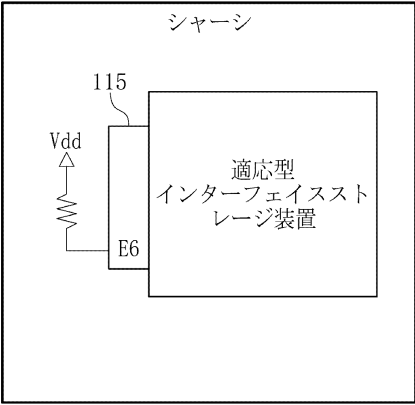
20

30

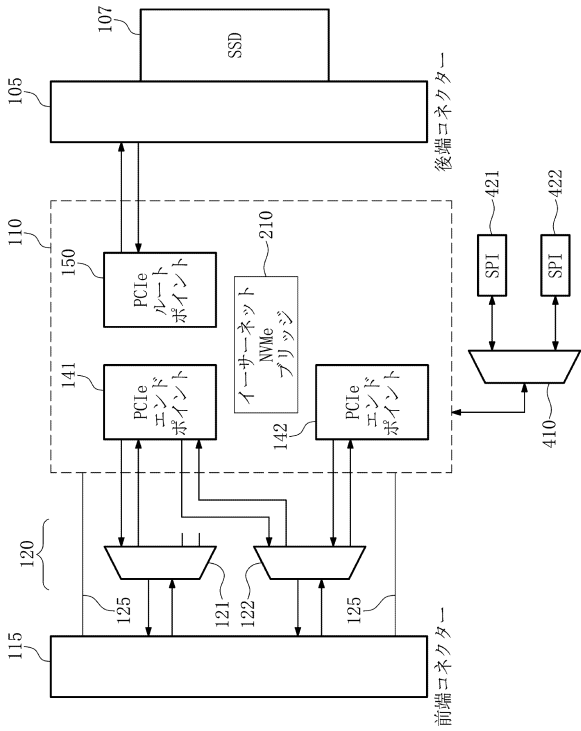
40

50

【図 3 B】



【図 4】



10

20

30

40

50

フロントページの続き

- 弁理士 大貫 進介
- (72)発明者 スティーブン ジー・フィッシャー
アメリカ合衆国 カリフォルニア州 94041 マウンテンビュー 263 ヴィラストリートアパート1600
- (72)発明者 ソムボン ポール オラリグ
アメリカ合衆国 カリフォルニア州 94566 プレザントン パセオグラナダ 3050
- 審査官 打出 義尚
- (56)参考文献 特表2015-528608(JP,A)
米国特許出願公開第2017/0185554(US,A1)
特開2018-018514(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
G06F 13/38
G06F 3/08
G06F 13/10