

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-217778

(P2008-217778A)

(43) 公開日 平成20年9月18日 (2008.9.18)

(51) Int.Cl.		F I		テーマコード (参考)
<b>G06K 19/077</b>	<b>(2006.01)</b>	G06K 19/00	K	5B035
<b>H01L 21/02</b>	<b>(2006.01)</b>	H01L 27/12	B	
<b>H01L 27/12</b>	<b>(2006.01)</b>	G06K 19/00	H	
<b>G06K 19/07</b>	<b>(2006.01)</b>	H01Q 7/00		
<b>H01Q 7/00</b>	<b>(2006.01)</b>			

審査請求 未請求 請求項の数 16 O L (全 38 頁)

(21) 出願番号	特願2008-27218 (P2008-27218)	(71) 出願人	000153878
(22) 出願日	平成20年2月7日 (2008.2.7)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2007-30491 (P2007-30491)		神奈川県厚木市長谷398番地
(32) 優先日	平成19年2月9日 (2007.2.9)	(72) 発明者	小山 潤
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	山崎 舜平
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		Fターム (参考)	5B035 AA04 BA03 BB09 CA01 CA08
			CA23

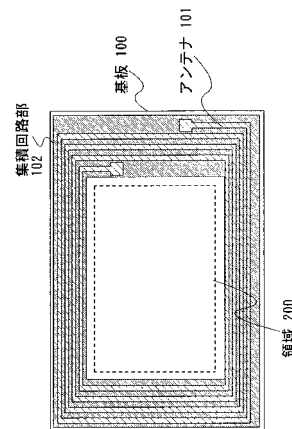
(54) 【発明の名称】 半導体装置

## (57) 【要約】

【課題】集積回路部とアンテナの接続を容易にし、且つ通信機との信号の送受信を確実に行うことが可能な半導体装置を提供することを目的とする。

【解決手段】集積回路部は、集積回路部が占める面積を大きくとれるように、基板上に薄膜トランジスタで構成する。そして当該集積回路部上にアンテナを配置し、薄膜トランジスタとアンテナとを接続し、且つ基板上で集積回路部が占める面積を、基板の集積回路部が設けられる面の面積の0.5倍以上1倍以下とする。その結果、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信機との信号の送受信を確実に行うことができる。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

基板上に、  
集積回路部と、アンテナと、を有し、  
前記集積回路部は、薄膜トランジスタで構成されており、  
前記集積回路部上に前記アンテナが配置され、前記薄膜トランジスタと前記アンテナとが  
接続されており、  
前記基板上で前記集積回路部が占める面積は、前記基板上の集積回路部が設けられる面の  
面積の 0.5 倍以上 1 倍以下であることを特徴とする半導体装置。

## 【請求項 2】

基板上に、  
第 1 の集積回路部と、第 2 の集積回路部と、アンテナと、を有し、  
前記第 1 の集積回路部及び前記第 2 の集積回路部は、薄膜トランジスタで構成されており、  
前記第 1 の集積回路部上及び前記第 2 の集積回路部上に前記アンテナが配置され、前記薄  
膜トランジスタと前記アンテナとが接続されており、  
前記基板上で前記第 1 の集積回路部及び前記第 2 の集積回路部が占める面積は、前記基板  
上の前記第 1 の集積回路部及び前記第 2 の集積回路部が設けられる面の面積の 0.5 倍以  
上 1 倍以下であることを特徴とする半導体装置。

## 【請求項 3】

基板上に、  
集積回路部と、第 1 のアンテナと、第 2 のアンテナと、を有し、  
前記集積回路部は、薄膜トランジスタで構成されており、  
前記集積回路部上に前記第 1 のアンテナ及び前記第 2 のアンテナが配置され、前記薄膜ト  
ランジスタと前記第 1 のアンテナ及び前記第 2 のアンテナとが接続されており、  
前記基板上で前記集積回路部が占める面積は、前記基板上の集積回路部が設けられる面の  
面積の 0.5 倍以上 1 倍以下であることを特徴とする半導体装置。

## 【請求項 4】

請求項 1 または請求項 3 において、  
前記基板上で前記集積回路部が占める面積は、前記基板上の集積回路部が設けられる面の  
面積の 0.7 倍以上 1 倍以下であることを特徴とする半導体装置。

## 【請求項 5】

請求項 1 または請求項 3 において、  
前記基板上で前記集積回路部が占める面積は、前記基板上の集積回路部が設けられる面の  
面積の 0.9 倍以上 1 倍以下であることを特徴とする半導体装置。

## 【請求項 6】

請求項 2 において、  
前記基板上で前記第 1 の集積回路部及び前記第 2 の集積回路部が占める面積は、前記基板  
上の前記第 1 の集積回路部及び前記第 2 の集積回路部が設けられる面の面積の 0.7 倍以  
上 1 倍以下であることを特徴とする半導体装置。

## 【請求項 7】

請求項 2 において、  
前記基板上で前記第 1 の集積回路部及び前記第 2 の集積回路部が占める面積は、前記基板  
上の前記第 1 の集積回路部及び前記第 2 の集積回路部が設けられる面の面積の 0.9 倍以  
上 1 倍以下であることを特徴とする半導体装置。

## 【請求項 8】

第 1 の基板上に、  
集積回路部と、アンテナと、を有し、  
第 2 の基板上に、  
ブースターアンテナを有し、

10

20

30

40

50

前記集積回路部は、薄膜トランジスタで構成されており、  
前記集積回路部上に前記アンテナが配置され、前記薄膜トランジスタと前記アンテナとが  
接続されており、  
前記第 1 の基板及び前記第 2 の基板は重畳して設けられ、  
前記第 1 の基板上で前記集積回路部が占める面積は、前記第 1 の基板の前記集積回路部が  
設けられる面の面積の 0.5 倍以上 1 倍以下であることを特徴とする半導体装置。

【請求項 9】

第 1 の基板上に、  
第 1 の集積回路部と、第 2 の集積回路部と、アンテナと、を有し、  
第 2 の基板上に、  
ブースターアンテナを有し、  
前記第 1 の集積回路部及び前記第 2 の集積回路部は、薄膜トランジスタで構成されており、

10

前記第 1 の集積回路部上及び前記第 2 の集積回路部上に前記アンテナが配置され、前記薄  
膜トランジスタと前記アンテナとが接続されており、  
前記第 1 の基板及び前記第 2 の基板は重畳して設けられ、  
前記第 1 の基板上で前記第 1 の集積回路部及び前記第 2 の集積回路部が占める面積は、前  
記第 1 の基板の前記第 1 の集積回路部及び前記第 2 の集積回路部が設けられる面の面積の  
0.5 倍以上 1 倍以下であることを特徴とする半導体装置。

20

【請求項 10】

第 1 の基板上に、  
集積回路部と、第 1 のアンテナと、第 2 のアンテナと、を有し、  
第 2 の基板上に、  
ブースターアンテナを有し、  
前記集積回路部は、薄膜トランジスタで構成されており、  
前記集積回路部上に前記第 1 のアンテナ及び前記第 2 のアンテナが配置され、前記薄膜ト  
ランジスタと前記第 1 のアンテナ及び前記第 2 のアンテナとが接続されており、  
前記第 1 の基板及び前記第 2 の基板は重畳して設けられ、  
前記第 1 の基板上で前記集積回路部が占める面積は、前記第 1 の基板の前記集積回路部が  
設けられる面の面積の 0.5 倍以上 1 倍以下であることを特徴とする半導体装置。

30

【請求項 11】

請求項 8 または請求項 10 において、  
前記第 1 の基板上で前記集積回路部が占める面積は、前記第 1 の基板の前記集積回路部が  
設けられる面の面積の 0.7 倍以上 1 倍以下であることを特徴とする半導体装置。

【請求項 12】

請求項 8 または請求項 10 において、  
前記第 1 の基板上で前記集積回路部が占める面積は、前記第 1 の基板の前記集積回路部が  
設けられる面の面積の 0.9 倍以上 1 倍以下であることを特徴とする半導体装置。

【請求項 13】

請求項 9 において、  
前記第 1 の基板上で前記第 1 の集積回路部及び前記第 2 の集積回路部が占める面積は、前  
記第 1 の基板の前記第 1 の集積回路部及び前記第 2 の集積回路部が設けられる面の面積の  
0.7 倍以上 1 倍以下であることを特徴とする半導体装置。

40

【請求項 14】

請求項 9 において、  
前記第 1 の基板上で前記第 1 の集積回路部及び前記第 2 の集積回路部が占める面積は、前  
記第 1 の基板の前記第 1 の集積回路部及び前記第 2 の集積回路部が設けられる面の面積の  
0.9 倍以上 1 倍以下であることを特徴とする半導体装置。

【請求項 15】

請求項 1 乃至請求項 14 のいずれか一項において、

50

前記半導体装置は、無線信号を受信することで電力の充電が可能なバッテリーを有することを特徴とする半導体装置。

【請求項 16】

請求項 1 乃至 15 のいずれか一項において、

前記集積回路部は、送受信回路、電源回路、メモリ制御回路、及びメモリ回路を具備することを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に関する。特に電波を用いて無線通信を行う半導体装置に関する。

10

【背景技術】

【0002】

近年、電磁波等を無線通信に利用した個体識別技術が注目を集めている。特に、無線通信によりデータの交信を行う半導体装置として、RFID(Radio Frequency Identification)を利用した半導体装置(IC(Integrated Circuit)チップ、RFタグ、無線タグ、電子タグとも呼ばれる)による個体識別技術が注目を集めている。RFIDを利用した半導体装置(以下、半導体装置ともいう)による個体識別技術は、個々の対象物の生産、管理等に役立てられ始めており、個人認証への応用に向けて実用化も進んでいる。半導体装置は、メモリ回路等を備えた信号処理回路を有する集積回路部とアンテナとによって構成される。

20

【0003】

半導体装置は、アンテナの形状にかかわらず、アンテナの始点の接続端子と終点の接続端子とが集積回路部に接続して設けられる必要がある。そのため、アンテナは、集積回路部の形状及び大きさに応じて形設される。

【0004】

集積回路部は、一枚の基板から微小に作製されることで複数の集積回路部が得られる。特許文献1では、シリコンウエハに複数の半導体チップのサイズを0.5mm以下で作製することで複数の半導体チップは得られるため、経済的にも歩留まり的にも有利であることが記載されている。また特許文献1では、半導体チップのサイズを0.5mm以下で作製することにより、半導体チップが曲げ、集中過重に対し改善されることが記載されている。

30

【特許文献1】特開2004-78991号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

一方アンテナは、集積回路部の小型化に伴い、アンテナを集積回路部に内蔵する(以下、オンチップ化するという)ことも考えられる。しかしながら、アンテナのオンチップ化は、アンテナサイズが小さくなってしまっていた。そのため、半導体装置と外部通信装置(リーダライタ、リーダ/ライタ、コントローラ、インテロゲータ、質問器とも呼ばれる; 以下、通信装置という)との通信距離が短くなってしまい、信号の送受信を確実に行えるようにすることが難しかった。

40

【0006】

そのため半導体装置は、特許文献1に記載のように、微少な集積回路部と、集積回路部に比べて大きなサイズのアンテナを別個に作製し、別途接続を行っていた。しかしながら、半導体装置における微少な集積回路部の接続端子とアンテナの始点及び終点の接続端子との接続は、接続不良に伴う歩留まりの低下を招く原因であった。また、半導体装置の曲げ、集中過重に対し、集積回路部とアンテナとの接続部に応力が加わり断線や接続不良の原因となっていた。

【0007】

本発明は、前記課題を解決するためになされたもので、集積回路部とアンテナの接続を容

50

易にし、且つ通信装置との信号の送受信を確実に行うことが可能な半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

上述の諸問題を解決するため、本発明者らは、上述の解決しようとする課題とは逆の着想、つまりアンテナサイズを大きくするために集積回路部をアンテナサイズに近づけるという着想に至った。本発明の半導体装置において、集積回路部は、集積回路部が占める面積を大きくとれるように、基板上に薄膜トランジスタで構成する。そして本発明の半導体装置は、当該集積回路部上にアンテナを配置し、薄膜トランジスタとアンテナとを接続する。その結果、集積回路部の大きさを所望のアンテナサイズに近づけることができるため集積回路部とアンテナとの接続を容易にし、且つ通信装置との信号の送受信を確実に行うことができることを特徴とする。

10

【0009】

なお、本発明において、薄膜トランジスタは、非晶質シリコン膜や多結晶シリコン膜に代表される非単結晶半導体膜を有する薄膜トランジスタなどを適用することが出来る。これらにより、製造温度が高くなくても製造できたり、低コストで製造できたり、大型基板上に製造できたり、透明基板上に製造できたり、トランジスタで光を透過させたりすることが出来る。また、 $ZnO$ 、 $a-InGaZnO$ 、 $SiGe$ 、 $GaAs$ などの化合物半導体を薄膜化した薄膜トランジスタなどを適用することが出来る。これらにより、製造温度が高くなくても製造できたり、室温で製造できたり、耐熱性の低い基板、例えばプラスチック基板やフィルム基板に直接トランジスタを形成することが出来る。また、インクジェットや印刷法を用いて作成したトランジスタなどを適用することが出来る。これらにより、室温で製造すること、真空度の低い状態で製造すること、及び大型基板で製造することができる。また、マスク（レチクル）を用いなくても製造することが可能となるため、トランジスタのレイアウトを容易に変更することが出来る。

20

【0010】

なお、半導体装置とは半導体素子（トランジスタなど）を含む回路を有する装置のことをいう。さらに、半導体特性を利用することで機能しうる装置全般を半導体装置と呼んでもよい。または、半導体材料を有する装置のことを半導体装置という。

【0011】

なお、Aの上にBが形成されている、あるいは、A上にBが形成されている、と明示的に記載する場合は、Aの上にBが直接接して形成されていることに限定されない。直接接してはいない場合、つまり、AとBと間に別の対象物が介在する場合も含むものとする。ここで、A、Bは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

30

【発明の効果】

【0012】

本発明によれば、半導体装置は、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信装置との信号の送受信を確実に行うことができる。また、本発明においては、集積回路部を薄膜トランジスタで構成することにより、シリコンウェハを用いた半導体装置の量産に比べても、生産性の向上及び低コスト化を図ることができる。

40

【発明を実施するための最良の形態】

【0013】

以下、本発明の実施の形態について図面を参照しながら説明する。ただし、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、本実施の形態の記載内容に限定して解釈されるものではない。なお、本明細書中の図面において、同一部分または同様な機能を有する部分には同一の符号を付し、その説明は省略する。

50

(実施の形態 1)

【0014】

本発明の半導体装置の構成について、図 1 を参照して説明する。

【0015】

図 1 は、本発明に用いられる半導体装置のブロック図の構成例を示している。図 1 に示す半導体装置は、基板 100 上に、アンテナ 101、集積回路部 102 を有する。集積回路部 102 は、送受信回路 103、メモリ回路 104、メモリ制御回路 105、及び電源回路 106 が設けられている。また、送受信回路 103 は、整流回路 107、復調回路 108、変調回路 109 によって構成される。

【0016】

図 1 に示す送受信回路 103 は、アンテナ 101 で受信した電磁波等の電波（以下、無線信号という）の電力を電源電位に変換する整流機能、無線信号からデータを取り出す復調機能、及び送受信回路 103 よりデータを送信する変調機能、を有する回路である。図 1 に示す送受信回路 103 において、整流機能を有する回路は、整流回路 107 であり、整流回路 107 は、一例として、アンテナで受信した交流の無線信号を整流化、及び平滑化して電源回路 106 に直流の信号として供給するものである。また、復調機能を有する回路は、復調回路 108 であり、一例として、アンテナで受信した交流の無線信号をダイオード等により、復調した信号に変換し、メモリ制御回路に出力するものである。また、変調機能を有する回路は、変調回路 109 であり、変調回路 109 は、一例として、メモリ制御回路により読み出されたデータをもとに、半導体装置の入力インピーダンスの変化に応じて、通信装置からの搬送波を反射する強度を変化させて A S K（振幅偏移；A m p l i t u d e s h i f t k e y i n g）変調を行い、通信装置にデータを送信するものである。なお変調回路 109 は、A S K 変調に限らず、F S K（周波数偏移；F r e q u e n c y s h i f t k e y i n g）変調を行い、通信装置にデータを送信するものであってもよい。

【0017】

図 1 に示すメモリ回路 104 は、集積回路部のデータを保持する回路であればよく、一例として、不揮発性メモリに分類されるマスク R O M、E P R O M、E E P R O M、フラッシュメモリ、強誘電体メモリなどを用いることができる。なお、半導体装置にバッテリーを設け、メモリ回路に電力が定常的に供給される構成であれば、揮発性メモリに分類される D R A M（D y n a m i c R a n d o m A c c e s s M e m o r y）、S R A M（S t a t i c R a n d o m A c c e s s M e m o r y）を用いることもできる。

【0018】

また、メモリ制御回路 105 は、送受信回路 103 より出力された復調信号に基づいてメモリ回路 104 からのデータの読み出しを制御する回路であればよい。メモリ制御回路 105 は、一例として、薄膜トランジスタで構成される複数の論理回路を組み合わせるメモリ回路 104 からのデータの読み出しを制御する。また電源回路 106 は、送受信回路 103 より出力された整流化された信号を一定の電圧の信号として出力する回路であればよい。電源回路 106 は、一例として、薄膜トランジスタを用いて構成されるレギュレータにより、入力される信号を定電圧化するものである。

【0019】

次に本発明の図 1 で説明した構成の模式的な上面図について図 2 に示す。

【0020】

図 2 で示す本発明の半導体装置は、基板 100 上に集積回路部 102 と、アンテナ 101 を有する。基板 100 上は、集積回路部 102 と領域 200 で占められている。なお集積回路部 102 は配線や半導体層等が設けられている領域であり、領域 200 には配線や半導体層等が設けられていない領域である。また集積回路部 102 上は、環状に設けられたアンテナ 101 で占められている。本発明における第 1 の特徴点は、集積回路部 102 及び集積回路部の内側の領域（本実施の形態では領域 200）が基板 100 と接する面の面積を、基板 100 の集積回路部 102 と接する面の面積に近づけることである。すなわち

10

20

30

40

50

、集積回路部 102 の面積を基板 100 と概略同じ面積に設計することで集積回路部を構成するトランジスタのデザインルールを大きくすることが出来、且つメモリ回路のメモリ容量を大きくとることが出来るため、半導体装置の多機能化等に寄与することが出来る。

#### 【0021】

ただし、基板 100 の集積回路部 102 と接する面の面積と、集積回路部 102 及び領域 200 が基板 100 と接する面の面積の関係は、概略同じ面積とすることが望ましいが、基板の端部、またはアンテナの形状によってはこれを満たすものでなくてもよい。そのため本明細書において、基板 100 の集積回路部 102 が設けられる面の面積と、集積回路部 102 が基板 100 と接する面の面積が概略同じ面積であるとは、基板 100 の集積回路部 102 が設けられる面の面積の 0.5 倍以上、好ましくは 0.7 倍以上、より好ましくは 0.9 倍以上の面積を基板上の集積回路部が占める面積であるものとする。また基板上の集積回路部が占める面積の上限は、基板上に集積回路部が形成されることを考慮すると、基板 100 の集積回路部 102 が設けられる面の面積の等倍（一倍）以下となる。すなわち本発明は、基板 100 の集積回路部 102 が設けられる面の面積の 0.5 倍以上等倍（1 倍）以下、好ましくは 0.7 倍以上等倍以下、より好ましくは 0.9 倍以上等倍以下、の面積を集積回路部が占める面積とすることを特徴とするものである。なお本明細書における集積回路部が占める面積とは、集積回路部が形成する内側の領域及び端部における凹部などの領域を含むものとする。

10

#### 【0022】

なお、領域 200 は、通信装置と通信を行う際の交流磁界を通しやすくし、起電力を得るために設けられるものである。そのため領域 200 を広く取ることにより、半導体装置と通信装置の距離が離れていても、半導体装置はアンテナが発生する交流磁界の影響を受けやすくなるため、半導体装置は長距離での通信を行う際に適している。

20

#### 【0023】

無線通信を行う半導体装置の信号の伝送方式は、無線通信に使用する信号の周波数に依存する。アンテナの形状は伝送方式によって大きく異なる。例えば長波長域（例えば、135 kHz 以下の周波数帯域）、短波帯（例えば、13.56 MHz 帯）の周波数の場合、伝送方式は電磁結合方式または電磁誘導方式となり、用いられるアンテナの形状は図 2 に示すように、アンテナとして機能する導電体が環状（例えば、ループ状、コイル状）になっている。本発明における第 2 の特徴点は、集積回路部 102 上に集積回路部と同サイズのアンテナ 101 を設けることである。本発明は、環状に設けられるアンテナのアンテナサイズを、集積回路部が占める面積の大きさに比例して大きく取ることによって通信距離を伸ばし、通信装置との送受信を確実に行うといった効果を有する。

30

#### 【0024】

なお本発明における半導体装置の集積回路部を構成する薄膜トランジスタは、例えば、非晶質シリコン、多結晶シリコン、微結晶（マイクロクリスタル、セミアモルファスとも言う）シリコンなどに代表される非単結晶半導体膜を有する薄膜トランジスタで構成することができる。薄膜トランジスタを用いる場合、様々なメリットがある。例えば、シリコンウェハより切り出された単結晶シリコンを用いた半導体装置よりも低い温度で製造できるため、製造コストの削減、又は製造装置の大型化を図ることができる。製造装置を大きくできるため、大型基板上に製造できる。そのため、同時に多くの個数の半導体装置を製造できるため、低コストで製造できる。さらに、製造温度が低いため、耐熱性の弱い基板を用いることができる。そのため、安価なガラス基板上にトランジスタを製造できる。そして、ガラス基板は透明であるため、透明な基板上のトランジスタを用いた半導体装置で光の透過を制御することが出来る。あるいは、トランジスタの膜厚が薄いため、トランジスタを構成する膜の一部は、光を透過させることが出来る。そのため、デザイン性の向上を図ることもできる。

40

#### 【0025】

または、ZnO、a-InGaZnO、SiGe、GaAs、IZO、ITO、SnO などの化合物半導体または酸化物半導体を有する薄膜トランジスタなどを用いることが出

50

来る。これらにより、製造温度を低くでき、例えば、室温で薄膜トランジスタを製造することが可能となる。その結果、耐熱性の低い基板、例えばプラスチック基板やフィルム基板に直接トランジスタを形成することが出来る。なお、これらの化合物半導体または酸化物半導体を、トランジスタのチャネル部分に用いるだけでなく、それ以外の用途で用いることも出来る。例えば、これらの化合物半導体または酸化物半導体を抵抗素子として用いることができる。さらに、それらをトランジスタと同時に成膜又は形成できるため、コストを低減できる。

#### 【0026】

または、インクジェットや印刷法を用いて形成した薄膜トランジスタなどを用いることが出来る。これらにより、室温で製造、低真空度で製造、又は大型基板上に製造することが出来る。また、マスク（レチクル）を用いなくても製造することが可能となるため、薄膜トランジスタのレイアウトを容易に変更することが出来る。さらに、レジストを用いる必要がないので、材料費が安くなり、工程数を削減できる。さらに、必要な部分にのみ膜を付けるため、全面に成膜した後でエッチングする、という製法よりも、材料が無駄にならず、低コストにできる。

10

#### 【0027】

なお、本発明における半導体装置の基板の種類は、様々なものを用いることができる。薄膜トランジスタが形成される基板としては、例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板などを用いることが出来る。

20

#### 【0028】

なお本発明における半導体装置のアンテナは、集積回路部の形成された基板と同じ基板に形成する際、スパッタリング法や、CVD法、スピンコーティング法などにより導電膜を形成し、導電膜をパターンニングしてアンテナを形成してもよいし、インクジェット法に代表される液滴吐出法又はスクリーン印刷法などによりアンテナを形成してもよいし、アディティブ法またはセミアディティブ法などを用いてアンテナを形成してもよい。

#### 【0029】

なお、基板上に形成される集積回路部及びアンテナは、複数形成され、基板を切り分けることで、半導体装置の大量生産を行うことができる。本発明は、シリコンウェハよりも、安価な基板上に薄膜トランジスタを形成し大量生産できるため、経済的に有利である。

30

#### 【0030】

また図2においては、無線通信を行う半導体装置の信号の伝送方式を電磁結合方式または電磁誘導方式とし、アンテナの形状について環状のアンテナを用いた例について示したが、本発明はこれに限定されない。例えば、信号の周波数が、UHF帯（860～930MHz帯）や、2.45GHz帯である場合には、無線通信を行う半導体装置の信号の伝送方式をマイクロ波方式（「電波方式」ということもある。）としてもよい。図3に電波方式で無線通信を行うことのできるアンテナの形状を用いた本発明の半導体装置の一例について説明する。図3に示すアンテナの形状は、細い棒状とすることができる。

#### 【0031】

図3に示す本発明の半導体装置は、基板100上に、集積回路部102と、アンテナ101を有する。基板100上は、基板表面を集積回路部102で占められている。また集積回路部102上は、細い棒状のアンテナ101が形成される。図3に示す本発明の半導体装置においても、図2での説明と同様に、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信装置との信号の送受信を確実にすることができる。すなわち、基板と概略同じサイズの集積回路部を設けることで、アンテナとの接続を容易におこなうことが出来る半導体装置とすることができる。また併せて、基板と概略同サイズに設けられた集積回路部上に、基板と概略同サイズのアンテナを一体に形成することができ、シリコンウェハに形成された集積回路上にアンテナを形成する場合と異なり大きなアンテナを形成することができるため、通信装置との信号の送受信を確実にすることができる。

40

#### 【0032】

50



また本発明の半導体装置の構成は、図１で説明した構成に限定されない。図４に図１で説明した本発明の半導体装置のブロック図とは別のブロック図の構成について説明する。図４では、本発明の半導体装置における集積回路部を複数有する構成について説明する。

#### 【００３３】

図４は、本発明に用いられる半導体装置のブロック図の構成例を示している。図４に示す半導体装置は、基板４００上に、アンテナ４０１、第１の集積回路部４０２、第２の集積回路部４１２を有する。第１の集積回路部４０２は、送受信回路４０３、メモリ回路４０４、メモリ制御回路４０５、及び電源回路４０６が設けられている。第２の集積回路部４１２は、送受信回路４１３、メモリ回路４１４、メモリ制御回路４１５、及び電源回路４１６が設けられている。また、送受信回路４０３及び送受信回路４１３は、整流回路、復調回路、変調回路（共に図示せず）によって構成される。

10

#### 【００３４】

図４に示す送受信回路４０３及び送受信回路４１３の構成及び機能については、図１で説明した送受信回路１０３と同様である。すなわち送受信回路４０３及び送受信回路４１３は、整流機能を有する整流回路、復調機能を有する復調回路、及び変調機能を有する変調回路により、無線信号の送受信を行う。また図４に示す、メモリ回路４０４及びメモリ回路４１４、メモリ制御回路４０５及びメモリ制御回路４１５、並びに電源回路４０６及び電源回路４１６についても図１で説明したメモリ回路１０４、メモリ制御回路１０５、及び電源回路１０６での説明を援用するものとする。

20

#### 【００３５】

図４で示す半導体装置の構成と、図１で示した半導体装置の構成の違いは、集積回路部を複数有する点にある。そのため、集積回路部のメモリ回路に記憶させるプログラムを異ならせることができる。そのため図４に示す半導体装置は複数の用途に対して同時に使用することができる。また図４で示す半導体装置は、複数の集積回路部のメモリ回路に同じ識別情報を記憶させることにより、集積回路部の故障や破壊に対して、冗長性を持たせることができ、より高い耐性を持たせることができる。なお、図４に示した半導体装置は、アンテナ４０１一つに対し、第１の集積回路部４０２、第２の集積回路部４１２を具備する構成に限らず、本発明はさらに複数の集積回路部を具備する構成でもよい。

#### 【００３６】

次に本発明の図４で説明した構成の模式的な上面図について図５に示す。

30

#### 【００３７】

図５で示す本発明の半導体装置は、基板４００上に第１の集積回路部４０２と、第２の集積回路部４１２と、アンテナ４０１を有する。基板４００上は、第１の集積回路部４０２と、第２の集積回路部４１２と、領域５００で占められている。また第１の集積回路部４０２上及び第２の集積回路部４１２上は、環状に設けられたアンテナ４０１で占められている。本発明における第１の特徴点は、上述の図２で説明したように、第１の集積回路部４０２、第２の集積回路部４１２、及び領域５００が基板４００と接する面の面積を、基板４００の第１の集積回路部４０２及び第２の集積回路部４１２と接する面の面積に近づけることである。すなわち、第１の集積回路部４０２及び第２の集積回路部４１２の面積を基板４００と概略同じ面積にすることで第１の集積回路部及び第２の集積回路部を構成するトランジスタのデザインルールを大きくすることが出来、且つメモリ回路のメモリ容量を大きくとることが出来るため、半導体装置の多機能化等に寄与することが出来る。

40

#### 【００３８】

ただし、図２での説明と同様に、基板４００の第１の集積回路部４０２及び第２の集積回路部４１２と接する面の面積と、第１の集積回路部４０２及び第２の集積回路部４１２及び領域５００が基板４００と接する面の面積の関係は、概略同じ面積とすることが望ましいが、基板の端部、またはアンテナの形状によってはこれを満たすものでなくてもよい。そのため本明細書において、基板４００の第１の集積回路部４０２及び第２の集積回路部４１２とが設けられる面の面積と、第１の集積回路部４０２及び第２の集積回路部４１２が基板４００と接する面の面積が概略同じ面積であるとは、基板４００の第１の集積回路

50

部 4 0 2 及び第 2 の集積回路部 4 1 2 が設けられる面の面積の 0 . 5 倍以上、好ましくは 0 . 7 倍以上、より好ましくは 0 . 9 倍以上の面積を基板上の第 1 の集積回路部 4 0 2 及び第 2 の集積回路部 4 1 2 が占める面積であるものとする。また基板上の第 1 の集積回路部 4 0 2 及び第 2 の集積回路部 4 1 2 が占める面積の上限は、基板上に第 1 の集積回路部 4 0 2 及び第 2 の集積回路部 4 1 2 が形成されることを考慮すると、基板 4 0 0 の第 1 の集積回路部 4 0 2 及び第 2 の集積回路部 4 1 2 が設けられる面の面積の等倍（一倍）以下となる。すなわち本発明は、基板 4 0 0 の第 1 の集積回路部 4 0 2 及び第 2 の集積回路部 4 1 2 が設けられる面の面積の 0 . 5 倍以上等倍（一倍）以下、好ましくは 0 . 7 倍以上等倍以下、より好ましくは 0 . 9 倍以上等倍以下、の面積を集積回路部が占める面積とすることを特徴とするものである。なお本明細書における第 1 の集積回路部 4 0 2 及び第 2 の集積回路部 4 1 2 が占める面積とは、集積回路部が形成する内側の領域及び端部における凹部などの領域を含むものとする。

10

#### 【 0 0 3 9 】

なお、領域 5 0 0 は、通信装置と通信を行う際の交流磁界を通しやすくし、起電力を得るために設けられるものである。そのため領域 5 0 0 を広く取ることにより、半導体装置と通信装置の距離が離れていても、半導体装置はアンテナが発生する交流磁界の影響を受けやすくなるため、半導体装置は長距離での通信を行う際に適している。

#### 【 0 0 4 0 】

無線通信を行う半導体装置の信号の伝送方式は、無線通信に使用する信号の周波数に依存する。アンテナの形状は伝送方式によって大きく異なる。例えば長波長域（例えば、1 3 5 k H z 以下の周波数帯域）、短波帯（例えば、1 3 . 5 6 M H z 帯）の周波数の場合、伝送方式は電磁結合方式または電磁誘導方式となり、用いられるアンテナの形状は図 5 に示すように、アンテナとして機能する導電体が環状（例えば、ループ状、コイル状）になっている。本発明における第 2 の特徴点は、第 1 の集積回路部 4 0 2 及び第 2 の集積回路部 4 1 2 上に集積回路部と同サイズのアンテナ 4 0 1 を設けることである。本発明は、環状に設けられるアンテナのアンテナサイズを、大きく取ることによって通信距離を伸ばし、通信装置との送受信を確実に行うといった効果を有する。図 5 に示す本発明の構成では基板上に、第 1 の集積回路部及び第 2 の集積回路部とで分けて設けているが、集積回路部が有する機能が分かれて設けてあればよく、一部の機能を共有する構成をも含むものとする。また図 5 の構成においても、図 3 に示したように、電波方式の無線通信をおこなう細い棒状のアンテナを用いてもよく、アンテナの形状は伝送方式に応じて適宜設計すればよい。

20

30

#### 【 0 0 4 1 】

また本発明の半導体装置の構成は、図 1、図 4 で説明した構成に限定されない。図 6 に図 1、図 4 で説明した本発明の半導体装置のブロック図とは別のブロック図の構成について説明する。図 6 では、本発明の半導体装置におけるアンテナを複数有する構成について説明する。

#### 【 0 0 4 2 】

図 6 は、本発明に用いられる半導体装置のブロック図の構成例を示している。図 6 に示す半導体装置は、基板 6 0 0 上に、第 1 のアンテナ 6 0 1、第 2 のアンテナ 6 1 1、集積回路部 6 0 2 を有する。集積回路部 6 0 2 は、送受信回路 6 0 3、メモリ回路 6 0 4、メモリ制御回路 6 0 5、及び電源回路 6 0 6 が設けられている。また、送受信回路 6 0 3 は、整流回路、復調回路、変調回路（共に図示せず）によって構成される。

40

#### 【 0 0 4 3 】

図 6 に示す送受信回路 6 0 3 の構成及び機能については、図 1 で説明した送受信回路 1 0 3 と同様である。すなわち送受信回路 6 0 3 は、整流機能を有する整流回路、復調機能を有する復調回路、及び変調機能を有する変調回路により、無線信号の送受信を行う。また図 6 に示す、メモリ回路 6 0 4、メモリ制御回路 6 0 5、及び電源回路 6 0 6 についても図 1 で説明したメモリ回路 1 0 4、メモリ制御回路 1 0 5、及び電源回路 1 0 6 での説明を援用するものとする。

#### 【 0 0 4 4 】

50

図 6 で示す半導体装置の構成と、図 1 で示した半導体装置の構成の違いは、アンテナを複数有する点にある。そのため、第 1 のアンテナ 6 0 1 と第 2 のアンテナ 6 1 1 とで、送受信する信号の周波数または伝送方式を異ならせることができる。そのため図 6 に示す半導体装置は複数の周波数または伝送方式の無線信号に対して使用することができる。なお、図 6 に示した半導体装置は、集積回路部 6 0 2 一つに対し、第 1 のアンテナ 6 0 1、第 2 のアンテナ 6 1 1 を具備する構成に限らず、本発明はさらに複数のアンテナを具備する構成でもよい。

【 0 0 4 5 】

次に本発明の図 6 で説明した構成の模式的な上面図について図 7 に示す。

【 0 0 4 6 】

図 7 で示す本発明の半導体装置は、基板 6 0 0 上に集積回路部 6 0 2 と、第 1 のアンテナ 6 0 1、第 2 のアンテナ 6 1 1 を有する。基板 6 0 0 上は、集積回路部 6 0 2 と、領域 7 0 0、領域 7 0 1 で占められている。また集積回路部 6 0 2 上は、環状に設けられた第 1 のアンテナ 6 0 1 及び第 2 のアンテナ 6 1 1 で占められている。本発明における第 1 の特徴点は、上述の図 2 で説明したように、集積回路部 6 0 2、領域 7 0 0、及び領域 7 0 1 が基板と接する面の面積を、基板 6 0 0 の集積回路部 6 0 2 と接する面の面積に近づけることである。すなわち、集積回路部 6 0 2 の面積を基板 6 0 0 と概略同じ面積にすることで集積回路部を構成するトランジスタのデザインルールを大きくすることが出来、且つメモリ回路のメモリ容量を大きくとることが出来るため、半導体装置の多機能化等に寄与することが出来る。

【 0 0 4 7 】

ただし、図 2 での説明と同様に、基板 6 0 0 の集積回路部 6 0 2 と接する面の面積と、集積回路部 6 0 2、領域 7 0 0、及び領域 7 0 1 が基板 6 0 0 と接する面の面積の関係は、概略同じ面積とすることが望ましいが、基板の端部、またはアンテナの形状によってはこれを満たすものでなくてもよい。そのため本明細書において、基板 6 0 0 の集積回路部 6 0 2 が設けられる面の面積と、集積回路部 6 0 2 が基板 6 0 0 と接する面の面積が概略同じ面積であるとは、基板 6 0 0 の集積回路部 6 0 2 が設けられる面の面積の 0 . 5 倍以上、好ましくは 0 . 7 倍以上、より好ましくは 0 . 9 倍以上の面積を基板上の集積回路部が占める面積であるものとする。また基板上の集積回路部が占める面積の上限は、基板上に集積回路部が形成されることを考慮すると、基板 6 0 0 の集積回路部 6 0 2 が設けられる面の面積の等倍（一倍）以下となる。すなわち本発明は、基板 6 0 0 の集積回路部 6 0 2 が設けられる面の面積の 0 . 5 倍以上等倍（1 倍）以下、好ましくは 0 . 7 倍以上等倍以下、より好ましくは 0 . 9 倍以上等倍以下、の面積を集積回路部が占める面積とすることを特徴とするものである。なお本明細書における集積回路部が占める面積とは、集積回路部が形成する内側の領域及び端部における凹部などの領域を含むものとする。

【 0 0 4 8 】

なお、領域 7 0 0 及び領域 7 0 1 は、通信装置と通信を行う際の交流磁界を通しやすくし、起電力を得るために設けられるものである。そのため領域 7 0 0 及び領域 7 0 1 を広く取ることにより、半導体装置と通信装置の距離が離れていても、半導体装置はアンテナが発生する交流磁界の影響を受けやすくなるため、半導体装置は長距離での通信を行う際に適している。

【 0 0 4 9 】

無線通信を行う半導体装置の信号の伝送方式は、無線通信に使用する信号の周波数に依存する。アンテナの形状は伝送方式によって大きく異なる。例えば長波長域（例えば、1 3 5 k H z 以下の周波数帯域）、短波帯（例えば、1 3 . 5 6 M H z 帯）の周波数の場合、伝送方式は電磁結合方式または電磁誘導方式となり、用いられるアンテナの形状は図 7 に示すように、アンテナとして機能する導電体が環状（例えば、ループ状、コイル状）になっている。本発明における第 2 の特徴点は、集積回路部 6 0 2 上に集積回路部と同サイズとなるような第 1 のアンテナ 6 0 1 及び第 2 のアンテナ 6 1 1 を設けることである。環状に設けられるアンテナのアンテナサイズは、大きく取ることによって通信距離を伸ばし、通信装

10

20

30

40

50

置との送受信を確実に行うといった効果を有する。また図 7 の構成においても、第 1 のアンテナまたは第 2 のアンテナに、図 3 に示したように、電波方式の無線通信をおこなう細い棒状のアンテナを用いてもよく、アンテナの形状は伝送方式に応じて適宜設計すればよい。

#### 【0050】

以上、複数の構成で示したように本発明は、上記第 1 の特徴点及び第 2 の特徴点を併せて備えることにより、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信装置との信号の送受信を確実に行うことができる。すなわち、基板と概略同じサイズの集積回路部を設けることで、アンテナとの接続を容易におこなうことが出来る半導体装置とすることができる。また併せて、基板と概略同サイズに設けられた集積回路部上に、基板と概略同サイズのアンテナを一体に形成することが出来るため、シリコンウェハに形成された集積回路部にアンテナを形成する場合と異なり大きなアンテナを形成することができるため、通信装置との信号の送受信を確実に行うことができる。

(実施の形態 2)

#### 【0051】

本実施の形態においては、上記実施の形態 1 で説明した本発明の半導体装置とは、別の構成について説明する。

#### 【0052】

図 8 は、本実施の形態で説明する半導体装置のブロック図の構成例を示している。図 8 に示す半導体装置は、基板 800 上に、アンテナ 801、集積回路部 802、ブースターアンテナ 811 を有する。集積回路部 802 は、送受信回路 803、メモリ回路 804、メモリ制御回路 805、及び電源回路 806 が設けられている。また、送受信回路 803 は、整流回路 807、復調回路 808、変調回路 809 によって構成される。

#### 【0053】

本実施の形態が、上記実施の形態 1 の図 1 の構成と異なる点は、ブースターアンテナを具備する点にある。図 8 においてはブースターアンテナ 811 を具備する構成をとる。本実施の形態において述べるブースターアンテナとは、半導体装置を構成する通信装置からの無線信号を受信し半導体装置の集積回路部に出力するアンテナ 801 よりも、サイズの大きいアンテナのことをいう。ブースターアンテナは、使用する周波数帯域で共振させ、アンテナ 801 と、ブースターアンテナを磁界結合させることで、通信装置より出力された信号を、効率よく目的の半導体装置へ伝達させることができるものをいう。ブースターアンテナは磁界を介してコイルアンテナと結合しているため、直接アンテナとは接続する必要が無いため好適である。

#### 【0054】

また図 8 に示す送受信回路 803 は、アンテナ 801 で受信した無線信号の電力を電源電位に変換する整流機能、無線信号からデータを取り出す復調機能、及び送受信回路 803 よりデータを送信する変調機能、を有する回路である。図 8 に示す送受信回路 803 において、整流機能を有する回路は、整流回路 807 であり、整流回路 807 は、一例として、アンテナで受信した交流信号を整流化、及び平滑化して電源回路 806 に直流信号を供給するものである。また、復調機能を有する回路は、復調回路 808 であり、一例として、アンテナで受信した無線信号をダイオード等により、復調した信号に変換し、メモリ制御回路に出力するものである。また、変調機能を有する回路は、変調回路 809 であり、変調回路 809 は、一例として、メモリ制御回路により読み出されたデータをもとに、半導体装置の入力インピーダンスの変化に応じて、通信装置からの搬送波を反射する強度を変化させて ASK (振幅偏移; Amplitude shift keying) 変調を行い、通信装置にデータを送信するものである。

#### 【0055】

図 8 に示すメモリ回路 804 は、集積回路部のデータを保持する回路であればよく、一例として、不揮発性メモリに分類されるマスク ROM、EPROM、EEPROM、フラッ

10

20

30

40

50

シュメモリ、強誘電体メモリなどを用いることができる。なお、半導体装置にバッテリーを設け、メモリ回路に電力が定常的に供給される構成であれば、揮発性メモリに分類されるDRAM(Dynamic Random Access Memory)、SRAM(Static Random Access Memory)を用いることもできる。

【0056】

また、メモリ制御回路805は、送受信回路803より出力された復調信号に基づいてメモリ回路804からのデータの読み出しを制御する回路であればよい。メモリ制御回路805は、一例として、薄膜トランジスタで構成される複数の論理回路を組み合わせてメモリ回路804からのデータの読み出しを制御する。また電源回路806は、送受信回路803より出力された整流化された信号を一定の電圧の信号として出力する回路であればよい。電源回路806は、一例として、薄膜トランジスタを用いて構成されるレギュレータにより、入力される信号を定電圧化するものである。

【0057】

次に本実施の形態の図8で説明した構成の模式的な上面図及び斜視図について図9に示す。

【0058】

図9(a)における上面図で示す本発明の半導体装置は、基板800上に集積回路部802と、アンテナ801、及びブースターアンテナ811を有する。基板800上は、集積回路部802と領域900で占められている。また集積回路部802上は、環状に設けられたアンテナ801及びブースターアンテナ811で占められている。本発明における第1の特徴点は、集積回路部802及び集積回路部の内側の領域(本実施の形態では領域900)が基板800と接する面の面積を、基板800の集積回路部802と接する面の面積に近づけることである。すなわち、集積回路部802の面積を基板800と概略同じ面積にすることで集積回路部を構成するトランジスタのデザインルールを大きくすることが出来、且つメモリ回路のメモリ容量を大きくとることが出来るため、半導体装置の多機能化等に寄与することが出来る。

【0059】

ただし、基板800の集積回路部802と接する面の面積と、集積回路部802及び領域900が基板800と接する面の面積の関係は、概略同じ面積とすることが望ましいが、基板の端部、またはアンテナの形状によってはこれを満たすものでなくてもよい。そのため本明細書において、基板800の集積回路部802が設けられる側の面の面積と、集積回路部802が基板800と接する面の面積が概略同じ面積であるとは、基板800の集積回路部802が設けられる面の面積の0.5倍以上、好ましくは0.7倍以上、より好ましくは0.9倍以上の面積を基板上の集積回路部が占める面積であるものとする。また基板上の集積回路部が占める面積の上限は、基板上に集積回路部が形成されることを考慮すると、基板800の集積回路部802が設けられる面の面積の等倍(一倍)以下となる。すなわち本発明は、基板800の集積回路部802が設けられる面の面積の0.5倍以上等倍(1倍)以下、好ましくは0.7倍以上等倍以下、より好ましくは0.9倍以上等倍以下、の面積を集積回路部が占める面積とすることを特徴とするものである。なお本明細書における集積回路部が占める面積とは、集積回路部が形成する内側の領域及び端部における凹部などの領域を含むものとする。

【0060】

なお、領域900は、通信装置とブースターアンテナが通信を行う際及びブースターアンテナとアンテナが磁界結合する際の交流磁界を通しやすくし、起電力を得るために設けられるものである。そのため領域900を広く取ることにより、半導体装置と通信装置の距離が離れていても、半導体装置はアンテナが発生する交流磁界の影響を受けやすくなるため、半導体装置は長距離での通信を行う際に適している。

【0061】

また図9(b)における斜視図で示す本発明の半導体装置は、基板800上に集積回路部802と、アンテナ801を有し、基板810上にブースターアンテナ811を有する。

基板 810 は基板 800 と同じ大きさであり、ブースターアンテナ 811 が基板 810 の一方の面を覆っている。ブースターアンテナ 811 は、集積回路部 802 に直接接続することがないため、図 9 (b) に示すように、基板 800 を基板 810 と貼り合わせることで、アンテナ 801 とブースターアンテナ 811 との磁界結合をとることができる。すなわち、基板 800 と基板 810 は重畳して設けられる。このとき、集積回路部 802 の占める面積をブースターアンテナ 811 の占める面積に近づけることで基板 800 における集積回路部のサイズを大きくすることができる。そして集積回路部を構成するトランジスタのデザインルールを大きくすることが出来、且つメモリ回路のメモリ容量を大きくすることが出来る。そのため、半導体装置の多機能化等に寄与することが出来る。すなわち本発明における第 1 の特徴点である基板 800 の集積回路部が設けられる面の面積と、集積回路部 802 が基板 800 と接する面積を概略同じにすることを満たすことが出来る。なおアンテナ 801 のサイズは集積回路部上に設けることができる大きさであればよく、本実施の形態は集積回路部と接続されるアンテナの大きさや配置の自由度を高めることができるといった効果を奏する。

10

20

30

40

50

#### 【0062】

また無線通信を行う半導体装置の信号の伝送方式は、実施の形態 1 と同様に無線通信に使用する信号の周波数に依存する。アンテナの形状は伝送方式によって大きく異なる。本実施の形態においては、通信装置からの信号を受信するブースターアンテナ 811 の形状が異なる。例えば長波長域（例えば、135 kHz 以下の周波数帯域）、短波帯（例えば、13.56 MHz 帯）の周波数の場合、伝送方式は電磁結合方式または電磁誘導方式となり、用いられるブースターアンテナ 811 の形状は図 9 (a)、図 9 (b) に示すように、ブースターアンテナとして機能する導電体が環状（例えば、ループ状、コイル状）になっている。本実施の形態においては、本発明の第 2 の特徴点である集積回路部 802 上に集積回路部と同サイズのアンテナとしてブースターアンテナ 811 を設けることができる。環状に設けられるブースターアンテナのアンテナサイズは、大きく取ることによって通信距離を伸ばし、通信装置との送受信を確実に行うといった効果を有する。

#### 【0063】

また図 9 においては、無線通信を行う半導体装置の信号の伝送方式を電磁結合方式または電磁誘導方式とし、ブースターアンテナの形状について環状のブースターアンテナを用いた例について示したが、本発明はこれに限定されない。例えば、信号の周波数が、UHF 帯（860 ~ 930 MHz 帯）や、2.45 GHz 帯である場合には、無線通信を行う半導体装置の信号の伝送方式をマイクロ波方式（「電波方式」ということもある。）としてもよい。図 10 に電波方式で無線通信を行うことのできるブースターアンテナの形状を用いた本発明の半導体装置の一例について説明する。図 10 に示すアンテナの形状は、細い棒状とすることができる。

#### 【0064】

図 10 (a) に示す本実施の形態の半導体装置は、基板 800 上に、集積回路部 802 と、アンテナ 801、及びブースターアンテナ 811 を有する。基板 800 上は、ブースターアンテナ 811 が収まる大きさの集積回路部 802 で占められている。また集積回路部 802 上は、細い棒状のブースターアンテナ 811 で占められている。また細い棒状のブースターアンテナ 811 の凸部 1000 においては、コイル状のアンテナ 801 が形設され、ブースターアンテナ 811 と磁界結合をおこなうことができる。そして図 10 (a) に示す構成は、図 9 での説明と同様に、集積回路部の大きさを所望のブースターアンテナのサイズに近づけ、且つアンテナサイズの自由度を高め、通信装置との信号の送受信を確実に行うことができる。すなわち、基板と概略同じサイズの集積回路部を設けることで、アンテナとの接続を容易におこなうことが出来る半導体装置とすることができる。また併せて、基板と概略同サイズに設けられた集積回路部上に、基板と概略同サイズのブースターアンテナを設け、通信装置との信号の送受信を確実に行うことができる。

#### 【0065】

また本実施形態においては図 10 (a) で示したブースターアンテナ 811 をアンテナと

し、図 10 ( a ) で示したアンテナ 8 0 1 を接続端子として用いる構成としてもよい。図 10 ( b ) に示す本実施の形態の半導体装置は、基板 8 0 0 上に、集積回路部 8 0 2 と、アンテナ 1 0 0 1、及び接続端子 8 2 1 を有する。基板 8 0 0 上は、アンテナ 1 0 0 1 が収まる大きさの集積回路部 8 0 2 で占められている。また、集積回路部 8 0 2 上は、細い棒状のアンテナ 1 0 0 1 で占められている。また細い棒状のアンテナ 1 0 0 1 の凸部 1 0 0 0 においては、接続端子 8 2 1 が形設され、集積回路部 8 0 2 とアンテナ 1 0 0 1 とを接続することができる。そして図 10 ( b ) に示す構成は、実施の形態 1 での説明と同様に、集積回路部の大きさを所望のアンテナのサイズに近づけ、通信装置との信号の送受信を確実に行うことができる。すなわち、基板と概略同じサイズの集積回路部を設け、接続端子 8 2 1 により、アンテナとの接続を容易におこなうことが出来る半導体装置とすることができる。また併せて、基板と概略同サイズに設けられた集積回路部上に、基板と概略同サイズのアンテナを設け、通信装置との信号の送受信を確実に行うことができる。

10

#### 【 0 0 6 6 】

また本実施の形態の半導体装置の構成は、図 8 で説明した構成に限定されない。図 1 1 に図 8 で説明した本実施の形態の半導体装置のブロック図とは別のブロック図の構成について説明する。図 1 1 では、本実施形態の半導体装置における集積回路部を複数有する構成について説明する。

#### 【 0 0 6 7 】

図 1 1 は、本発明に用いられる半導体装置のブロック図の構成例を示している。図 1 1 に示す半導体装置は、基板 1 1 0 0 上に、アンテナ 1 1 0 1、第 1 の集積回路部 1 1 0 2、第 2 の集積回路部 1 1 1 2、プースターアンテナ 1 1 1 1 を有する。第 1 の集積回路部 1 1 0 2 は、送受信回路 1 1 0 3、メモリ回路 1 1 0 4、メモリ制御回路 1 1 0 5、及び電源回路 1 1 0 6 が設けられている。第 2 の集積回路部 1 1 1 2 は、送受信回路 1 1 1 3、メモリ回路 1 1 1 4、メモリ制御回路 1 1 1 5、及び電源回路 1 1 1 6 が設けられている。また、送受信回路 1 1 0 3 及び送受信回路 1 1 1 3 は、整流回路、復調回路、変調回路（共に図示せず）によって構成される。

20

#### 【 0 0 6 8 】

図 1 1 に示す送受信回路 1 1 0 3 及び送受信回路 1 1 1 3 の構成及び機能については、図 1 で説明した送受信回路 1 0 3 と同様である。すなわち送受信回路 1 1 0 3 及び送受信回路 1 1 1 3 は、整流機能を有する整流回路、復調機能を有する復調回路、及び変調機能を有する変調回路により、無線信号の送受信を行う。また図 1 1 に示す、メモリ回路 1 1 0 4 及びメモリ回路 1 1 1 4、メモリ制御回路 1 1 0 5 及びメモリ制御回路 1 1 1 5、並びに電源回路 1 1 0 6 及び電源回路 1 1 1 6 についても図 1 で説明したメモリ回路 1 0 4、メモリ制御回路 1 0 5、及び電源回路 1 0 6 での説明を援用するものとする。

30

#### 【 0 0 6 9 】

図 1 1 で示す半導体装置の構成と、図 8 で示した半導体装置の構成の違いは、集積回路部を複数有する点にある。そのため、集積回路部のメモリ回路に記憶させるプログラムを異ならせることができる。そのため図 1 1 に示す半導体装置は複数の用途に対して同時に使用することができる。また図 1 1 で示す半導体装置は、複数の集積回路部のメモリ回路に同じ識別情報を記憶させることにより、集積回路部の故障や破壊に対して、冗長性を持たせることができ、より高い耐性を持たせることができる。なお、図 1 1 に示した半導体装置は、プースターアンテナ 1 1 1 1 及びアンテナ 1 1 0 1 一つに対し、第 1 の集積回路部 1 1 0 2、第 2 の集積回路部 1 1 1 2 を具備する構成に限らず、本発明はさらに複数の集積回路部を具備する構成でもよい。

40

#### 【 0 0 7 0 】

次に本実施形態の図 1 1 で説明した構成の模式的な上面図について図 1 2 に示す。

#### 【 0 0 7 1 】

図 1 2 で示す本実施形態の半導体装置は、基板 1 1 0 0 上に第 1 の集積回路部 1 1 0 2 と、第 2 の集積回路部 1 1 1 2 と、アンテナ 1 1 0 1 と、プースターアンテナ 1 1 1 1 を有する。基板 1 1 0 0 上は、第 1 の集積回路部 1 1 0 2 と、第 2 の集積回路部 1 1 1 2 と、

50

領域 1 2 0 0 で占められている。また第 1 の集積回路部 1 1 0 2 上及び第 2 の集積回路部 1 1 1 2 上は、環状に設けられたアンテナ 1 1 0 1 及びブースターアンテナ 1 1 1 1 で占められている。本発明における第 1 の特徴点は、上述の図 9 で説明したように、第 1 の集積回路部 1 1 0 2、第 2 の集積回路部 1 1 1 2、及び領域 1 2 0 0 が基板 1 1 0 0 と接する面の面積を、基板 1 1 0 0 の第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 と接する面の面積に近づけることである。すなわち、第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 の面積を基板 1 1 0 0 と概略同じ面積にすることで第 1 の集積回路部及び第 2 の集積回路部を構成するトランジスタのデザインルールを大きくすることが出来、且つメモリ回路のメモリ容量を大きくとることが出来るため、半導体装置の多機能化等に寄与することが出来る。なおアンテナ 1 1 0 1 のサイズは集積回路部上に設けることができる大きさであればよく、本実施の形態は集積回路部と接続されるアンテナの大きさや配置の自由度を高めることができるといった効果を奏する。

10

20

30

40

50

#### 【0072】

ただし、基板 1 1 0 0 が第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 と接する面の面積と、第 1 の集積回路部 1 1 0 2、第 2 の集積回路部 1 1 1 2、及び領域 1 2 0 0 が基板 1 1 0 0 と接する面の面積の関係は、概略同じ面積とすることが望ましいが、基板の端部、またはアンテナの形状によってはこれを満たすものでなくてもよい。そのため本明細書において、基板 1 1 0 0 に第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 が設けられる側の面の面積と、第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 が基板 1 1 0 0 と接する面の面積と、が概略同じ面積であるとは、基板 1 1 0 0 の第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 が設けられる面の面積の 0.5 倍以上、好ましくは 0.7 倍以上、より好ましくは 0.9 倍以上の面積を基板上の集積回路部が占める面積であるものとする。また基板上の集積回路部が占める面積の上限は、基板上に集積回路部が形成されることを考慮すると、基板 1 1 0 0 の第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 が設けられる面の面積の等倍（一倍）以下となる。すなわち本発明は、基板 1 1 0 0 の第 1 の集積回路部 1 1 0 2 及び第 2 の集積回路部 1 1 1 2 が設けられる面の面積の 0.5 倍以上等倍（一倍）以下、好ましくは 0.7 倍以上等倍以下、より好ましくは 0.9 倍以上等倍以下、の面積を集積回路部が占める面積とすることを特徴とするものである。なお本明細書における集積回路部が占める面積とは、集積回路部が形成する内側の領域及び端部における凹部などの領域を含むものとする。

#### 【0073】

なお、領域 1 2 0 0 は、通信装置とブースターアンテナが通信を行う際及びブースターアンテナとアンテナが磁界結合する際の交流磁界を通しやすくし、起電力を得るために設けられるものである。そのため領域 1 2 0 0 を広く取ることにより、半導体装置と通信装置の距離が離れていても、半導体装置はアンテナが発生する交流磁界の影響を受けやすくなるため、半導体装置は長距離での通信を行う際に適している。

#### 【0074】

無線通信を行う半導体装置の信号の伝送方式は、無線通信に使用する信号の周波数に依存する。アンテナの形状は伝送方式によって大きく異なる。例えば長波長域（例えば、135 kHz 以下の周波数帯域）、短波帯（例えば、13.56 MHz 帯）の周波数の場合、伝送方式は電磁結合方式または電磁誘導方式となり、用いられるブースターアンテナの形状は図 1 2 に示すように、ブースターアンテナとして機能する導電体が環状（例えば、ループ状、コイル状）になっている。環状に設けられるブースターアンテナのアンテナサイズは、大きく取ることによって通信距離を伸ばし、通信装置との送受信を確実に行うといった効果を有する。そして本発明における第 2 の特徴点である第 1 の集積回路部 1 1 0 2 上に集積回路部と同サイズのアンテナとして、ブースターアンテナ 1 1 1 1 を設けることができる。図 1 2 に示す本実施形態の構成では基板上に、第 1 の集積回路部及び第 2 の集積回路部とで分けて設けているが、集積回路部が有する機能が分かれて設けてあればよく、一部の機能が共有する構成をも含むものとする。また図 1 2 の構成においても、図 1 0 に示したように、電波方式の無線通信をおこなう細い棒状のアンテナを用いてもよく、アンテナ



の形状は伝送方式に応じて適宜設計すればよい。

【0075】

また本実施形態の半導体装置の構成は、図8、図11で説明した構成に限定されない。図13に図8、図11で説明した本実施形態の半導体装置のブロック図とは別のブロック図の構成について説明する。図13では、本実施形態の半導体装置におけるアンテナを複数有する構成について説明する。

【0076】

図13は、本発明に用いられる半導体装置のブロック図の構成例を示している。図13に示す半導体装置は、基板1300上に、第1のアンテナ1301、第2のアンテナ1311、集積回路部1302、及びブースターアンテナ1321を有する。集積回路部1302は、送受信回路1303、メモリ回路1304、メモリ制御回路1305、及び電源回路1306が設けられている。また、送受信回路1303は、整流回路、復調回路、変調回路（共に図示せず）によって構成される。

10

【0077】

図13に示す送受信回路1303の構成及び機能については、図8で説明した送受信回路803と同様である。すなわち送受信回路1303は、整流機能を有する整流回路、復調機能を有する復調回路、及び変調機能を有する変調回路により、無線信号の送受信を行う。また図13に示す、メモリ回路1304、メモリ制御回路1305、及び電源回路1306についても図8で説明したメモリ回路804、メモリ制御回路805、及び電源回路806での説明を援用するものとする。

20

【0078】

図13で示す半導体装置の構成と、図8で示した半導体装置の構成の違いは、アンテナを複数有する点にある。そのため、第1のアンテナ1301と第2のアンテナ1311とで、ブースターアンテナ1321を介して送受信する信号の周波数を異ならせることができる。そのため図13に示す半導体装置は複数の周波数の無線信号に対して使用することができる。なお、図13に示した半導体装置は、集積回路部1302一つに対し、第1のアンテナ1301、第2のアンテナ1311を具備する構成に限らず、本発明はさらに複数のアンテナを具備する構成でもよい。

【0079】

次に本実施形態の図13で説明した構成の模式的な上面図について図14に示す。

30

【0080】

図14で示す本実施形態の半導体装置は、基板1300上に集積回路部1302と、第1のアンテナ1301、第2のアンテナ1311、及びブースターアンテナ1321を有する。基板1300上は、集積回路部1302と、領域1400、領域1401で占められている。また、集積回路部1302上は、環状に設けられた第1のアンテナ1301及び第2のアンテナ1311並びにブースターアンテナ1321で占められている。本発明における第1の特徴点は、上述の図9で説明したように、集積回路部1302、領域1400、及び領域1401が基板1300と接する面の面積を、基板1300の集積回路部1302と接する面の面積に近づけることである。すなわち、集積回路部1302の面積を基板1300と概略同じ面積にすることで集積回路部を構成するトランジスタのデザインルールを大きくすることが出来、且つメモリ回路のメモリ容量を大きくすることが出来るため、半導体装置の多機能化等に寄与することが出来る。なお第1のアンテナ1301及び第2のアンテナ1311のサイズは集積回路部上に設けることができる大きさであればよく、本実施の形態は集積回路部と接続されるアンテナの大きさや配置の自由度を高めることができるといった効果を奏する。

40

【0081】

ただし、基板1300が集積回路部1302と接する面の面積と、集積回路部1302、領域1400、及び領域1401が基板1300と接する面の面積の関係は、概略同じ面積とすることが望ましいが、基板の端部、またはアンテナの形状によってはこれを満たすものでなくてもよい。そのため本明細書において、基板1300に集積回路部1302が

50

設けられる側の面の面積と、集積回路部 1302 が基板 1300 と接する面の面積と、が概略同じ面積であるとは、基板 1300 の集積回路部 1302 が設けられる面の面積の 0.5 倍以上、好ましくは 0.7 倍以上、より好ましくは 0.9 倍以上の面積を基板上の集積回路部が占める面積であるものとする。また基板上の集積回路部が占める面積の上限は、基板上に集積回路部が形成されることを考慮すると、基板 1300 の集積回路部 1302 が設けられる面の面積の等倍（一倍）以下となる。すなわち本発明は、基板 1300 の集積回路部 1302 が設けられる面の面積の 0.5 倍以上等倍（一倍）以下、好ましくは 0.7 倍以上等倍以下、より好ましくは 0.9 倍以上等倍以下、の面積を集積回路部が占める面積とすることを特徴とするものである。なお本明細書における集積回路部が占める面積とは、集積回路部が形成する内側の領域及び端部における凹部などの領域を含むものとする。

10

#### 【0082】

なお、図 14 に示す領域 1400 及び領域 1401 は、通信装置とブースターアンテナが通信を行う際及びブースターアンテナとアンテナが磁界結合する際の交流磁界を通しやすくし、起電力を得るために設けられるものである。そのため領域 1400 及び領域 1401 を広く取ることにより、半導体装置と通信装置の距離が離れていても、半導体装置はアンテナが発生する交流磁界の影響を受けやすくなるため、半導体装置は長距離での通信を行う際に適している。

#### 【0083】

無線通信を行う半導体装置の信号の伝送方式は、実施の形態 1 と同様に無線通信に使用する信号の周波数に依存する。本実施の形態においては、通信装置からの信号を受信するブースターアンテナ 1321 の形状は伝送方式によって大きく異なる。例えば長波長域（例えば、135 kHz 以下の周波数帯域、）短波帯（例えば、13.56 MHz 帯）の周波数の場合、伝送方式は電磁結合方式または電磁誘導方式となり、用いられるアンテナの形状は図 14 に示すように、ブースターアンテナとして機能する導電体が環状（例えば、ループ状、コイル状）になっている。環状に設けられるブースターアンテナのアンテナサイズは、大きく取ることによって通信距離を伸ばし、通信装置との送受信を確実に行うといった効果を有する。そして本発明における第 2 の特徴点である集積回路部 1302 上に集積回路部と同サイズのアンテナとして、ブースターアンテナ 1321 を設けることができる。

20

#### 【0084】

上記複数の構成で示したように本発明は、上記第 1 の特徴点及び第 2 の特徴点を併せて備えることにより、集積回路部の大きさを所望のブースターアンテナのアンテナサイズに近づけ、通信装置との信号の送受信を確実に行うことができる。加えて本実施の形態は、集積回路部上に設けられるアンテナの位置や大きさの自由度を高めることができるといった効果を奏する。そして、基板と概略同じサイズの集積回路部を設けることで、アンテナとの接続を容易におこなうことができる半導体装置とすることができる。また併せて、基板と概略同サイズに設けられた集積回路部上に、基板と概略同サイズのアンテナを一体に形成することが出来るため、シリコンウェハに形成された集積回路上にアンテナを形成する場合と異なり大きなアンテナを形成することができるため、通信装置との信号の送受信を確実に行うことができる。

30

40

#### （実施の形態 3）

#### 【0085】

本実施の形態では、バッテリーを搭載した場合の本発明の半導体装置の構成及び動作について説明する。

#### 【0086】

本発明の半導体装置にバッテリーを搭載した場合の構成について、図 15 を用いて説明する。図 15 は、本実施の形態で説明する半導体装置のブロック図の構成例を示している。図 15 に示す半導体装置は、基板 1500 上に、アンテナ 1501、集積回路部 1502、バッテリー 1550 を有する。集積回路部 1502 は、送受信回路 1503、メモリ回路 1504、メモリ制御回路 1505、及び電源回路 1506 が設けられている。また、

50

送受信回路 1503 は、整流回路、復調回路、変調回路によって構成される。

【0087】

本実施の形態が、上記実施の形態 1 及び上記実施の形態 2 の構成と異なる点は、バッテリーを具備する点にある。本実施の形態で説明する半導体装置はバッテリーを有することにより、外部からの無線通信による信号の電力を利用してバッテリーを充電し、半導体装置を駆動することができる。その結果、アクティブタイプの半導体装置のような電池の残存容量の確認や電池の交換をする作業が発生するといったことなく、使用し続けることが可能になる。加えて、半導体装置を駆動するための電力をバッテリー内に保持することにより、半導体装置が動作するための十分な電力が得られ、通信装置との通信距離を伸ばすことができる。なお本実施の形態における図 15 で示した基板 1500、アンテナ 1501、集積回路部 1502、送受信回路 1503、メモリ回路 1504、メモリ制御回路 1505、電源回路 1506、及び送受信回路 1503 における整流回路、復調回路、変調回路の説明は、上記実施の形態で説明した記載を援用するものとする。

10

【0088】

なお、本実施の形態におけるバッテリーとは、充電することで連続使用時間を回復することができる電池のことをいう。なおバッテリーとしては、その用途により異なるが、シート状に形成された電池を用いることが好ましく、例えばリチウム電池、好ましくはゲル状電解質を用いるリチウムポリマー電池や、リチウムイオン電池等を用いることで、小型化が可能である。勿論、充電可能な電池であればなんでもよく、ニッケル水素電池、ニカド電池、有機ラジカル電池、鉛蓄電池、空気二次電池、ニッケル亜鉛電池、銀亜鉛電池などの充電放電可能な電池であってもよいし、またコンデンサを用いても良い。コンデンサとして、積層セラミックコンデンサ、電気二重層コンデンサを用いることができる。

20

【0089】

次に、本発明の半導体装置にバッテリーを搭載した場合の動作について説明する。

【0090】

バッテリー 1550 は電源回路 1506 と接続されている。またバッテリー 1550 は集積回路部と接続されている。バッテリーを具備する半導体装置は、半導体装置が受信する信号を、送受信回路 1503 及び電源回路 1506 を介してバッテリー 1550 に充電する。そして充電された電力を、バッテリー 1550 より間欠的に集積回路部 1502 に供給する。無線信号を受信することによりバッテリーの充電を行い、充電によって得られた電力を間欠的に負荷である集積回路部に供給することで、電力の効率的な利用を図ることができる。

30

【0091】

また、本実施の形態において、接続されているとは電氣的に接続されていることと同義である。したがって、間に別の素子などが配置されていてもよい。

【0092】

なお、本実施の形態は、本明細書の実施の形態の技術的要素と組み合わせて行うことができる。すなわち本実施の形態の半導体装置は、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信装置との信号の送受信を確実に行うことができる。

40

(実施の形態 4)

【0093】

本実施の形態では、上記実施の形態で示した半導体装置の作製方法の一例に関して、図面を参照して説明する。本実施の形態においては、半導体装置の送受信回路に含まれる素子等を同一基板上に薄膜トランジスタを用いて設ける場合について説明する。なお、本実施の形態では、薄膜トランジスタ等の素子を一度支持基板に設けた後、可撓性を有する基板に転置して半導体装置を作製する場合に関して説明する。また、本実施の形態では、一つの基板に複数の集積回路部及びアンテナを形成し(ここでは、縦 4 × 横 3)、複数の半導体装置を作製する場合について説明する。以下の説明において、図 16 ~ 図 17 は上面図の模式図であり、図 18 ~ 図 22 は図 16 ~ 図 17 における A - B 間の断面図の模式図で

50

ある。

【0094】

まず、基板1601の一表面に剥離層1602を形成し、続けて下地となる絶縁膜1603および非晶質半導体膜1604（例えば非晶質珪素を含む膜）を形成する（図18（A）、図16（A））。剥離層1602、絶縁膜1603および非晶質半導体膜1604は、連続して形成することができる。連続して形成することにより、大気に曝されないため不純物の混入を防ぐことができる。なお、以下の工程において、図16（A）に示された複数の領域1650にそれぞれ半導体装置を構成する集積回路部及びアンテナが形成される。

【0095】

基板1601は、ガラス基板、石英基板、金属基板やステンレス基板、本工程の処理温度に耐えうる耐熱性があるプラスチック基板等を用いるとよい。このような基板であれば、その面積や形状に大きな制限はないため、例えば、1辺が1メートル以上であって、矩形のものを用いれば、生産性を格段に向上させることができる。このような利点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。従って、シリコン基板と比較して集積回路部やアンテナを大きく形成した場合であっても、低コスト化を実現することができる。

【0096】

なお、本工程では、剥離層1602を基板1601の全面に設けているが、必要に応じて、基板1601の全面に剥離層を設けた後に、フォトリソグラフィ法により剥離層1602を選択的に設けてもよい。また、基板1601に接するように剥離層1602を形成しているが、必要に応じて、基板1601に接するように酸化珪素（ $\text{SiO}_x$ ）膜、酸化窒化珪素（ $\text{SiO}_x\text{N}_y$ ）（ $x > y$ ）膜、窒化珪素（ $\text{SiN}_x$ ）膜、窒化酸化珪素（ $\text{SiN}_x\text{O}_y$ ）（ $x > y$ ）膜等の絶縁膜を形成し、当該絶縁膜に接するように剥離層1602を形成してもよい。

【0097】

剥離層1602は、金属膜や金属膜と金属酸化膜の積層構造等を用いることができる。金属膜としては、タングステン（W）、モリブデン（Mo）、チタン（Ti）、タンタル（Ta）、ニオブ（Nb）、ニッケル（Ni）、コバルト（Co）、ジルコニウム（Zr）、亜鉛（Zn）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）から選択された元素または前記元素を主成分とする合金材料若しくは化合物材料からなる膜を単層又は積層して形成する。また、これらの材料は、スパッタ法やプラズマCVD法等の各種CVD法等を用いて形成することができる。金属膜と金属酸化膜の積層構造としては、上述した金属膜を形成した後に、酸素雰囲気化または $\text{N}_2\text{O}$ 雰囲気気下におけるプラズマ処理、酸素雰囲気化または $\text{N}_2\text{O}$ 雰囲気気下における加熱処理を行うことによって、金属膜表面に当該金属膜の酸化物または酸化窒化物を設けることができる。また、金属膜を形成した後に、オゾン水等の酸化力の強い溶液で表面を処理することにより、金属膜表面に当該金属膜の酸化物又は酸化窒化物を設けることができる。

【0098】

絶縁膜1603は、スパッタ法やプラズマCVD法等により、珪素の酸化物または珪素の窒化物を含む膜を、単層又は積層で形成する。下地となる絶縁膜が2層構造の場合、例えば、1層目として窒化酸化珪素膜を形成し、2層目として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜が3層構造の場合、1層目の絶縁膜として酸化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。または、1層目の絶縁膜として酸化窒化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜は、基板1601からの不純物の侵入を防止するブロッキング膜として機能する。

【0099】

非晶質半導体膜 1604 は、スパッタ法、LPCVD 法、プラズマ CVD 法等により、25 ~ 200 nm (好ましくは 30 ~ 150 nm) の厚さで形成する。非晶質半導体膜 1604 としては、例えば、非晶質珪素膜を形成すればよい。

#### 【0100】

次に、非晶質半導体膜 1604 にレーザー光を照射して結晶化を行う。なお、レーザー光の照射と、RTA 又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とを組み合わせた方法等により非晶質半導体膜 1604 の結晶化を行ってもよい。その後、得られた結晶質半導体膜を所望の形状にエッチングして、結晶質半導体膜 1604a ~ 1604d を形成し、当該結晶質半導体膜 1604a ~ 1604d を覆うようにゲート絶縁膜 1605 を形成する (図 18 (B))。

10

#### 【0101】

結晶質半導体膜 1604a ~ 1604d の作製工程の一例を以下に簡単に説明すると、まず、プラズマ CVD 法を用いて、膜厚 50 ~ 60 nm の非晶質半導体膜 (例えば、非晶質珪素膜) を形成する。次に、結晶化を助長する金属元素であるニッケルを含む溶液を非晶質半導体膜上に保持させた後、非晶質半導体膜に脱水素化の処理 (500 °C、1 時間) と、熱結晶化の処理 (550 °C、4 時間) を行って結晶質半導体膜を形成する。その後、レーザー発振器からレーザー光を照射し、フォトリソグラフィ法を用いることによって結晶質半導体膜 1604a ~ 1604d を形成する。なお、結晶化を助長する金属元素を用いる熱結晶化を行わずに、レーザー光の照射だけで非晶質半導体膜の結晶化を行ってもよい。

#### 【0102】

レーザー発振器としては、連続発振型のレーザービーム (CW レーザービーム) やパルス発振型のレーザービーム (パルスレーザービーム) を用いることができる。ここで用いることができるレーザービームは、Ar レーザー、Kr レーザー、エキシマレーザーなどの気体レーザー、単結晶の YAG、YVO<sub>4</sub>、フォルステライト (Mg<sub>2</sub>SiO<sub>4</sub>)、YAlO<sub>3</sub>、GdVO<sub>4</sub>、若しくは多結晶 (セラミック) の YAG、Y<sub>2</sub>O<sub>3</sub>、YVO<sub>4</sub>、YAlO<sub>3</sub>、GdVO<sub>4</sub> に、ドーパントとして Nd、Yb、Cr、Ti、Ho、Er、Tm、Ta のうち 1 種または複数種添加されているものを媒質とするレーザー、ガラスレーザー、ルビーレーザー、アレキサンドライトレーザー、Ti : サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのうち 1 種または複数種から発振されるものを用いることができる。このようなレーザービームの基本波、及びこれらの基本波の第 2 高調波から第 4 高調波のレーザービームを照射することで、大粒径の結晶を得ることができる。例えば、Nd : YVO<sub>4</sub> レーザー (基本波 1064 nm) の第 2 高調波 (532 nm) や第 3 高調波 (355 nm) を用いることができる。このときレーザーのパワー密度は 0.01 ~ 100 MW/cm<sup>2</sup> 程度 (好ましくは 0.1 ~ 10 MW/cm<sup>2</sup>) が必要である。そして、走査速度を 10 ~ 2000 cm/sec 程度として照射する。なお、単結晶の YAG、YVO<sub>4</sub>、フォルステライト (Mg<sub>2</sub>SiO<sub>4</sub>)、YAlO<sub>3</sub>、GdVO<sub>4</sub>、若しくは多結晶 (セラミック) の YAG、Y<sub>2</sub>O<sub>3</sub>、YVO<sub>4</sub>、YAlO<sub>3</sub>、GdVO<sub>4</sub> に、ドーパントとして Nd、Yb、Cr、Ti、Ho、Er、Tm、Ta のうち 1 種または複数種添加されているものを媒質とするレーザー、Ar イオンレーザー、または Ti : サファイアレーザーは、連続発振をさせることが可能であり、Q スイッチ動作やモード同期などを行うことによって 10 MHz 以上の発振周波数でパルス発振をさせることも可能である。10 MHz 以上の発振周波数でレーザービームを発振させると、半導体膜がレーザーによって溶融してから固化するまでの間に、次のパルスが半導体膜に照射される。従って、発振周波数が低いパルスレーザーを用いる場合と異なり、半導体膜中において固液界面を連続的に移動させることができるため、走査方向に向かって連続的に成長した結晶粒を得ることができる。

20

30

40

#### 【0103】

次に、結晶質半導体膜 1604a ~ 1604d を覆うゲート絶縁膜 1605 を形成する。ゲート絶縁膜 1605 は、CVD 法やスパッタ法等により、珪素の酸化物又は珪素の窒化物を含む膜を、単層又は積層して形成する。具体的には、酸化珪素膜、酸化窒化珪素膜、

50

窒化酸化珪素膜を、単層又は積層して形成する。

【0104】

また、ゲート絶縁膜1605は、結晶質半導体膜1604a~1604dに対し高密度プラズマ処理を行い、表面を酸化又は窒化することで形成しても良い。例えば、He、Ar、Kr、Xeなどの希ガスと、酸素、酸化窒素( $\text{NO}_2$ )、アンモニア、窒素、水素などの混合ガスを導入したプラズマ処理で形成する。この場合のプラズマの励起は、マイクロ波の導入により行くと、低電子温度で高密度のプラズマを生成することができる。この高密度プラズマで生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、半導体膜の表面を酸化又は窒化することができる。

10

【0105】

このような高密度プラズマを用いた処理により、1~20nm、代表的には5~10nmの絶縁膜が半導体膜に形成される。この場合の反応は、固相反応であるため、当該絶縁膜と半導体膜との界面準位密度はきわめて低くすることができる。このような、高密度プラズマ処理は、半導体膜(結晶性シリコン、或いは多結晶シリコン)を直接酸化(若しくは窒化)するため、形成される絶縁膜の厚さは理想的には、ばらつきをきわめて小さくすることができる。加えて、結晶性シリコンの結晶粒界でも酸化が強くされることがないため、非常に好ましい状態となる。すなわち、ここで示す高密度プラズマ処理で半導体膜の表面を固相酸化することにより、結晶粒界において異常に酸化反応をさせることなく、均一性が良く、界面準位密度が低い絶縁膜を形成することができる。

20

【0106】

ゲート絶縁膜1605は、高密度プラズマ処理によって形成される絶縁膜のみを用いても良いし、それに加えてプラズマや熱反応を利用したCVD法で酸化シリコン、酸化窒化シリコン、窒化シリコンなどの絶縁膜を堆積し、積層させても良い。いずれにしても、高密度プラズマで形成した絶縁膜をゲート絶縁膜の一部又は全部に含んで形成されるトランジスタは、特性のばらつきを小さくすることができる。

【0107】

また、半導体膜に対し、連続発振レーザー光若しくは10MHz以上の周波数で発振するレーザー光を照射しながら一方向に走査して結晶化させて得られた結晶質半導体膜1604a~1604dは、そのレーザー光の走査方向に結晶が成長する特性がある。その走査方向をチャンネル長方向(チャンネル形成領域が形成されたときにキャリアが流れる方向)に合わせてトランジスタを配置し、上記ゲート絶縁層を組み合わせることで、特性ばらつきが小さく、しかも電界効果移動度が高い薄膜トランジスタ(TFT)を得ることができる。

30

【0108】

次に、ゲート絶縁膜1605上に、第1の導電膜と第2の導電膜とを積層して形成する。ここでは、第1の導電膜は、プラズマCVD法やスパッタ法等により、20~100nmの厚さで形成する。第2の導電膜は、100~400nmの厚さで形成する。第1の導電膜と第2の導電膜は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等から選択された元素又はこれらの元素を主成分とする合金材料若しくは化合物材料で形成する。または、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成する。第1の導電膜と第2の導電膜の組み合わせの例を挙げると、窒化タンタル膜とタングステン膜、窒化タングステン膜とタングステン膜、窒化モリブデン膜とモリブデン膜等が挙げられる。タングステンや窒化タンタルは、耐熱性が高いため、第1の導電膜と第2の導電膜を形成した後に、熱活性化を目的とした加熱処理を行うことができる。また、2層構造ではなく、3層構造の場合は、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造を採用するとよい。

40

【0109】

次に、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、ゲート電極とゲ

50

ート配線を形成するためのエッチング処理を行って、結晶質半導体膜 1 6 0 4 a ~ 1 6 0 4 d の上方にゲート電極 1 6 0 7 を形成する。

【 0 1 1 0 】

次に、フォトリソグラフィ法により、レジストからなるマスクを形成して、結晶質半導体膜 1 6 0 4 a ~ 1 6 0 4 d に、イオンドープ法またはイオン注入法により、n 型を付与する不純物元素を低濃度に添加する。n 型を付与する不純物元素は、1 5 族に属する元素を用いれば良く、例えばリン ( P )、砒素 ( A s ) を用いる。

【 0 1 1 1 】

次に、ゲート絶縁膜 1 6 0 5 とゲート電極 1 6 0 7 を覆うように、絶縁膜を形成する。絶縁膜は、プラズマ C V D 法やスパッタ法等により、珪素、珪素の酸化物又は珪素の窒化物の無機材料を含む膜や、有機樹脂などの有機材料を含む膜を、単層又は積層して形成する。次に、絶縁膜を、垂直方向を主体とした異方性エッチングにより選択的にエッチングして、ゲート電極 1 6 0 7 の側面に接する絶縁膜 1 6 0 8 ( サイドウォールともよばれる ) を形成する。絶縁膜 1 6 0 8 は、後に L D D ( L i g h t l y D o p e d d r a i n ) 領域を形成する際のドーピング用のマスクとして用いる。

10

【 0 1 1 2 】

次に、フォトリソグラフィ法により形成したレジストからなるマスクと、ゲート電極 1 6 0 7 および絶縁膜 1 6 0 8 をマスクとして用いて、結晶質半導体膜 1 6 0 4 a ~ 1 6 0 4 d に n 型を付与する不純物元素を添加して、チャネル形成領域 1 6 0 6 a と、第 1 の不純物領域 1 6 0 6 b と、第 2 の不純物領域 1 6 0 6 c を形成する ( 図 1 8 ( C ) )。第 1 の不純物領域 1 6 0 6 b は薄膜トランジスタのソース領域又はドレイン領域として機能し、第 2 の不純物領域 1 6 0 6 c は L D D 領域として機能する。第 2 の不純物領域 1 6 0 6 c が含む不純物元素の濃度は、第 1 の不純物領域 1 6 0 6 b が含む不純物元素の濃度よりも低い。

20

【 0 1 1 3 】

続いて、ゲート電極 1 6 0 7、絶縁膜 1 6 0 8 等を覆うように、絶縁膜を単層または積層して形成し、当該絶縁膜上に薄膜トランジスタのソース電極又はドレイン電極として機能する導電膜 1 6 3 1 を形成する。その結果、薄膜トランジスタ 1 6 3 0 a ~ 1 6 3 0 d を含む素子層 1 6 5 1 が得られる ( 図 1 8 ( D )、図 1 6 ( B ) )。なお、薄膜トランジスタ等の素子は、領域 1 6 5 0 の全面に設けた構成としても良いし、上記実施の形態で示したように、領域 1 6 5 0 の一部 ( 例えば、中心部 ) を除いた部分に設けた構成としても良い。

30

【 0 1 1 4 】

絶縁膜は、C V D 法、スパッタ法、S O G 法、液滴吐出法、スクリーン印刷法等により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等により、単層または積層で形成する。ここでは、絶縁膜を 2 層で設けた例を示しており、1 層目の絶縁膜 1 6 0 9 として窒化酸化珪素膜で形成し、2 層目の絶縁膜 1 6 1 0 として酸化窒化珪素膜で形成することができる。

40

【 0 1 1 5 】

なお、絶縁膜 1 6 0 9、1 6 1 0 を形成する前、または絶縁膜 1 6 0 9、1 6 1 0 のうちの一方又は両方を形成した後に、結晶質半導体膜 1 6 0 4 a ~ 1 6 0 4 d の結晶性の回復や半導体膜に添加された不純物元素の活性化、半導体膜の水素化を目的とした加熱処理を行うとよい。加熱処理には、熱アニール、レーザーアニール法または R T A 法などを適用するとよい。

【 0 1 1 6 】

導電膜 1 6 3 1 は、フォトリソグラフィ法により絶縁膜 1 6 0 9、1 6 1 0 等をエッチングして、第 1 の不純物領域 1 6 0 6 b を露出させるコンタクトホールを形成した後、コンタクトホールを充填するように導電膜を形成し、当該導電膜を選択的にエッチングして形成する。なお、導電膜を形成する前に、コンタクトホールにおいて露出した結晶質半導体

50

膜 1604a ~ 1604d の表面にシリサイドを形成してもよい。

【0117】

また、導電膜 1631 は、CVD 法やスパッタリング法等により、アルミニウム (Al)、タングステン (W)、チタン (Ti)、タンタル (Ta)、モリブデン (Mo)、ニッケル (Ni)、白金 (Pt)、銅 (Cu)、金 (Au)、銀 (Ag)、マンガン (Mn)、ネオジム (Nd)、炭素 (C)、シリコン (Si) から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としニッケルを含む材料、又は、アルミニウムを主成分とし、ニッケルと、炭素と珪素の一方又は両方とを含む合金材料に相当する。導電膜 1631 は、例えば、バリア膜とアルミニウムシリコン (Al-Si) 膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン (Al-Si) 膜と窒化チタン膜とバリア膜の積層構造を採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデン、又はモリブデンの窒化物からなる薄膜に相当する。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、導電膜 1631 を形成する材料として最適である。また、上層と下層のバリア層を設けると、アルミニウムやアルミニウムシリコンのヒロックの発生を防止することができる。また、還元性の高い元素であるチタンからなるバリア膜を形成すると、結晶質半導体膜上に薄い自然酸化膜ができていたとしても、この自然酸化膜を還元し、結晶質半導体膜と良好なコンタクトをとることができる。

10

【0118】

次に、導電膜 1631 を覆うように、絶縁膜 1611 を形成し、当該絶縁膜 1611 に開口部 1612 を形成する (図 19 (A))。ここでは、薄膜トランジスタ 1630d のソース電極又はドレイン電極として機能する導電膜 1631 が露出するように開口部 1612 を形成する。絶縁膜 1611 は、CVD 法、スパッタ法、SOG 法、液滴吐出法またはスクリーン印刷法等を用いて、無機材料又は有機材料により、単層又は積層で形成する。また、絶縁膜 1611 は、好適には、 $0.75\text{ }\mu\text{m} \sim 3\text{ }\mu\text{m}$  の厚さで形成する。

20

【0119】

次に、絶縁膜 1611 の表面に薄膜の金属膜 1613 を形成する (図 19 (B))。金属膜 1613 は、絶縁膜 1611 の表面に粗化处理を施した後にめっき処理を行うことによって形成することができる。例えば、絶縁膜 1611 を化学的に粗化して表面に凹凸を形成した後に、無電解で銅 (Cu) めっき処理を行えばよい。また、めっき処理は銅に限らず、ニッケル (Ni)、金 (Au)、白金 (Pt)、銀 (Ag) 等を用いてもよい。

30

【0120】

次に、金属膜 1613 上にレジスト 1614 を選択的に形成する (図 19 (C))。レジスト 1614 は、導電膜を設けたい部分を除いた領域に形成する。

【0121】

次に、レジスト 1614 に覆われていない金属膜 1613 上に導電膜 1615 を形成する (図 20 (A))。導電膜 1615 は、めっき処理を行うことによって形成することができる。例えば、銅 (Cu) を用いた電解めっき処理により形成することができる。めっき処理は銅に限らず、ニッケル (Ni)、金 (Au)、白金 (Pt)、銀 (Ag) 等を用いてもよい。

40

【0122】

次に、レジスト 1614 及び導電膜 1615 に覆われていない金属膜 1613 を選択的に除去することによって、オンチップのアンテナとして機能する導電膜 1616a 及び薄膜トランジスタ等の素子における配線として機能する導電膜 1616b を形成する (図 20 (B)、図 16 (C))。つまり、本実施の形態では、アンテナとして機能する導電膜と配線として機能する導電膜の一部を同時に形成する。もちろん、アンテナとして機能する導電膜 1616a と配線として機能する導電膜 1616b を別途形成してもよい。

【0123】

なお、導電膜 1616a、導電膜 1616b の作製は、図 19 (B) ~ 図 20 (B) に示

50



した方法に限られず、導電膜 1631 の作製方法と同様に CVD 法やスパッタリング法等により形成した後、フォトリソグラフィ法を用いて形成しても良い。また、液滴吐出法やスクリーン印刷法等により直接パターンを形成しても良い。スクリーン印刷法により導電膜 1616a、1616b を形成する場合には、例えば、図 19 (A) の状態まで形成した後、銀等の導電性のペーストを絶縁膜 1611 上に選択的に形成し、その後、50 ~ 350 度の加熱処理を行って導電膜 1616a、1616b とすればよい。なお、スパッタリング法を用いて導電膜 1616a、1616b を形成する際には、高純度のアルミニウム（純度が 2N 以上）膜、もしくはチタンとアルミニウムの積層した膜、またはチタンと銅の積層した膜等を用いることで薄膜トランジスタの配線の作製のプロセスと一貫して行うことができるため、量産性を向上させることができる。

10

#### 【0124】

次に、薄膜トランジスタ 1630a ~ 1630d やアンテナとして機能する導電膜 1616a 等を含む素子形成層を基板 1601 から剥離する。

#### 【0125】

まず、導電膜 1616a、1616b を覆うように絶縁膜 1617 を形成した後、レーザー光を照射することにより開口部 1618 を形成する（図 20 (C)、図 17 (A)）。続いて、素子形成層 1619 の一方の面（ここでは、絶縁膜 1617 の表面）を第 1 のシート材料 1620 に貼り合わせた後、物理的な力を用いて基板 1601 から素子形成層 1619 を剥離する（図 21 (A)）。第 1 のシート材料 1620 としては、ホットメルトフィルム等を用いることができる。また、後に第 1 のシート材料 1620 を剥離する場合には、熱を加えることにより粘着力が弱まる熱剥離テープを用いることができる。

20

#### 【0126】

なお、剥離する際に水やオゾン水等の水溶液で剥離する面を濡らしながら行うことによって、薄膜トランジスタ 1630a ~ 薄膜トランジスタ 1630d 等の素子が静電気等によって破壊されることを防止できる。また、素子形成層 1619 が剥離された基板 1601 を再利用することによって、低コスト化を実現することができる。

#### 【0127】

次に、素子形成層 1619 の他方の面（基板 1601 から剥離により露出した面）に、第 2 のシート材料 1621 を設ける（図 21 (B)、図 17 (B)）。第 2 のシート材料 1621 は、ホットメルトフィルム等を用い、加熱処理と加圧処理の一方又は両方を行うことにより素子形成層 1619 の他方の面に貼り合わせることができる。また、第 1 のシート材料 1620 として熱剥離テープを用いた場合には、第 2 のシート材料 1621 を貼り合わせる際に加えた熱を利用して剥離することができる。

30

#### 【0128】

次に、第 2 のシート材料 1621 上に設けられた素子形成層 1619 をダイシング、スクライビング又はレーザーカット法等により選択的に分断することによって、複数の半導体装置を得ることができる（図 22、図 17 (C)）。第 2 のシート材料 1621 として、プラスチック等の可撓性を有する基板を用いることによって可撓性を有する半導体装置を作製することができる。

#### 【0129】

なお、本実施の形態では、基板 1601 上に薄膜トランジスタやアンテナ等の素子を形成した後、当該基板 1601 から剥離することによって可撓性を有する半導体装置を作製する場合について示したが、これに限られない。例えば、基板 1601 上に剥離層 1602 を設けずに図 18 (A) ~ 図 20 (B) の工程を適用することにより、基板 1601 上に薄膜トランジスタやアンテナ等の素子が設けられた半導体装置を作製することができる。

40

#### 【0130】

なお、本実施の形態は、本明細書の実施の形態の技術的要素と組み合わせて行うことができる。すなわち本実施の形態の半導体装置は、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信装置との信号の送受信を確実に行うことができる。

50

(実施の形態 5)

【0131】

本実施の形態では、上記実施の形態と異なる半導体装置の作製方法に関して、図面を参照して説明する。具体的には、外部アンテナ（ブースターアンテナ）を有する半導体装置の作製方法に関して説明する。

【0132】

まず、上述した図18(A)～図21(A)まで同様に形成する。次に、素子形成層1619の他方の面に第2のシート材料1621を設けると同時又は設けた後に第1のシート材料1620を剥離する(図23(A))。

【0133】

次に、ブースターアンテナとして機能する導電膜1623が設けられた基板1622を素子形成層1619の一方の面(ここでは、絶縁膜1617の表面)に貼り合わせて設ける(図23(B)、図26(A))。ここでは、接着性を有する樹脂1624を用いて、導電膜1623が設けられた基板1622を素子形成層1619の一方の面に貼り合わせて設ける。

【0134】

なお、基板1622に設けられた導電膜1623と、素子形成層1619に設けられた素子とは電氣的に接続せずに設ける。つまり、本実施の形態で示す半導体装置において、導電膜1616aはオンチップアンテナであり、導電膜1623は外部アンテナ（ブースターアンテナ）となる。従って、外部（通信装置）との情報の送受信は、導電膜1623から構成されるアンテナを利用して行い、当該導電膜1623から構成されるアンテナと導電膜1616bから構成されるアンテナが情報の授受を行うことによって、半導体装置と外部との通信が行われる。

【0135】

なお、上記図23では、ブースターアンテナとして機能する導電膜1623を薄膜トランジスタの上方に設けた例を示したが、導電膜1623は素子形成層1619の素子と電氣的に接続する必要がないため、薄膜トランジスタの下方に設けた構成としてもよい。この場合の作製方法に関して、図24を用いて簡単に説明する。

【0136】

まず、上述した図18(A)～図21(A)まで同様に形成し、基板1601から素子形成層1619を剥離する(図24(A))。次に、素子形成層1619の他方の面(基板1601から剥離により露出した面)に、ブースターアンテナとして機能する導電膜1623が設けられた基板1622を貼り合わせて設ける(図24(B)、図26(B))。ここでは、接着性を有する樹脂1624を用いて、導電膜1623が設けられた基板1622を素子形成層1619の他方の面に貼り合わせて設ける。

【0137】

以上のように、本実施の形態で示す半導体装置は、当該半導体装置を構成する集積回路部の面積と、ブースターアンテナの面積を基板1622と概略同じ面積で設ける。このような構成とすることにより、ブースターアンテナとして機能する導電膜1623が薄膜トランジスタ等の配線により位置（レイアウト）が制限される場合（例えば、導電膜1616aと導電膜1616bが同一の膜上に設けられる場合）であっても、通信距離を確保することが可能となる。

【0138】

なお、本実施の形態は、本明細書の実施の形態の技術的要素と組み合わせて行うことができる。すなわち本実施の形態の半導体装置は、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信装置との信号の送受信を確実に行うことができる。

(実施の形態 6)

【0139】

本実施の形態では、本発明の半導体装置の用途について説明する。本発明の半導体装置

10

20

30

40

50

は、例えば、デジタルビデオカメラ、コンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）等の電子機器や、紙幣、硬貨、有価証券類、無記名債券類、証券類（運転免許証や住民票等）、包装用容器類（包装紙やボトル等）、記録媒体（DVDソフトやビデオテープ等）、乗物類（自転車等）、身の回り品（靴や眼鏡等）、食品類、植物類、動物類、人体、衣類、生活用品類等の商品や荷物の荷札等の物品に設ける、いわゆるICラベル、ICカードとして使用することができる。

【0140】

なお、本実施の形態において、ICカードとは、プラスチック製カードに薄片化した半導体装置（ICチップ）を埋設して情報を記録できるようにしたカードである。また、本発明の半導体装置の態様はさまざまであり、ラベル状の半導体装置であれば、ICラベルと呼称することとなる。

【0141】

本実施の形態では、図25を参照して、本発明の半導体装置を具備するICラベル、ICカードの応用例、及びそれらを付した商品の一例について説明する。

【0142】

図25（A）は、本発明に係る半導体装置を内包したICラベルの一例である。ラベル台紙3001（セパレート紙）上に、半導体装置3002を内蔵した複数のICラベル3003が形成されている。ICラベル3003は、ボックス3004内に収納されている。また、ICラベル3003上には、その商品や役務に関する情報（商品名、ブランド、商標、商標権者、販売者、製造者等）が記されており、一方、内蔵されている半導体装置には、その商品（又は商品の種類）固有のIDナンバーが付されており、偽造や、商標権、特許権等の知的財産権侵害、不正競争等の不法行為を容易に把握することができる。また、半導体装置内には、商品の容器やラベルに明記しきれない多大な情報、例えば、商品の産地、販売地、品質、原材料、効能、用途、数量、形状、価格、生産方法、使用方法、生産時期、使用時期、賞味期限、取扱説明、商品に関する知的財産情報等を入力しておくことができ、取引者や消費者は、簡易なリーダによって、それらの情報にアクセスすることができる。また、生産者側からは容易に書換え、消去等も可能であるが、取引者、消費者側からは書換え、消去等ができない仕組みになっている。

【0143】

図25（B）は、本発明の半導体装置を内包したラベル状のICラベル3011を示している。ICラベル3011を商品に備え付けることにより、商品管理が容易になる。例えば、商品が盗難された場合に、商品の経路を辿ることによって、その犯人を迅速に把握することができる。このように、ICラベルを備えることにより、所謂トレーサビリティに優れた商品を流通させることができる。また、本発明においては、上記実施の形態で説明したように、集積回路部として薄膜トランジスタを具備し、バッテリーとして薄膜二次電池またはコンデンサを具備する構成を取り得る。そのため図25（B）に示すように曲面形状を有する物品への貼付に際しても本発明は有用である。

【0144】

図25（C）は、本発明の半導体装置を内包したICカード3021の完成品の状態の一例である。上記ICカード3021としては、キャッシュカード、クレジットカード、プリペイドカード、電子乗車券、電子マネー、テレホンカード、会員カード等のあらゆるカード類が含まれる。

【0145】

なお図25（C）に示した本発明の半導体装置を内包したICカードにおいては、集積回路部として薄膜トランジスタを具備し、バッテリーとして薄膜二次電池またはコンデンサを具備する構成を取り得る。そのため、図25（D）に示すように折り曲げた形状に変形させたとしても使用することが可能になるため、本発明は大変有用である。

【0146】

図 2 5 ( E ) は、無記名債券 3 0 3 1 の完成品の状態を示している。無記名債券 3 0 3 1 には、本発明の半導体装置が埋め込まれており、その周囲は樹脂によって成形され、半導体装置を保護している。ここで、該樹脂中にはフィラーが充填された構成となっている。無記名債券 3 0 3 1 は、本発明に係る IC ラベル、IC カードと同じ要領で作成することができる。なお、上記無記名債券類には、切手、切符、チケット、入場券、商品券、図書券、文具券、ビール券、おこめ券、各種ギフト券、各種サービス券等が含まれるが、勿論これらに限定されるものではない。また、紙幣、硬貨、有価証券類、無記名債券類、証券類等に本発明の半導体装置 3 0 3 2 を設けることにより、認証機能を設けることができ、この認証機能を活用すれば、偽造を防止することができる。

【 0 1 4 7 】

10

以上、本発明の半導体装置を内包する具備する IC ラベル、及び IC カードは物品（生き物を含む）であればどのようなものにでも設けて使用することができる。

【 0 1 4 8 】

なお、本実施の形態は、本明細書の実施の形態の技術的要素と組み合わせて行うことができる。すなわち本実施の形態の半導体装置は、集積回路部の大きさを所望のアンテナサイズに近づけ、集積回路部とアンテナとの接続を容易にし、通信装置との信号の送受信を確実に行うことができる。

【図面の簡単な説明】

【 0 1 4 9 】

20

【図 1】実施の形態 1 の半導体装置を説明する図。

【図 2】実施の形態 1 の半導体装置を説明する図。

【図 3】実施の形態 1 の半導体装置を説明する図。

【図 4】実施の形態 1 の半導体装置を説明する図。

【図 5】実施の形態 1 の半導体装置を説明する図。

【図 6】実施の形態 1 の半導体装置を説明する図。

【図 7】実施の形態 1 の半導体装置を説明する図。

【図 8】実施の形態 2 の半導体装置を説明する図。

【図 9】実施の形態 2 の半導体装置を説明する図。

【図 1 0】実施の形態 2 の半導体装置を説明する図。

30

【図 1 1】実施の形態 2 の半導体装置を説明する図。

【図 1 2】実施の形態 2 の半導体装置を説明する図。

【図 1 3】実施の形態 2 の半導体装置を説明する図。

【図 1 4】実施の形態 2 の半導体装置を説明する図。

【図 1 5】実施の形態 3 の半導体装置を説明する図。

【図 1 6】実施の形態 4 の半導体装置を説明する図。

【図 1 7】実施の形態 4 の半導体装置を説明する図。

【図 1 8】実施の形態 4 の半導体装置を説明する図。

【図 1 9】実施の形態 4 の半導体装置を説明する図。

【図 2 0】実施の形態 4 の半導体装置を説明する図。

40

【図 2 1】実施の形態 4 の半導体装置を説明する図。

【図 2 2】実施の形態 4 の半導体装置を説明する図。

【図 2 3】実施の形態 5 の半導体装置を説明する図。

【図 2 4】実施の形態 5 の半導体装置を説明する図。

【図 2 5】実施の形態 6 の半導体装置を説明する図。

【図 2 6】実施の形態 5 の半導体装置を説明する図。

【符号の説明】

【 0 1 5 0 】

1 0 0 基板

1 0 1 アンテナ

1 0 2 集積回路部

50

1 0 3	送受信回路	
1 0 4	メモリ回路	
1 0 5	メモリ制御回路	
1 0 6	電源回路	
1 0 7	整流回路	
1 0 8	復調回路	
1 0 9	変調回路	
2 0 0	領域	
4 0 0	基板	
4 0 1	アンテナ	10
4 0 2	第 1 の集積回路部	
4 0 3	送受信回路	
4 0 4	メモリ回路	
4 0 5	メモリ制御回路	
4 0 6	電源回路	
4 1 2	第 2 の集積回路部	
4 1 3	送受信回路	
4 1 4	メモリ回路	
4 1 5	メモリ制御回路	
4 1 6	電源回路	20
5 0 0	領域	
6 0 0	基板	
6 0 1	第 1 のアンテナ	
6 0 2	集積回路部	
6 0 3	送受信回路	
6 0 4	メモリ回路	
6 0 5	メモリ制御回路	
6 0 6	電源回路	
6 1 1	第 2 のアンテナ	
7 0 0	領域	30
7 0 1	領域	
8 0 0	基板	
8 0 1	アンテナ	
8 0 2	集積回路部	
8 0 3	送受信回路	
8 0 4	メモリ回路	
8 0 5	メモリ制御回路	
8 0 6	電源回路	
8 0 7	整流回路	
8 0 8	復調回路	40
8 0 9	変調回路	
8 1 0	基板	
8 1 1	ブースターアンテナ	
8 2 1	接続端子	
9 0 0	領域	
1 0 0 0	凸部	
1 0 0 1	アンテナ	
1 1 0 0	基板	
1 1 0 1	アンテナ	
1 1 0 2	第 1 の集積回路部	50

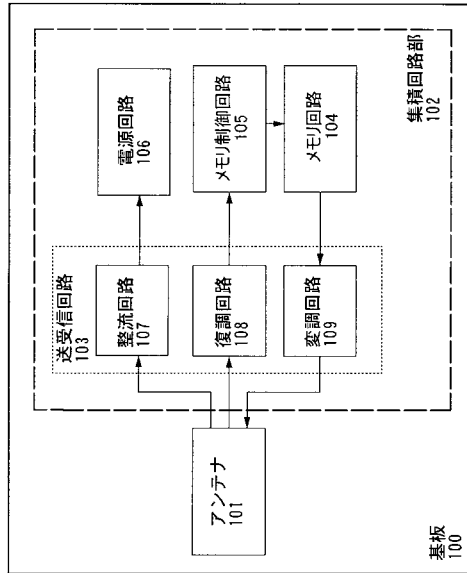
1 1 0 3	送受信回路	
1 1 0 4	メモリ回路	
1 1 0 5	メモリ制御回路	
1 1 0 6	電源回路	
1 1 1 1	ブースターアンテナ	
1 1 1 2	第 2 の集積回路部	
1 1 1 3	送受信回路	
1 1 1 4	メモリ回路	
1 1 1 5	メモリ制御回路	
1 1 1 6	電源回路	10
1 2 0 0	領域	
1 3 0 0	基板	
1 3 0 1	第 1 のアンテナ	
1 3 0 2	集積回路部	
1 3 0 3	送受信回路	
1 3 0 4	メモリ回路	
1 3 0 5	メモリ制御回路	
1 3 0 6	電源回路	
1 3 1 1	第 2 のアンテナ	
1 3 2 1	ブースターアンテナ	20
1 4 0 0	領域	
1 4 0 1	領域	
1 5 0 0	基板	
1 5 0 1	アンテナ	
1 5 0 2	集積回路部	
1 5 0 3	送受信回路	
1 5 0 4	メモリ回路	
1 5 0 5	メモリ制御回路	
1 5 0 6	電源回路	
1 5 5 0	バッテリー	30
1 6 0 1	基板	
1 6 0 2	剥離層	
1 6 0 3	絶縁膜	
1 6 0 4	非晶質半導体膜	
1 6 0 4 a	結晶質半導体膜	
1 6 0 4 b	結晶質半導体膜	
1 6 0 4 c	結晶質半導体膜	
1 6 0 4 d	結晶質半導体膜	
1 6 0 5	ゲート絶縁膜	
1 6 0 6 a	チャネル形成領域	40
1 6 0 6 b	不純物領域	
1 6 0 6 c	不純物領域	
1 6 0 7	ゲート電極	
1 6 0 8	絶縁膜	
1 6 0 9	絶縁膜	
1 6 1 0	絶縁膜	
1 6 1 1	絶縁膜	
1 6 1 2	開口部	
1 6 1 3	金属膜	
1 6 1 4	レジスト	50

1 6 1 5	導電膜
1 6 1 6	導電膜
1 6 1 6 a	導電膜
1 6 1 6 b	導電膜
1 6 1 7	絶縁膜
1 6 1 8	開口部
1 6 1 9	素子形成層
1 6 2 0	シート材料
1 6 2 1	シート材料
1 6 2 2	基板
1 6 2 3	導電膜
1 6 2 4	樹脂
1 6 3 0 a	薄膜トランジスタ
1 6 3 0 b	薄膜トランジスタ
1 6 3 0 c	薄膜トランジスタ
1 6 3 0 d	薄膜トランジスタ
1 6 3 1	導電膜
1 6 5 0	領域
1 6 5 1	素子層
3 0 0 1	ラベル台紙
3 0 0 2	半導体装置
3 0 0 3	ＩＣラベル
3 0 0 4	ボックス
3 0 1 1	ＩＣラベル
3 0 2 1	ＩＣカード
3 0 3 1	無記名債券
3 0 3 2	半導体装置

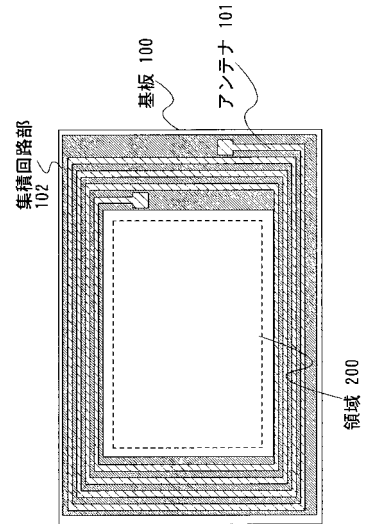
10

20

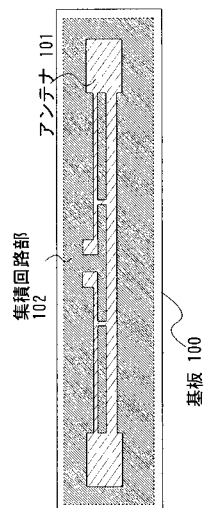
【図 1】



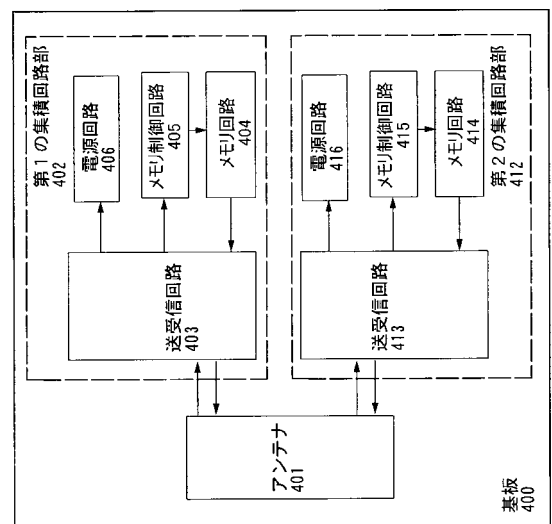
【図 2】



【図 3】

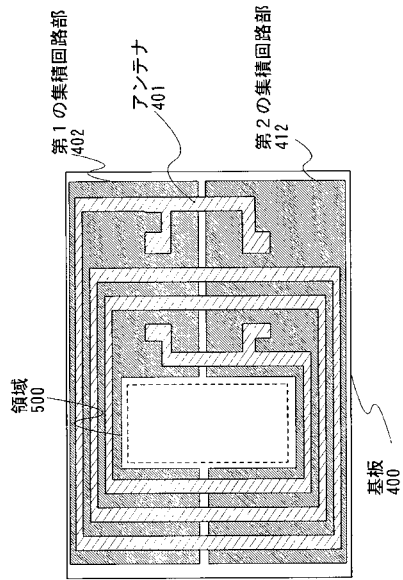


【図 4】

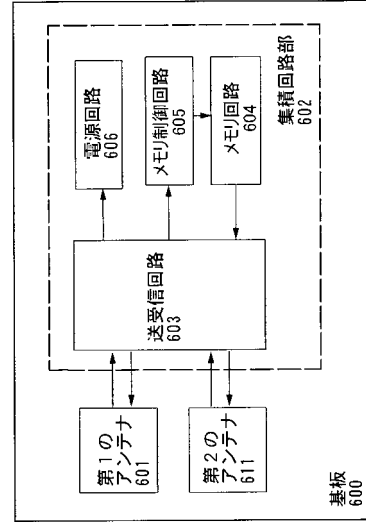




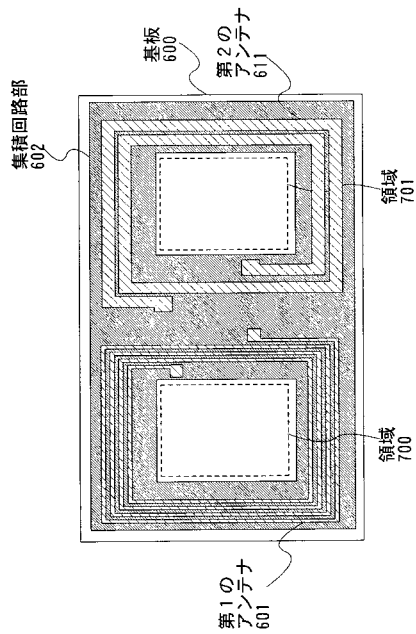
【図 5】



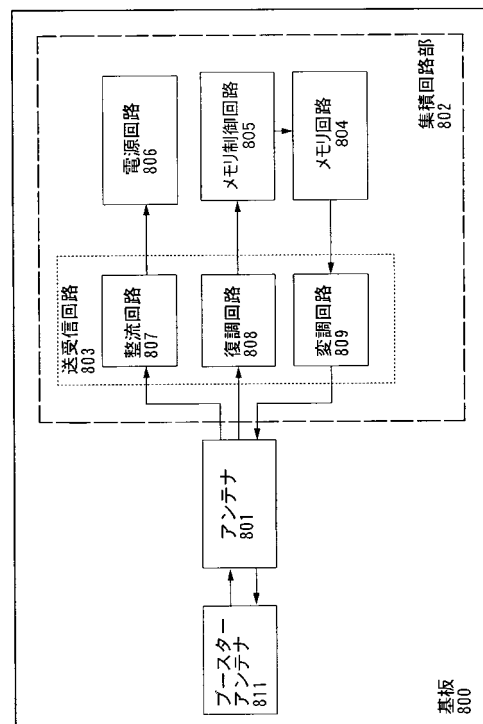
【図 6】



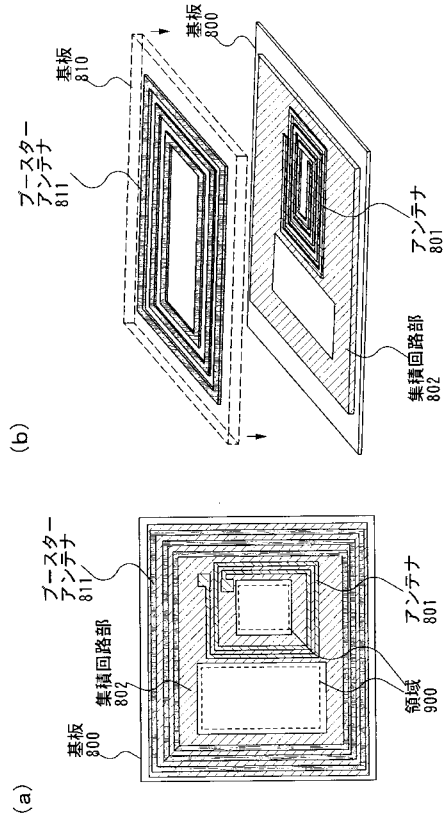
【図 7】



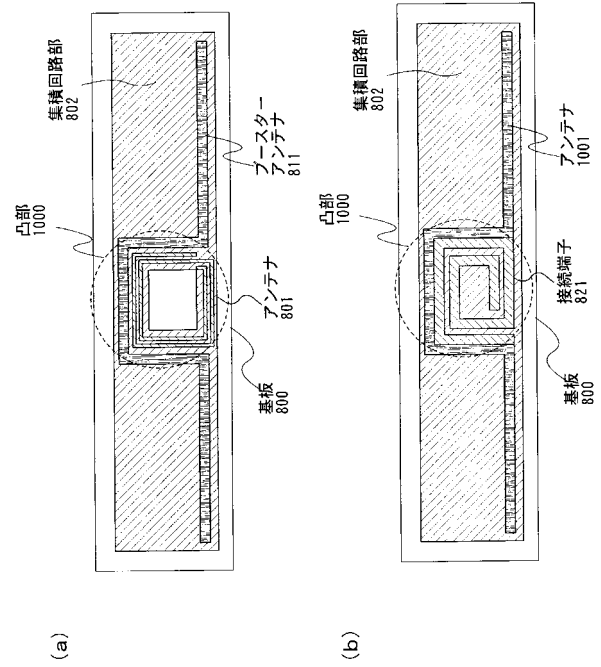
【図 8】



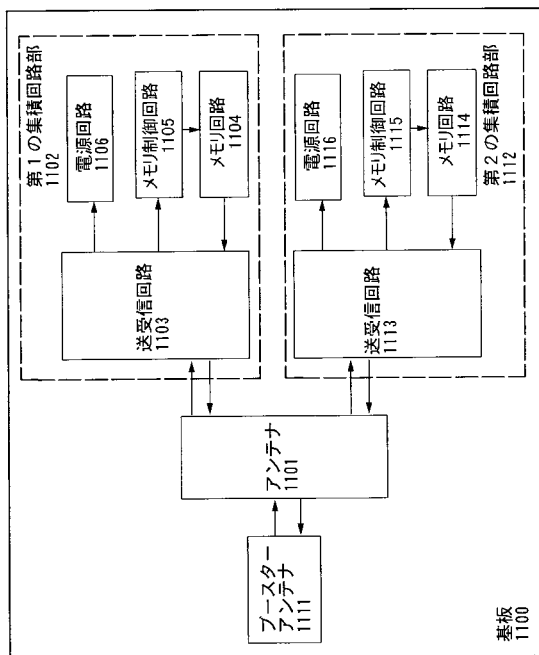
【図 9】



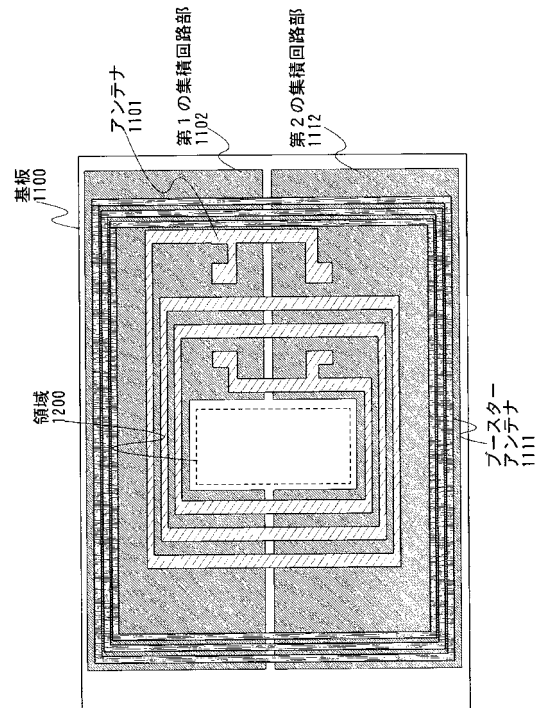
【図 10】



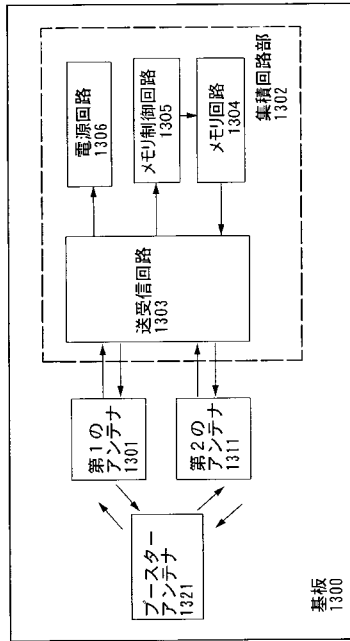
【図 11】



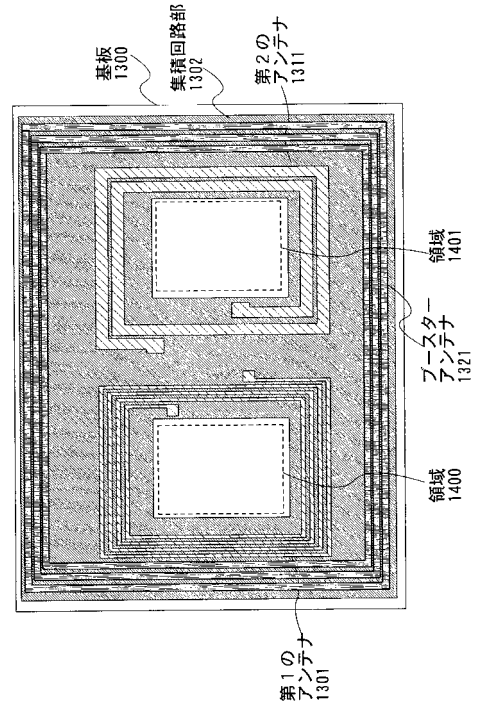
【図 12】



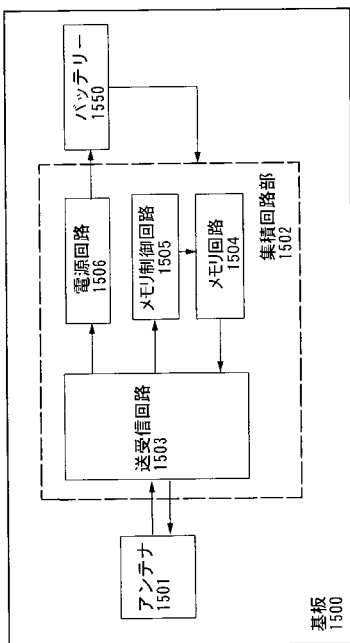
【図 13】



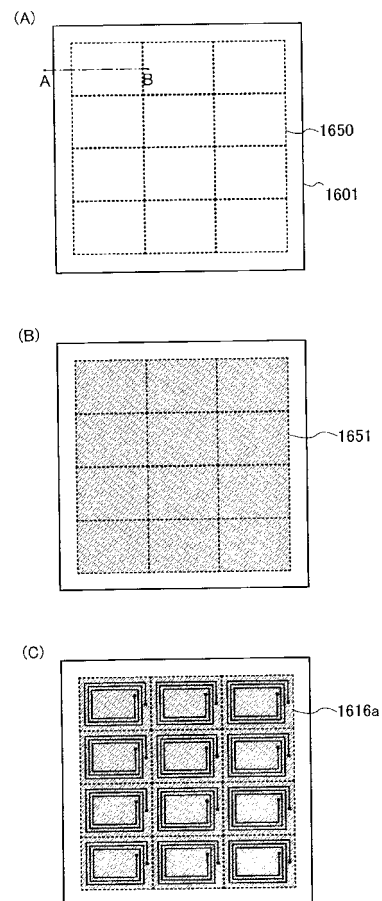
【図 14】



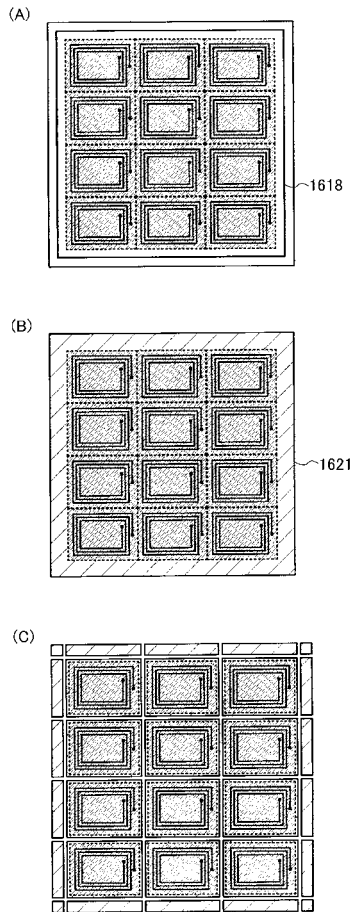
【図 15】



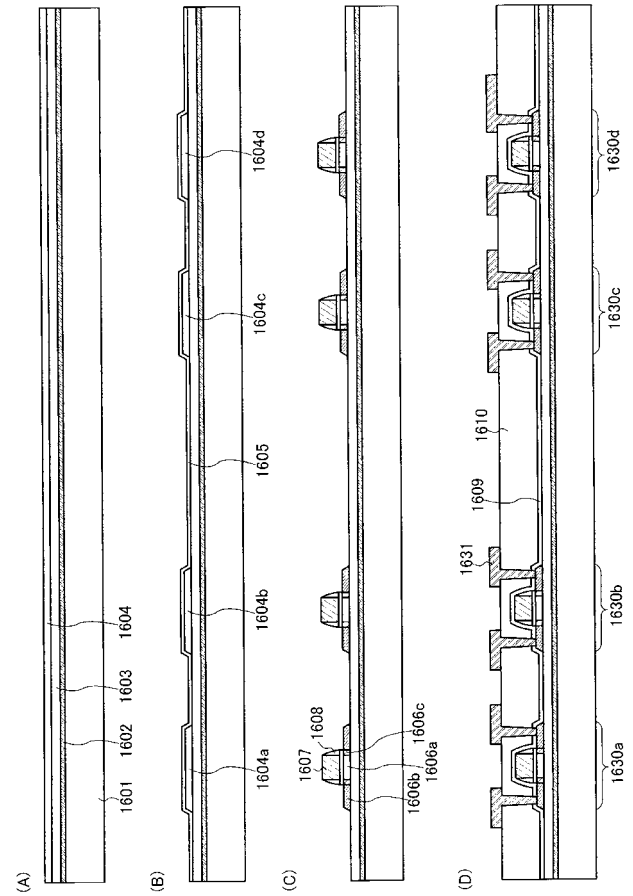
【図 16】



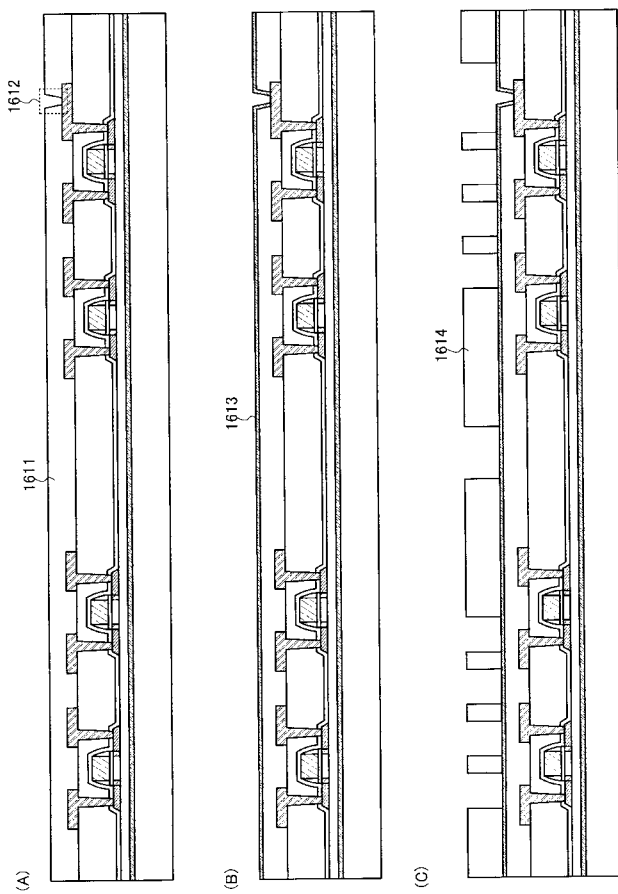
【図 17】



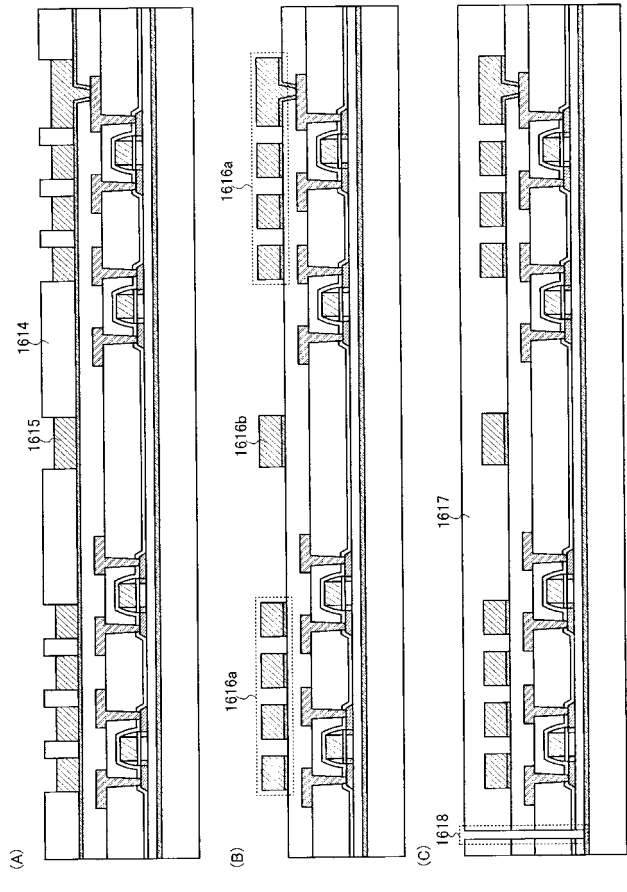
【図 18】



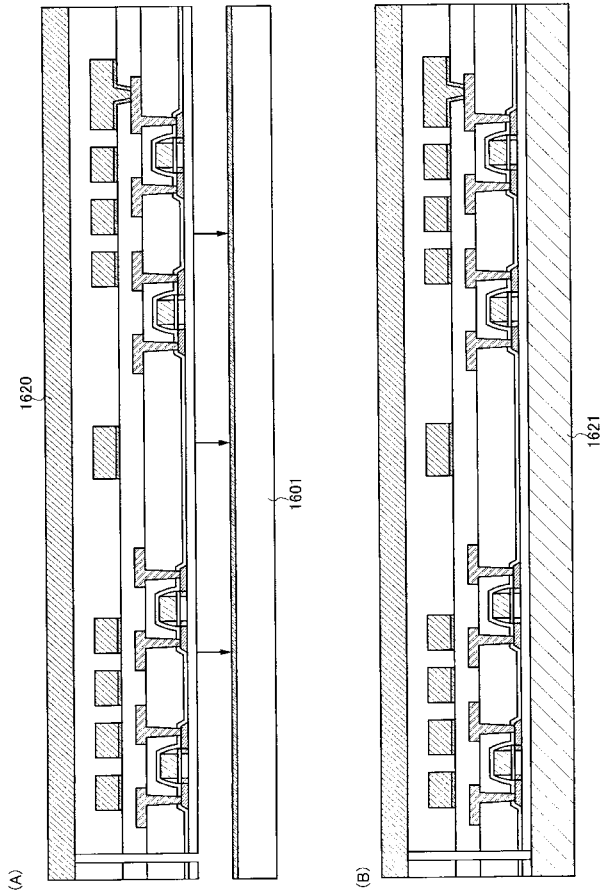
【図 19】



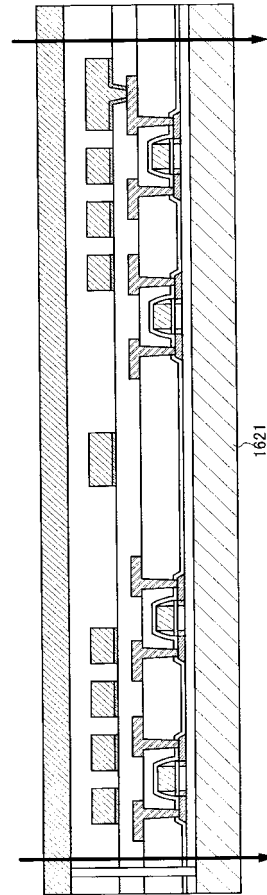
【図 20】



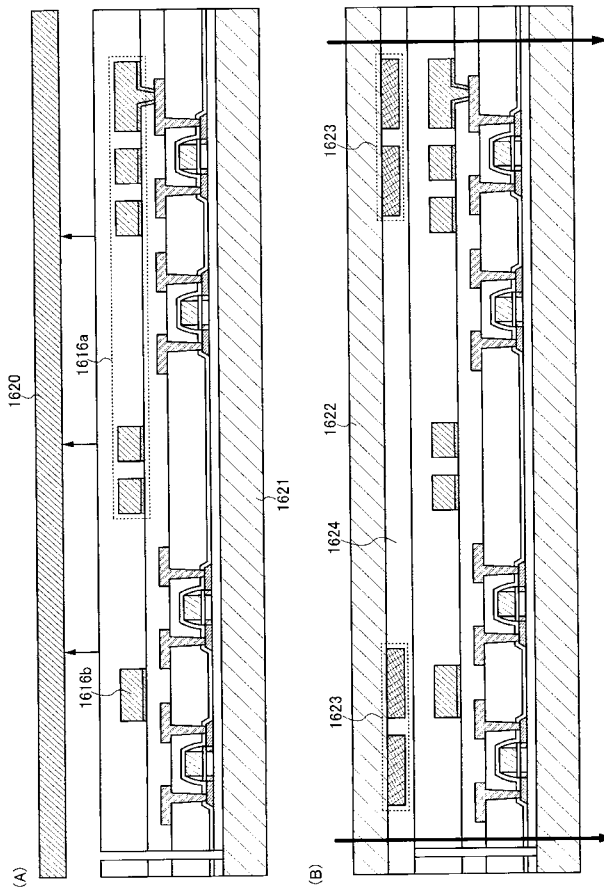
【図 2 1】



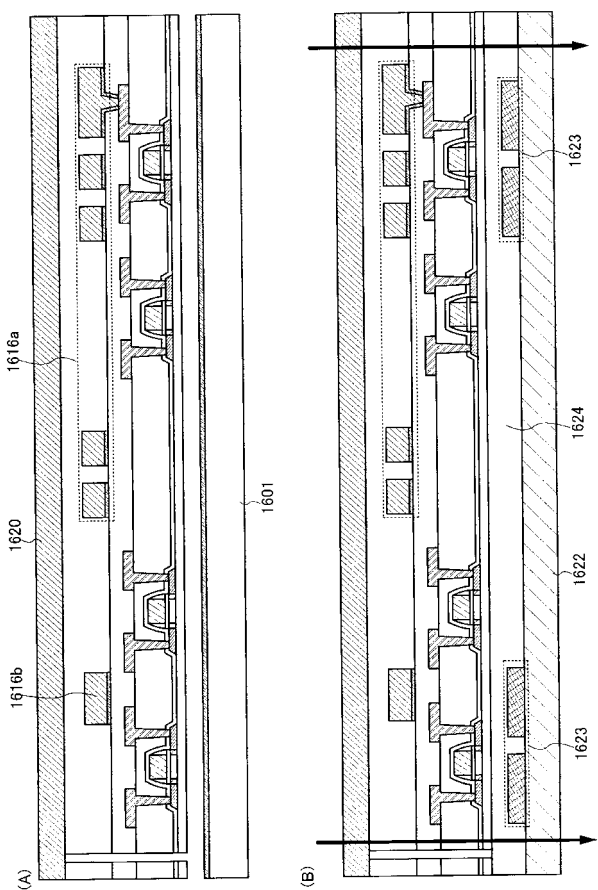
【図 2 2】



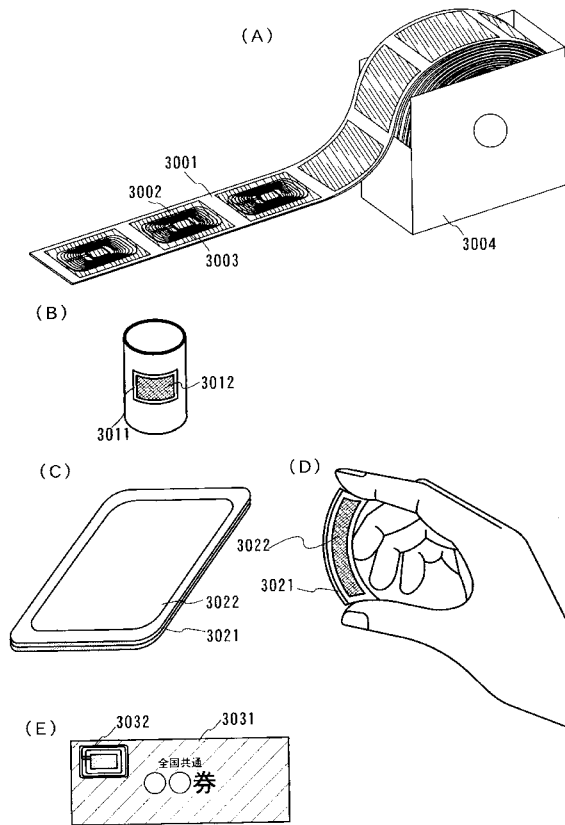
【図 2 3】



【図 2 4】



【図 25】



【図 26】

