



(12) 发明专利

(10) 授权公告号 CN 101080360 B

(45) 授权公告日 2012. 10. 31

(21) 申请号 200580043023. X

(22) 申请日 2005. 10. 21

(30) 优先权数据

60/621, 507 2004. 10. 21 US

(85) PCT申请进入国家阶段日

2007. 06. 14

(86) PCT申请的申请数据

PCT/US2005/038007 2005. 10. 21

(87) PCT申请的公布数据

W02006/047326 EN 2006. 05. 04

(73) 专利权人 富士胶卷迪马蒂克斯股份有限公司

地址 美国新罕布什尔州

(72) 发明人 杰弗里·伯克迈耶

斯蒂芬·R·戴明

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

B81C 1/00 (2006. 01)

H01L 21/762 (2006. 01)

B28D 5/00 (2006. 01)

(56) 对比文件

US 20020171080 A1, 2002. 11. 21, 说明书第 6 页第 [0061] 段, 第 7 页第 [0071] 段.

CN 1241018 A, 2000. 01. 12, 说明书第 4 页第 4 段.

J. Bagdahn, et. .

A new approach for handling and transferring of thin semiconductor materials. . Microsystem Technologies. 9 3. 2003, 204-209.

审查员 李丽娜

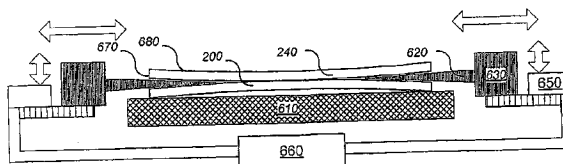
权利要求书 1 页 说明书 14 页 附图 23 页

(54) 发明名称

用于蚀刻的牺牲基底

(57) 摘要

本发明描述了一种蚀刻硅基底的方法。所述方法包括将第一硅基底 (200) 接合到牺牲硅基底 (240、241)。蚀刻所述第一硅基底 (200)。在所述第一硅基底 (200) 和牺牲硅基底 (240、241) 的界面处施加压力, 以导致第一硅基底 (200) 和牺牲硅基底 (240、241) 分离。具有金属刀片 (620) 的设备可以用于分离所述基底。



1. 一种蚀刻硅基底的方法,包括:

蚀刻第一硅基底(200)的前侧(210)以形成特征(118、108)的前侧部;

将第一硅基底(200)的前侧(210)接合到牺牲硅基底(240);

在接合之后蚀刻所述第一硅基底(200)的背侧(215)入牺牲硅基底(240)以形成特征(118、108)的背侧部;并且

在所述第一硅基底(200)和牺牲硅基底(240)的界面处施加压力,从而引起所述第一硅基底(200)从牺牲硅基底(240)分离。

2. 根据权利要求1的方法,其中将所述第一硅基底(200)接合到牺牲硅基底(240, 241)产生所述第一硅基底(200)和牺牲硅基底(240、241)之间的范德瓦耳斯键。

3. 根据权利要求1的方法,其中蚀刻所述第一硅基底(200)包括深反应离子蚀刻。

4. 根据权利要求1的方法,其中在所述第一硅基底(200)和牺牲硅基底(240, 241)的界面施加压力包括在所述界面处对具有尖锐边缘的构件(620)施压。

5. 根据权利要求1的方法,其中在所述界面处施压持续直至所述第一硅基底(200)与牺牲硅基底(240、241)完全分离。

6. 根据权利要求1的方法,其中将所述第一硅基底(200)和牺牲硅基底(240、241)接合发生在室温下。

7. 根据权利要求1的方法,其中所述第一硅基底(200)和牺牲硅基底(240、241)均包括相对的表面和薄边,并且在界面施加压力包括平行于所述表面施加压力。

8. 根据权利要求1的方法,其中蚀刻时冷却所述第一硅基底(200),冷却所述第一硅基底包括使用冷却剂。

9. 根据权利要求8的方法,还包括提供在所述第一硅基底和所述冷却剂之间的金属层,其中所述金属层将由蚀刻所产生的热量传导至所述冷却剂。

10. 根据权利要求8的方法,其中所述冷却剂为氦。

## 用于蚀刻的牺牲基底

[0001] 相关申请的交叉引用

[0002] 本申请要求于 2004 年 10 月 21 日提交的美国临时申请第 60/621507 的优先权。该申请的公开被认为是本申请的公开的一部分，且通过参考被引入本申请的公开中。

### 技术领域

[0003] 本发明涉及硅基底工艺。

### 背景技术

[0004] 微机电系统 (MEMS) 典型地具有使用传统半导体工艺技术在半导体基底内形成的机械结构。MEMS 可以包括单结构或多结构。MEMS 具有电元件，其中电信号启动各个电元件或通过在 MEMS 内的各个结构的启动而产生。

[0005] 使用各种工艺技术形成 MEMS。这些工艺技术可以包括层形成，例如沉积和接合；和层更改，例如激光切除、冲孔和切割。基于在主体中形成的希望的路径、凹形和孔的几何形状以及主体的材料而选择所使用的技术。

[0006] MEMS 的一个实施例包括具有在其内形成的腔的主体并且在主体的外表面上形成的压电驱动器。压电驱动器包括例如陶瓷的压电材料层和例如电极的传输电压的元件。压电驱动器的电极可以或者横跨压电材料施加电压或者传输当压电材料变形时产生的电压。

[0007] 一种具有压电驱动器的 MEMS 的类型是微流体喷射装置。驱动器可以包括可以由电极驱动的驱动器，引起压电材料向装置的腔变形。该变形的驱动器对腔施压，引起在腔中的流体排出，例如通过喷嘴。包括驱动器、腔和喷嘴的结构元件可以影响有多少流体喷出。在具有多结构的 MEMS 中，对于整个 MEMS 上的每个结构形成均匀尺寸的元件可以改善 MEMS 的性能的均匀性，例如喷出的流体量的均匀性。当试图加工各个结构以具有 MEMS 中的其它结构的几微米之内的度量时，形成均匀结构可以具有挑战性。

### 发明内容

[0008] 通常，本发明的一个方面描述了一种蚀刻硅基底的方法。所述方法包括将第一硅基底接合到牺牲硅基底。蚀刻第一硅基底。在第一硅基底和牺牲硅基底的界面上施加压力从而引起第一硅基底与牺牲硅基底分离。

[0009] 所述方法的实施可以包括一或多个以下的特征。所述接合可以包括在第一硅基底和牺牲硅基底之间产生范德瓦耳斯 (Van der Waals) 键并且可以在室温下进行。蚀刻可以是深反应离子蚀刻并且可以蚀刻入牺牲基底。在第一硅基底和牺牲硅基底的界面施加压力可以包括在界面处对具有尖锐边缘的构件施加压力，例如直至第一硅基底完全从牺牲基底分离。第一硅基底和牺牲硅基底可以分别包括相对和平表面和薄边，并且在界面处施加压力可以包括平行于平表面施加压力。

[0010] 在另一方面，本发明描述了分离两个接合的基底的设备。所述设备包括基底夹持构件和一或多个分离构件。一机构连接到至少一分离构件，其中机构将分离构件在朝向由

基底夹持构件所夹持的基底的中心方向平移。

[0011] 所述设备的实施可以包括一或多个以下的特征。分离构件可以包括薄边部,例如金属刀片。基底夹持机构在向上和向下方向上可驱动。所述机构可以包括电动机。所述设备可以包括探测由一或多个分离构件施加的压力的传感器。所述设备可以包括配置为根据从所述传感器接收的信号而移动至少一分离构件的控制器。所述设备可以包括配置为当压力超过阈值时停止至少一分离构件的向内运动的控制器。所述设备可以具有二、四、六、八或更多个分离构件。分离构件可以在所述夹持构件周围以等间隔角分开。所述机构可以避免一或多个分离构件平移超过预定位置。

[0012] 熔接基底在处理期间可以提供对于模块基底的支撑。如果硅基底不被退火,熔接可以提供稳定的、而不是临时的接合。牺牲基底可以使得可以通过基底从一个表面蚀刻而不在基底的相对表面形成底切(undercut)。牺牲基底可以避免化学物质从在基底内形成的开口内通过,例如,基底可以避免基底的一侧上的冷却剂进入蚀刻腔。当蚀刻的一部分完成时,并且另一部分未完成时,牺牲基底避免在完成的区域内出现过度蚀刻。牺牲基底还可以避免在处理期间不希望的碎片进入被蚀刻的基底的孔或凹形。

[0013] 机械分离装置可以分离熔接的基底而无需人工进行单调乏味的工艺。通过在装置中包括传感器,在分离期间可以将合适水平的压力施加到基底而没有损坏基底的风险。

[0014] 下面附图和下面的描述中阐述了本发明的一或更多的实施例的细节。从描述、图和权利要求中显见本发明的其它特征、目标和优点。

#### 附图说明

[0015] 图 1 是微滴喷射 MEMS 装置的截面图。

[0016] 图 2 是微滴喷射 MEMS 装置的三个电极的俯视图。

[0017] 图 3 示出了硅基底。

[0018] 图 4 是部分蚀刻的硅基底的截面图。

[0019] 图 5 是接合到牺牲基底的部分蚀刻的硅基底的截面图。

[0020] 图 6 是具有构图的光致抗蚀剂和氧化物层的部分蚀刻硅基底的截面图。

[0021] 图 7 是具有构图的光致抗蚀剂和氧化物层的部分蚀刻硅基底的截面图。

[0022] 图 8 是在通孔完成之后硅基底的截面图。

[0023] 图 9 是在泵室形成之后硅基底的截面图。

[0024] 图 10 示出了去除了牺牲基底的蚀刻的基底。

[0025] 图 11 示出了分离接合的基底的机械装置的示意图。

[0026] 图 12 是分离接合的基底的机械装置的截面图。

[0027] 图 13 示出了接合到第二牺牲基底的蚀刻的基底。

[0028] 图 14 示出了在具有用于形成喷嘴层的装置层的绝缘体上硅基底。

[0029] 图 15 示出在各向异性蚀刻之后绝缘体上硅基底。

[0030] 图 16 示出了各向异性蚀刻之后在绝缘体上硅基底的俯视图。

[0031] 图 17 是接合于两个绝缘体上硅基底的蚀刻的基底的截面图。

[0032] 图 18 是具有暴露的膜层和暴露的喷嘴层的蚀刻的基底的截面图。

[0033] 图 19 示出了具有蚀刻的特征的单片硅基底。

- [0034] 图 20 是具有喷嘴开口的喷嘴层的截面图。
- [0035] 图 21 示出了接合到处理层的压电层。
- [0036] 图 22 示出了薄化之后的压电层。
- [0037] 图 23 示出了形成底面切口和导电层之后的压电层。
- [0038] 图 24 是形成额外切口之后的压电层的仰视图。
- [0039] 图 25 是具有形成于其内的对准切口的压电层的截面图。
- [0040] 图 26 是具有形成于其内的对准槽的处理层的截面图。
- [0041] 图 27 是形成对准切口和槽之后的处理层的俯视图。
- [0042] 图 28 是在其上形成接合层之后压电层的截面图。
- [0043] 图 29 示出了接合在一起的模块基底和压电层。
- [0044] 图 30 示出了去除处理层之后的组件。
- [0045] 图 31 示出了形成上导电层之后的组件。
- [0046] 图 32 是在压电岛上形成的三个电极的俯视图。
- [0047] 图 33A、33B、33C 和 33D 示出了在基底上管芯的位置和在管芯周围将管芯与基底分离的马路 (street) 和划片切口的示意图。
- [0048] 图 34 是形成模块基底的流程图。
- [0049] 图 35 示出了描述形成压电岛和完成 MEMS 工艺的流程图。
- [0050] 图 36A、36B、和 36C 示出了具有一或多个结构的管芯。
- [0051] 图 37 是喷嘴开口的仰视图。
- [0052] 图 38 示出了一管芯实例的透视图。
- [0053] 在各图中相似的符号指示相似的元件。

### 具体实施方式

[0054] 具有单片结构和精确地形成的元件的 MEMS 可以使用各种技术形成。元件的精确度可以导致包括在 MEMS 中的各结构的一致性能。各种 MEMS 可以使用相同或相似的技术形成。下面描述了一种类型的 MEMS 即印刷设备。但是,用于形成印刷设备的技术可以应用于形成许多其它的 MEMS 结构,例如喷流器、传感器、扩音器、光调制器和其它这样的装置。

[0055] 多喷结构可以在单打印头管芯内形成。在制造期间,多管芯可以在单晶片上同时形成。在下面单独许多图中,为简单起见仅描述了一喷射结构。

[0056] 参考图 1,即模块 100 中单喷射结构的流道的截面,墨水通过供给路径 112 进入模块 100,并且通过上升段 108 至阻抗特征 114 和泵室 116。墨水在泵室 116 中通过驱动器 122 加压并且通过下降段 118 引导至喷嘴开口 120,从喷嘴开口 120 喷射液滴。

[0057] 流道特征在模块主体 124 内界定。模块主体 124 包括基部、喷嘴部和膜。基部包括硅的基层 (基硅层 136)。基部界定供给路径 112 的特征、上升段 108、阻抗特征 114、泵室 116 和下降段 118。喷嘴部由硅层形成 (喷嘴硅层 132)。喷嘴硅层 132 熔接 (虚线) 到基部的基硅层 136 并且界定将墨水从下降段 118 引导至喷嘴开口 120 的锥形壁 134。膜包括在与喷嘴硅层 132 相对侧上熔接到基硅层 136 的膜硅层 142。

[0058] 驱动器 122 包括压电层 140。在压电层 140 下面的导电层可以形成第一电极,例如地电极 152。在压电层 140 上的上导电层可以形成第二电极,例如驱动电极 156。环绕连

接 150 可以将地电极 152 连接至在压电层 140 上表面上的地触点 154。电极断路 160 电隔离地电极 152 和驱动电极 156。金属化的压电层 140 可以通过粘贴层 146 接合至硅膜 142。粘贴层可以包括粘合剂,例如树脂,例如聚合的苯并环丁烯 (BCB)。

[0059] 金属化的压电层 140 可以被切开从而在泵室上方界定有源压电区或岛。金属化的压电层 140 可以被切开从而提供隔离的区 148。在隔离区 148 中,压电材料可以从下降段 118 上方的区被去除。该隔离区 148 可以分离在喷嘴阵列的任一侧上的驱动器阵列。

[0060] 柔性电路(未示出)可以被固定到驱动器 122 的背面,用于传递控制喷墨的驱动信号。

[0061] 模块 100 通常是矩形固体。在一实施例中,模块 100 为 30 至 70mm 之间长、4 至 12mm 之间宽并且 400 至 1000 微米厚。如下所述,模块的尺寸例如在其中蚀刻了流道的半导体基底内可以变化。例如,模块的宽度和长度可以是 10cm 或更大。

[0062] 单片体的厚度均匀性在印刷设备中多模块的单片体之中可以高。例如,对于在整个 6 英寸抛光硅基底上形成的单片体,单片体的厚度均匀性可以是例如大约  $\pm 1$  微米或更小。结果,蚀刻到基底中的流道特征的尺寸均匀性基本不由于主体的厚度变化而恶化。

[0063] 参考图 2,即俯视图示出了对应于相邻流道的一系列上电极 156。各流道可以具有通过窄电极部 170 连接到驱动电极触点 162 的上电极 156,对驱动电极触点 162 制造传递驱动脉冲的电连接。窄电极部 170 可以位于阻抗特征 114 的上方,并且可以减小穿过无需被启动的驱动器 122 的部分的电流损耗。

#### [0064] 模块制造

[0065] 通过在基部和喷嘴部蚀刻流道特征而制造模块主体 124。膜层、基部和喷嘴部接合在一起从而形成模块主体。然后驱动器贴附到模块主体。

[0066] 参考图 3,在基硅层 136 中的流道特征形成于硅基底 200 内。提供硅基底 200 具有前侧 210 和背侧 215(步骤 805,图 34)。

[0067] 硅基底 200 可以具有大约 600 微米的总厚度。基底可以在前侧 210 和背侧 215 上分别具有热氧化物层 203、208,各自的厚度为大约 1 微米。基底 200 可以在硫酸/过氧化氢的槽中剧烈清洗(piranha cleaned),从而从基底 200 去除有机物。硅层可以是具有平行于前侧和背侧 210、215 的(100)面的单晶硅。

[0068] 参考图 4,通过被构图以形成掩模的光致抗蚀剂的蚀刻,可以处理基底 200 从而形成对应于下降段 118 和供给路径 112 的部分(步骤 810,图 34)。为了准备光致抗蚀剂的基底 200,基底可以放置于六甲基二硅氮烷(hexamethyldisilazane HMDS)烟中而对用于光致抗蚀剂的氧化物施加底层。正光致抗蚀剂 225 旋涂在基底 200 的前侧 210 上。光致抗蚀剂可以被软烘烤,并且使用 Karl Suss 掩模对准器通过铬掩模而被曝光。可以显影光致抗蚀剂从而形成界定下降段 118 和供给路径 112 的位置的掩模。

[0069] 接着,蚀刻基底 200。可以通过感应耦合等离子体蚀刻(ICP RIE)去除氧化物层 203。随后蚀刻硅层。蚀刻工艺的实例是通过深反应离子蚀刻的各向同性干法蚀刻,它利用等离子体选择性地蚀刻硅从而形成具有基本垂直的侧壁的特征。在 Laermor 等的 U. S. 5, 501, 893 中讨论了作为已知的 Bosch 工艺的反应离子蚀刻技术,其全部内容引入于此作为参考。深硅反应离子蚀刻装备可以来自 Surface Technology Systems, Redwood City, CA ;Alcatel, Plano, Texas ;或 Unaxis, Switzerland,并且反应离子蚀刻可以由包括

Innovative MicroTechnology, Santa Barbara, CA 的蚀刻销售商进行。深反应离子蚀刻由于其切割基本一致直径的深特征的能力而被采用。蚀刻在真空室中用等离子体或例如 SF<sub>6</sub> 和 C<sub>4</sub>F<sub>8</sub> 的气体进行。在一实施例中, 基底的背面被冷却。在蚀刻处理期间产生的热量可以引起缺陷。例如氩的冷却剂可以用于冷却基底。硅基底和冷却剂之间的金属层可以有效地将由蚀刻工艺所产生的热量传导至冷却剂, 并且避免冷却剂逸入真空室并且破坏真空。

[0070] 可以使用 Bosch 工艺深反应离子蚀刻 (DRIE) 来蚀刻硅基底 200, 从而界定下降段 118 和供给路径 112 的前侧半。硅被蚀刻到大约 300 微米的深度。可以从基底 200 剥离保护层, 并且基底 200 可以被剧烈清洗和 RCA 清洗。

[0071] 参考图 5, 硅基底 200 接合到牺牲基底 240, 使用例如真空接合器 (步骤 815, 图 34)。硅基底 200 的前侧 210 可以接合到牺牲基底 240。牺牲基底 240 可以是硅基底。可选地, 在接合之前, 可以从基底剥离任何氧化物层。硅基底 200 和牺牲基底 240 可以被熔接, 或硅到硅接合在一起。接合在室温附近下进行, 从而避免基底 200、240 永久地接合在一起。

[0072] 当使得两个平坦、高度抛光的清洁硅表面在一起而在两个硅层之间没有中间层时, 可以产生在两个硅表面之间产生范德瓦耳斯键的熔接。熔接还可以产生在氧化硅和硅之间。为了准备用于熔接德两个元件, 清洗硅基底 200 和牺牲基底 240, 例如通过反 RCA 清洗。在一实施例中, RCA 清洗是逆 RCA 清洗, 即包括去离子水、盐酸和过氧化氢的混合物的 RCA2 清洗, 随后在去离子水、氢氧化胺和过氧化氢浴中的 RCA1 清洗。可选地, 可以用稀释的氢氟酸蚀刻 (BOE) 去除硅基底 200 和牺牲基底 240 上的任何氧化物。随后使得硅基底 200 和牺牲基底 240 在一起。两个基底被接合在一起, 使得基底可以被分离, 如下所述。当期望临时接合时不进行退火。

[0073] 参考图 6, 例如正光致抗蚀剂的光致抗蚀剂 234 可以使用上述方法旋涂在氧化物层 203 的背侧。光致抗蚀剂 234 可以被构图从而界定泵室 116 和泵室 116 内阻抗特征 114 的位置。例如使用等离子体蚀刻基底, 从而去除氧化物层 203 被曝光的部分, 而不蚀刻硅基底 200。

[0074] 参考图 7, 剥离光致抗蚀剂 234 并且新的光致抗蚀剂层 238 旋涂在基底的背侧。构图新光致抗蚀剂层 238 从而界定下降段 118 和上升段 108 的位置。如同在下面的图中所示出的, 构图多层光致抗蚀剂和蚀刻可以用作产生多级特征。

[0075] 参考图 8, 硅基底 200 的背侧 215 被蚀刻, 例如通过 DRIE, 从而形成下降段 118 的背侧部和上升段 108 的背侧部 (步骤 820, 图 34)。牺牲基底 240 的作用是在硅基底 200 的背侧 215 被蚀刻时可以被蚀刻入的层。另外, 牺牲基底可以避免底切的形成, 底切可以产生在蚀刻的两种不同材料的接合部。牺牲硅基底 240 还密封硅基底 200 从而避免 DRIE 设备的冷却剂透过上升段或下降段并且进入 DRIE 处理室。在蚀刻下降段 118 和上升段 108 的背侧部之后, 剥离光致抗蚀剂 238。

[0076] 参考图 9, 使用预先构图的二氧化硅层 203 作为掩模, 蚀刻硅基底 200 从而形成泵室 116 和阻抗元件 114。在基底 200 的周边可以蚀刻基准 (未显示)。

[0077] 参考图 10, 从硅基底 200 去除牺牲基底 240 (步骤 825, 图 34)。熔接在一起但是未被退火的硅基底可以通过轻柔地在两个基底之间楔入分离构件而被分离。范德瓦耳斯键弱到足以被打破而不损伤基底, 尤其是如果足够慢地进行分离。

[0078] 参考图 11 和 12, 机械装置 600 可以将牺牲基底 240 从硅基底 200 分离。装置 600

可以包括可以向上和向下驱动的基底支撑 610。一或多个分离器单元 630,例如四、六、八或更多分离器单元,可以用于分离基底。如果装置包括两个或更多个分离器单元 630,所述单元可以在基底支撑 610 周围以相等的间隔角隔开。分离器单元 630 可以包括分离构件 620,例如刀刃形凸起。分离构件 620 可以具有足够薄的边使得当分离构件 620 对两个基底之间的界面施加压力时,分离构件 620 强迫两个基底分开并且可以进入两个基底之间。分离构件 620 由当施加足以分离两个基底的压力时不破损的足够刚硬的材料制成。分离构件 620 可以具有基本均匀的厚度或可以逐渐变为薄边。在一实施例中,分离构件 620 由具有尖锐先导边的金属薄刀刃,例如剃须刀片形成。

[0079] 各个分离器单元 630 可以包括夹持构件,例如夹钳,用于固定分离构件 620。分离器单元 630 对于垂直于基底支撑 610 的表面的中心轴,可以独立地在向内和向外方向径向运动。各个分离器单元 630 可以由沿支撑轨 640 驱动分离器单元的电动机 650 驱动。各个分离器单元 630 还可以容纳用于测量由分离构件 620 所施加的压力传感器。各个电动机 650 和传感器可以连接到控制器 660,例如编程的计算机。

[0080] 为了分离两个基底,控制器 660 引起电动机 650 向内移动分离器单元 630。基底组件具有主面 680 和薄侧 670。分离器单元 630 在垂直于接合的基底的薄侧 670 并且平行于主面 680 的方向上运动。移动分离器单元 630 直至传感器探测到施加的压力超过阈值压力。当传感器探测到阈值压力时,传感器可以指示电动机 650 停止分离器单元 630 向内的运动。当两个基底 200、240 开始相互拉开时,由分离器施加的压力将下降。当传感器探测到压力下降到阈值压力以下时,控制器 660 可以指示电动机 650 再次向内移动分离器单元 630,直至再次探测到阈值压力或直至分离器单元 630 向内移动到其最远的位置。对于具有多个分离器单元 630 的装置,分离器单元 630 可以连续地或一起同时移动。

[0081] 在操作中,两个接合的基底放置在基底支撑 610 上。基底支撑 610 可以在升高的位置上。分离器单元 630 向基底移动。分离器单元 630 可以在向上或向下的方向上开动,或者基底支撑 610 可以在向上或向下的方向上驱动,直至分离构件 620 与两个基底之间的界面对准。分离器单元 630 向内移动直至探测到阈值压力。如果探测到的压力等于或超过阈值压力,则停止分离器单元 630 的向内运动。当基底开始分离并且压力下降到阈值之下时,分离构件 620 再次被向内驱动直至压力达到阈值压力。如果基底支撑 610 阻碍分离器单元 630 的向内的过程,则可以降低基底 610。该工艺持续到基底完全相互分离为止。

[0082] 当分离器单元 630 的连续向内运动不产生探测压力的上升时,分离器可以探测到两个基底分离。在一些实施例中,可以避免分离器单元 630 向内运动超过预定的位置。在一实施例中,基底 200、240 在分离期间不接触基底支撑 610。当下基底 200 与上基底 240 分离并且落在基底支撑 610 上时,探测器可以探测到基底 200、240 完全分离。在一实施例中,基底支撑 610 包括真空卡盘和探测基底 200 是否与基底支撑 610 接触的压力传感器。在该实施例中,基底支撑 610 可以具有当基底 200 覆盖开口时被密封的开口。压力的变化可以指示基底正在覆盖开口。可替代地,例如杠杆、或照相机的装置可以探测基底的分离。在一实施例中,可以限制分离器单元向内运动超过预定点。

[0083] 当基底 200、240 分离时,该过程可以使用红外照相机监测。红外照相机可以展现基底 200、240 的接合区的边缘。如果在各个分离器单元未以恒定的速率进行分离,则可以调整一或多个分离器单元 630 的速率。

- [0084] 可以清洗硅基底 200 并且可以剥离背侧氧化物层 203。可以再次清洗硅基底 200。
- [0085] 参考图 13, 背侧牺牲基底 241 可以接合到硅基底 200 的背侧 215 (步骤 830, 图 34)。基底 200 的前侧 210 被暴露从而允许接合和并形成喷嘴硅层 132。
- [0086] 参考图 14, 喷嘴层可以在绝缘体上硅 (SOI) 基底 300 上制备 (步骤 835, 图 34)。绝缘层 302 可以是氧化物或氮化物。可替代地, 喷嘴可以在 DSP 晶片 100 晶面上形成。喷嘴层 132 可以被薄化至希望的厚度。一或多个研磨和 / 或蚀刻步骤, 例如体研磨步骤, 可以用于实现希望的喷嘴层厚度。在一实施例中, 喷嘴层 132 被尽可能地研磨从而实现希望的厚度, 因为研磨可以精确地控制厚度。厚度可以在 1 至 100 微米之间, 例如在 20 和 80 微米之间, 例如在 30 至 70 微米之间。可选地, 可以使用喷嘴层 132 的被暴露的表面的最终抛光以降低表面粗糙度。如上所述, 表面粗糙度是实现硅到硅接合的因素。抛光步骤可以引入厚度的不确定性并且典型地不用于实现希望的厚度。
- [0087] 参考图 15 和 16, 在硅喷嘴层 132 上可以生长氧化物层从而形成背侧氧化物层 330。绝缘层 302 和处理层 310 与背侧氧化物层 330 在喷嘴层 132 的对侧上。光致抗蚀剂可以形成于背侧氧化物 330 上, 例如通过旋涂光致抗蚀剂。可以构图光致抗蚀剂从而界定喷嘴的位置。喷嘴的位置可以通过在背侧氧化物 330 内产生开口而界定。
- [0088] 喷嘴层 132 使用各向异性蚀刻, 例如湿法蚀刻技术 (步骤 840, 图 34) 而被蚀刻。蚀刻界定在硅喷嘴层 132 内的凹形 366。凹形可以具有倒锥形体形, 或可以是带基座的中空锥形体形平截头体, 凹形表面 357 平行于基座并且倾斜或与壁 134 成锥度。锥形壁 134 在具有长度 360 的边缘与凹形表面 357 相遇。凹形 366 可以蚀刻通过到绝缘层 302。可替代地, 凹形 366 可以仅部分通过喷嘴侧 132 而延伸。如果凹形 366 不蚀刻通过到绝缘层 302, 通过控制蚀刻时间和速率可以实现基本一致的凹形深度。使用氢氧化钾 (KOH) 的湿法蚀刻具有取决于温度的蚀刻速率。凹形 366 可以为大约 1 至大约 100 微米深, 例如大约 3 至 50 微米深。凹形 366 的深度可以至少部分取决于硅喷嘴层 132 的厚度。
- [0089] 参考图 17, SOI 300、硅基底 200 和 SOI 400 接合在一起 (步骤 845, 图 34)。从硅基底 200 去除牺牲硅基底 241 (步骤 850, 图 34)。可以在 SOI 300 接合到硅基底 200 之前或之后去除牺牲硅基底 241。在接合之前, 对准 SOI300 和硅基底 200 使得下降段 118 与具有锥形壁 134 的凹形 366 流体连接。
- [0090] 绝缘体上硅基底 400 (SOI 400) 接合到硅基底 200 的背侧 (步骤 855, 图 34)。SOI 400 包括膜硅层 142, 埋藏氧化物层 402 和处理层 406。在接合步骤之前, 膜硅层 142 可以被薄化, 例如通过研磨或抛光, 从而实现希望的厚度。硅膜层 142 可以为大约 1 至 50 微米之间厚, 例如在大约 10 和 25 微米之间厚。在 SOI 300、硅基底 200 和 SOI 400 的暴露的表面上的氧化物都可以被去除, 例如用例如 BOE 的氧化物蚀刻。使 SOI 400 与硅基底 200 的背侧接触。实现熔接。三个基底通过退火接合在一起从而使得熔接是永久的。
- [0091] 退火可以在大约 1050°C ~ 1100°C 下进行。熔接的优点是在硅基底 200 和 SOI 基底 300 和 400 之间没有形成额外的层。在熔接后, 两个硅层变为一整体层, 使得当接合完成后在两层之间事实上没有轮廓。因此, 接合的组件可以在组件内部基本没有氧化物层。组件可以基本由硅形成。其它方法, 例如疏水基底处理, 可以用于制备用于硅到硅接合的基底。
- [0092] 参考图 18, 在熔接之后, 研磨处理层 306 和 406 从而去除厚度的一部分 (步骤 860, 图 34)。可以使用蚀刻从而完成处理层 306 的去除。也可以通过例如蚀刻而去除氧化物层

302 和 402。

[0093] 参考图 19, 如果凹形 366 不完全延伸通过喷嘴层, 那么可以蚀刻喷嘴硅层 132 的前侧从而完成喷嘴。光致抗蚀剂可以被施加到喷嘴硅层 132 的前侧并且被构图从而界定喷嘴开口 120 的位置。开口可以是圆形或矩形。也可以采用其它的开口几何形状, 例如具有 5 或多个边的 5 角形。喷嘴硅层 132 在对应于凹形 366 的位置上被蚀刻, 使得喷嘴具有导向基本直壁的出口的锥形入口 (步骤 865, 图 34)。喷嘴硅层 132 可以被 DRIE 蚀刻从而形成喷嘴开口 120。喷嘴开口 120 可以是大约 5 至 40 微米的直径, 例如大约 25 微米的直径。马路 (下面进一步描述) 可以在此时被蚀刻入喷嘴硅层 132 (步骤 870, 图 34)。喷嘴开口 120 的直径 377 可以大到足以与凹形 366 的锥形壁 134 交叉。喷嘴凹形 366 形成喷嘴入口。

[0094] 参考图 20, 在一实施例中, 喷嘴层的侧截面图示出了与喷嘴开口 120 的垂直壁交叉的锥形壁 134。喷嘴开口 120 的直径足够大使得锥形壁 134 不一直延伸到喷嘴硅层 132 的前侧表面。

[0095] 硅基底 200 现在是模块主体 124。可以剥离任何光致抗蚀剂, 完成模块主体 124。然后可以烘烤模块主体 124, 例如在大约 1100°C 下烘烤大约 4 小时, 从而去除任何聚合物或有机物。

#### [0096] 驱动器制造

[0097] 参考图 21 和 35, 提供了压电层 500, 压电层 500 是预烧结的压电材料块 (步骤 905)。压电材料可以是锆钛酸铅 (PZT), 尽管也可以使用其它压电材料。在一实施例中, PZT 具有大约  $7.5\text{g}/\text{cm}^3$  或更大的密度, 例如大约  $8\text{g}/\text{cm}^3$ 。d31 系数可以是大约 200 或更大。可以使用来自 Sumitomo Piezoelectric Materials, Japan 的 H5C 和 H5D 作为 HIPS 处理的压电材料。H5C 材料展示了大约  $8.05\text{g}/\text{cm}^3$  的表观密度和大约 210 的 d31。H5D 材料展示了大约  $8.15\text{g}/\text{cm}^3$  的表观密度和大约 300 的 d31。基底典型地为 1cm 厚并且可以被锯为希望的厚度。压电材料可以通过包括压制、流延、生片、溶胶凝胶或沉积的技术而形成。在 Piezoelectric, Ceramics, B. Jaffe, Academic Press Limited, 1971 中讨论了压电材料的制造, 其全文引入于此作为参考。包括热压的形成方法在 258-9 页中描述。也可以使用例如可以从 TRS Ceramics, Philadelphia, PA 获得的铌酸铅镁 (PMN) 的单晶压电材料。体 PZT 材料可以比溅射、丝网印刷或溶胶凝胶形成的 PZT 材料具有更高的 d 系数、介电常数、耦合系数、刚度和密度。

[0098] 可以通过使用涉及接合到主体之前烧制材料的技术在压电材料中建立这些特性。例如, 由自身 (与在支撑上相对) 成型并烧制的压电材料具有可以使用高压将材料压入模具 (加热或不加热) 的优点。另外, 通常需要较少的添加剂, 例如流动活性剂 (flow agent) 和粘接剂。在烧制工艺中可以使用较高的温度, 例如 1200 ~ 1300°C, 允许更好的陈化和晶粒生长。与通过溶胶凝胶或溅射技术形成的压电层不同, 在体压电材料中的晶粒可以具有大约 2 至 4 微米的宽度。可以使用烧制气氛 (例如富铅的气氛) 以减少 PbO (由于高温) 从陶瓷中的损失。可以具有 PbO 损失或其它恶化的成型部的外表面可以被切除和弃置。材料还可以通过热等静压 (HIP) 成型而被加工, 在加工期间陶瓷经历高压。在烧制期间或压电材料块的块被烧制之后可以进行热等静压工艺, 并且热等静压工艺用于增加密度、减小孔隙并且增加压电常数。热等静压工艺可以在氧或氧 / 氩气氛中进行。

[0099] 压电材料的起始层可以为大约 100 至 400 微米之间, 例如在约 250 和约 300 微米

之间厚。压电材料具有底表面 504 和上表面,其中底表面 504 将最终是最接近模块主体 124 的表面。

[0100] 压电层 500 接合到处理层 502(步骤 910,图 35)。处理层 502 可以由用于形成主体 200 的相同的材料形成。处理层 502 可以包括硅。处理层 502 提供固定和运输压电层 500 的层使得压电层 500 在处理期间不损坏。处理层 502 还在后续加热和接合步骤期间控制压电层 500 的膨胀,如下所述。处理层 502 可以为大约 400 至 1000 微米之间厚,尽管准确的厚度相对来说不重要。在一实施例中,处理层 502 比压电层 500 宽。处理层 502 和压电层 500 之间的接合层可以包括聚合的苯并环丁烯 (BCB) 层。粘合剂可以被固化,例如通过加热组件。

[0101] 参考图 22,随后压电层 500 可以被薄化到希望的厚度,使得该层比驱动器的压电部的最终希望的厚度厚(图 1 中的项 140),但是比预烧制压电材料块薄(步骤 915,图 35)。在一实施例中,压电层 500 被薄化至小于大约 200 微米,或大约 50 微米。

[0102] 为了薄化压电层 500,可以使用精确研磨技术,例如水平研磨,以生产具有光滑、低空隙表面形貌的高度均匀的薄层。在水平研磨中,工件安装在具有加工为高平坦度公差参考表面的旋转卡盘上。工件被暴露的表面与水平研磨轮接触,而且以高精度对准。研磨可以在基板上产生例如大约 0.25 微米或更小的例如 0.1 微米或更小的平坦度和平行性,和达到 5nm Ra 或更小的表面光洁度。研磨还产生均匀的残留应力。

[0103] 合适的精确研磨设备是 Toshiba Model UHG-130C,可以通过 Cieba Technologies, Chandler, AZ 获得。基底可以用粗轮研磨随后用细轮研磨。合适的粗和细轮分别具有 1500 粒度和 2000 粒度的合成金刚石树脂基体。合适的研磨轮可以从日本的 Adoma 或 Ashai Diamond Industrial Corp 获得。

[0104] 研磨工艺的一实施例使用下列参数。工件轴以 500rpm 运行并且研磨轮以 1500rpm 运行。X 轴给料速度对于使用粗轮的开始的 50-300 微米是 10 微米/分,并且对于使用细轮的最后 50-100 微米是 1 微米/分。冷却剂是 18megohms-cm 去离子水。

[0105] 在研磨之后,压电层 500 基本上具有压电材料的牢固地接合的晶粒和松动的晶粒的平坦表面,以及由压电材料和研磨流体的颗粒构成的浆料。研磨工艺劈开了许多压电材料晶粒,而且松动了一些晶粒。在研磨之后,压电材料可以在硼氟酸 ( $\text{HBF}_4$ ) 的 1% 的溶液中清洗,从而去除由研磨所引起的表面损伤(步骤 920,图 35)。由研磨工艺松动的压电材料的晶粒基本上被去除,留下小的凹形,而留下牢固地接合的晶粒。清洗还去除可能留在压电材料表面上的所有其它材料,例如所述浆料。表面形貌可以用可以从 Zygo Corp, Middlefield, CT 获得的带 Metroview 软件的 Zygo Model Newview 5000 干涉计测量。

[0106] 参考图 23,压电层 500 被划片或被切割(步骤 925,图 35)。首先,压电层 500 的前侧可以使用金刚石轮切割从而界定底面切口 544。切口 544 可以具有大于 15 微米的深度,例如大约 15 和 50 微米之间的深度。底面切口 544 可以具有对于切口的深度的大部分垂直而在切口的基部倒圆的截面。为了简化制造,底面切口 544 可以延伸到压电层 500 的整个宽度。

[0107] 然后在压电层 500 的前侧上形成导电层,例如通过金属化,例如通过真空沉积,例如溅射(步骤 930,图 35)。沉积的导体可以包括铜、金、钨、锡、氧化铟锡 (ITO)、钛、铂,金属的组合,或其它用于电极的理想材料。在一实施例中,导电层包括钛-钨、金-锡和金的叠

层。导电层 505 将形成底电极 152, 并且在—实施例中, 形成环绕连接 150 的部分。

[0108] 参考图 24, 俯视图, 可以分割压电层从而产生多个驱动器部, 各个驱动器部对应于独立的泵室 (步骤 935, 图 35)。分割, 或井切口 503 将—压电驱动器的压电材料与相邻的压电驱动器的压电材料分开, 这可以减小并且在一些情形消除相邻驱动器之间的串扰。将井切口制得比压电层 140 的最终厚度深。在—实施例中, 切口没有在其中制造切口的压电层 500 的总厚度深。在—实施例中, 井切口至少 15 微米深。如果底面切口 544 沿压电层 107 的 X 轴布置, 则井切口 503 可以沿压电层 500 的 Y 轴布置, 使得底面切口 544 垂直于井切口 503。在形成导电层的步骤之后制造井切口 503, 使得切口沿其垂直壁不具有导电材料, 与底面切口 544 不同。

[0109] 切口之一从下降区 118 上方的隔离区 148 去除压电材料。将隔离区 148 切口制得平行于底面切口 544。分开单独流道的沟道切口 503 形成得基本垂直于底面切口 544。

[0110] 参考图 25, 在压电层 500 的底表面 504 可以形成对准切口 571 (步骤 945, 图 35)。对准切口 571 可以在后续的对准步骤中使用, 如下所述。对准切口 571 完全延伸通过压电层 500 并且可以部分延伸进入处理层 502。在—实施例中, 对准切口 571 为约 80 微米深。对准切口 571 可以或者沿压电层 500 的 X 轴方向, 即平行于底面切口制造, 或沿 Y 轴制造。对准切口 571 在压电层 500 的外围部制造, 使得对应于打印头管芯位置的压电层 500 的区的外部, 例如如下所述在打印头管芯位置和压电层 500 的边之间。对准切口 571 不与随后形成单独驱动器的压电层 500 的部分重叠。如果处理层 502 比压电层 500 宽, 则对准切口 571 可以在处理层 502 中在压电层 500 外部的区内制造。

[0111] 如在图 26 中所示出的, 对准槽 582 被制作入压电层 500 (步骤 950, 图 35)。将锯沉入处理层 502 的上表面可以制作对准槽 582。这形成半圆形轮廓的切口。为了减小破损或减弱组件 (压电层 500 和处理层 502) 的风险, 对准槽 502 制作得与对准切口 571 垂直并且仅制作一对对准槽。对准槽 582 仅需要深到足以与对准切口 571 交叉。

[0112] 如在图 27 中所示出的, 通过处理层 502 的俯视图展示了切口 571 和槽 582 的交叉, 用于通孔 585。通孔 585 可以用于对准压电层 500 和模块主体 124。

[0113] 参考图 28, 例如 BCB 512 的接合材料层旋涂在或者压电层 500 上或模块主体 124 上 (步骤 955, 图 35)。

[0114] 参考图 29, 压电层 500 和模块主体 124 被对准并且放置在一起, 使得分离切口 148 在下降段 118 上方并且底面切口 544 在上升段 108 和管芯边之间。模块主体 124 内的空腔 116 被如此间隔使得当压电层 500 与模块主体 124 放置在一起时, 空腔 116 与位于各个井切口 503 之间的导电层 504 对准。空腔 116 可以比各个井切口 503 之间的压电层 500 窄、一样宽或更宽。模块主体 124 可以具有对准之前接合在喷嘴硅层 132 上的喷嘴板覆盖基底 530 从而避免碎片进入喷嘴开口 120。压电层 500 和模块主体 124 被接合在一起 (步骤 960, 图 35)。

[0115] 参考图 30, 去除喷嘴板覆盖基底 530。在—实施例中, 组件在 200°C 下放置在石英炉中 40 小时以聚合 BCB。例如 UV 带的带 535 可以施加于喷嘴。通过研磨去除硅处理层 502 和部分的压电层 500 (步骤 965, 图 35)。可以去除带 535 并且施加薄带。再次研磨压电层 500 并且在硼氟酸中清洗 (步骤 970, 图 35)。压电层 500 足够薄化使得所有的在压电层 500 中制作的切口 (井切口 503 和底面切口 544) 被暴露。当工艺完成时, 压电层 500 可以小于

20 微米,例如是大约 15 微米。

[0116] 参考图 31,上导电层布置在压电层 140 上,例如通过溅射导电材料(步骤 970,图 35)。导电材料可以是例如对于上述第一导电层上述的材料。随后可以光刻上导电层从而形成电极断路 160 并且从下降段 118 上方的膜 142 去除金属。上导电层的一部分通过在地连接间隙 144 内压电层 500 的侧壁上的导体而连接到第一导电层 505,由此形成环绕连接 150。

[0117] 参考图 32,俯视图,上电极 156 可以比各个驱动器的压电层 140 窄。上电极可以与它们位于其上的压电岛一样宽或者比压电岛窄。上电极可以包括通过较薄的连接器 170 连接岛电极主区的接触垫 162。在一实施方式中,上电极比泵室窄。上电极和泵室之间的宽度比可以是大约 0.5 至大约 1.2,例如大约 0.65 至大约 0.9。另外,压电岛可以与位于其上方的空腔一样宽、比所述空腔窄或宽。如果压电岛比泵室宽,例如宽大约 10 至 20 微米之间,则泵室之间的壁可以支撑压电岛。形成比空腔宽的压电岛允许在接合期间更大的压力施加到 MEMS 主体和压电层组件上,而且减小当施加压力时压电部穿通膜的风险。如果下电极是地电极,各个压电驱动器的地电极可以或者连接到一起或者各个结构地可以隔离。

[0118] 各个驱动器的压电层 140 完全与相邻的驱动器分离。硅膜层 142 在驱动器之间没有制作的切口。

[0119] 参考图 33A 和 33B,可以将切口制作入组件以将管芯从组件分离(模块基底 124 和驱动器 122)。可以将切口制作入压电层 500 的背侧的周边,从而挖出在基硅层 136 上的基准。一旦定位了基准,基准可以用于对准基底和锯,并且可以将划线切口 562 制作入与在基硅层内的马路 561 对准的模块主体 124(步骤 980,图 35)。划线切口包围各个管芯。

[0120] 参考图 33C,可以制作划线切口 562 使得其不与在基底前侧形成的马路 561 交叉。马路 561 可以界定各个管芯的边界。马路 561 可以位于设置所述特征的区的外部。参考图 33D,示出两个相邻管芯的组件的截面图,马路 561 不相互交叉。而是马路 561 形成为非交叉的部分,并且在通常出现交叉处留下硅 565 的坝或条。因而如果在一管芯中出现破坏,例如在处理或测试期间,仅相邻的管芯(在填充沟道 113 的对侧)受到影响而不是基底上的所有管芯都受到影响。形成马路 561 和划线切口 562 使得与填充沟道 113 对准。管芯可以通过人工沿马路 561 折断组件而被相互分离(步骤 985,图 35)。

[0121] 参考图 36A、36B、36C、37 和 38,各个管芯可以具有一或多个微滴喷射器。对于具有较少微滴喷射器,例如一、二或十个的管芯,微滴喷射器可以布置为单列平行墨流道和驱动器。如果许多微滴喷射器要形成于单个管芯上,则微滴喷射器可以布置为两个平行列,具有与交替的列相关的喷嘴。喷嘴可以排列为直线,或者替代地,喷嘴可以相互稍微偏移。

[0122] 模块可以用于打印机中,用于补偿打印更换。模块可以用于选择性地沉积平滑清洁的涂层至打印的材料或打印基底。打印头和模块可以用于分配或沉积各种流体,包括非成像流体。例如,可以选择性地沉积三维模型膏体从而建模。生物样品可以沉积在分析矩阵上。

[0123] 从描述中显见,任何所述的技术都可以与其它技术接合从而实现本说明书的目标。例如,任何上述的技术都可以与申请日为 2002 年 7 月 3 日的打印头专利申请 No. 10/189,947 中所描述的技术和设备接合,该专利申请的全部内容引入于此作为参考。在一实施方式中,压电驱动器在喷嘴层接合到模块基底之前被固定在模块基底上。因为上述

方法可以可再现地形成小于 1.5 微米的高均匀性的膜层,所以该方法可以用于印刷设备之外的微机电装置。例如,高均匀性的薄膜可以用于变换器。在所附的权利要求中还有更多的实施方式。

[0124] 使用在此描述的方法可以克服形成压电驱动器的传统方法所引起的困难。由压电材料的预烧制片形成的压电层可以允许用主体可能在没有对于主体损伤的情况下不能够承受的技术来处理压电材料。例如,如果压电驱动器与主体单独形成,压电材料可以被烧制至产生较好陈化和晶粒生长的温度。同样高的温度不可以被 MEMS 的其它元件忍受。另外,体压电材料可以比溅射的或凝胶溶胶压电材料具有更高的 d 系数、介电常数、耦合系数、刚度和密度。用其它方法,例如溶胶凝胶方法形成的压电材料可以需要在压电先驱体中存在添加剂。添加剂经常被烧掉,产生比当与主体分开形成体压电材料时更不致密的压电材料。与主体分开形成的体压电材料的形成允许材料包括较少的添加剂或没有添加剂。另外,体材料可以在压力下烧制。较高的温度和压力使得材料更致密,这通常改善了材料性能,并且具体地,减少了材料中的孔隙的数量。孔隙可以产生电短路并且毁坏装置。

[0125] 但是,处理压电材料预烧制片来形成压电驱动器可以导致风险。例如,如果压电层在将压电材料接合到主体之后被切割从而形成分开的单独的驱动器,则存在切入腔体的风险,这潜在地引起泄漏。反之,存在未切割得足够深入压电材料而在相邻结构之间留下小片的风险。如果切口不均匀,则结构可以对相同的功率输入分别具有不同程度的压电响应,并且在结构之间可以产生串扰。由于锯片在使用过程中磨损或相对于压电层的锯的位置的变化可以引起切口深度的不均匀。

[0126] 在将材料接合到腔体之前通过研磨和划线压电材料而形成压电驱动器可以产生均匀厚度的压电驱动器。压电部在单个驱动器上可以是均匀厚度。驱动器还可以在—组驱动器上具有非常均匀的厚度。作为在管芯的结构上可以实现尺寸均匀性的实例,各个结构可以具有大约 25 和 200 微米之间,或接近 150 微米宽的压电驱动器,管芯具有连续的 100 和 200 之间个结构,并且在管芯的压电驱动器上的厚度差可以小至 2 微米。切割单独的岛随后研磨掉压电材料可以形成上和下表面相互平行的岛。该几何形状用丝网印刷方法或沉积陶瓷材料的生片、构图陶瓷材料并烧制陶瓷材料不可以实现。例如烧制生片、丝网印刷和溶胶凝胶应用可以形成不具有矩形截面的压电驱动器。例如,这些方法可以形成具有平面的底面和弯曲的顶面或看上去矩形的上角被去除的截面的驱动器。通过从体压电材料切割出岛,在驱动器的宽和长上驱动器的厚度可以非常均匀。具有高尺寸均匀性的压电驱动器可以展示非常均匀的压电性能。

[0127] 在接合到压电材料之前形成切口可以允许形成环绕电极结构。环绕电极结构对于在压电材料层上的底电极产生接触区。环绕电极结构可以简化集成电路与驱动器的连接。

[0128] 形成比泵室的宽度窄的驱动器可以将驱动器的位移集中在膜的最柔性部上方集中。通过使驱动器更窄,需要较低的电压来驱动压电材料。上电极可以制作得比压电层更窄从而在压电层的中心部集中电压。这可以减小在压电层上的竞争的压电力。形成比压电层窄的压电层引起驱动器更好地响应输入电压。更好的驱动器响应允许在驱动器上施加更低的驱动电压以实现希望的驱动器响应。形成比泵室宽的驱动器的优点是包围泵室的壁可以支撑驱动器。如果壁支撑泵室,则减小驱动器打破膜的风险。具体地,如果压力施加到驱动器,例如在接合期间,则减小了损坏装置的可能性。

[0129] 在将相对厚的压电层接合到处理层之后薄化该压电层可以有助于形成驱动器的步骤。如果压电层在接合到腔体之前未薄化至适当的可用厚度,则在接合之后需要较长的薄化工艺。此外,希望处理材料比压电层刚硬。较刚硬的处理层允许当组件被加热时组件膨胀接近于处理材料的热膨胀。但是,在贴附到处理层之前将压电层薄化至其最终厚度可能在不损伤压电层的情况下不能够实现希望的厚度。处理层提供了用于在薄化期间固定压电材料的基体。如果薄化压电材料的设备在薄化期间可以固定处理层而不是固定压电层,则存在固定特征妨碍薄化工艺的较小的可能性。在一实施例中,处理层被夹钳到薄化设备并且研磨轮研磨压电材料层至希望的厚度。因为夹具仅需接触处理层,夹具不一定妨碍研磨轮。

[0130] 研磨可以引起一些被暴露的晶粒从压电材料松动。另外,研磨形成浆料状物质,浆料状物质包括压电材料的破损碎片。在研磨期间浆料状物质可以沉积在压电层上。浆料状物质和松动的晶粒可以在压电层和导电层之间的接合产生间隙。这些间隙的程度可以随点对点变化并且引起性能的变化。

[0131] 在研磨之后清洗压电材料去除了压电材料的松动的晶粒和浆料,并且引起压电材料的表面主要由压电材料的完全固定的晶粒组成。清洗产生较为粗糙的表面,但是比带有具有松动的材料的压电晶粒的平坦表面的压电材料改善了压电材料的压电性能的效率 and 均匀性。在研磨之后清洗压电材料还改善了施加导电材料的表面。如果表面没有浆料和松动的材料晶粒,减小了在导电材料和压电材料的粘着块之间存在的间隙的可能性。

[0132] 通过在接合压电材料至主体之前接合压电材料至处理层可以控制压电材料的热膨胀。当加热压电材料和腔体被加热从而形成两个结构之间的接合时,压电材料(或其它合适的压电材料)和用于形成主体的材料可以以不同的比率膨胀,特别如果主体由压电材料之外的材料例如硅形成。此外,由于热变化而引起的压电材料的膨胀和收缩可以是变化的。即被加热和冷却到初始温度的压电材料可以立刻恢复到其初始尺寸。热膨胀和收缩率可以因为不同因素而变化,例如在多久之前材料被极化以及材料已经经历了多少个热循环。由加热引起的腔体和压电材料的尺寸的变化可以改变腔壁对于分离切口的对准。

[0133] 如果处理层由与主体相同的材料制成,则处理材料可以控制压电材料的膨胀率使得压电材料与主体的膨胀率基本相同。具体地当处理层比压电材料厚得多时,处理层可以强迫压电材料与处理层一起膨胀和收缩。在一实施例中,压电材料是 PZT 并且处理层是厚度为 PZT 层 10 倍的硅。硅大致是 PZT 的 3 倍刚硬。在厚度和刚度的差别之间,硅展示出具有是 PZT 30 倍的弹簧率。具有较大表观弹簧率的材料制服了其它材料的膨胀和收缩,由此引起 PZT 以与硅相同的比率膨胀。

[0134] 可以对上述方法进行改进从而实现喷嘴形成。在一实施例中,所有的蚀刻从喷嘴层的背侧进行。在另一实施例中,不从喷嘴去除绝缘层。为了完成喷嘴,可以蚀刻绝缘层使得开口的壁与喷嘴出口的壁基本相同。可替代地,在绝缘层内的开口的壁可以与喷嘴出口的壁不同。例如,喷嘴进口可以具有导入形成于绝缘层内的直平行壁部的锥形壁。在绝缘层内形成开口可以或者在粘贴喷嘴层和流道模块之前或之后进行。

[0135] 在单独的基底内形成喷嘴的潜在的缺点是喷嘴的深度可以被限制于厚度的特定范围,例如大于大约 200 微米。处理薄于 200 微米的基底可以导致产率下降,因为增加了损伤或破损基底的可能性。基底通常应该足够厚从而便于在处理期间的基底处理。如果喷嘴

形成于 SOI 基底的层内,则该层在形成之前可以被研磨至希望的厚度而仍提供处理的不同厚度。处理层还提供可以在处理期间被夹持而不妨碍喷嘴层的处理工艺的部分。

[0136] 在希望的厚度的层内形成喷嘴可以避免在喷嘴层与流道模块接合之后减小喷嘴层的步骤。在喷嘴层与流道模块接合之后研磨掉处理层不会留下对于研磨溶液或废研磨材料敞开的流道特征。当在喷嘴层接合到流道模块之后去除绝缘层时,可以选择性地去除绝缘层使得下面的硅层不被蚀刻。

[0137] 使用两种类型工艺的喷嘴形成工艺可以形成复杂几何形状的喷嘴。各向异性背侧蚀刻可以形成为锥形体形平截头体形状的凹形,该凹形具有在基底的表面的基部、在基底内的斜坡或锥形壁和凹入的表面。配置前侧蚀刻使得该直径大于锥形体形平截头体的凹入表面的直径,该前侧蚀刻从凹形和喷嘴去除锥形体形平截头体形状的凹入表面。该技术去除了所有垂直于来自喷嘴的墨水流动方向的基本上平坦的表面。这可以减小喷嘴中俘获的空气的入射。即通过各向异性蚀刻形成的锥形壁可以保持墨水流动低,同时在填充期间容许大量弯月面收缩而没有吸入空气。喷嘴的锥形壁平滑地转变为喷嘴开口的直平行壁,最小化了流与壁分离的趋势。喷嘴开口的直平行壁可以将墨水流动或微滴导出喷嘴。

[0138] 各向异性蚀刻的深度直接影响喷嘴入口和喷嘴出口的长度,如果喷嘴开口不以比锥形体形平截头体的凹入表面大的直径形成。各向异性蚀刻深度由蚀刻的时间长度和进行蚀刻时的温度一起确定并且难于控制。DRIE 蚀刻的几何形状可以比各向异性蚀刻的深度更加容易控制。通过使得喷嘴出口壁与喷嘴入口的锥形壁交叉,各向异性蚀刻的深度变化不影响最终的喷嘴几何形状。因而,将喷嘴出口壁与喷嘴入口的锥形壁交叉可以导致在单个打印头内和在多个打印头上更高的均匀性。

[0139] 在蚀刻工艺期间将基底熔接在一起可以提供处理期间对模块基底的支撑。如果硅基底不被退火,则熔接可以提供稳定的、然而是非永久的接合。牺牲基底可以使得蚀刻不形成底切,底切可以在被蚀刻的两种不同材料的接合处出现。牺牲基底可以避免冷却剂逸入蚀刻腔。当一部分蚀刻完成,而另一部分未完成时,牺牲基底避免出现过度蚀刻。牺牲基底还可以避免在处理期间不希望的碎片进入被蚀刻的基底的孔或凹形。

[0140] 机械分离装置可以分离熔接的基底而无需人工进行单调的工艺。通过在装置中包括传感器,在分离期间可以将合适水平的压力施加到基底而没有损坏基底的风险。

[0141] 已经描述了许多本发明的实施方式。但是,应当理解在不偏离本发明的精神和范围的前提下可以进行各种改进。因而其它实施方式也在所附权利要求的范围内。

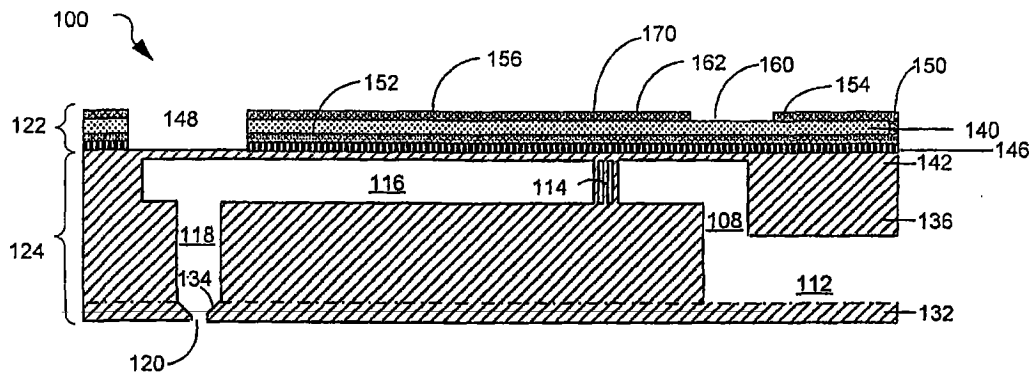


图 1

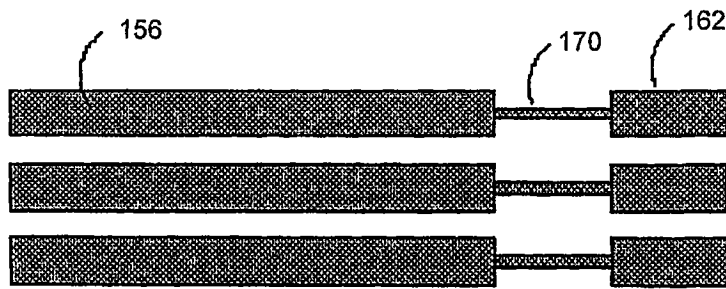


图 2

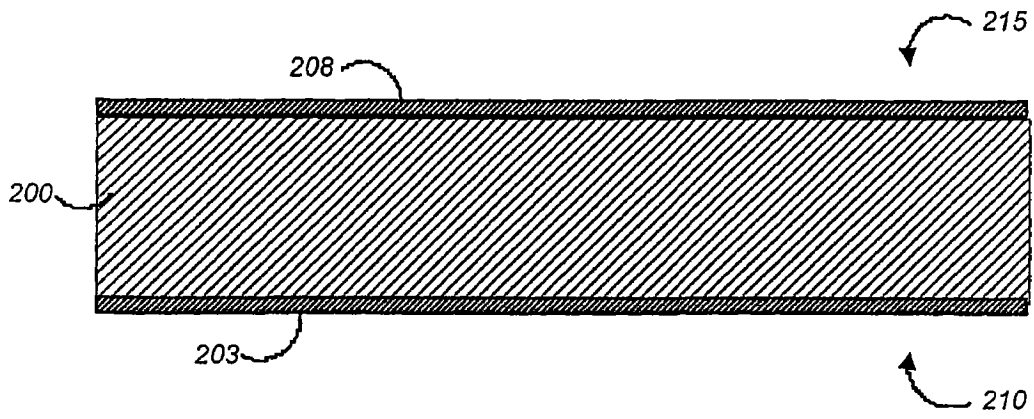


图 3

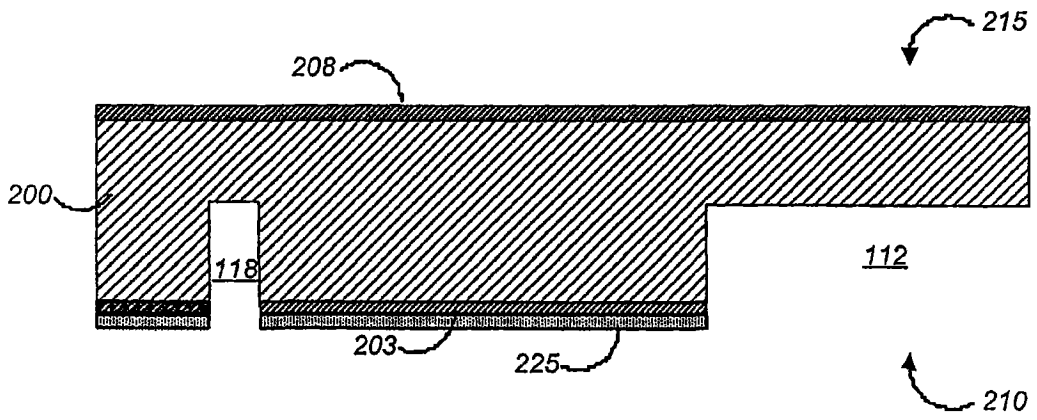


图 4

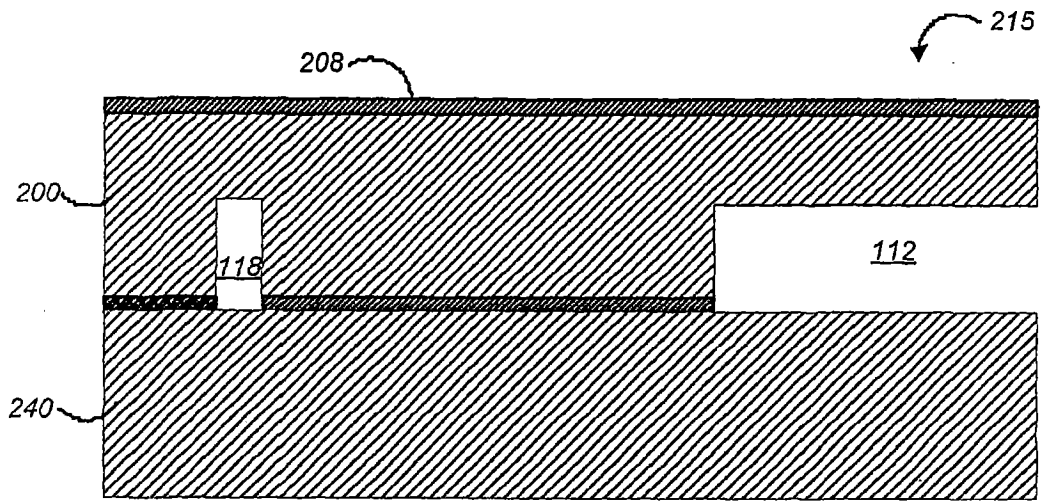


图 5

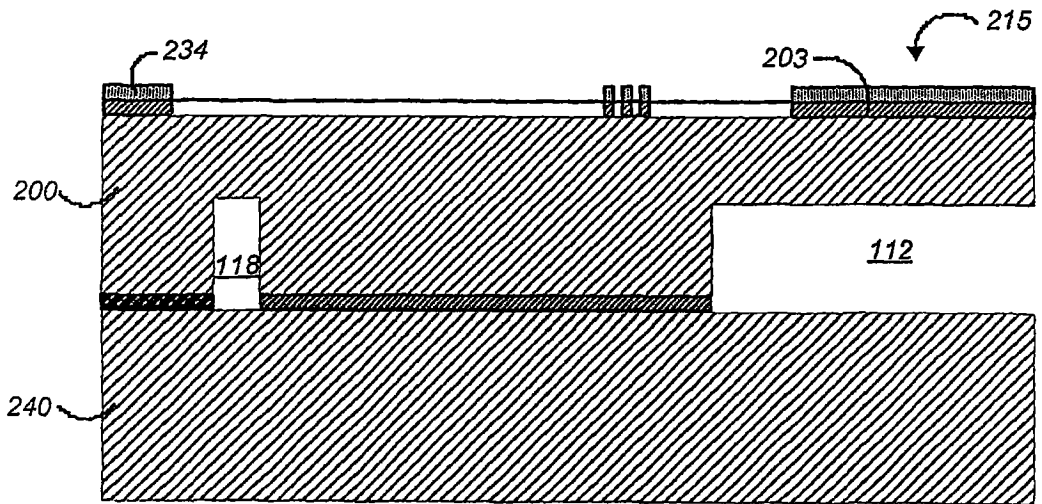


图 6

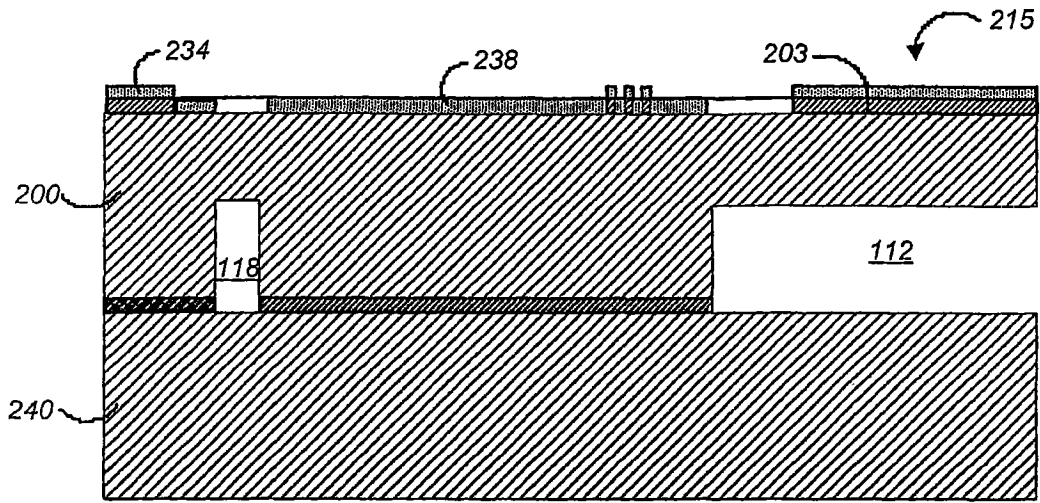


图 7

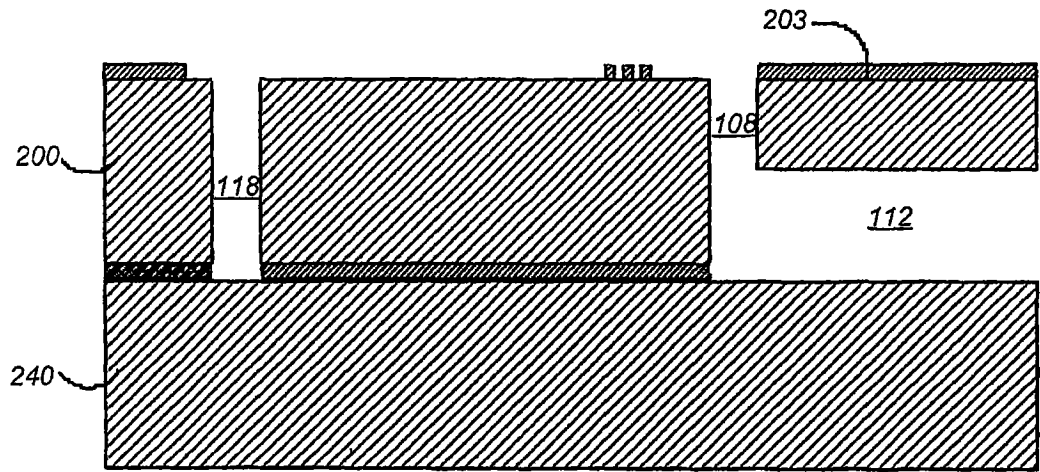


图 8

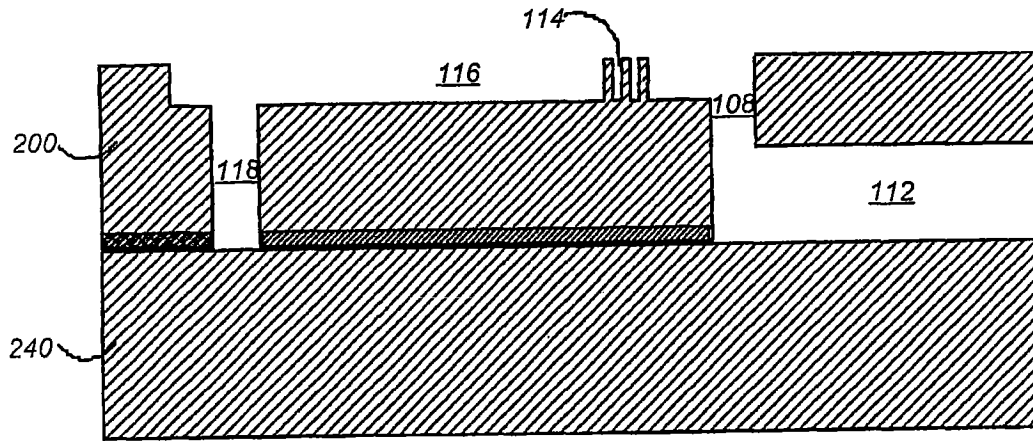


图 9

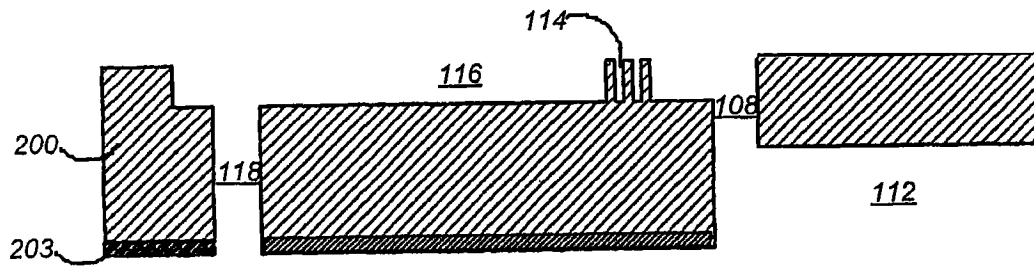


图 10

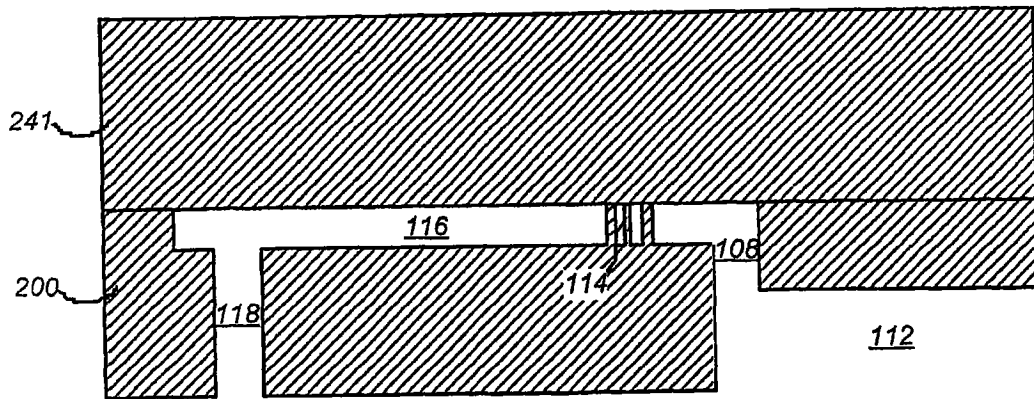


图 13

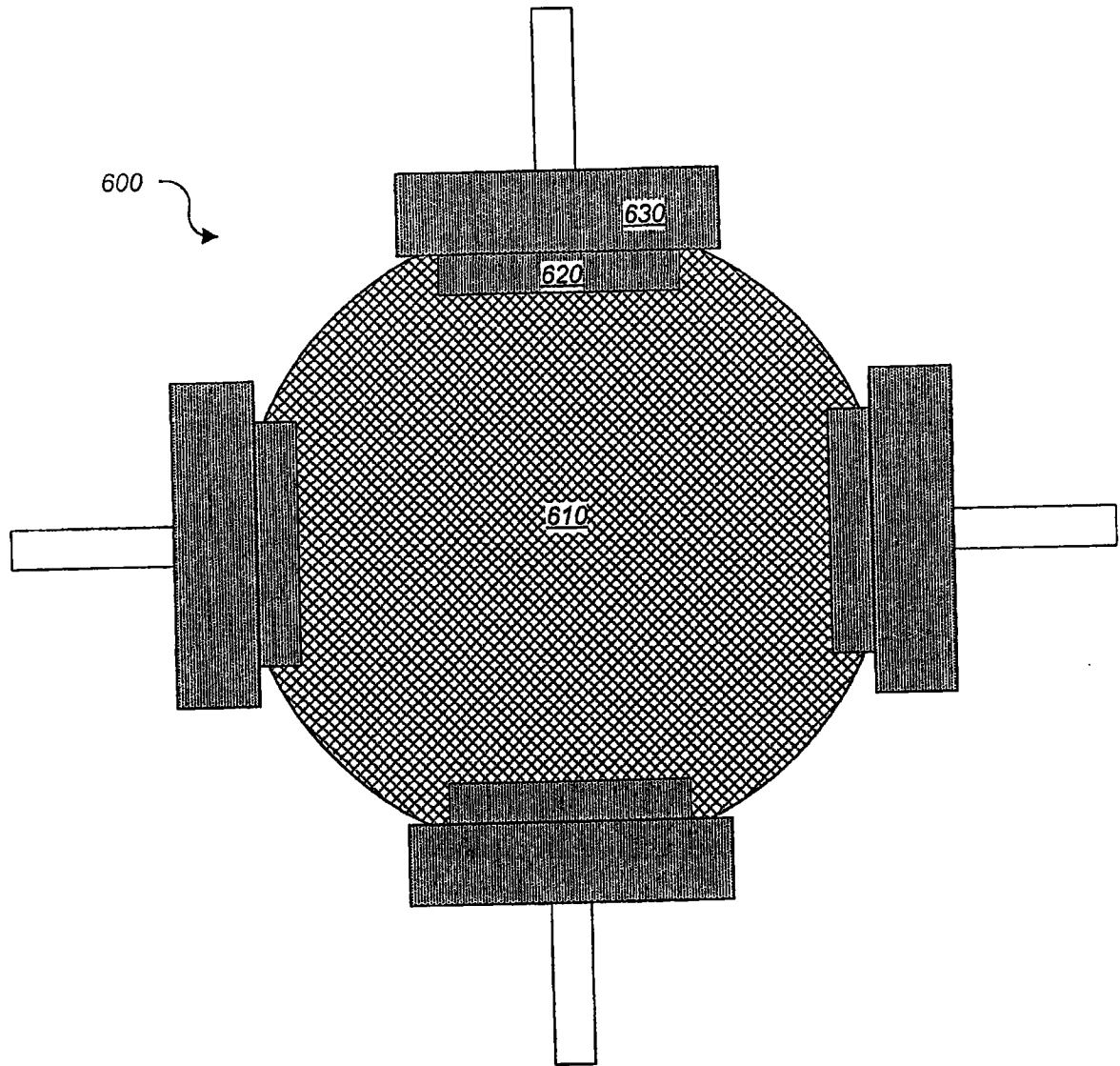


图 11

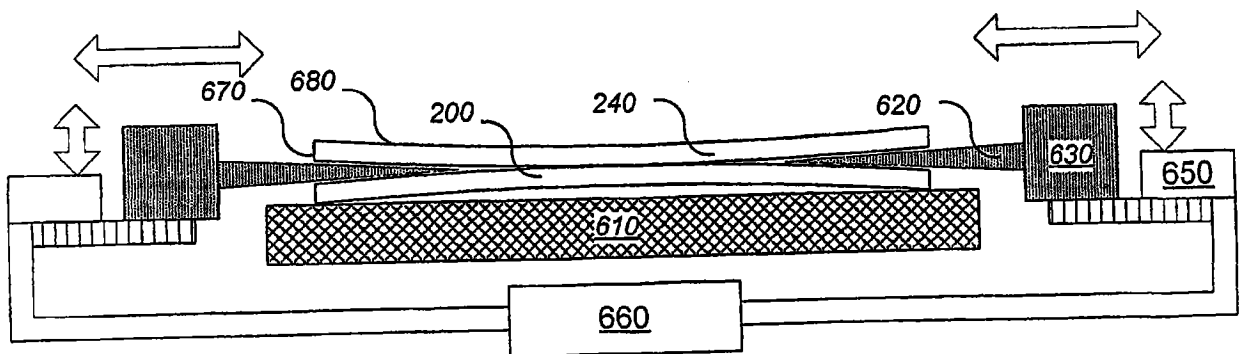


图 12

300

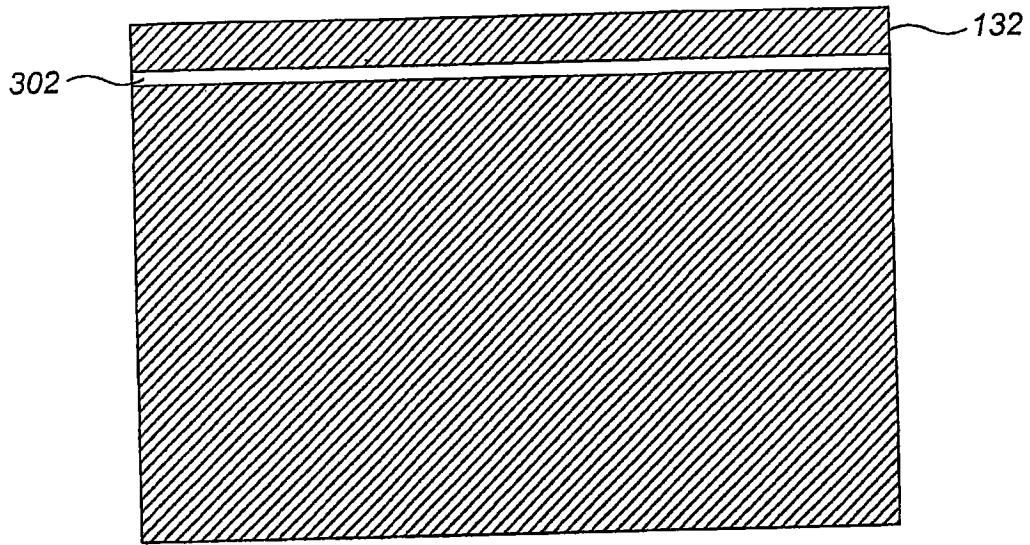


图 14

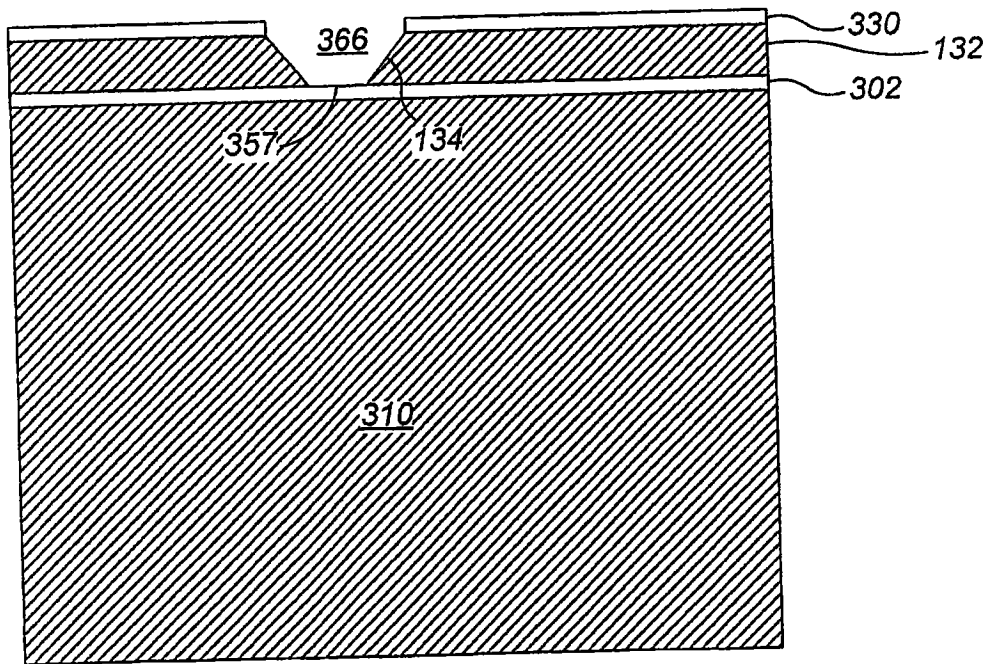


图 15

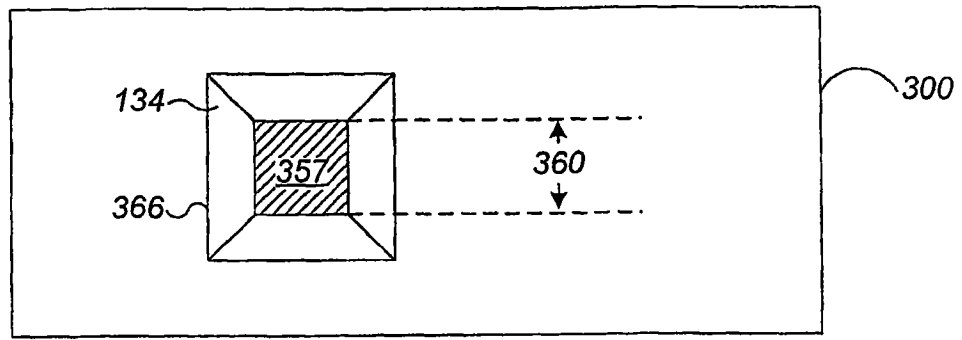


图 16

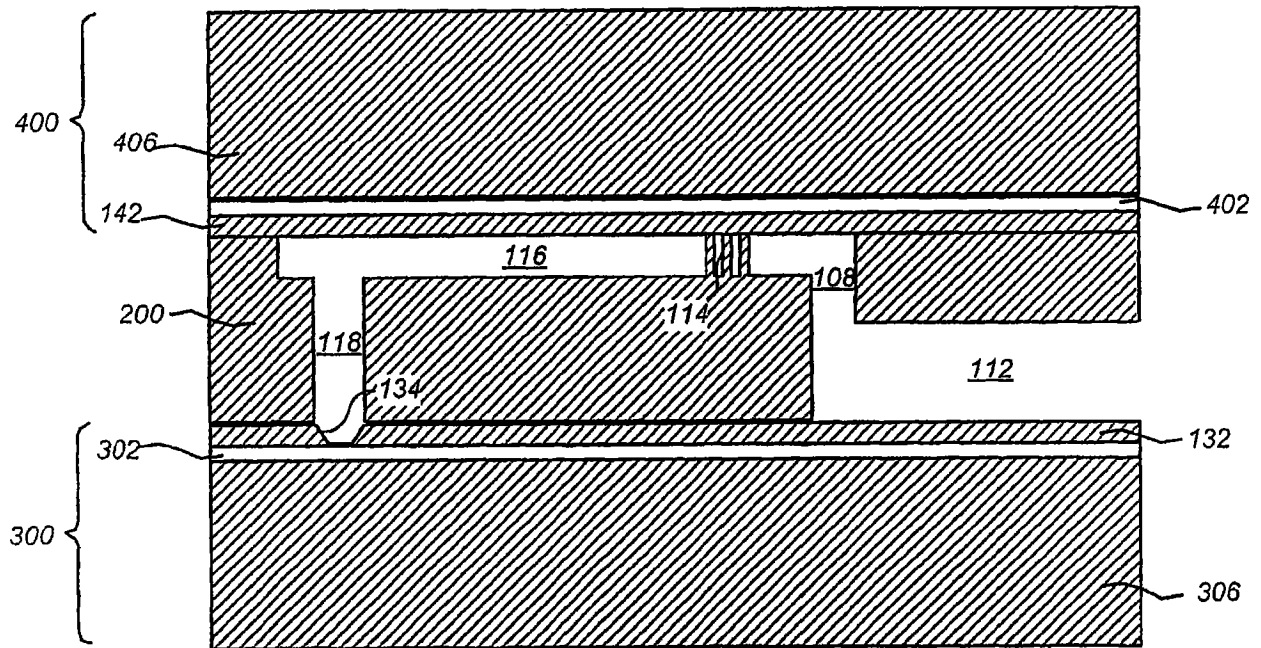


图 17

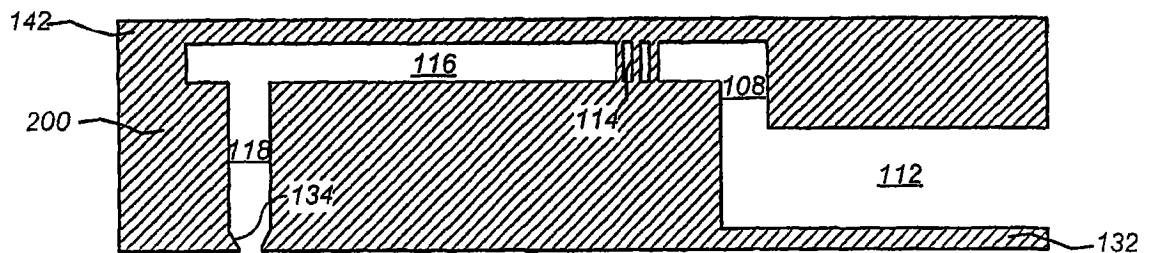


图 18

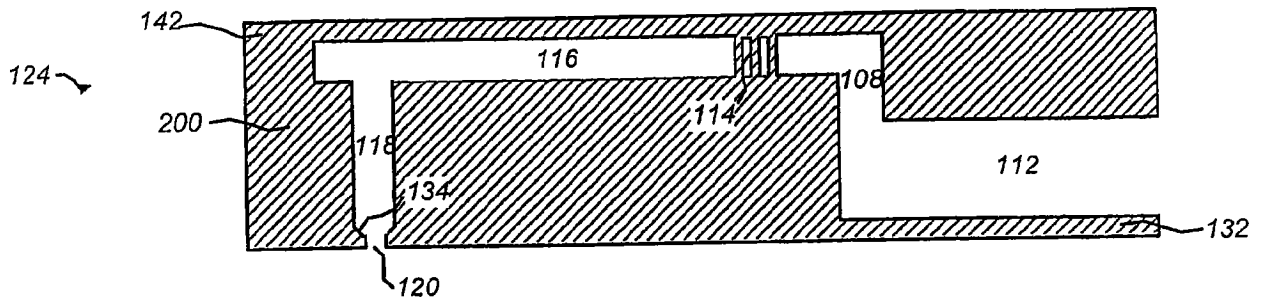


图 19

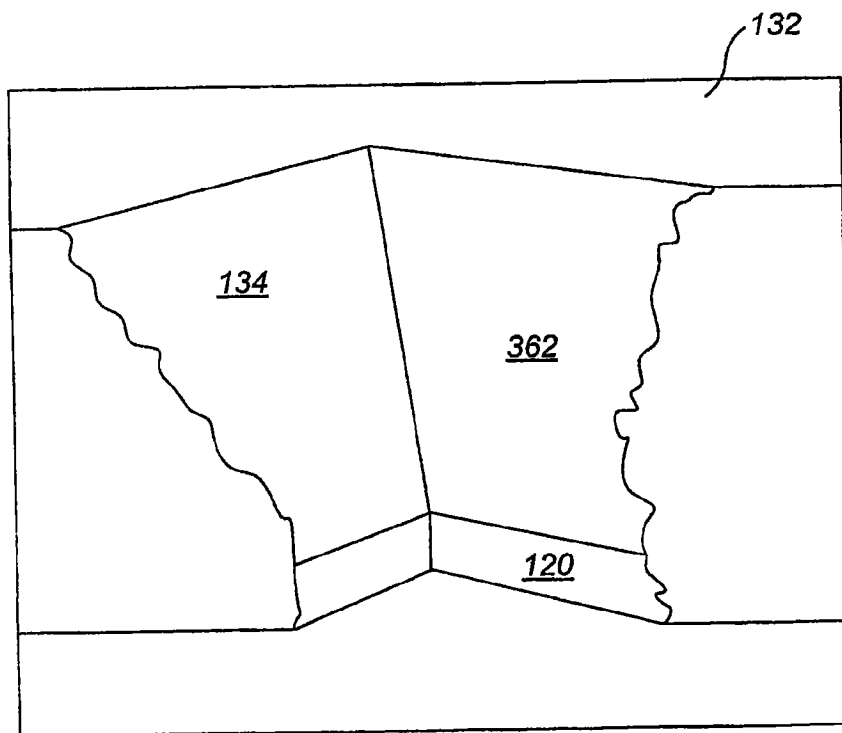


图 20

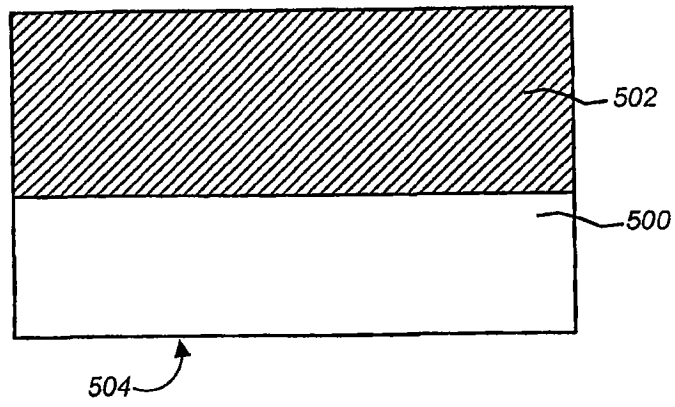


图 21

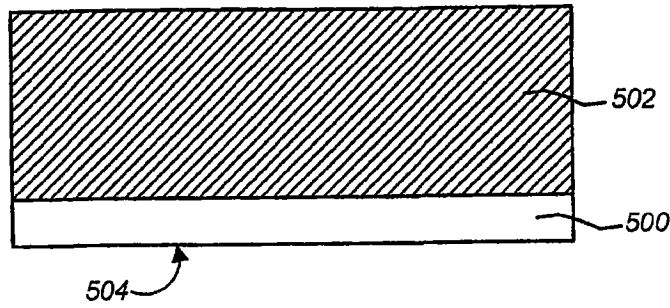


图 22

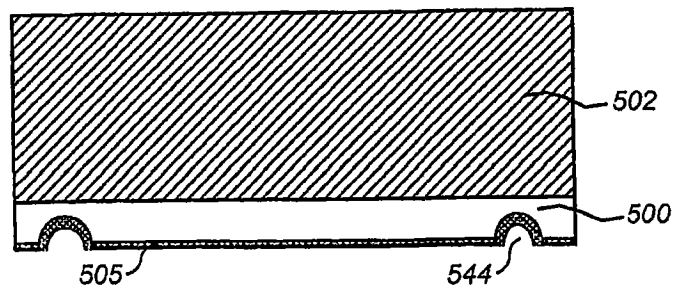


图 23

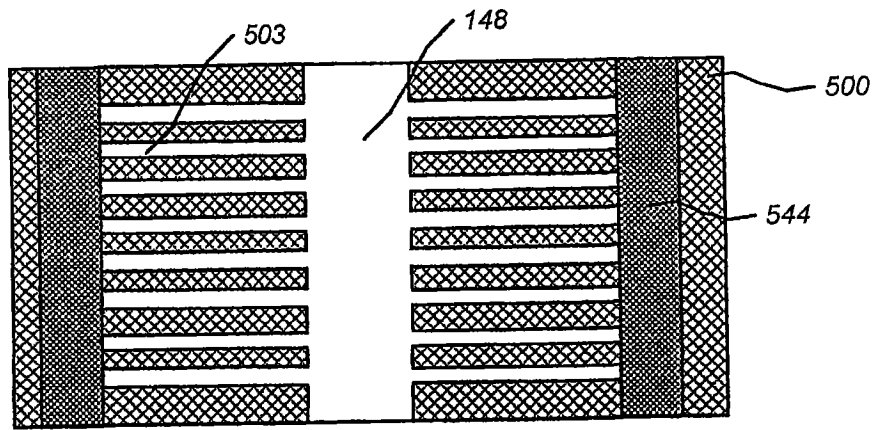


图 24

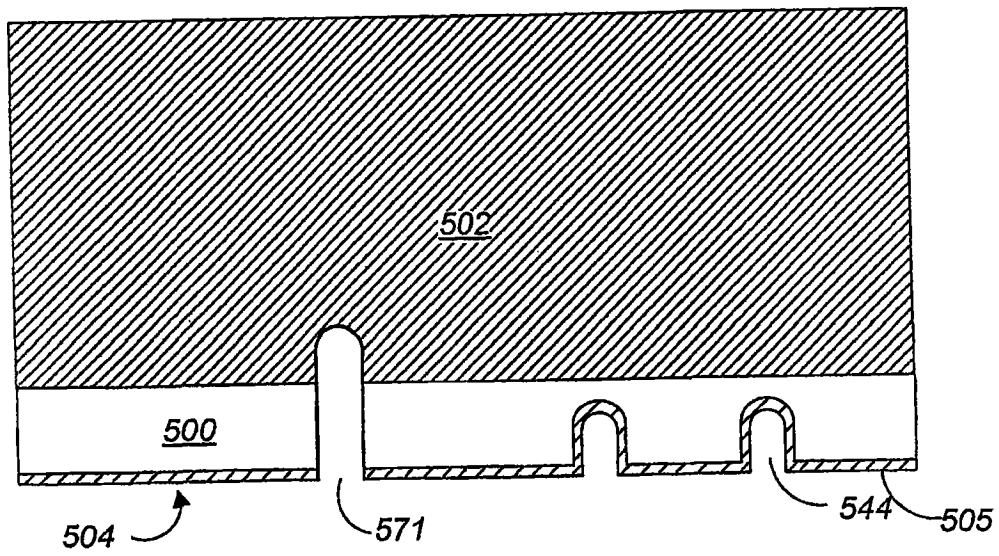


图 25

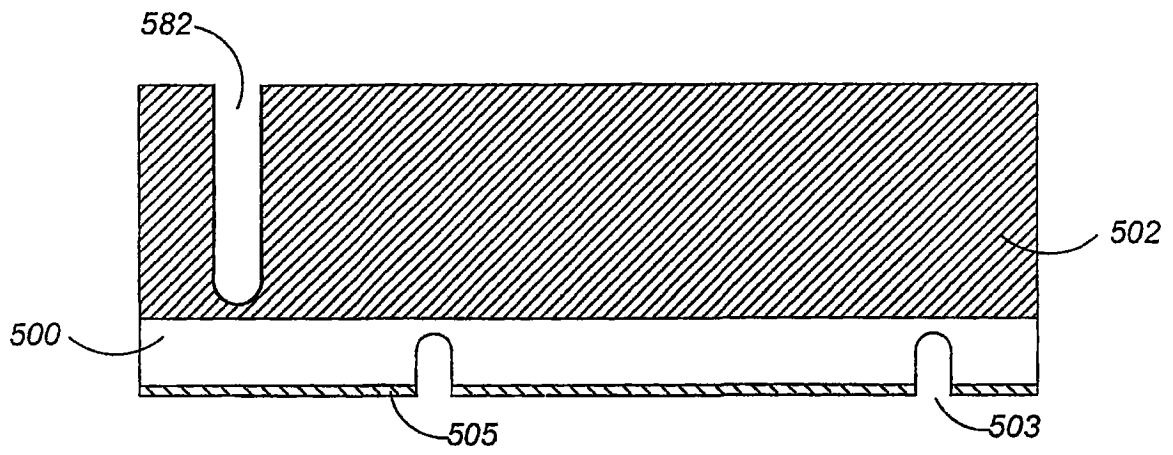


图 26

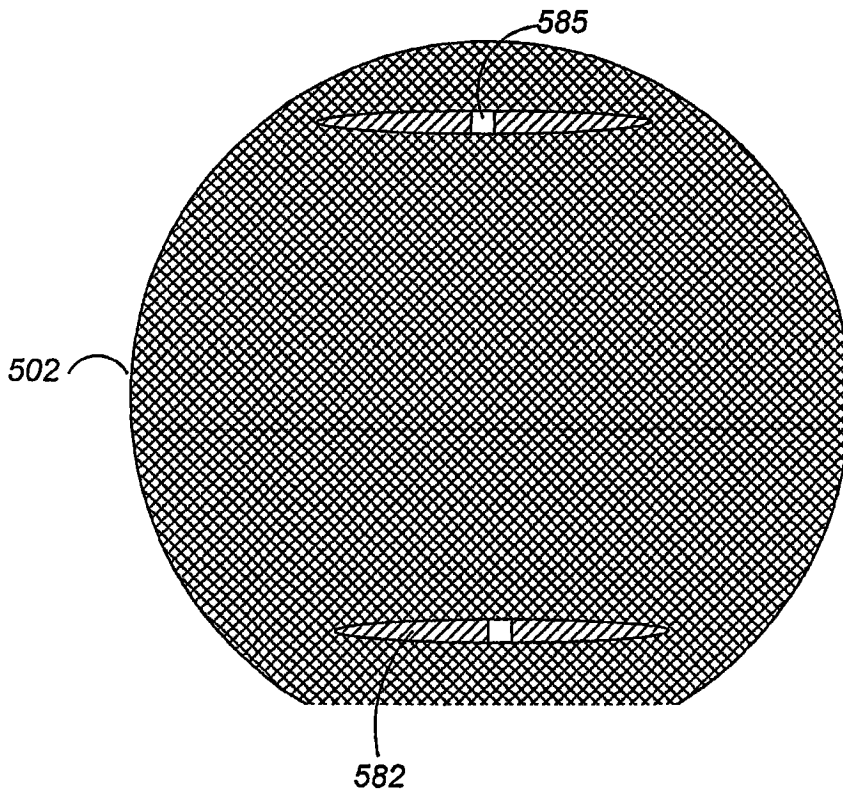


图 27

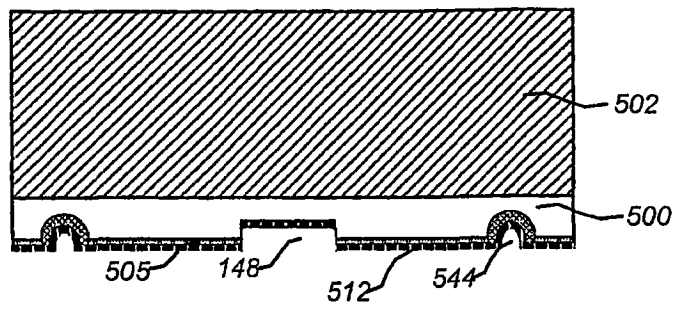


图 28

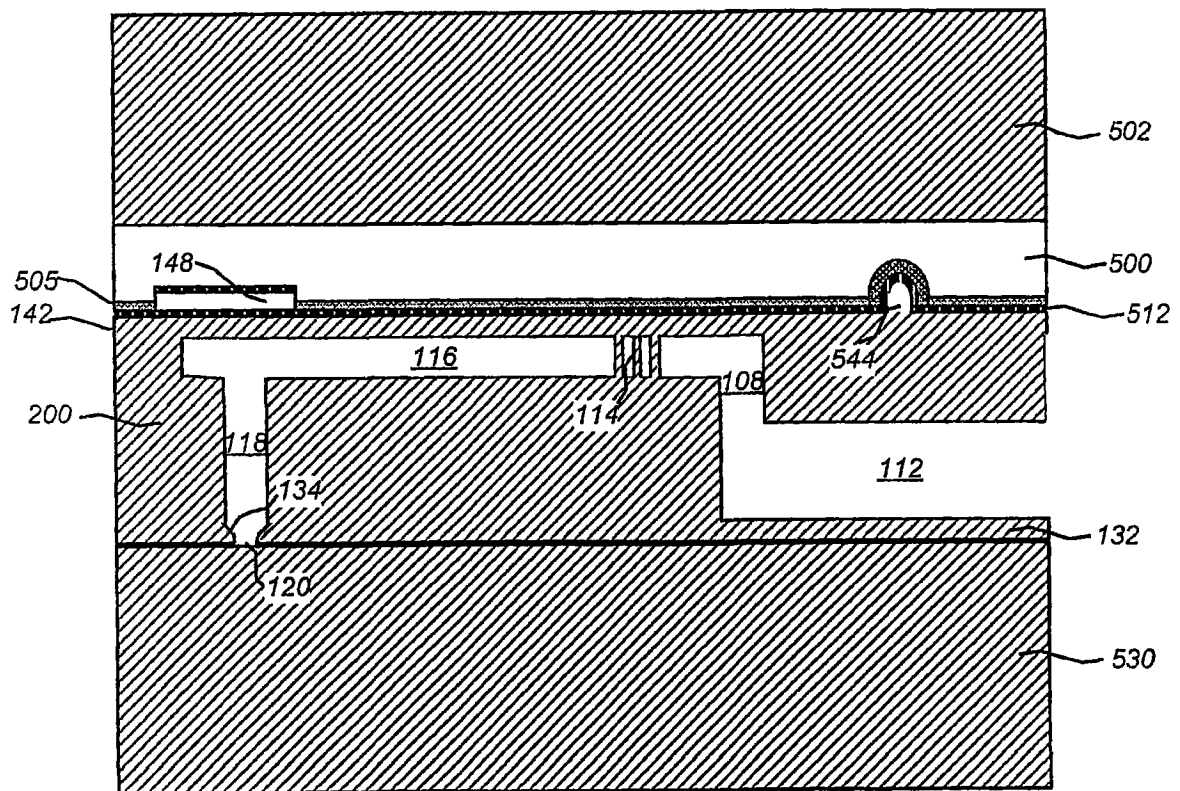


图 29

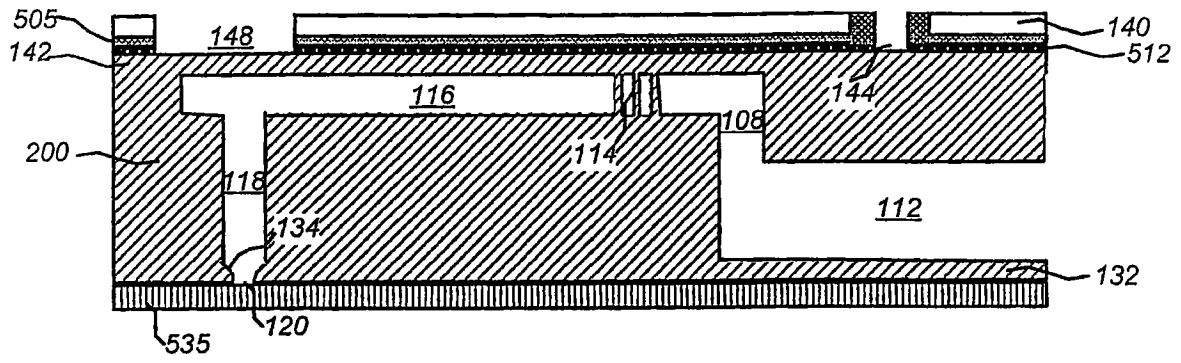


图 30

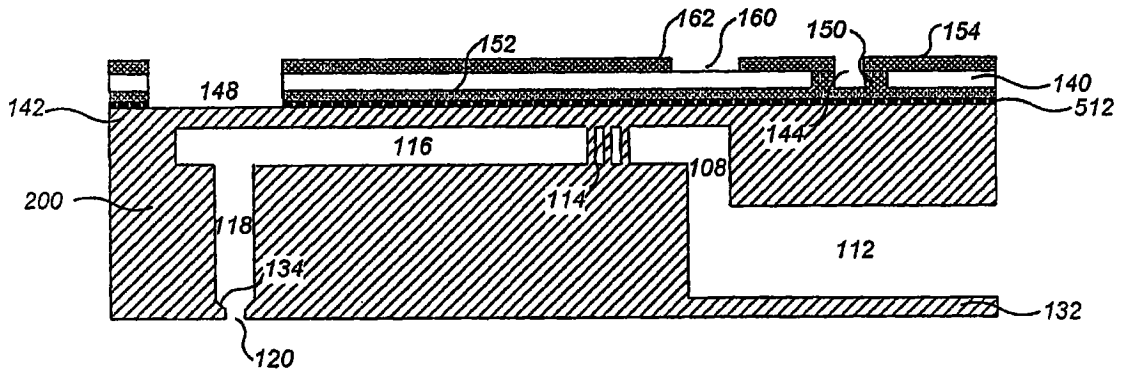


图 31

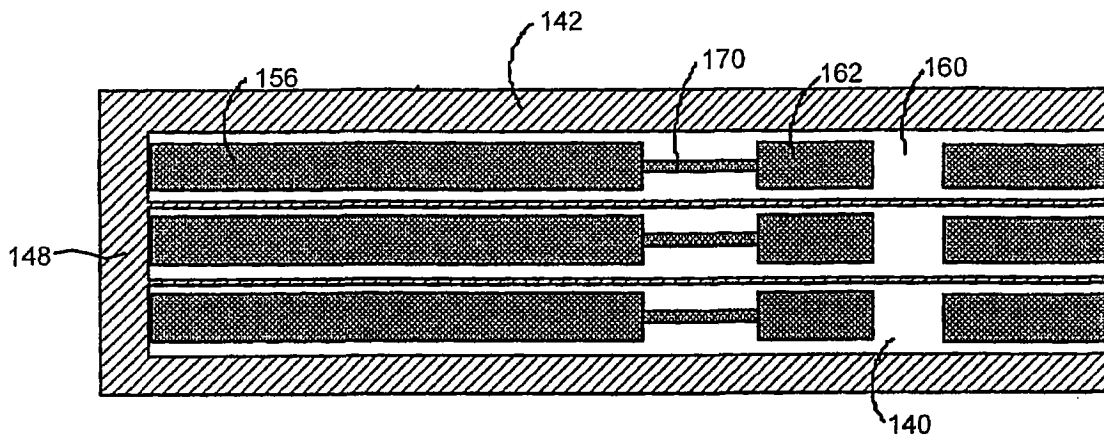


图 32

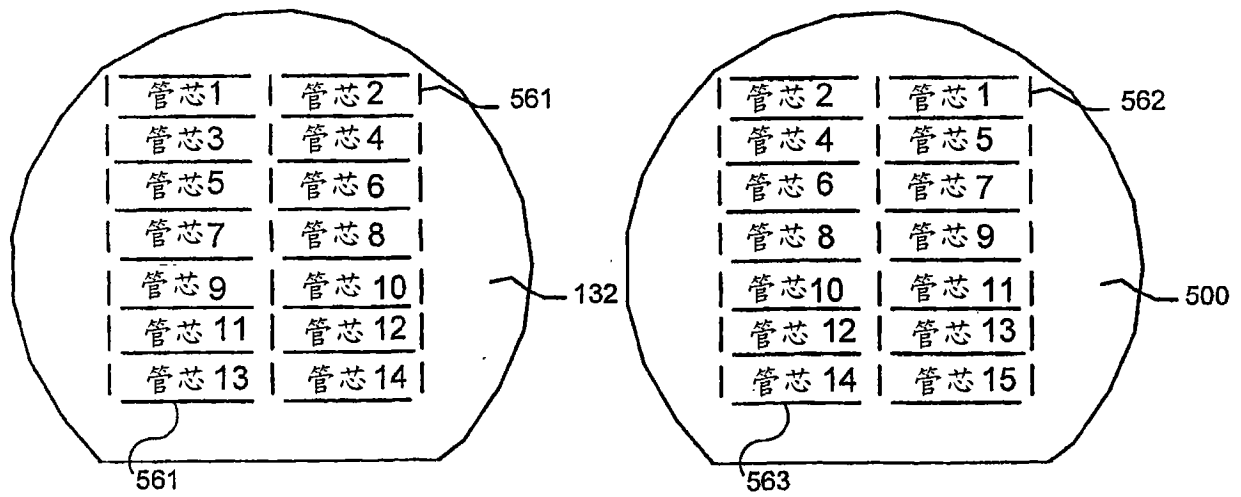


图 33A

图 33B

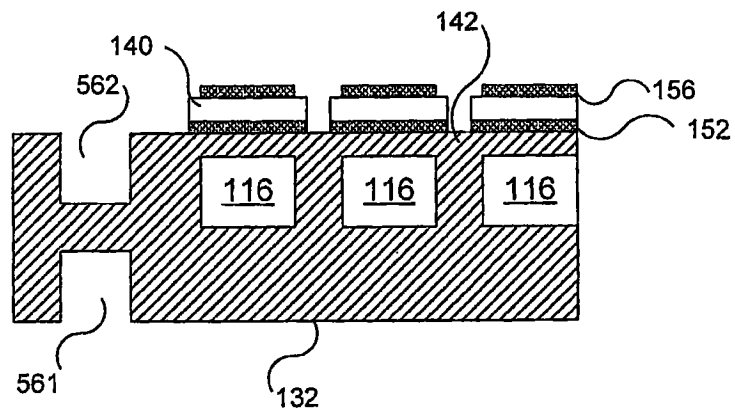


图 33C

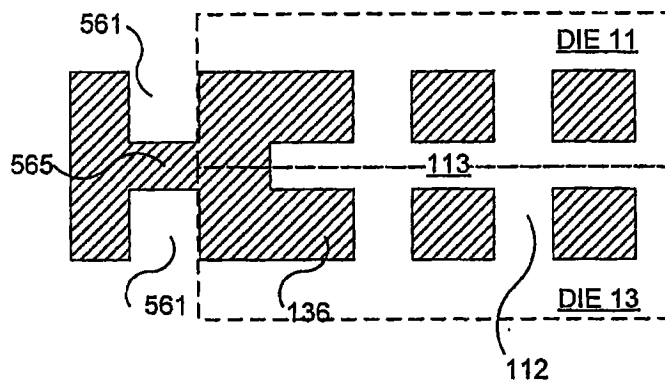


图 33D

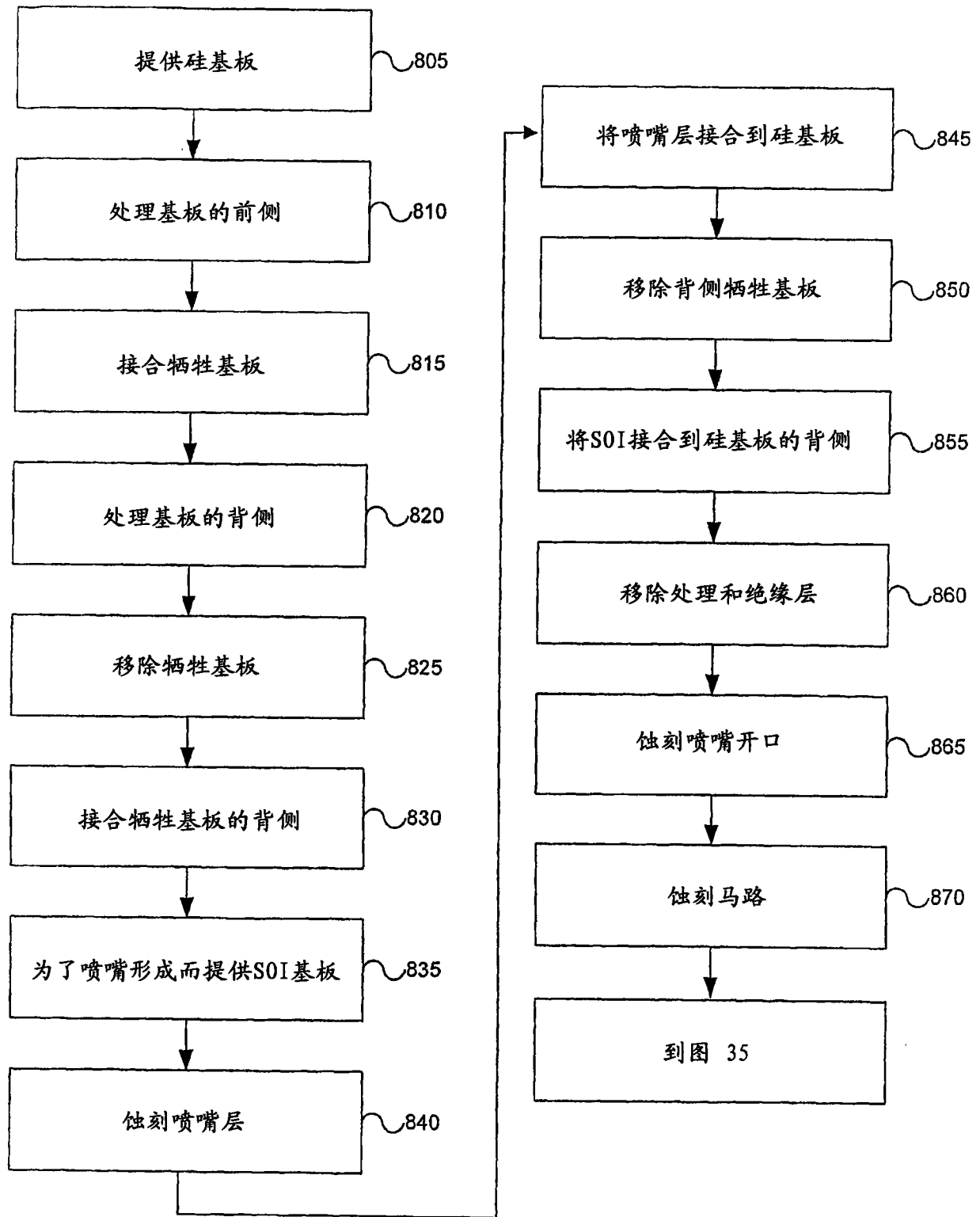
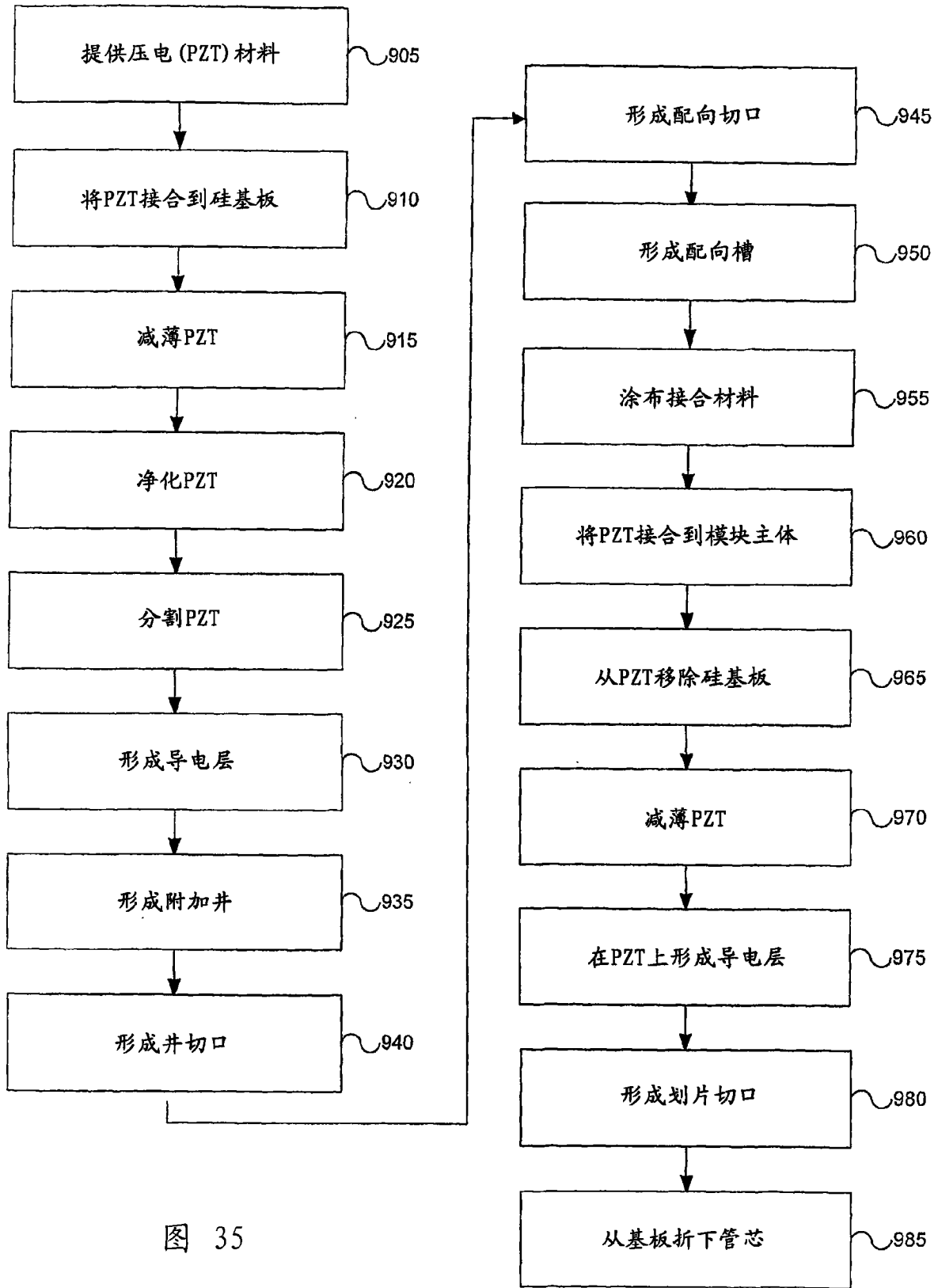


图 34



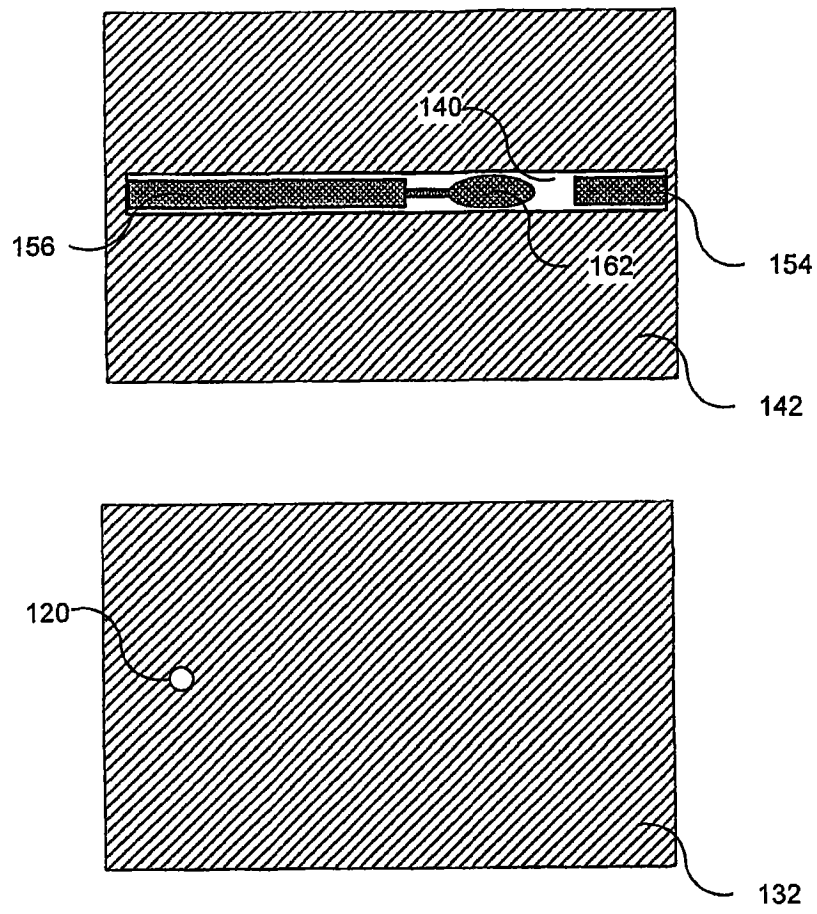


图 36A

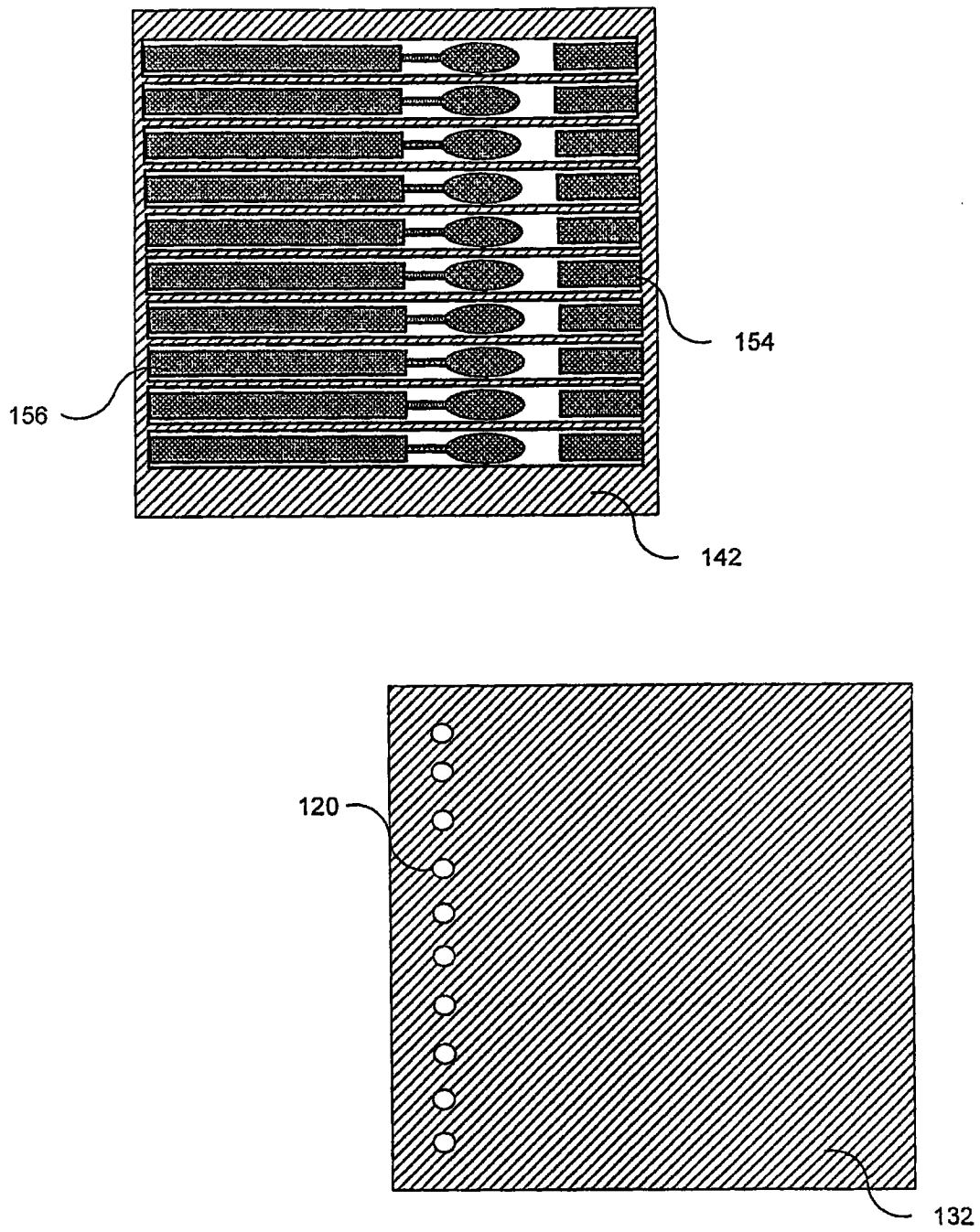


图 36B

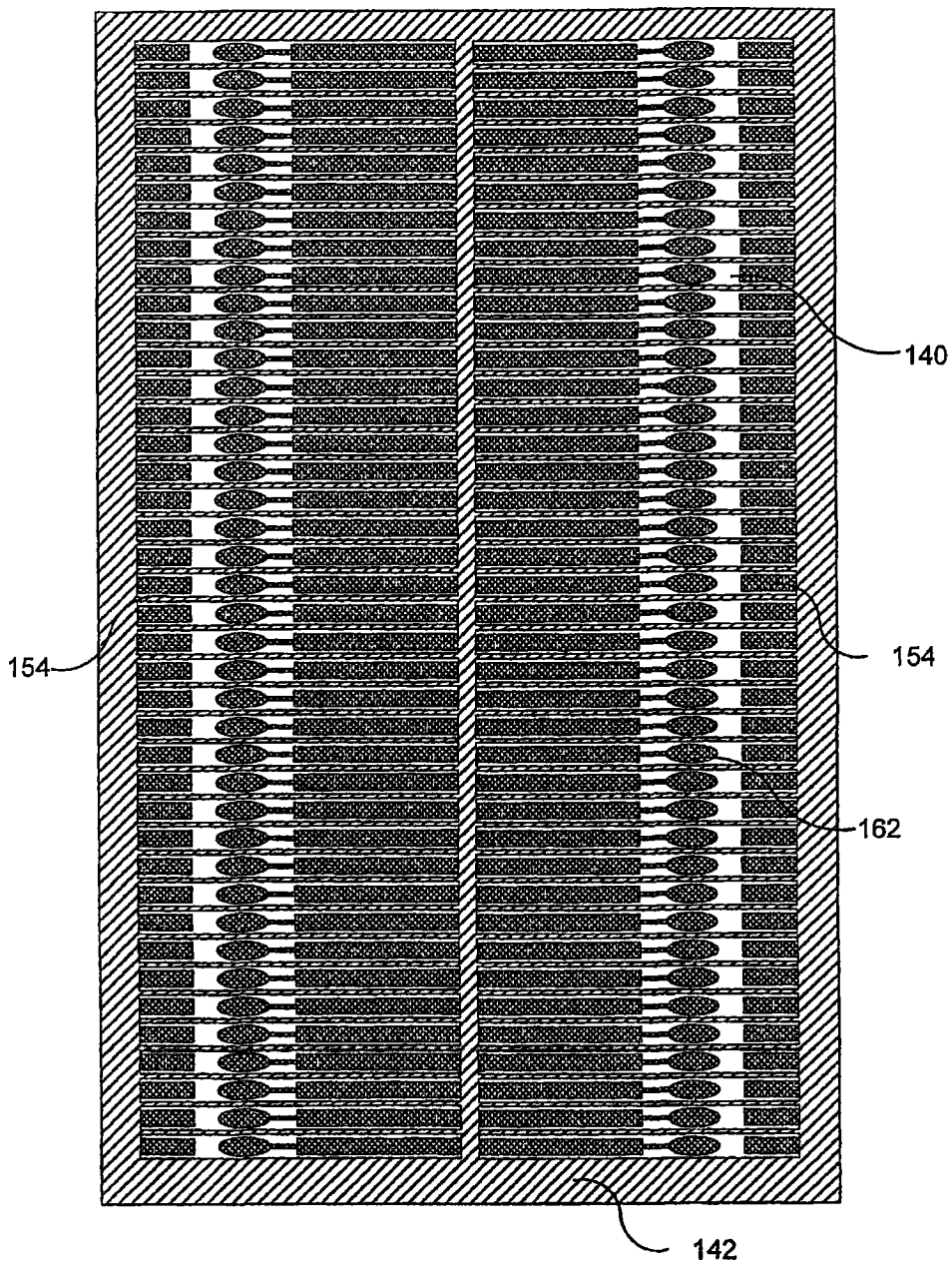


图 36C

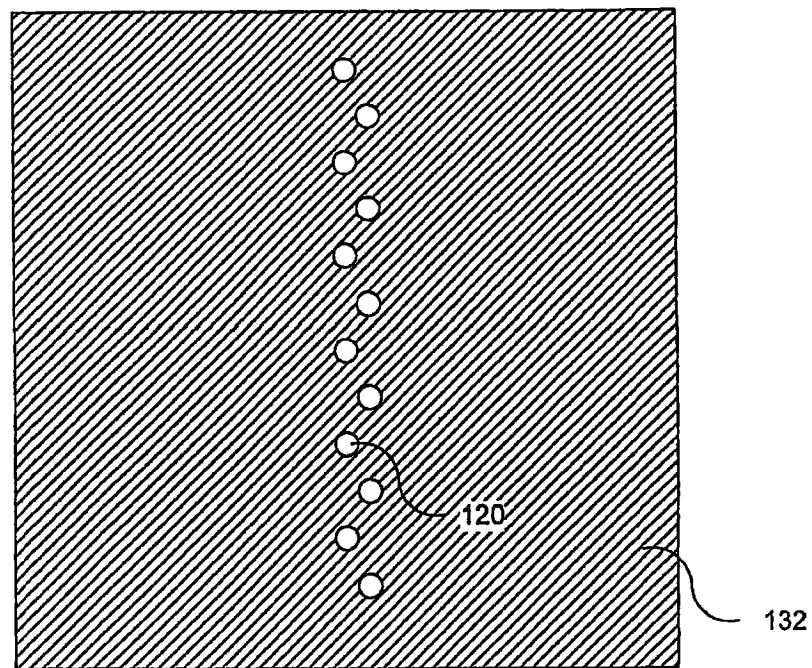
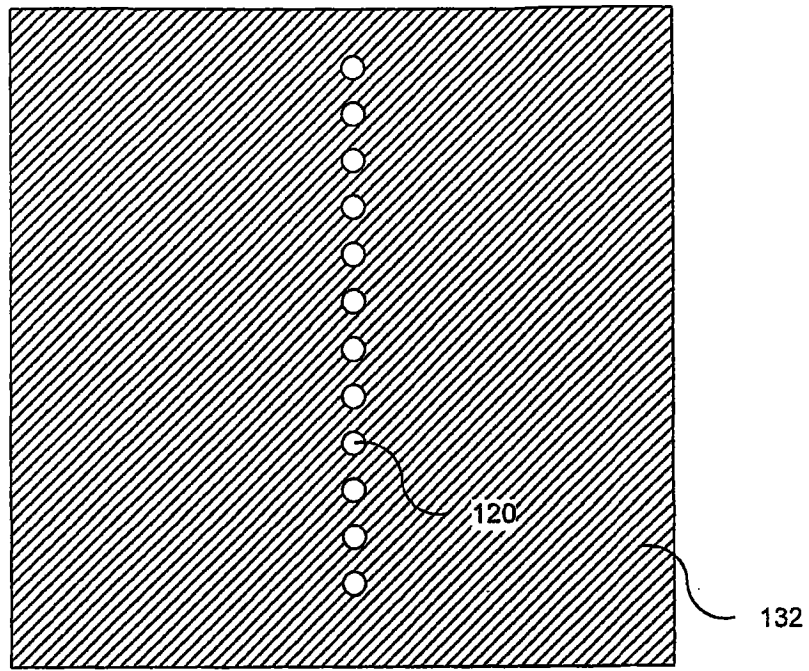


图 37

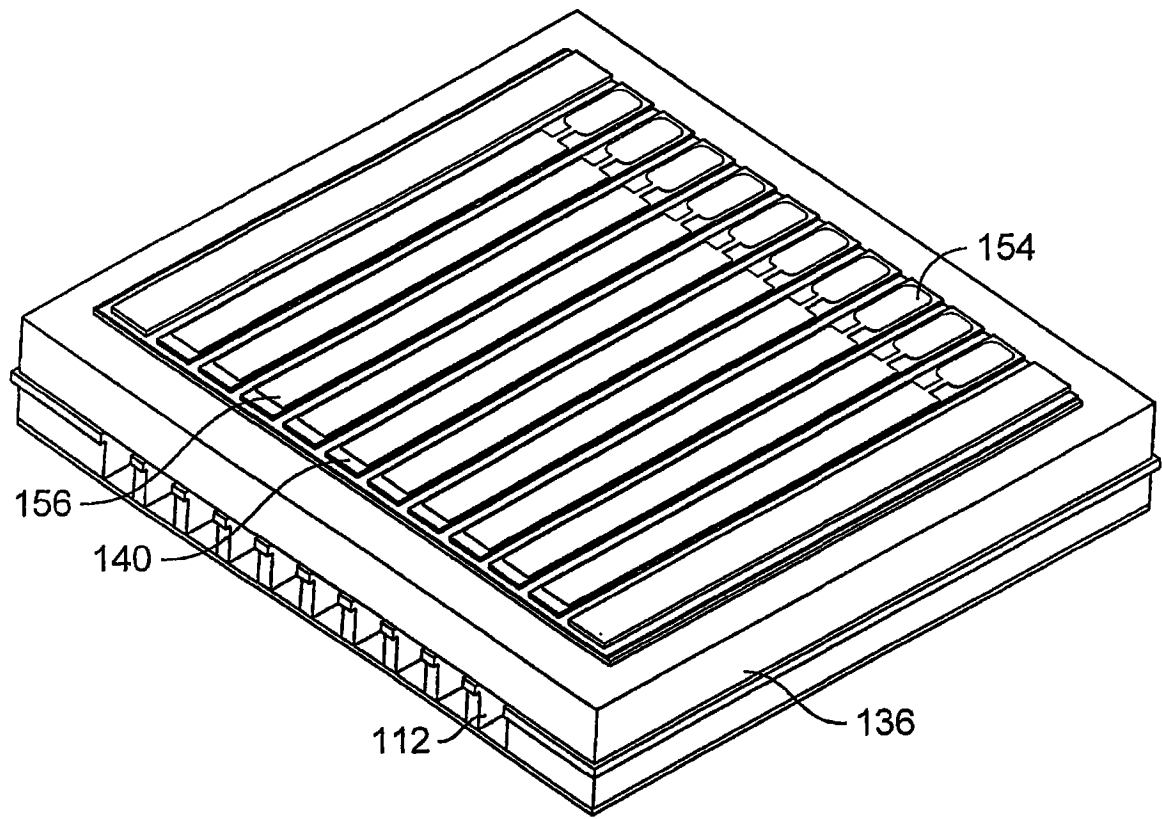


图 38