

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-99838

(P2009-99838A)

(43) 公開日 平成21年5月7日(2009.5.7)

(51) Int.Cl.

H01L 23/12 (2006.01)

F I

H01L 23/12 501P

テーマコード (参考)

審査請求 未請求 請求項の数 10 O L (全 11 頁)

(21) 出願番号 特願2007-271178 (P2007-271178)
 (22) 出願日 平成19年10月18日 (2007.10.18)

(71) 出願人 302062931
 NECエレクトロニクス株式会社
 神奈川県川崎市中原区下沼部1753番地
 (74) 代理人 100146178
 弁理士 浜田 満広
 (72) 発明者 魚屋 皇作
 神奈川県川崎市中原区下沼部1753番地
 NECエレクトロニクス株式会社内

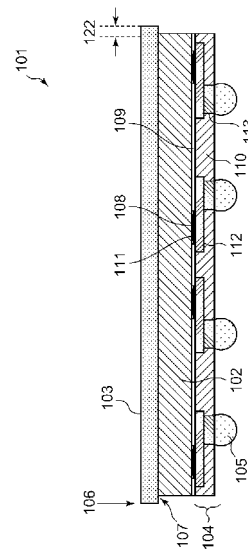
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 一方の面に外部接続端子を形成された半導体チップを有する半導体装置において、半導体チップの稜線部におけるチップングの発生を抑制する。

【解決手段】 半導体チップ102の他方の面に保護層103が形成され、前記保護層の端部106の少なくとも一部が半導体チップの稜線部107よりも外側にある。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

一方の面に外部接続端子が形成された半導体チップを有する半導体装置であって、前記半導体チップの他方の面に保護層が形成され、前記保護層の端部の少なくとも一部が前記半導体チップの稜線部よりも外側にある半導体装置。

【請求項 2】

前記保護層がさらに前記半導体チップの稜線部を覆うように形成されている請求項 1 に記載の半導体装置。

【請求項 3】

前記半導体チップの一方の面に設けられたボンディングパッドと前記外部接続端子とが配線層を介して接続されている請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記半導体チップのボンディングパッドと前記外部接続端子とが接続されている請求項 1 または 2 に記載の半導体装置。

【請求項 5】

半導体ウエハを個片化して半導体装置を製造する方法であって、前記半導体ウエハの一方の面に外部接続端子を形成する工程と、

前記半導体ウエハの他方の面に保護層を形成する工程と、

前記保護層を形成した半導体ウエハに、前記一方の面から、少なくとも前記半導体ウエハと前記保護層との界面に至る第 1 の溝を形成する工程と、

前記第 1 の溝の底面から、前記保護層を切断する第 2 の溝を形成する工程と、を有し、

前記第 2 の溝の幅が前記第 1 の溝の幅よりも狭い半導体装置の製造方法。

【請求項 6】

前記第 1 の溝の底面から、前記保護層を切断する第 2 の溝を形成する工程の後に、前記保護層の端部を外部接続端子が形成された方向に曲げる工程を有する請求項 5 に記載の半導体装置の製造方法。

【請求項 7】

前記保護膜を曲げる工程が熱処理により行なわれる請求項 6 に記載の半導体装置の製造方法。

【請求項 8】

前記第 1 の溝を形成する工程が、前記半導体ウエハを貫通し、前記保護層の途中まで行なわれる請求項 5 乃至 7 のいずれかに記載の半導体装置の製造方法。

【請求項 9】

前記保護層を形成する工程が、保護層とダイシングテープが積層されたテープと、前記半導体ウエハの他方の面とを張り合わせるにより行なわれる請求項 5 乃至 8 のいずれかに記載の半導体装置の製造方法。

【請求項 10】

前記第 1 の溝または第 2 の溝を形成する工程を、ブレードダイシングまたはレーザダイシングにより行なう請求項 5 乃至 9 のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体装置およびその製造方法に関する。

【背景技術】**【0002】**

電子機器の小型化に伴い、W L B G A (Wafer Level Ball Grid Array) 等のように、一方の面に外部接続端子を有し、搭載される半導体チップの外形寸法とほぼ同じ外形寸法を有する半導体装置 (半導体パッケージ) の開発が活発化している。なお、W L B G A は、他に Wafer Level Chip Size Package 等と称される場合もある。

10

20

30

40

50

【0003】

このような半導体装置では、通常、半導体チップの一方の面（シリコン基板が形成されている面）は露出した構造となっている。そのため、例えば、検査工程、梱包工程でのハンドリング等により外力が加わると、半導体チップの稜線部に欠けや割れ等のチップングを引き起こす場合がある。なお、本明細書では、半導体チップの一方の面の端部（例えば、図1の107）を稜線部と呼ぶ。当該チップングにより発生したシリコン片は配線層や他の半導体チップに付着し、配線相互の短絡等、電気特性の悪化を引き起こし、不良の原因となる。

【0004】

特許文献1には、このような問題を避けるための技術が開示されている。図11に示すように、半導体装置10は半導体チップ11と封止樹脂12を介して形成された外部接続端子13からなる。半導体チップ11の端部には面取り部14が形成されている。面取り部14を施すことにより、ハンドリングの際のチップングの発生を抑制しようとするものである。

10

【0005】

特許文献2は、課題は異なるものの、半導体装置全体の曲げ変形に対する強度向上を図るために、半導体チップ11上であって、回路面16に形成された外部接続端子13と反対側に、当該半導体チップ11と同じ面積の樹脂15を設ける構成としている（図12）。

【0006】

【特許文献1】特開2006-80284号公報

【特許文献2】特開2001-230224号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

上記文献記載の従来技術は、以下の点で改善の余地を有していた。

【0008】

特許文献1では、半導体チップ11の端部に面取り部14を設けているものの、半導体チップ11の稜線部17（本明細書では矢印が付されている当該2箇所も稜線部であると）は露出しているため、特に半導体装置の一方の面（シリコン基板形成面）からのハンドリング等の際に、当該部分に外力が加わることがあり、依然としてチップングが発生する場合がある。特許文献2では、樹脂15が半導体チップ12上に形成されているため、当該樹脂15により、ハンドリング時の外力が半導体チップ12の上面に加わるのを抑制する効果はあると考えられる。しかしながら、構造上、チップングが発生し易い半導体チップ12の稜線部17は露出しており、上記ハンドリング等の際には、当該部分に外力が加わる場合があるため、半導体チップのチップングの抑制という観点では、なお改善の余地を有している。

30

【0009】

以上のように、従来技術では、特に半導体チップの稜線部に対して、ハンドリング等の外力が加わったときのチップングの発生を抑制することができなかった。

40

【課題を解決するための手段】

【0010】

本発明によれば、一方の面に外部接続端子が形成された半導体チップを有する半導体装置であって、前記半導体チップの他方の面に保護層が形成され、前記保護層の端部の少なくとも一部が前記半導体チップの稜線部よりも外側にある半導体装置、が提供される。

【0011】

また、本発明によれば、半導体ウエハを個片化して半導体装置を製造する方法であって、前記半導体ウエハの一方の面に外部接続端子を形成する工程と、前記半導体ウエハの他方の面に保護層を形成する工程と、前記保護層を形成した半導体ウエハに、前記一方の面から、少なくとも前記半導体ウエハと前記保護層との界面に至る第1の溝を形成する工程と

50

、前記第1の溝の底面から、前記保護層を切断する第2の溝を形成する工程と、を有し、前記第2の溝の幅が前記第1の溝の幅よりも狭い半導体装置の製造方法、が提供される。

【0012】

本発明では、一方の面に外部接続端子が形成された半導体チップを有する半導体装置において、前記半導体チップの他方の面に形成された保護層の少なくとも一部が、前記半導体チップの稜線部よりも外側にある。よって、ハンドリング等の際に、半導体チップの稜線部がハンドリング用の治具等に直接触れることがなくなる。半導体チップの稜線部が保護されるため、チップングの発生を抑制することができる。

【発明の効果】

10

【0013】

本発明によれば、一方の面に外部接続端子が形成された半導体チップを有する半導体装置において、半導体チップの稜線部におけるチップングの発生が抑制された半導体装置およびその製造方法を提供することができる。

【発明を実施するための最良の形態】

【0014】

(第1の実施の形態)

図1は、本発明の第1の実施の形態を説明するための半導体装置の断面模式図である。また、図2は平面図である。

【0015】

20

図1のように、半導体装置101は半導体チップ102、保護層103、配線層104、外部接続端子105からなる。図1、図2のように、保護層の端部106は、半導体チップの稜線部107よりも外側にある。保護層の突き出し量122には、特に制限は無いが、使用する半導体チップ102の厚さ程度以下とすることができる。例えば、後述するように7.5 μm程度とすることができる。また、保護層103の厚さには、特に制限は無いが、半導体チップ102の厚さの1/2程度以下とすることができる。例えば50 μmとすることができる。保護層103には、例えば樹脂層、テープ層等を用いることができる。

【0016】

半導体装置101の一方の面(図1では下面)には、外部接続端子である半田ボール105が形成されている。半田ボール105は半導体チップ102の一方の面に形成された配線層104を介して半導体チップ102表面のボンディングパッド108と電気的に接続されている。配線層104は、図1のように、第1の絶縁層(ポリイミド)109、第2の絶縁層(樹脂)110、UBM(Under Bump Metal)111、配線112、ポスト113を含む構造とすることができる。配線112、ポスト113にはCuを用いることができ、UBM111にはTi/Cuの積層膜を用いることができる。本実施の形態では、配線層104を介して、半導体チップ102表面のボンディングパッド108と外部接続端子105を接続しているが、直接にボンディングパッド108と外部接続端子105を接続する構成とすることもできる。なお、図2は、保護層103の形成面からみた平面図である。図2では、保護層103と半導体チップ102のみを示し、他の配線層や半田ボール等の記載は省略している。

30

40

【0017】

本実施の形態では、半導体チップ102の他方の面に形成された保護層の端部106が、半導体チップの稜線部107よりも外側にある。よって、半導体チップ102の他方の面からのハンドリング等の際に、半導体チップの稜線部107がハンドリング用の治具等(不図示)に直接触れることがない。半導体チップの稜線部107が保護されるため、チップングの発生を抑制することができる。なお、本実施の形態では、図2に示すように、保護層103は半導体チップ102の四辺で外側に突出しているが、いずれか一辺、または任意の箇所(一部)のみ突出していてもよい。

【0018】

50

次に、本実施の形態に係る半導体装置の製造方法について説明する。既知の製造方法により、図3に示すようなWLBGA130を作製する。図3は、外部接続端子105側からみた全体の平面図である。半導体ウエハ131上に外部接続端子105が形成され、個片化される半導体装置101がスクライプライン132で離間されている。

【0019】

図4は、工程フローを示す断面模式図である。図4(a)は図3に示したWLBGA130の断面の一部を示したものである。半導体ウエハ131は、既知の方法により素子が形成されている。WLBGA130は、半導体ウエハ131の一方の面に、既知の方法により、配線層104を形成し、当該配線層104を介して外部接続端子(半田ボール)105を形成する。

10

【0020】

次に、図4(b)に示すように、半導体ウエハ104の他方の面に保護層103を形成する。保護層は、例えば、樹脂層を塗布したり、テープ層を貼り付けることによって形成される。なお、本実施の形態では、外部接続端子105を形成した後に保護層103を形成したが、これとは逆に、半導体ウエハの他方の面に保護層103を形成した後に、一方の面に外部接続端子105を形成してもよい。

【0021】

図4(c)に示すように、WLBGA130は、ダイシングを行うために、外部接続端子105を上にしてダイシングテープ114上に貼り付けられる。本実施の形態では、WLBGA130の個片化は、ブレード115を用いて行なわれる。

20

【0022】

図4(d)、図4(e)は、ダイシング工程を説明するために、図4(c)で丸127を付したダイシング部分を拡大したものである。まず、図4(d)に示すように、第1のブレード115を用い、半導体ウエハ131の一方の面(外部接続端子105の形成面)から、第1の溝125を形成する。第1の溝125は、半導体ウエハ131と保護層103の界面まで形成される。

【0023】

次に、図4(e)に示すように、第1の溝125の底面の中央から、第2のブレード116を用いて、保護層103を切断する第2の溝121を形成する。ここで、第2のブレード116の幅は第1のブレード115の幅よりも狭いものを用いる。すなわち、第2の溝126の幅は、第1の溝125の幅よりも狭い。半導体チップ102稜線部からの保護層103の突き出し量は、第1の溝125と第2の溝126の幅の差によって決まるため、これらを任意に選択し、所定の値になるように調整することができる。その後、図4(f)に示すように、個片化された半導体装置101をダイシングシート114からはがし、ピックアップする。

30

【0024】

図5はダイシング工程の詳細を示した模式図であり、保護層103の半導体チップ102の稜線部からの突き出し量を、 $7.5\mu\text{m}$ に設計する場合の実施例を示すものである。図5(a)は第1のブレードを用いた第1の溝を形成する工程、図5(b)は第2のブレードを用いた第2の溝を形成する工程、図5(c)はダイシング工程後の断面模式図である。図5(d)は、WLBGAのスクライプライン交差部の平面図を示したものである。

40

【0025】

図5(a)に示すように、 $80\mu\text{m}$ のスクライプライン幅119の中央を狙って、ブレード幅117が $50\mu\text{m}$ の第1のブレード115を用い、外部接続端子105が形成された面から、半導体ウエハ131と保護層103の界面まで第1の溝125を形成する。この場合、ブレード115の側面には微小な砥石(不図示)が設けられているため、ダイシング後の第1の溝の幅120はブレード幅よりもやや広がり、約 $55\mu\text{m}$ となる(図5(b))。次に、図5(b)に示すように、ブレード幅118が $35\mu\text{m}$ の第2のダイシングブレード116を用い、第1の溝125の底面から、保護層103を切断する第2の溝126を形成する。この場合も、ブレード側面の砥石(不図示)のため、第2の溝の幅121は

50

やや広がり、約 $40\ \mu\text{m}$ となる (図 5 (c))。図 5 (c) はダイシング工程後の断面である。このようにして、第 1 の溝 125 と第 2 の溝 126 の幅の差により、設計寸法の $7.5\ \mu\text{m}$ の突き出し量 122 を有する半導体装置を得ることができる。

【0026】

図 5 (d) は、ピックアップ前の個片化された半導体装置 101 の平面図である。保護層 103 は、半導体チップ 102 の稜線部 107 よりも、 $7.5\ \mu\text{m}$ (122) 外側 (スクライプライン側) に突出している。

【0027】

このような方法により製造した半導体装置 101 は図 1 に示した構造となり、半導体チップの他方の面に形成された保護層が、前記半導体チップの稜線部よりも外側にあるため、ハンドリング等の際に、半導体チップの稜線部がハンドリング用の治具等に直接接触することがなくなる。半導体チップの稜線部が保護されるため、ここから発生するチップングを抑制することができる。

10

【0028】

(第 2 の実施の形態)

本実施の形態は、保護層の端部 106 の突き出し形態が異なる点で、他の実施の形態と異なる。

【0029】

図 6 は、第 2 の実施の形態に係る半導体装置の断面模式図である。半導体チップ 102 の保護層の端部 106 の一部が半導体チップの稜線部 107 の外側にある点で、第 1 の実施の形態 (図 1) と異なる。保護層 103 の一部が半導体チップの稜線部 107 の外側にあるため、第 1 の実施の形態と同様な効果を有する。

20

【0030】

図 7 は、第 2 の実施の形態に係る半導体装置の製造方法を示す断面模式図である。

【0031】

図 7 (a) に示すように、既知の製造方法により、従来の WLBGA130 を作製する。WLBGA130 は半導体ウエハ 131 の一方の面に配線層 104 を介して、外部接続端子 (半田ボール) 105 が形成されている。

【0032】

次に、図 7 (b) に示すように、半導体ウエハ 131 の他方の面に保護層 103 を形成する。図 7 (c) に示すように、保護層 103 の表面にダイシングテープ 114 を貼り付け、ブレード 115 により、WLBGA130 を個片化する。

30

【0033】

図 7 (d)、図 7 (e) は、ダイシング工程を説明するために、図 7 (c) で丸 127 を付したダイシング部分を拡大したものである。まず、図 7 (d) に示すように、第 1 のブレード 115 を用い、半導体ウエハ 131 の一方の面 (外部接続端子 105 の形成面) から、第 1 の溝 125 を形成する。第 1 の溝 125 は、半導体ウエハ 131 を貫通し、保護層 103 の途中まで形成される。このときの保護層の残膜が突出し部の厚さに対応するため、所定の厚さになるように、第 1 の溝 125 の深さを、適宜、調整することができる。

40

【0034】

次に、図 7 (e) に示すように、第 2 のブレード 116 を用い、第 1 の溝 125 の底面の中央から、保護層 103 を切断する第 2 の溝 126 を形成する。ここで、第 2 のブレード 116 の幅は第 1 のブレード 115 の幅よりも狭いものを用いる。すなわち、第 2 の溝 126 の幅は、第 1 の溝 125 の幅よりも狭い。半導体チップ 102 稜線部からの保護層 103 の突き出し量は、第 1 の溝 125 と第 2 の溝 126 の幅の差によって決まるため、これらを任意に選択し、所定の値になるように調整することができる。その後、図 7 (f) のように、個片化された半導体装置 101 をダイシングシート 114 からはがし、ピックアップする。

【0035】

このような方法により製造した半導体装置 101 は図 6 に示した構造となり、チップング

50

を抑制する効果を有する。

【0036】

(第3の実施の形態)

本実施の形態は、保護層が半導体チップの稜線部を覆うように形成されている点で、他の実施の形態と異なる。

【0037】

第1の実施の形態、または第2の実施の形態において示した半導体装置101(図1、図6)に対し、例えば、保護層103の端部に熱処理を加えることにより、保護層103を半導体チップ102の稜線部107を覆うように形成することができる。

【0038】

熱処理の条件によって、図8に示すように、保護層103を半導体チップ102の稜線部107を覆いながら、半導体装置101の外部接続端子105が形成された方向に曲げることができる。

【0039】

また、図9に示すように、赤外線加熱等(不図示)により、保護層103の端部を局部的に過熱し、溶解させ、保護層103を半導体チップ102の稜線部107を覆いながら、側面に接触させる構成とすることもできる。

【0040】

本実施の形態によれば、半導体チップ102の稜線部107が保護層103によって覆われるため、より効果的にチップングの発生を抑制することができる。

【0041】

(第4の実施の形態)

本実施の形態は、保護層の形成方法が異なる点において、他の実施の形態と異なる。

【0042】

図10は、第4の実施の形態に係る半導体装置の製造方法を示す工程断面の模式図である。

【0043】

図10(a)に示すように、既知の製造方法により、例えば、従来のWLBGA130を作製する。WLBGA130は半導体ウエハ131の一方の面に配線層104を介して、外部接続端子(半田ボール)105が形成されている。

【0044】

次に、保護層とダイシングテープが積層されたダイシングテープ(2層構造)124を用い、図10(b)に示すように、半導体ウエハ131の他方の面と当該ダイシングテープの保護層が形成された面とを貼り付ける。

【0045】

図10(c)に示すように、本実施の形態では、ブレード115を用いて、WLBGA130を個片化する。図10(d)、図10(e)は、切断工程を説明するために、図10(c)で丸127を付したダイシング部分を拡大したものである。

【0046】

まず、図10(d)に示すように、第1のブレード115を用い、半導体ウエハ131の一方の面(外部接続端子105の形成面)から、第1の溝125を形成する。第1の溝125は、半導体ウエハ131と保護層104の界面まで形成される。

【0047】

次に、図10(e)に示すように、第2のブレード116を用いて、第1の溝125の底面の中央から、保護層103を切断する第2の溝126を形成する。ここで、第2のブレード116は、その幅が第1のブレードの幅115よりも狭いものを用いる。すなわち、第2の溝126の幅は、第1の溝125の幅よりも狭い。半導体チップ102稜線部からの保護層103の突き出し量は、第1の溝125と第2の溝126の幅の差によって決まるため、これらを任意に選択し、所定の値になるように調整することができる。

【0048】

10

20

30

40

50

その後、図10(f)に示すように、個片化された半導体装置101を保護層103とダイシングシート114の界面からはがし、ピックアップする。

【0049】

なお、上記各実施の形態では、第1の溝と第2の溝をブレードダイシングにより形成する例について説明したが、ブレードダイシングに替えて、レーザを用いたレーザダイシングにより形成してもよい。また、第1の溝をブレードダイシングにより形成し、第2の溝をレーザダイシングにより形成する（あるいはその逆）等、2つの方法を複合的に用いてもよい。

【図面の簡単な説明】

【0050】

【図1】本発明の第1の実施に形態に係る半導体装置の断面模式図である。

【図2】本発明の第1の実施に形態に係る半導体装置の平面模式図である。

【図3】本発明の第1の実施に形態に係るWLBGAの平面模式図である。

【図4】本発明の第1の実施に形態に係る工程フローの断面模式図である。

【図5】本発明の第1の実施に形態に係る工程フローの模式図である。

【図6】本発明の第2の実施に形態に係る半導体装置の断面模式図である。

【図7】本発明の第2の実施に形態に係る工程フローの断面模式図である。

【図8】本発明の第3の実施に形態に係る半導体装置の断面模式図である。

【図9】本発明の第3の実施に形態に係る半導体装置の断面模式図である。

【図10】本発明の第4の実施の形態に係る工程フローの断面模式図である。

【図11】本発明の従来技術を説明するための図である。

【図12】本発明の従来技術を説明するための図である。

【符号の説明】

【0051】

10 半導体装置

11 半導体チップ

12 封止樹脂

13 外部接続端子

14 面取り部

15 樹脂

16 回路面

17 稜線部

101 半導体装置

102 半導体チップ

103 保護層

104 配線層

105 外部接続端子（半田ボール）

106 端部

107 稜線部

108 ボンディングパッド

109 第1の絶縁層（ポリイミド）

110 第2の絶縁層（樹脂）

111 UBM

112 配線

113 ポスト

114 ダイシングテープ

115 第1のブレード

116 第2のブレード

117 第1のブレード幅

118 第2のブレード幅

10

20

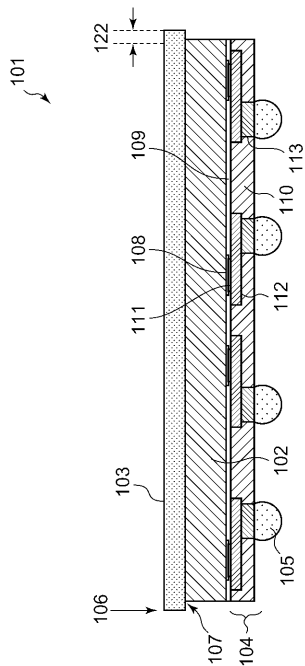
30

40

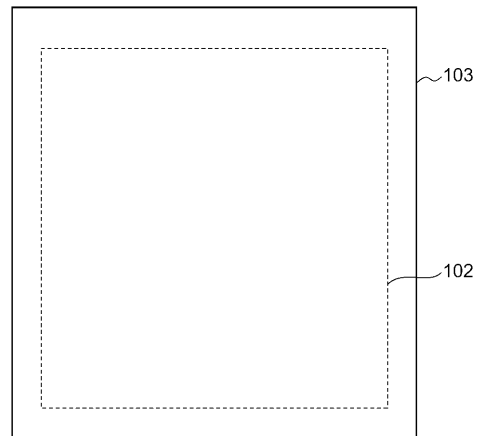
50

- 1 1 9 スクライブライン
- 1 2 0 第 1 の溝の幅
- 1 2 1 第 2 の溝の幅
- 1 2 2 保護層の突き出し量
- 1 2 4 保護層とダイシングテープが積層されたテープ
- 1 2 5 第 1 の溝
- 1 2 6 第 2 の溝
- 1 2 7 丸
- 1 3 0 W L B G A
- 1 3 1 半導体ウエハ
- 1 3 2 スクライブライン

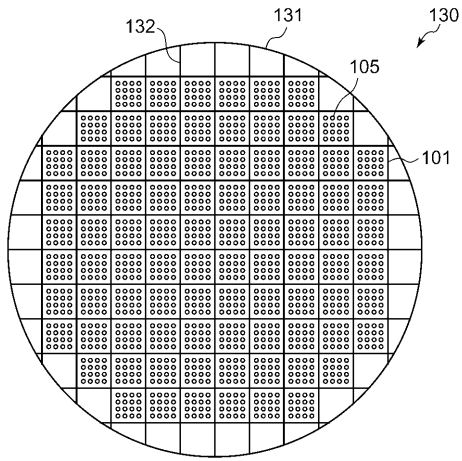
【 図 1 】



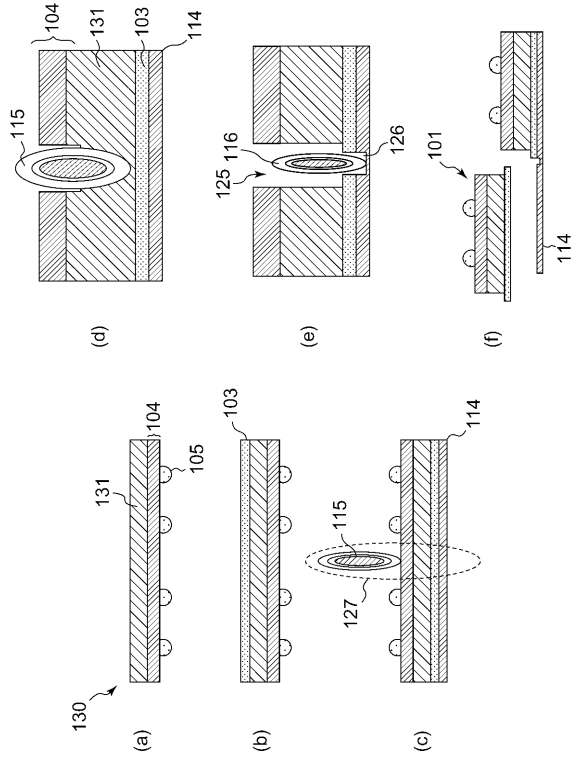
【 図 2 】



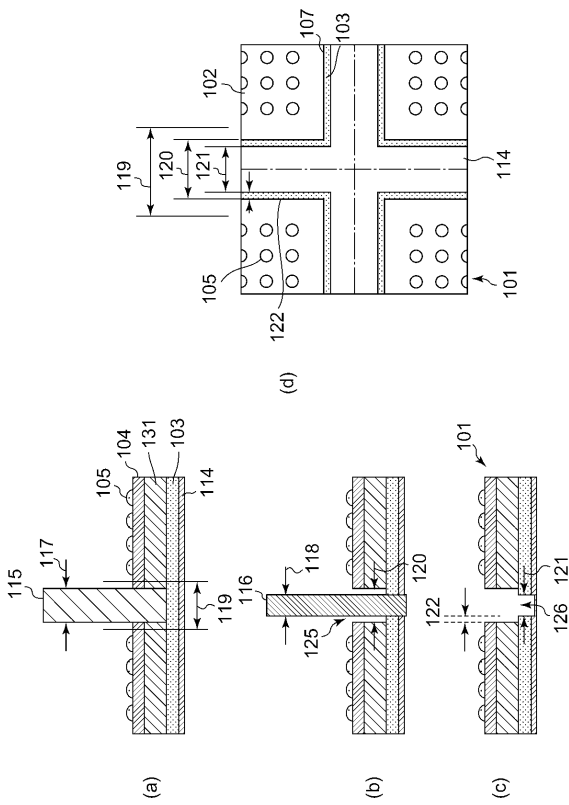
【 図 3 】



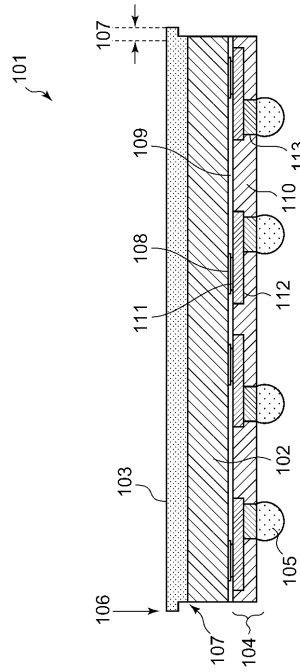
【 図 4 】



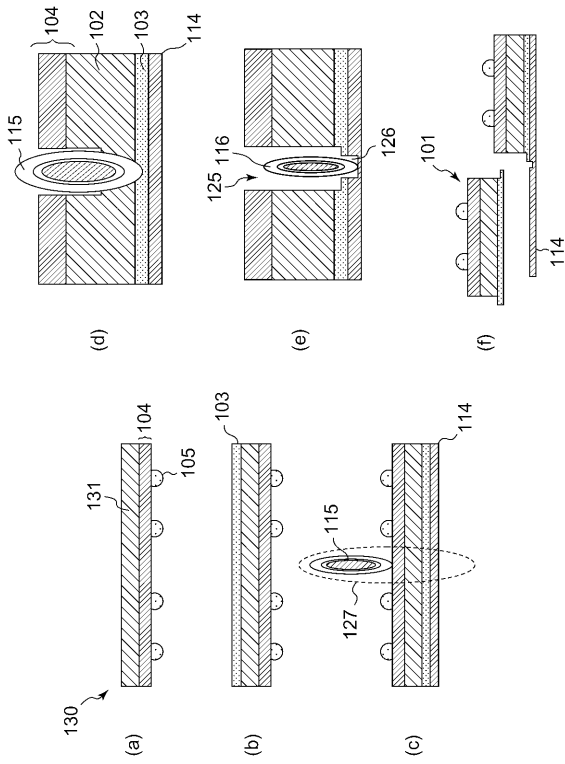
【 図 5 】



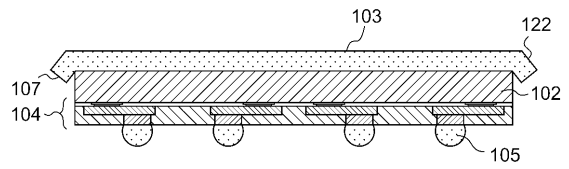
【 図 6 】



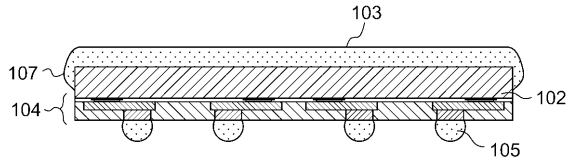
【 図 7 】



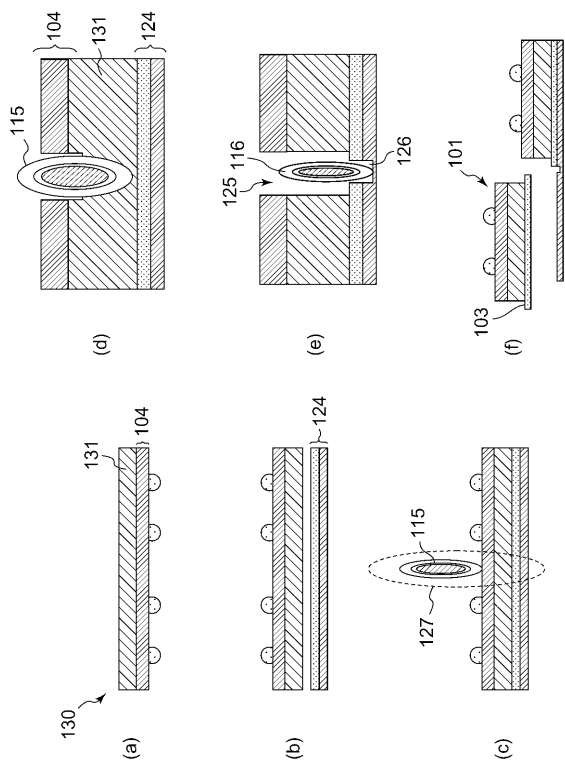
【 図 8 】



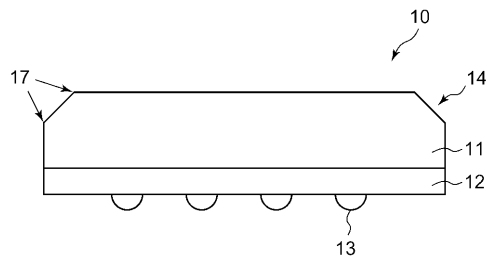
【 図 9 】



【 図 1 0 】



【 図 1 1 】



【 図 1 2 】

