

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成26年8月21日(2014.8.21)

【公表番号】特表2012-531674(P2012-531674A)

【公表日】平成24年12月10日(2012.12.10)

【年通号数】公開・登録公報2012-052

【出願番号】特願2012-517764(P2012-517764)

【国際特許分類】

G 06 F 12/02 (2006.01)

G 06 F 12/00 (2006.01)

【F I】

G 06 F 12/02 5 7 0 A

G 06 F 12/00 5 4 2 J

G 06 F 12/00 5 2 0 A

G 06 F 12/00 5 9 7 U

【誤訳訂正書】

【提出日】平成26年7月1日(2014.7.1)

【誤訳訂正1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

ユニフォームアクセスインデックス付け処理を、ノンユニフォームアクセスメモリ(26, 235)に適合させる方法であって、前記インデックス付け処理は、一様に分布した一意のインデックスキーに基づくインデックスレコードのディクショナリに対するランダムアクセス要求を生成し、前記方法は、

a) インデックスレコードのディクショナリを前記ノンユニフォームアクセスメモリ(26)に記憶するステップであって、各インデックスレコードは関連付けられたインデックスキーを含む、ステップと、

b) 論理バケット識別子を前記メモリの物理バケット位置にマッピングするためのバケット変換テーブル(17, 300)を維持するステップであって、1つのインデックスキー(141)を置き換えハッシングすることにより1つの論理バケット識別子を生成するステップを含み、前記テーブルは、前記1つの論理バケット識別子の、関連付けられた前記インデックスレコード(310, 311, 312)が記憶された前記メモリの1つの物理バケット位置(22, 309)へのマッピングを含む、ステップと、

c) 複数の前記インデックスレコードをキャッシュ(23)内に集めるステップであって、該ステップは、前記メモリの1つの物理バケット位置への前記キャッシュからの複数のインデックスレコードの集まりの順次書き込みとしての書き込みに先立つ、ステップと、

d) 前記バケット変換テーブル(17)を前記集まりの中の複数の前記インデックスレコードに対する前記1つの物理バケット位置で更新するステップとを含む方法。

【請求項2】

請求項1に記載の方法であって、1つ又は複数の順次インデックスレコードを、前記メモリ(26, 23)から前記キャッシュへ読み出すステップと、

前記1つ又は複数のインデックスレコードが読み出されたメモリ内の物理位置を、フリ

ーとして指定するステップと
を含む方法。

【請求項 3】

請求項 1 又は 2 に記載の方法であって、前記ブロック内の任意の有効インデックスレコードを前記キャッシュに読み出すこと、及び、そのようなインデックスレコードが読み出された前記メモリ内の物理位置を、フリーとして指定することによって、前記メモリ内の複数の順次物理バケット位置 (22, 309) をフリーブロックとするステップを含む方法。

【請求項 4】

請求項 1 から 3 の何れか一項に記載の方法であって、複数の論理バケット識別子を前記インデックスキーに対して生成すること、前記置き換えハッシングの関数は、複数の生成された前記論理バケット識別子の間で選択することを特徴とする方法。

【請求項 5】

請求項 1 から 4 の何れか一項に記載の方法であって、前記メモリは、フラッシュ、相変化及びソリッドステートディスクのメモリデバイスのうちの 1 つ又は複数を含むことを特徴とする方法。

【請求項 6】

請求項 1 から 5 の何れか一項に記載の方法であって、前記メモリは、ランダム書き込みアクセス時間、ランダム読み出し - 修正 - 書き込みアクセス時間、順次書き込み、アライメント制約、消去時間、消去ブロック境界及び摩耗のうちの 1 つ又は複数によって制限されることを特徴とする方法。

【請求項 7】

請求項 1 から 6 の何れか一項に記載の方法であって、前記バケットのサイズは、ページまたは部分ページ等の前記メモリの最小書き込みサイズの関数であることを特徴とする方法。

【請求項 8】

請求項 7 に記載の方法であって、前記メモリは、複数のページを含む消去ブロックを有することを特徴とする方法。

【請求項 9】

請求項 1 から 8 の何れか一項に記載の方法であって、前記メモリ内のどの物理バケット位置が有効であるかを追跡するためのバケット有効テーブル (271) を維持するステップを含む方法。

【請求項 10】

請求項 1 から 9 の何れか一項に記載の方法であって、前記メモリの物理バケット位置 (23) は、1 つ又は複数のインデックスレコードのセット、及び、前記バケット変換テーブルへのセルフインデックスを含むことを特徴とする方法。

【請求項 11】

請求項 10 に記載の方法であって、前記バケットの前記インデックスレコードは順序付けされないことを特徴とする方法。

【請求項 12】

請求項 1 から 11 の何れか一項に記載の方法であって、前記バケット変換テーブルは、永続メモリに記憶されたことを特徴とする方法。

【請求項 13】

請求項 1 から 12 の何れか一項に記載の方法であって、消去ブロック内のフリー物理バケット位置の数を追跡し、フリーバケット位置のしきい値が満たされたとき、フリー消去ブロックを生成するための処理を実施するステップを含む方法。

【請求項 14】

請求項 1 から 13 の何れか一項に記載の方法であって、前記インデックス付け処理は、インデックスレコードが挿入、削除、ルックアップ及び修正のうちの 1 以上をされる要求に基づいて、インデックス付けオペレーションを行うことを特徴とする方法。

【請求項 15】

請求項 1 から 14 の何れか一項に記載の方法であって、前記インデックス付け処理は、前記インデックスレコードを記憶する物理バケット位置を読み出し該物理バケット位置に書き込むための論理バケットオペレーションを提示することを特徴とする方法。

【請求項 16】

請求項 1 から 15 に記載の方法であって、前記メモリ(26)は、複数の消去ブロックを含むフラッシュメモリデバイスを含み、各消去ブロックは複数のページを含み、各ページは複数のバケットを含むことを特徴とする方法。

【請求項 17】

請求項 16 に記載の方法であって、ランダム読み出しオペレーションに応答して前記キャッシュに対する追加のバケットを読み出すことにより、フリー消去ブロックを生成するステップを含む方法。

【請求項 18】

請求項 16 又は 17 に記載の方法であって、スキベンジング処理(114)を実行して、前記キャッシュに対する消去ブロックを読みだすことによりフリー消去ブロックを生成するステップを含む方法。

【請求項 19】

プロセッサに請求項 1 から 18 の何れか一項に記載の方法の前記ステップを実行させるプログラムコードを含むコンピュータプログラム。

【請求項 20】

インデックス付け処理を実施するための命令を実行するプロセッサを含むコンピュータシステムであって、前記インデックス付け処理は、一様に分布した一意のインデックスキーに基づくインデックスレコードのディクショナリに対するランダムアクセス要求を生成し、前記システムは、

ノンユニフォームアクセスメモリ(26)であって、前記メモリの物理バケット位置に記憶されたインデックスレコードのディクショナリを含む前記ノンユニフォームアクセスメモリと、

前記ディクショナリの1つのインデックスキーの置き換えハッシングにより生成された1つの論理バケット識別子を、該1つのインデックスキーに関連付けられたインデックスレコード(310, 311, 312)が記憶された前記メモリの1つの物理バケット位置にマッピングするためのバケット変換テーブル(17)と、

前記メモリに書き込まれる複数のインデックスレコードを集めるためのキャッシュ(23)と、

前記メモリのある物理バケット位置にアクセスするための手段(18)であって、該ある物理バケット位置は、ユニフォームアクセスインデックス付け処理により前記バケット変換テーブルに供給された論理バケット識別子にマッピングされた、手段と、

前記キャッシュからの複数の前記インデックスレコードの集まりを、前記メモリの少なくとも 1 つの物理バケット位置に順次書き込むための手段(24)と、

前記バケット変換テーブル(17)を前記集まりの中の複数の前記インデックスレコードに対する前記少なくとも 1 つの物理バケット位置で更新するための手段(19)とを含む、コンピュータシステム。

【請求項 21】

請求項 20 に記載のコンピュータシステムであって、インデックスを記憶する前記メモリは物理デバイス層を含み、該物理デバイス層は、ノンユニフォーム読み出し及び書き込みアクセス、並びに、サイズ、アラインメント及びタイミングについての不变性によって特徴付けられたコンピュータシステム。

【請求項 22】

請求項 20 又は 21 に記載のコンピュータシステムであって、インデックスを記憶する前記メモリは、フラッシュ、相変化及びソリッドステートディスクのメモリデバイスのうちの 1 つ又は複数を含むことを特徴とするコンピュータシステム。

【請求項 2 3】

請求項 2 0 から 2 2 の何れか一項に記載のコンピュータシステムであって、インデックスを記憶する前記メモリは、複数の消去ブロックを含むフラッシュメモリデバイスを含み、各消去ブロックは複数のページを含み、各ページは複数のパケットを含むことを特著とするコンピュータシステム。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 1 0

【訂正方法】変更

【訂正の内容】

【0 0 1 0】

[008]オブジェクト名は、それらの分布においても、アクセスパターンにおいても、二様であることが多いので、空間及び時間局所性によって決まる典型的なキャッシングスキームの効果は限られている。よって、インデックス付けの問題は、サイズにおいても、動作レートにおいても、困難である。

【誤訳訂正 3】

【訂正対象書類名】明細書

【訂正対象項目名】0 1 0 5

【訂正方法】変更

【訂正の内容】

【0 1 0 5】

$H_0(x) = x < 0 : 3\ 1 \mod N$

$H_1(x) = x < 0\ 3\ 2 : 6\ 3 \mod N$

$H_2(x) = \underline{x} < 0\ 6\ 4 : 9\ 5 \mod N$

$H_3(x) = x < 0\ 9\ 6 : 1\ 2\ 7 \mod N$

[078]抽出された Bit Field 幅は、 $\log_2(N)$ 以上である。ばらばらのビットの任意の組み合わせを使用することができ、 $\log_2(N)$ 制約を受ける。図 1 0 に示されるように、最初のフィールド 1 4 1 内のフィンガープリントのみがハッシュされて、キーが形成される。レコード 1 4 0 の残りのコンテンツ（フィールド 1 4 2 ~ 1 4 5）は、値又はペイロードを備える。

【誤訳訂正 4】

【訂正対象書類名】明細書

【訂正対象項目名】0 1 1 1

【訂正方法】変更

【訂正の内容】

【0 1 1 1】

[085]前述のように、個々のレコードの読み出し及び書き込みは、フラッシュメモリにとって効率的ではないので、個々のレコードはパケットに集約される。図 1 2 は、各々が 2 つ以上のレコードを含む、4 つのそのようなパケットを例示し、即ち、レコード位置 0 及び 1 を有するパケット B_0 、レコード位置 2 及び 3 を有する B_1 、レコード位置 4 及び 5 を有する B_2 、並びに、レコード位置 6 及び x を有する B_3 である。パケットサイズはフラッシュデバイスによって決定された最小書き込みサイズ、即ち、完全ページ書き込み又は部分ページ書き込みの関数である（且つ、好ましくはそれに等しい）。典型的なパケットサイズは、4 KB であってもよい。レコードの具体的な順序付けは、パケット内で必要とされない - - ルックアップオペレーション中にパケット全体が有効レコードについて検索されるので、レコードはパケット内のいかなる点でも挿入可能である。カッコウハッシングアルゴリズムによる置き換え時、パケット内のエントリはランダムに置き換えられる。インデックス付けアルゴリズムは、よって、論理パケットを、ランダムな位置のように見えるものに、1 つずつ書き込み、最終的にフラッシュアダプテーション層によって、フラッシュデバイスへのより大きい、物理的に隣接する（順次）書き込みに集約される。

