



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I564705 B

(45)公告日：中華民國 106 (2017) 年 01 月 01 日

(21)申請案號：101146938

(22)申請日：中華民國 101 (2012) 年 12 月 12 日

(51)Int. Cl. : G06F1/32 (2006.01)

G06F1/04 (2006.01)

G06F1/26 (2006.01)

(30)優先權：2011/12/12 南韓

10-2011-0133195

2012/11/28 美國

13/687,637

(71)申請人：三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)

南韓

(72)發明人：金東根 KIM, DONG KEUN (KR)；權純喆 KWON, SUN CHEOL (KR)；金時永 KIM,

SI YOUNG (KR)；李宰坤 LEE, JAE GON (KR)；許楨訓 HEO, JUNG HUN (KR)

(74)代理人：詹銘文

(56)參考文獻：

TW 200527846A

TW 200711401A

US 7602226B1

審查人員：李國隆

申請專利範圍項數：24 項 圖式數：22 共 74 頁

(54)名稱

系統晶片以及其操作方法

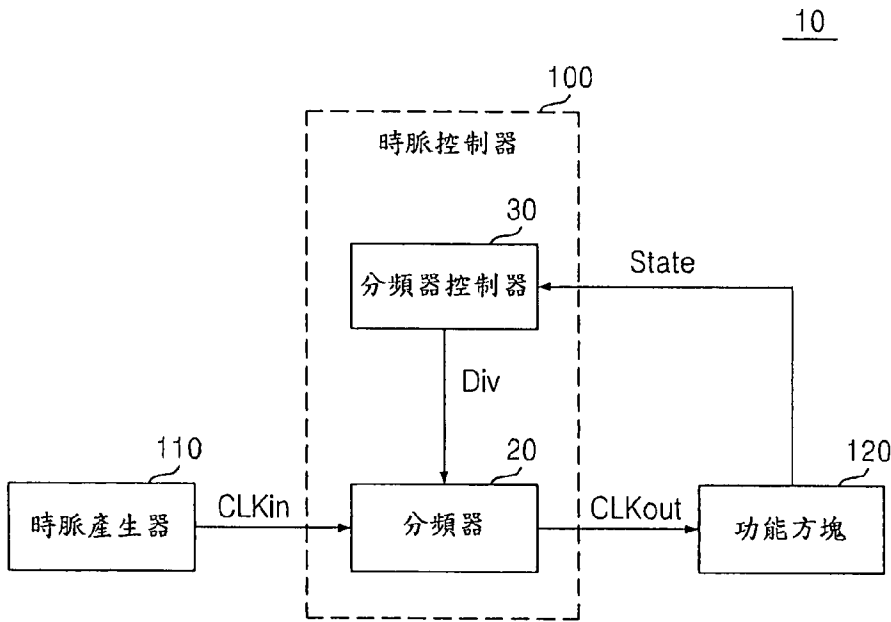
SYSTEM-ON-CHIP AND OPERATING METHOD THEREOF

(57)摘要

一種系統晶片包括一時脈控制器，其用以基於至少一功能方塊的操作狀態自作用狀態改變至閒置狀態，而降低所述至少一功能方塊的操作頻率。在一種操作包含至少一功能方塊的系統晶片的方法中，基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變，而降低所述至少一功能方塊的操作頻率。所述降低的操作頻率大於零。

A system-on-chip includes a clock controller configured to decrease an operating frequency of at least one function block based on a change in an operating state of the at least one function block from an active state to an idle state. In a method of operating a system-on-chip including at least one function block, an operating frequency of the at least one function block is decreased based on a change in an operating state of the at least one function block from an active state to an idle state. The decreased operating frequency is greater than zero.

指定代表圖：



符號簡單說明：

10 . . . 系統晶片
(SoC)

20 . . . 分頻器

30 . . . 分頻器控制
器

100 . . . 時脈控制器

110 . . . 時脈產生器

120 . . . 功能方塊

CLKin . . . 參考時
脈信號

CLKout . . . 操作時
脈信號

Div . . . 分頻因子

State . . . 狀態信號

圖 1

發明摘要

※ 申請案號：101146938

※ 申請日：101.12.12

※IPC 分類：G06F1/32 (2006.01)

G06F1/04 (2006.01)

G06F1/26 (2006.01)

【發明名稱】

系統晶片以及其操作方法

SYSTEM-ON-CHIP AND OPERATING METHOD THEREOF

【中文】

一種系統晶片包括一時脈控制器，其用以基於至少一功能方塊的操作狀態自作用狀態改變至閒置狀態，而降低所述至少一功能方塊的操作頻率。在一種操作包含至少一功能方塊的系統晶片的方法中，基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變，而降低所述至少一功能方塊的操作頻率。所述降低的操作頻率大於零。

【英文】

A system-on-chip includes a clock controller configured to decrease an operating frequency of at least one function block based on a change in an operating state of the at least one function block from an active state to an idle state. In a method of operating a system-on-chip including at least one function block, an operating frequency of the at least one function block is decreased based on a change in an operating state of the at least one function block from an active state to an idle state. The decreased operating frequency is greater than zero.

【代表圖】

【本案指定代表圖】：圖 1。

【本代表圖的符號簡單說明】：

10：系統晶片（SoC）

20：分頻器

30：分頻器控制器

100：時脈控制器

110：時脈產生器

120：功能方塊

CLKin：參考時脈信號

CLKout：操作時脈信號

Div：分頻因子

State：狀態信號

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

系統晶片以及其操作方法

SYSTEM-ON-CHIP AND OPERATING METHOD THEREOF

【技術領域】

● 【0001】 本發明概念的實施例是關於系統晶片（system-on-chip；SoC），且特別是關於控制提供至 SoC 中功能方塊的操作時脈信號的方法、使用所述方法的 SoC 及/或包含所述 SoC 的半導體系統。

【先前技術】

● 【0002】 系統晶片（SoC）為半導體整合技術，用於在單一系統中實施具有不同功能的相對複雜的組件。SoC 包含控制整個系統的處理器以及由所述處理器控制的各種智慧財產（intellectual property；IP）。此處，IP 為電路、邏輯或其組合而可整合至 SoC 中。碼可儲存於電路或邏輯中。

【0003】 包含具有多個各種 IP 的 SoC 的系統通常由電池驅動。因此，低功率的設計是相對重要的。在參考時脈信號由（例如）鎖相迴路（phase locked loop；PLL）提供至 SoC 時，IP 中的每一者根據其功能回應且操作於具有不同頻率的操作時脈信號。

【0004】 每一 IP 可根據所述 IP 的功能而處於作用狀態或閒置模式。

此外，不同 IP 可並行地或同時地在不同模式（例如，閒置或作用）中操作。

【0005】 在至少一 IP 處於作用狀態且至少一 IP 處於閒置模式時，作用狀態的操作時脈信號施加於處於閒置模式的至少一 IP，如同處於閒置模式的 IP 處於作用狀態一樣。在此情形下，SoC 消耗不必要的電力。舉例而言，在使用數百兆赫茲至數千兆赫茲的頻率時，不必要的電力消耗可能影響電池的使用壽命。

【發明內容】

【0006】 本發明的至少一實施例提供一種操作包含至少一功能方塊的系統晶片的方法。根據至少此實施例，所述方法包含：基於所述至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變，而降低所述至少一功能方塊的操作頻率，所述所降低的操作頻率大於零。

【0007】 本發明的至少一其他實施例提供一種操作包含功能方塊的系統晶片的方法。根據至少此實施例，所述方法包含：偵測所述功能方塊的操作狀態自作用狀態至非作用狀態的一第一改變；回應於所述所偵測的第一改變而降低所述功能方塊的操作頻率，所述所降低的操作頻率大於零；偵測所述功能方塊的所述操作狀態自所述非作用狀態至所述作用狀態的一第二改變；以及回應於自所述非作用狀態至所述作用狀態的所述所偵測的第二改變，而提高所述功能方塊的所述操作頻率。

【0008】 本發明的至少一其他實施例提供一種系統晶片。根據至少此

實施例，所述系統晶片包含：一時脈控制器，其經組態以基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變而降低所述至少一功能方塊的操作頻率，所述所降低的操作頻率大於零。

【0009】 本發明的至少一其他實施例提供一種系統晶片。根據至少此實施例，所述系統晶片包含：一模式偵測器電路，其經組態以偵測功能方塊的操作狀態的改變，所述模式偵測器電路經進一步組態以基於所述操作狀態的所述所偵測的改變而產生選擇信號；以及一操作頻率設定電路，其經組態以基於來自所述模式偵測器電路的所述選擇信號來設定所述功能方塊的操作頻率，其中所述操作頻率設定電路經組態以在所述選擇信號指示自作用操作狀態至非作用操作狀態的改變的情況下降低所述功能方塊的所述操作頻率，所述所降低的操作頻率大於零；且所述操作頻率設定電路經組態以在所述選擇信號指示自所述非作用操作狀態至所述作用操作狀態的改變的情況下提高所述功能方塊的所述操作頻率。

【0010】 本發明的至少一其他實施例提供一種半導體系統。所述半導體系統包含：系統晶片：一記憶體，其經組態以儲存與所述半導體系統相關聯的程式以及資料中的至少一者；至少一處理器，其經組態以對儲存於所述記憶體中的所述程式以及資料中的至少一者進行處理以及執行中的至少一者；一記憶體控制器，其經組態以與外部記憶體介接；以及一顯示裝置控制器，其經組態以控制顯示裝置。所述系統晶片包含：一時脈控制器，其經組態以基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變而降低所述至少一功能方塊的操作頻

率，所述所降低的操作頻率大於零。

【0011】 本發明的至少一其他實施例提供一種半導體系統。所述半導體系統包含：一顯示裝置；一無線電收發器，其經組態以經由天線而傳輸及接收無線電信號；以及一系統晶片，其經組態以與所述無線電收發器以及所述顯示裝置介接。所述系統晶片包含：一時脈控制器，其經組態以基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變而降低所述至少一功能方塊的操作頻率，所述所降低的操作頻率大於零。

【0012】 本發明的至少一其他實施例提供一種電腦系統。所述電腦系統包含：一顯示裝置；一記憶體裝置；一記憶體控制器，其經組態以控制所述記憶體裝置；一輸入裝置；以及一系統晶片，其經組態以與所述顯示裝置、所述記憶體控制器以及所述輸入裝置介接。所述系統晶片包含：一時脈控制器，其經組態以基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變，而降低所述至少一功能方塊的操作頻率，所述所降低的操作頻率大於零。

【0013】 本發明的至少一其他實施例提供一種電腦系統。所述電腦系統包含：一顯示裝置；一影像感測器；一記憶體裝置；一記憶體控制器，其經組態以控制所述記憶體裝置；以及一系統晶片，其經組態以與所述顯示裝置、所述影像感測器以及所述記憶體控制器介接。所述系統晶片包含：一時脈控制器，其經組態以基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變，而降低所述至少一功能方塊的操作頻率，所述所降低的操作頻率大於零。

【0014】 本發明的至少一其他實施例提供一種記憶體系統。所述記憶體系統包含：一主機；一揮發性記憶體裝置；一多個非揮發性記憶體裝置；一記憶體控制器，其經組態以控制所述多個非揮發性記憶體裝置；以及一系統晶片，其經組態以與所述主機、所述揮發性記憶體裝置以及所述記憶體控制器介接。所述系統晶片包含：一時脈控制器，其經組態以基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變，而降低所述至少一功能方塊的操作頻率，所述所降低的操作頻率大於零。

【圖式簡單說明】

【0015】

藉由參看附圖詳細描述一些實施例，本發明概念將變得更顯而易見。

圖 1 為根據本發明概念的實施例的系統晶片（SoC）的方塊圖。

圖 2 為圖 1 所說明的 SoC 的實施例的更詳細方塊圖。

圖 3 為繪示圖 2 所示的模式偵測器 35 的有限狀態機（FSM）實施方案的實施例的圖式。

圖 4 為圖 1 所說明的 SoC 的實施例的更詳細方塊圖。

圖 5 為繪示圖 4 所說明的模式偵測器 45 的有限狀態機（FSM）實施方案的實施例的圖式。

圖 6 為根據本發明概念的實施例的 SoC 的信號的時序圖。

圖 7 為根據本發明概念的另一實施例的 SoC 的信號的時序圖。

圖 8 為根據本發明概念的再一實施例的 SoC 的信號的時序圖。

圖 9 為根據本發明概念的另一實施例的 SoC 的方塊圖。

圖 10 為說明根據本發明概念的實施例的控制時脈信號的方法的流程圖。

圖 11 為說明圖 1 所示的 SoC 的另一實施例的方塊圖。

圖 12 為說明圖 1 所示的 SoC 的再一實施例的方塊圖。

圖 13 為繪示圖 12 所說明的模式偵測器的有限狀態機(FSM)實施方案的實施例的圖式。

圖 14 為說明圖 1 所示的 SoC 的另一實施例的方塊圖。

圖 15 為說明圖 1 所示的 SoC 的再一實施例的方塊圖。

圖 16 為根據本發明概念的實施例的包含 SoC 的半導體系統的方塊圖。

圖 17 為包含圖 1 所說明的 SoC 的半導體系統的另一實施例的方塊圖。

圖 18 為包含圖 1 所說明的 SoC 的電腦系統的實施例的方塊圖。

圖 19 為包含圖 1 所說明的 SoC 的電腦系統的另一實施例的方塊圖。

圖 20 為包含圖 1 所說明的 SoC 的記憶體系統的實施例的方塊圖。

圖 21 為繪示在未考量功能方塊的狀態的情況下將操作時脈信號施加至功能方塊時的電流以及電壓的圖表。

圖 22 為繪示在考量功能方塊的狀態的情況下將操作時脈信號施加至功能方塊時的電流以及電壓的圖表。

【實施方式】

【0016】 現將在下文參看附圖來更全面地描述本發明概念，附圖中繪示了實施例。然而，本發明概念可按許多不同形式來實現且不應解釋為限於本文所闡述的實施例。而實情為提供此等實施例得使本揭露將為全面且完整的，且可向熟習此項技術者完全傳達本發明概念的範疇。在諸圖中，為了清楚起見，可能誇示了層以及區域的大小以及相對大小。相似參考數字在全文中表示相似元件。

【0017】 應理解，當一元件被稱為「連接至」或「耦接至」另一元件時，所述元件可直接連接至或耦接至所述另一元件，或可存在介入元件。相比而言，當一元件被稱為「直接連接至」或「直接耦接至」另一元件時，不存在介入元件。如本文中所使用，術語「及/或」包含相關聯的所列出項目中的一或多者的任何以及所有組合且可縮寫為「/」。

【0018】 應理解，儘管本文中可使用術語「第一」、「第二」等來描述各種元件，但此等元件不應受此等術語限制。此等術語僅用於區分一元件與另一元件。舉例而言，第一信號可稱為第二信號，且類似地，

第二信號可稱為第一信號，而不偏離本揭露的教示。

【0019】 本文中所使用的術語僅是出於描述特定實施例的目的，且不意欲限制本發明。如本文中所使用，單數形式「一」以及「所述」意欲亦包含複數形式，除非上下文另有清楚指示。應進一步理解，術語「包括」或「包含」在用於本說明書中時指定所敘述的特徵、區域、整體、步驟、操作、元件及/或組件的存在，但不排除一或多個其他特徵、區域、整體、步驟、操作、元件、組件及/或其群組的存在或添加。

【0020】 在下文描述中，提供了具體細節以提供實施例的全面理解。然而，一般熟習此項技術者應理解，並可在無此等具體細節的情況下實踐實施例。舉例而言，可按方塊圖繪示系統（例如，電腦系統、系統晶片等），以便不會以不必要的細節混淆實施例。在其他情形下，可在無不必要的細節的情況下繪示熟知處理程序、結構以及技術以避免混淆實施例。

【0021】 此外，可將實施例描述為處理程序（其描繪為流程圖）、結構圖、方塊圖等。雖然流程圖可將操作描述為順序處理程序，但可並列地、並行地或同時地執行許多所述操作。此外，可重新配置操作的次序。處理程序可在其操作完成時終止，但亦可具有未包含於圖式中的額外步驟。處理程序可對應於方法、函式、程序、子常式、子程式等。在處理程序對應於函式時，其終止可對應於函式返回至呼叫函式（calling function）或主函式（main function）。

【0022】 至少一些實施例可由硬體、軟體、韌體、中間軟體、微碼、硬體描述語言、或其任何組合實施。當以軟體、韌體、中間軟體或微

碼實施時，執行必要任務的程式碼或碼段可儲存於機器或電腦可讀媒體（諸如，儲存媒體）中。處理器可執行必要任務。

【0023】術語「儲存媒體」可表示用於儲存資料的一或多種裝置，包含唯讀記憶體（read only memory；ROM）、隨機存取記憶體（random access memory；RAM）、磁性 RAM、核心記憶體、磁碟儲存媒體、光學儲存媒體、快閃記憶體（flash memory）裝置及/或用於儲存資訊的其他機器可讀媒體。術語「電腦可讀媒體」可包含（但不限於）攜帶型或固定儲存裝置、光學儲存裝置、無線頻道以及能夠儲存、含有或攜載指令及/或資料的各種其他媒體。

【0024】碼段可表示程序、函式、子程式、程式、常式、子常式、模組、套裝軟體（software package）、類別或指令、資料結構或程式敘述的任何組合。碼段可藉由傳遞及/或接收資訊、資料、引數、參數或記憶體內容而耦接至另一碼段或硬體電路。資訊、引數、參數、資料等可經由任何合適方式而傳遞、轉遞或傳輸，所述方式包含記憶體共用、訊息傳遞、符記傳遞、網路傳輸等。

【0025】除非另有定義，否則本文中所使用的所有術語（包含技術以及科學術語）具有與一般熟習本發明所屬技術者通常所理解者相同的含義。應進一步理解，術語（諸如，常用字典中所定義的術語）應被解釋為具有與其在相關技術及/或本申請案的背景中的含義一致的含義，且不應以理想化或過度正式的意義來解釋，除非本文中明確地如此定義。

【0026】圖 1 為根據本發明概念的實施例的系統晶片（system-on-chip；

SoC) 10 的方塊圖。

【0027】 參看圖 1，SoC 10 包含時脈產生器 110、時脈控制器 100 以及功能方塊 120。SoC 10 可製造為單一封裝中的單一晶片。為了清楚描述，於圖 1 中的 SoC 10 包含一時脈產生器 110、一時脈控制器 100 以及一功能方塊 120，但本發明概念不限於此。

【0028】 根據至少一實施例，時脈控制器 100 經組態以基於至少一功能方塊的操作狀態自作用狀態至閒置狀態的改變，而降低所述至少一功能方塊的操作頻率，所述所降低的操作頻率大於零。

【0029】 根據至少一其他實施例，時脈控制器 100 經組態以：偵測功能方塊 120 的操作狀態自作用狀態至非作用狀態（例如，閒置狀態）的改變；回應於所偵測的改變而降低功能方塊 120 的操作頻率，其中所降低的操作頻率大於零；偵測功能方塊 120 的操作狀態自非作用狀態至作用狀態的改變；且回應於自非作用狀態至作用狀態的所偵測的改變，而提高功能方塊 120 的操作頻率。

【0030】 參看圖 1，更詳細言的，時脈產生器 110 產生具有用於 SoC 10 的操作參考頻率的參考時脈信號 CLK_{in}。時脈產生器 110 將參考時脈信號 CLK_{in} 輸出至時脈控制器 100。

【0031】 時脈控制器 100 監視功能方塊 120 的狀態，且根據功能方塊 120 的所監視的狀態而設定操作時脈信號 CLK_{out} 的操作頻率。時脈控制器 100 將操作時脈信號 CLK_{out} 輸出至功能方塊 120。

【0032】 在功能方塊 120 處於閒置狀態時，時脈控制器 100 輸出具有第一（閒置模式）頻率（例如，給定的、所要的或預定的第一頻率）

的操作時脈信號 CLKout。在功能方塊 120 處於作用狀態時，時脈控制器 100 輸出具有第二（作用模式）頻率（例如，給定的、所要的或預定的第二頻率）或第三（喚醒模式）頻率（例如，給定的、所要的或預定的第三頻率）的操作時脈信號 CLKout。在一實施例中，在功能方塊 120 自閒置狀態轉變至作用狀態時，時脈控制器 100 輸出具有第三頻率的時脈信號 CLKout。

【0033】 根據至少一些實施例，第一至第三頻率皆大於 0，且三個頻率中的至少兩者彼此不同。根據至少一些其他實施例，第一至第三頻率皆大於 0，且彼此不同。操作頻率可按照第一頻率（在本文中有時稱為「閒置模式頻率」或「閒置模式操作頻率」）、第三頻率（在本文中有時稱為「喚醒模式頻率」或「喚醒模式操作頻率」）以及第二頻率（在本文中有時稱為「作用模式頻率」或「作用模式操作頻率」）的次序逐漸提高。舉例而言，喚醒模式頻率大於閒置模式頻率，且作用模式頻率大於喚醒模式頻率。此外，閒置模式頻率、喚醒模式頻率以及作用模式頻率中的每一者分別具有大於 0 的值，且所述頻率可彼此不同。

【0034】 繼續參看圖 1，時脈控制器 100 包含一分頻器 20 以及一分頻器控制器 30。

【0035】 分頻器控制器 30 監視功能方塊 120 的狀態，且基於功能方塊 120 的所監視的狀態而輸出分頻因子 Div。分頻器 20 將操作時脈信號 CLKout 的操作頻率設定為藉由以分頻因子 Div 對參考頻率分頻而獲得的頻率，並輸出具有所獲得的操作頻率的時脈信號 CLKout。

分頻器控制器 30 基於自功能方塊 120 輸出的狀態信號 State 而監視功能方塊 120 的狀態。

【0036】 在一實施例中，在自功能方塊 120 輸出的狀態信號 State 為高（例如，邏輯高或「1」）時，分頻器控制器 30 判定功能方塊 120 處於作用狀態。另一方面，在自功能方塊 120 輸出的狀態信號 State 為低（例如，邏輯低或「0」）時，分頻器控制器 30 判定功能方塊 120 處於閒置狀態。功能方塊 120 執行 SoC 10 中的資料處理操作。雖然在圖 1 中僅說明一功能方塊 120，但本發明概念不僅限於此實施例。SoC 10 可包含多個功能方塊。

【0037】 根據至少一些實施例，功能方塊 120 可為控制整個 SoC 10 的處理器或由處理器控制的各種智慧財產（IP）中的一者。IP 的包含中央處理單元（central processing unit；CPU）、CPU 的核心、圖形處理單元（graphics processing unit；GPU）、多格式編解碼器（multi-format codec；MFC）、視訊模組（例如，相機介面、聯合照相專家群（Joint Photographic Experts Group；JPEG）處理器、視訊處理器、混合器等）、音訊系統、驅動器、顯示驅動器、揮發性記憶體裝置、非揮發性記憶體、記憶體控制器、快取記憶體、串列埠、系統計時器、看門狗（watchdog）計時器、類別/數位轉換器。功能方塊 120 可具有不同操作時脈頻率及/或不同操作時脈頻率要求，也因此不同操作時脈信號 CLKout 可用於 SoC 10 中。

【0038】 根據至少一些實施例，SoC 10 可由積體電路（IC）實施。SoC 10 可嵌入於諸如以下各者的行動通信裝置中：行動電話、智慧型電話、

平板型個人電腦（PC）、個人數位助理（PDA）、MP3 播放器、膝上型電腦等。SoC 10 亦可嵌入於資訊技術（IT）裝置或其他攜帶型電子裝置中。

【0039】 圖 2 為圖 1 所說明的 SoC 10 的實施例的更詳細方塊圖。

【0040】 參看圖 2，分頻器控制器 30 包含一暫存器方塊 32、一模式偵測器 35 以及一選擇器 31。暫存器方塊 32 包含多個暫存器 Reg0 至 Regn-1，其中「n」為大於或等於 3 的自然數。

● 【0041】 為了清楚描述，假設頻率按照第一頻率、第三頻率以及第二頻率的次序提高，且分頻因子按照第一分頻因子、第三分頻因子以及第二分頻因子的次序降低。如本文中所論述，第一分頻因子可稱為閒置模式分頻因子，第三分頻因子可稱為喚醒模式分頻因子，且第二分頻因子可稱為作用模式分頻因子。在此實施例中，喚醒模式頻率大於閒置模式頻率，且作用模式頻率大於喚醒模式頻率。此外，喚醒模式分頻因子小於閒置模式分頻因子，且作用模式分頻因子小於喚醒模式分頻因子。然而，本發明概念不僅限於本文中所論述的實施例。

● 【0042】 繼續參看圖 2，暫存器方塊 32 可儲存多個分頻因子 D0 至 Dn-1。在暫存器 32 儲存「n」個分頻因子時，暫存器 Reg0 至 Regn-1 中的每一者可儲存單個分頻因子。

【0043】 模式偵測器 35 可按照有限狀態機(finite state machine :FSM)的形式來實施，此將在下文更詳細地進行論述。在至少一實施例中，模式偵測器 35 基於狀態信號 State 而監視功能方塊 120 的狀態。基於功能方塊 120 的所監視的狀態，模式偵測器 35 進入多個狀態（例如，

閒置模式、喚醒模式以及作用模式)中的一者，且基於其模式而將選擇信號 Sel 輸出至選擇器 31。選擇器 31 回應於來自模式偵測器 35 的選擇信號 Sel 而輸出分頻因子 D0 至 Dn-1 中的分頻因子 Div。

【0044】舉例而言，在模式偵測器 35 判定功能方塊 120 處於閒置狀態時，模式偵測器 35 轉變至閒置模式（若尚未處於閒置模式）且輸出第一選擇信號 Sel0。選擇器 31 回應於第一選擇信號 Sel0 而輸出自暫存器 Reg0 接收的第一（閒置模式）分頻因子 D0。

【0045】分頻器 20 接著將操作時脈信號 CLKout 的操作頻率設定為藉由以閒置模式分頻因子 D0 對參考頻率分頻而獲得的閒置模式頻率，且將具有閒置模式頻率的時脈信號 CLKout 輸出至功能方塊 120。

【0046】根據至少一些實施例，若功能方塊 120 自作用狀態轉變至閒置狀態，則操作時脈信號 CLKout 的頻率回應於功能方塊 120 的狀態的改變而自作用模式頻率改變至閒置模式頻率。因此，可在 SoC 10 中減少不必要的電力消耗。

【0047】在功能方塊 120 處於作用狀態時，模式偵測器 35 轉變至作用模式（若尚未處於作用模式）且輸出第二選擇信號 Seln-1。選擇器 31 回應於第二選擇信號 Seln-1 而輸出自暫存器 Regn-1 接收的作用模式分頻因子 Dn-1。

【0048】分頻器 20 接著將操作時脈信號 CLKout 的操作頻率設定為藉由以作用模式分頻因子 Dn-1 對參考頻率分頻而獲得的作用模式頻率，且將具有作用模式頻率的時脈信號 CLKout 輸出至功能方塊 120。

【0049】 在功能方塊 120 處於閒置狀態且接著自閒置狀態轉變至作用狀態時，狀態信號 State 轉變（例如，自邏輯低至邏輯高）。回應於功能方塊 120 自閒置狀態至作用狀態的轉變，模式偵測器 35 轉變至喚醒模式，且輸出至少一第三選擇信號 Selk。選擇器 31 回應於第三選擇信號 Selk 而輸出來自暫存器 Regk 的喚醒模式分頻因子 Dk。在此實施例中，k 為 1, 2, ..., n-2 中的一者。此處，n-2 有時稱為 N。分頻器 20 將操作時脈 CLKout 的操作頻率設定為藉由以喚醒模式分頻因子 Dk 對參考頻率分頻而獲得的喚醒模式頻率。分頻器 20 接著將具有喚醒模式頻率的時脈信號 CLKout 輸出至功能方塊 120。在功能方塊 120 自閒置狀態轉變至作用狀態之後，操作時脈信號 CLKout 維持喚醒模式頻率，直至給定的、所要的或預定的計數時間為止。亦即，舉例而言，操作時脈信號 CLKout 維持喚醒模式頻率，直至給定時段期滿為止。在一實施例中，操作時脈信號 CLKout 維持喚醒模式頻率，直至模式偵測器 35 自喚醒模式轉變至作用模式為止。

【0050】 繼續參看圖 2，模式偵測器 35 可包含至少一計數器。所述計數器經組態以對給定的、所要的或預定的計數時間計數，在所述計數時間期間，操作時脈 CLKout 的操作頻率設定為至少一喚醒模式頻率中的一者。在正對各別至少一喚醒模式的每一計數時間計數時，操作時脈信號 CLKout 設定為至少一喚醒模式頻率中的一者。在計數時間逝去時，模式偵測器 35 轉變至作用模式，且操作頻率設定為作用模式頻率。

【0051】 若操作頻率在功能方塊 120 自閒置狀態轉變至作用狀態時，

自閒置模式頻率改變（例如，突然改變）至作用模式頻率，則突然的電壓降可能使 SoC 10 發生故障。然而，在功能方塊 120 自閒置狀態轉變至作用狀態之後，在功能方塊 120 以喚醒模式頻率操作歷時給定的、所要的或預定的計數時間（時段）時，施加至功能方塊 120 的電流逐漸提高，且因此功能方塊 120 在不具有突然的電壓降的情況下正常操作。

【0052】 圖 3 為說明圖 2 所說明的模式偵測器 35 的有限狀態機(FSM)實施方案的實施例的圖式。在圖 3 所示的實施例中，模式偵測器 35 根據功能方塊 120 的所監視的狀態而輸出選擇信號 Sel 以選擇分頻因子 Div。

【0053】 眾所周知，FSM 為能夠具有有限數目個狀態中的一者的機器。所述機器每次僅處於一狀態，且所述機器在任何給定時間所處的狀態被稱為當前狀態。FSM 在藉由觸發事件或條件而起始時，可自一狀態改變至另一狀態。自一狀態改變至另一狀態被稱為轉變。藉由自每一當前狀態開始的可能轉變狀態以及每一轉變的觸發條件的清單而界定特定 FSM。因為 FSM 大體上是眾所周知的，所以一般熟習此項技術者將理解，可對 FSM 的實施例進行形式以及細節的各種改變，而不偏離本發明概念的精神以及範疇。

【0054】 請參看圖 3，FSM 包含功能方塊 120 的多個（例如，n 個）模式（例如，有限模式）作為其狀態。所述模式藉由某些條件而彼此相關。可按硬體、軟體或其組合來實施 FSM。

【0055】 在一實施例中，若功能方塊 120 的初始狀態為作用模式，則

模式偵測器 35 輸出作用模式選擇信號 Sel_{n-1} 以選擇作用模式分頻因子 D_{n-1}。回應於作用模式選擇信號 Sel_{n-1}，選擇器 31 選擇暫存器 Reg_{n-1}，且將作用模式分頻因子 D_{n-1} 輸出至分頻器 20。

【0056】 在功能方塊 120 的狀態自作用狀態轉變至閒置狀態時，模式偵測器 35 偵測功能方塊 120 處於閒置狀態且自作用模式轉變至閒置模式。在閒置模式中，模式偵測器 35 輸出閒置模式選擇信號 Sel₀ 以選擇閒置模式分頻因子 D₀。選擇器 31 回應於閒置模式選擇信號 Sel₀ 而選擇暫存器 Reg₀，且將閒置模式分頻因子 D₀ 輸出至分頻器 20。

【0057】 在功能方塊 120 自閒置狀態轉變至作用狀態時，模式偵測器 35 偵測到所述轉變且進入喚醒模式歷時給定的、所要的或預定的時段。在處於喚醒模式時，模式偵測器 35 輸出至少一喚醒模式選擇信號 Sel_k。選擇器 31 回應於喚醒模式選擇信號 Sel_k 而選擇暫存器 Reg_k，且將喚醒模式分頻因子 D_k 輸出至分頻器 20。在此實施例中，至少一喚醒模式選擇信號 Sel_k 為選擇信號 Sel₁ 至 Sel_{n-2} 中的一者。在此實施例中，n 為指示分頻因子以及圖 3 所示的 FSM 的模式的數目的整數，且 n-2 指示喚醒模式中的階段的數目。

【0058】 繼續參看圖 3，模式偵測器 35 可在喚醒模式中具有一或多個階段 Wakeup₁ 至 Wakeup_{n-2}。可按給定的、所要的或預定的次序設定喚醒模式階段，且可根據使用者的設定或設計處理程序要求而改變所述次序。所述次序可為自閒置模式頻率至作用模式頻率的轉變過程。針對各別喚醒模式階段 Wakeup₁ 至 Wakeup_{n-2} 而設定計數時間 Counter₁ 至 Counter_{n-2}。

【0059】 模式偵測器 35 允許至少一喚醒模式頻率中的每一者作為操作頻率來應用作為每一喚醒模式頻率，而設定的給定的、所要的或預定的計數時間。在所有計數時間期滿時，模式偵測器 35 進入作用模式且輸出作用模式選擇信號 Sel_{n-1}。

【0060】 圖 4 為根據本發明概念的另一實施例的圖 1 所說明的 SoC 10 的詳細方塊圖。圖 5 為說明圖 4 所說明的模式偵測器 45 的有限狀態機 (FSM) 實施方案的實施例的圖式。

【0061】 在圖 4 以及圖 5 所示的實施例中，假設存在總計三個不同分頻因子 ($n = 3$)，所述三個不同分頻因子可用來對參考時脈信號 CLK_{in} 的參考頻率分頻。三個不同分頻因子包含：閒置模式分頻因子 R0；喚醒模式分頻因子 R1；以及作用模式分頻因子 R2。

【0062】 在功能方塊 120 的初始狀態為作用狀態時，模式偵測器 45 輸出作用模式選擇信號 Sel₂ 以選擇作用模式分頻因子 R2。回應於作用模式選擇信號 Sel₂，選擇器 41 選擇暫存器 Reg₂，且將作用模式分頻因子 R2 輸出至分頻器 20。

【0063】 在模式偵測器 45 判定功能方塊 120 處於閒置狀態時，模式偵測器 45 輸出閒置模式選擇信號 Sel₀ 以選擇閒置模式分頻因子 R0。回應於閒置模式選擇信號 Sel₀，選擇器 41 選擇暫存器 Reg₀，且將閒置模式分頻因子 R0 輸出至分頻器 20。

【0064】 在功能方塊 120 自閒置狀態轉變至作用狀態時，模式偵測器 45 轉變至喚醒模式，且輸出喚醒模式選擇信號 Sel₁ 以選擇喚醒模式分頻因子 R1。選擇器 41 回應於喚醒模式選擇信號 Sel₁ 而選擇暫存器

Reg1，且將喚醒模式分頻因子 R1 輸出至分頻器 20。在一實施例中，閒置模式頻率可為喚醒模式頻率的約一半。

【0065】 圖 6 為根據本發明概念的實施例的 SoC 10 的信號的時序圖。

【0066】 參看圖 6，功能方塊 120 處於作用狀態時的操作時脈信號 CLKout 的操作頻率大於功能方塊 120 處於閒置狀態時的操作時脈信號 CLKout 的操作頻率。

【0067】 參看圖 4 及圖 6，時脈控制器 100 監視自功能方塊 120 輸出的狀態信號 State。在一實施例中，時脈控制器 100 判定在狀態信號 State 高時，功能方塊 120 處於作用狀態，而判定在狀態信號 State 低時，功能方塊 120 處於閒置狀態。然而，實施例不限於此。

【0068】 根據至少一實施例，在功能方塊 120 處於作用狀態時，時脈控制器 100 將操作頻率設定為作用模式頻率，且將具有作用模式頻率的時脈信號 CLKout 施加至功能方塊 120。在功能方塊 120 自作用狀態轉變至閒置狀態時，時脈控制器 100 將操作頻率設定為閒置模式頻率，且將具有閒置模式頻率的時脈信號 CLKout 施加至功能方塊 120。在功能方塊 120 自閒置狀態轉變至作用狀態時，時脈控制器 100 將操作頻率設定為作用模式頻率，且將具有作用模式頻率的時脈信號 CLKout 施加至功能方塊 120。因此，可減少不必要的電力消耗，此是因為功能方塊 120 在閒置狀態中以閒置模式頻率而不是作用模式頻率操作。此外，在功能方塊 120 的時脈信號 CLKout 無法閘控（gated）時，閒置模式頻率作為操作頻率連續應用，以使得功能方塊 120 維持功能性。

【0069】 圖 7 為根據本發明概念的另一實施例的 SoC 10 的信號的時序圖。

【0070】 請參看圖 7，時脈控制器 100 的操作類似於或實質上類似於圖 6 所說明的實施例中的操作。為了簡潔起見，將僅描述圖 6 及圖 7 所說明的實施例之間的差別。

【0071】 請參看圖 7，在功能方塊 120 自閒置狀態轉變至作用狀態時，時脈控制器 100 將功能方塊 120 的操作頻率設定為喚醒模式頻率歷時給定時段，而不是如圖 6 所示設定為作用模式頻率。如圖 7 所示，喚醒模式頻率大於閒置狀態期間的操作時脈信號 CLKout 的操作頻率，而小於作用狀態中的操作時脈信號 CLKout 的操作頻率。亦即，喚醒模式頻率大於閒置模式頻率，而小於作用模式頻率。

【0072】 自功能方塊 120 自閒置狀態轉變至作用狀態的時刻開始，具有喚醒模式頻率的時脈信號 CLKout 施加至功能方塊 120 歷時給定的、所要的或預定的計數時間。在一實施例中，喚醒模式頻率可為作用模式頻率的約一半，但實施例不限於此。在至少一些其他實施例中，可自暫存器的群組選擇對應於中等或中間頻率的分頻因子 Div 以設定操作頻率。

【0073】 在具有作用模式頻率的時脈信號 CLKout 突然施加至處於閒置狀態的功能方塊 120 時，可因為供應至功能方塊 120 的電流的浪湧（surge）而發生電壓降。為了抑制此電壓降，介於閒置模式頻率與作用模式頻率之間的喚醒模式頻率施加至功能方塊 120 歷時給定的、所要的或預定的計數時間（例如，在喚醒時段或模式期間）。因

此，功能方塊 120 在不具有由自閒置模式頻率至作用模式頻率的突然改變導致的電壓降的情況下正常操作，且功能方塊 120 的故障可得以抑制及/或防止。

【0074】 圖 8 為根據本發明概念的另一實施例的 SoC 10 的信號的時序圖。

【0075】 請參看圖 8，時脈控制器 100 的操作類似於或實質上類似於圖 7 所說明的實施例中的操作。為了簡潔起見，將僅描述圖 7 及圖 8 所說明的實施例之間的差別。

【0076】 在圖 8 所示的實施例中，模式偵測器 35 的喚醒模式包含多個階段（例如，至少兩個喚醒模式階段），而不是如圖 7 所示僅包含單個喚醒模式狀態。為了便於此描述，圖 8 繪示喚醒模式具有兩個階段，且喚醒模式頻率包含至少兩個喚醒模式頻率（階段）。

【0077】 在功能方塊 120 自閒置狀態轉變至作用狀態之後，歷時給定的、所要的或預定的第一計數時間 Wakeup1，時脈控制器 100 將操作時脈信號 CLKout 的頻率設定為第一喚醒模式頻率。

【0078】 在第一計數時間 Wakeup1 期滿之後，時脈控制器 100 將操作時脈信號 CLKout 的頻率設定為第二喚醒模式頻率歷時給定的、所要的或預定的第二計數時間 Wakeup2。在此實施例中，第一喚醒模式頻率以及第二喚醒模式頻率為介於閒置模式頻率與作用模式頻率之間的頻率，且第一喚醒模式頻率小於第二喚醒模式頻率。可由模式偵測器設定至少兩個不同喚醒模式頻率歷時各別計數時間。

【0079】 關於至少一些實施例，已僅描述兩個喚醒模式階段以及頻

率。然而，實施例不僅限於此等。在其他實施例中，可實施兩個以上喚醒模式階段以及頻率。

【0080】 圖 9 為根據本發明概念的另一實施例的 SoC 10'的方塊圖。SoC 10'類似於 SoC 10。因此，為了簡潔起見，將僅詳細解釋圖 2 及圖 9 所說明的實施例之間的差別。

【0081】 參看圖 9，時脈控制器 100 包含一分頻器控制器 50 以及一分頻器 20。分頻器控制器 50 包含一模式偵測器 55 以及一查找表 (LUT) 53。

【0082】 如同模式偵測器 35，亦可按有限狀態機 (FSM) 的形式來實施模式偵測器 55。在至少一實施例中，模式偵測器 55 監視功能方塊 120 的狀態。基於功能方塊 120 的所監視的狀態，模式偵測器 55 進入多個狀態（例如，閒置模式、至少一喚醒模式以及作用模式）中的一者中。模式偵測器 55 基於所進入的狀態而輸出選擇信號 D。

【0083】 在此實施例中，模式偵測器 55 的操作相同於或實質上相同於圖 2 所說明的模式偵測器 35 的操作。因此，省略模式偵測器 55 的進一步論述。

【0084】 繼續參看圖 9，LUT 53 儲存多個分頻因子。在操作中，LUT 53 回應於來自模式偵測器 55 的選擇信號 D 而輸出分頻因子中的一者。更詳細言的，LUT 53 可在選擇信號 D 指示閒置狀態時輸出閒置模式分頻因子，在選擇信號 D 指示作用狀態時輸出作用模式分頻因子，且在選擇信號 D 指示喚醒狀態時輸出至少一喚醒模式分頻因子。在此實施例中，閒置模式分頻因子、作用模式分頻因子以及至少一喚醒模

式分頻因子可為非 0 的不同數。閒置模式分頻因子可大於喚醒模式分頻因子，且喚醒模式分頻因子可大於作用模式分頻因子。

【0085】 圖 10 為說明根據本發明概念的實施例的控制時脈信號的方法的流程圖。為清楚起見，將關於圖 2 所示的實施例來描述圖 10 所示的方法。然而，圖 10 所示的實施例不限於此實施方案及/或實施例。

【0086】 請參看圖 10，在操作 S10 中，模式偵測器 35 監視功能方塊 120 的狀態。

【0087】 在操作 S11 中，模式偵測器 35 判定功能方塊 120 是否處於閒置狀態。若功能方塊 120 處於閒置狀態，則在操作 S12 中，模式偵測器 35 判定功能方塊 120 是否處於自閒置狀態至作用狀態的轉變的時刻或瞬時。若在操作 S12 中功能方塊 120 並不處於自閒置狀態至作用狀態的轉變的時刻（例如，轉變時間），則在操作 S13 中，模式偵測器 35 進入閒置模式，且輸出指示閒置模式的選擇信號 Sel。

【0088】 在操作 S14 中，時脈控制器 100 以閒置模式分頻因子來對參考時脈信號 CLK_{in} 的頻率分頻。在此實施例中，閒置模式分頻因子為對應於閒置模式的分頻因子。

【0089】 在操作 S15 中，時脈控制器 100 將功能方塊 120 的操作頻率設定為藉由以閒置模式分頻因子來對參考時脈頻率分頻而獲得的閒置模式頻率。接著，在操作 S24 中，時脈控制器 100 將具有閒置模式頻率的時脈信號 CLK_{out} 輸出至功能方塊 120。所述處理程序接著返回至操作 S10，其中，模式偵測器 35 監視功能方塊 120 的狀態。

【0090】 返回至操作 S12，若模式偵測器 35 判定功能方塊 120 處於自

閒置狀態至作用狀態的轉變的時刻，則在操作 S16 中，模式偵測器 35 轉變至喚醒模式，並輸出指示喚醒模式的選擇信號 Sel。

【0091】 在操作 S17 中，時脈控制器 100 初始化計數器（例如，上文參看圖 3 所論述的計數器）。在操作 S18 中，時脈控制器 100 以喚醒模式分頻因子來對參考時脈信號 CLK_{in} 的頻率分頻。在操作 S19 中，時脈控制器 100 將操作頻率設定為藉由以喚醒模式分頻因子來對參考時脈頻率分頻而獲得的喚醒模式頻率。

【0092】 接著，在操作 S20 中，時脈控制器 100 檢查經初始化的計數器（操作 S17）的計數時間是否已逝去。若計數時間尚未逝去，則在操作 S24 中，時脈控制器 100 將具有喚醒模式頻率的操作時脈信號輸出至功能方塊 120。

【0093】 時脈控制器 100 在操作 S24 中提供具有喚醒模式頻率的操作時脈信號 CLK_{out}，直至在操作 S20 中給定的、所要的或預定的計數時間逝去為止。

【0094】 返回至操作 S20，若計數時間已逝去或期滿且在計數時間已逝去或期滿時，在操作 S21 中，模式偵測器 35 進入作用模式。

【0095】 接著，在操作 S22 中，時脈控制器 100 以作用模式分頻因子來對參考時脈信號的頻率分頻。

【0096】 在操作 S23 中，時脈控制器 100 將操作頻率設定為藉由以作用模式分頻因子來對參考時脈信號的頻率分頻而獲得的作用模式頻率。

【0097】 接著，在操作 S24 中，時脈控制器 100 將具有作用模式頻率

的操作時脈信號輸出至功能方塊 120。

【0098】 返回至操作 S11，若功能方塊 120 並不處於閒置狀態，則處理程序進行至操作 S21，且如上文所論述而繼續。

【0099】 在圖 10 所示的至少所述實施例中，甚至在功能方塊 120 根據具有不同操作頻率的時脈信號而操作時，模式偵測器 35 仍連續監視功能方塊 120 的狀態，以使得時脈信號根據功能方塊 120 的當前狀態及/或功能方塊 120 的狀態的轉變而提供至功能方塊 120。

● 【0100】 圖 11 為說明 SoC 的另一實施例的方塊圖。

● 【0101】 請參看圖 11，SoC 10''包含時脈控制器 100'。時脈控制器 100'包含分頻器控制器 30'以及時脈信號多工器 1120。分頻器控制器 30'包含模式偵測器 35。SoC 10''更包含至少一功能方塊 120 以及多個時脈產生器 110a、110b 以及 110c。模式偵測器 35 相同於或實質上相同於圖 2 所示的模式偵測器 35。因此，為了簡潔起見，將省略詳細論述。

● 【0102】 如同圖 2 所示的時脈控制器 100，時脈控制器 100'監視功能方塊 120 的狀態，且根據功能方塊 120 的所監視的狀態而設定時脈信號 CLKout 的操作頻率。時脈控制器 100'將時脈信號 CLKout 輸出至功能方塊 120。

● 【0103】 如上所述，時脈控制器 100'包含分頻器控制器 30'以及時脈信號多工器 1120。

● 【0104】 分頻器控制器 30'監視功能方塊 120 的狀態，且基於功能方塊 120 的所監視的狀態而輸出選擇信號 Sel。時脈信號多工器 1120 基於來自模式偵測器 35 的選擇信號 Sel 而選擇多個時脈信號 CLOCK A、

CLOCK B 以及 CLOCK C 中的一者以作為操作時脈信號 CLKout 而輸出。

【0105】 分頻器控制器 30'基於自功能方塊 120 輸出的狀態信號 State 而監視功能方塊 120 的狀態。

【0106】 在一實施例中，在自功能方塊 120 輸出的狀態信號 State 為高（例如，邏輯高或「1」）時，分頻器控制器 30'判定功能方塊 120 處於作用狀態。另一方面，在自功能方塊 120 輸出的狀態信號為低（例如，邏輯低或「0」）時，分頻器控制器 30'判定功能方塊 120 處於閒置狀態。

【0107】 如上所述，圖 11 所示的 SoC 10''包含多個時脈信號產生器 110a 至 110c。時脈信號產生器 110a 至 110c 中的每一者產生多個時脈信號各別為 CLOCK A、CLOCK B 以及 CLOCK C。在至少此實施例中，多個時脈信號 CLOCK A、CLOCK B 以及 CLOCK C 中的每一者具有對應於閒置模式頻率、作用模式頻率以及喚醒模式頻率中的一者的頻率。閒置模式頻率、作用模式頻率以及喚醒模式頻率相同於上文所論述的閒置模式頻率、作用模式頻率以及喚醒模式頻率。

【0108】 圖 12 為說明圖 1 所示的 SoC 10 的再一實施例的方塊圖。圖 12 所示的類似於圖 2 所示的，但更包含電壓偵測器 31。

【0109】 參看圖 12，分頻器控制器 30''包含暫存器方塊 32、模式偵測器 35'以及選擇器 31。暫存器方塊 32 以及選擇器 31 相同於或實質上相同於圖 2 所示的暫存器方塊 32 以及選擇器 31。因此，為了簡潔起見，將省略此等元件的詳細描述。

【0110】 模式偵測器 35'以相同於或實質上相同於圖 2 的模式偵測器 35 的方式的方式監視功能方塊 120 的狀態，且根據功能方塊 120 的所監視的狀態而輸出選擇信號 Sel。選擇器 31 回應於選擇信號 Sel 而輸出分頻因子 D0 至 Dn-1 中的分頻因子 Div。

【0111】 舉例而言，在模式偵測器 35'判定功能方塊 120 處於閒置狀態時，模式偵測器 35'輸出閒置模式選擇信號 Sel0。選擇器 31 回應於來自模式偵測器 35'的閒置模式選擇信號 Sel0，而輸出自暫存器 Reg0 接收的閒置模式分頻因子 D0。

【0112】 分頻器 20 接著將操作時脈信號 CLKout 的操作頻率設定為藉由以閒置模式分頻因子 D0 對參考頻率分頻而獲得的閒置模式頻率，且將具有閒置模式頻率的時脈信號 CLKout 輸出至功能方塊 120。

【0113】 根據至少一些實施例，在功能方塊 120 自作用狀態轉變至閒置狀態時，操作時脈信號 CLKout 的頻率回應於功能方塊 120 的狀態的改變而自作用模式頻率改變至閒置模式頻率。因此，可在 SoC 10 中減少不必要的電力消耗。

【0114】 在模式偵測器 35'判定功能方塊 120 處於作用狀態時，模式偵測器 35'輸出作用模式選擇信號 Seln-1。選擇器 31 回應於作用模式選擇信號 Seln-1 而輸出自暫存器 Regn-1 接收的作用模式分頻因子 Dn-1。

【0115】 分頻器 20 接著將操作時脈信號 CLKout 的操作頻率設定為藉由以作用模式分頻因子 Dn-1 對參考頻率分頻而獲得的作用模式頻率，且輸出具有作用模式頻率的時脈信號 CLKout。

【0116】 在功能方塊 120 自閒置狀態轉變至作用狀態時，模式偵測器

35'進入喚醒模式，並輸出至少一喚醒模式選擇信號 Selk。選擇器 31 回應於喚醒模式選擇信號 Selk，而輸出自暫存器 Regk 接收的喚醒模式分頻因子 Dk。分頻器 20 將操作時脈 CLKout 的操作頻率設定為藉由以喚醒模式分頻因子 Dk 對參考頻率分頻而獲得的喚醒模式頻率。分頻器 20 接著輸出具有喚醒模式頻率的操作時脈信號 CLKout。

【0117】 仍參看圖 12，分頻器控制器 30"更包含電壓位準偵測器 1231。電壓位準偵測器 1231 監視功能方塊 120 的電壓位準，且在操作時脈 CLKout 的操作頻率設定為至少一喚醒模式頻率中的一者後，在功能方塊 120 的電壓位準穩定時，輸出電壓位準穩定信號。回應於指示功能方塊的電壓位準已穩定的電壓位準穩定信號，模式偵測器 35'轉變至作用模式（或者，轉變至下一喚醒模式階段）且輸出作用模式選擇信號 Sn-1，以將操作頻率設定為作用模式頻率（或者喚醒模式頻率中的另一者）。

【0118】 圖 13 為說明圖 12 所說明的模式偵測器 35'的有限狀態機（FSM）實施方案的實施例的圖式。在圖 13 所示的實施例中，模式偵測器 35'根據功能方塊 120 的當前狀態而輸出選擇信號 Sel 以選擇分頻因子 Div。

【0119】 如同圖 3 所示的實施例，圖 13 所示的 FSM 包含功能方塊 120 的多個（例如，n-2 個）模式（例如，有限模式）作為其狀態。所述模式藉由某些條件而彼此相關。可按硬體、軟體或其組合來實施 FSM。

【0120】 在一實施例中，若功能方塊 120 的初始狀態為作用狀態，則模式偵測器 35'輸出作用模式選擇信號 Seln-1 以選擇作用模式分頻因子

Dn-1。回應於作用模式選擇信號 Seln-1，選擇器 31 選擇暫存器 Regn-1，且將作用模式分頻因子 Dn-1 輸出至分頻器 20。

【0121】 在功能方塊 120 的狀態自作用狀態轉變至閒置狀態時，模式偵測器 35'偵測功能方塊 120 處於閒置狀態且輸出閒置模式選擇信號 Sel0 以選擇閒置模式分頻因子 D0。選擇器 31 回應於閒置模式選擇信號 Sel0 而選擇暫存器 Reg0，且將閒置模式分頻因子 D0 輸出至分頻器 20。

【0122】 在功能方塊 120 自閒置狀態轉變至作用狀態時，模式偵測器 35'偵測到此轉變且進入喚醒模式。在處於喚醒模式時，模式偵測器 35'輸出至少一喚醒模式選擇信號 Selk。選擇器 31 回應於喚醒模式選擇信號 Selk 而選擇暫存器 Regk，且將喚醒模式分頻因子 Dk 輸出至分頻器 20。在此實施例中，至少一喚醒模式選擇信號 Selk 為喚醒模式選擇信號 Sel1 至 Seln-2 中的一者，其中 n 為指示分頻因子的數目的整數，且 n-2 指示喚醒模式中的階段的數目。

【0123】 繼續參看圖 13，喚醒模式可具有一或多個階段 Wakeup1 至 Wakeupn-2。可按給定的、所要的或預定的次序設定喚醒模式階段。可根據使用者的設定或設計處理程序要求而改變所述次序。所述次序可為自閒置模式頻率至作用模式頻率的轉變過程。

【0124】 在此實施例中，模式偵測器 35'進行的喚醒模式階段之間的轉變是由圖 12 所示的電壓位準偵測器 1231 觸發。模式偵測器 35'將喚醒模式頻率（例如，對應於喚醒模式的給定階段）作為操作頻率來應用，直至功能方塊 120 的電壓位準穩定為止。亦即，舉例而言，模式偵測

器 35'允許對應於每一喚醒模式階段的頻率作為操作頻率來應用，直至 SoC 10 的狀態改變（例如，穩定）為止。在模式偵測器 35'轉變至最終喚醒模式階段之後，在功能方塊 120 的電壓位準穩定時，模式偵測器 35'進入作用模式。模式偵測器 35'接著輸出作用模式選擇信號 Seln-1。

【0125】 圖 14 為說明圖 1 所示的 SoC 的另一實施例的方塊圖。圖 14 所示的類似於圖 2 所示的，但時脈控制器 100 包含一操作頻率設定電路 60。

【0126】 請參看圖 14，時脈控制器 100 包含一模式偵測器電路 35 以及一操作頻率設定電路 60。模式偵測器電路 35 偵測功能方塊 120 的操作狀態的改變，且基於操作狀態的所偵測的改變而產生選擇信號。操作頻率設定電路 60 基於來自模式偵測器電路的選擇信號而設定功能方塊的操作頻率。

【0127】 若選擇信號 SEL 指示自作用操作狀態至非作用操作狀態的改變，則操作頻率設定電路 60 降低功能方塊的操作頻率，所降低的操作頻率大於零。若選擇信號 SEL 指示自非作用操作狀態至作用操作狀態的改變，則操作頻率設定電路 60 提高功能方塊的操作頻率。

【0128】 在另一實施例中，若選擇信號 SEL 指示自非作用操作狀態至作用操作狀態的改變，則操作頻率設定電路 60 將功能方塊 120 的操作頻率自第一頻率提高至第二頻率，且在功能方塊 120 的操作狀態自非作用操作狀態至作用操作狀態的改變之後的第一時段期滿之後，將操作頻率自第二頻率提高至第三頻率。在功能方塊的操作狀態自非作用操作狀態至作用操作狀態的改變之後的第二時段期滿之後，操作頻率

設定電路 60 將操作頻率自第三頻率提高至第四頻率。

【0129】 操作頻率設定電路 60 包括一分頻器電路 63、一選擇電路 61 以及一暫存器方塊 62。分頻器電路 63、選擇電路 61 以及暫存器方塊 62 相同於或實質上相同於圖 2 所示的相應元件。因此，爲了簡潔起見，將省略此等元件的詳細描述。

【0130】 圖 15 爲說明圖 1 所示的 SoC 的再一實施例的方塊圖。圖 15 所示的類似於圖 14 所示的，但操作頻率設定電路 60 包含一查找表 71。

● 【0131】 參看圖 15，查找表 71 儲存多個分頻因子，且回應於來自模式偵測器電路 55 的選擇信號 D，並輸出多個分頻因子 Div 中的所選擇者。模式偵測器電路 55 以及分頻器電路 72 相同於或實質上相同於圖 2 所示的相應元件。因此，爲了簡潔起見，將省略此等元件的詳細描述。

● 【0132】 圖 16 爲根據本發明概念的實施例的包含 SoC 200 的半導體系統 1000 的方塊圖。

● 【0133】 參看圖 16，半導體系統 1000 可實施爲手持型裝置，諸如，蜂巢式電話、智慧型電話、平板型電腦、個人數位助理（personal digital assistant；PDA）、企業數位助理（enterprise digital assistant；EDA）、數位靜態相機、數位視訊攝影機、攜帶型多媒體播放器（portable multimedia player；PMP）、個人導航裝置或攜帶型導航裝置（personal navigation device 或 portable navigation device；PND）、手持型遊戲控制臺（handheld game console）、電子書（e-book）或其類似者。

【0134】 半導體系統 1000 包含 SoC 200、一振盪器 210、一外部記憶

體 220 以及一顯示裝置 230。SoC 200 可為應用處理器且對應於根據如本文所述的實施例的 SoC。應用處理器可控制半導體系統 1000 的總體操作。

【0135】 SoC 200 可包含一時脈控制器 100、一時脈產生器 110、一中央處理單元（central processing unit；CPU）120、一圖形處理單元（graphics processing unit；GPU）125、一液晶顯示器（liquid crystal display；LCD）控制器 130、一唯讀記憶體（read only memory；ROM）140、一隨機存取記憶體（random access memory；RAM）160、一記憶體控制器 150 以及一匯流排。SoC 200 亦可包含其他元件，諸如，電源管理單元、電視（TV）處理器等。功能方塊可意指 CPU 120、GPU 125、記憶體控制器 150 或周邊電路控制單元（未圖示）。

【0136】 CPU 120 可處理或執行儲存於記憶體 150 或 220 中的程式及/或資料。舉例而言，CPU 120 可回應於自時脈控制器 100 輸出的操作時脈信號而處理或執行程式及/或資料。

【0137】 CPU 120 可由多核心處理器實施。多核心處理器為具有兩個或兩個以上獨立的實際處理器（稱為核心）的單個計算組件。所述處理器中的每一者可讀取且執行程式指令。多核心處理器可每次驅動多個加速器，也因此多核心處理器的資料處理系統可執行多重加速。

【0138】 GPU 125 可藉由讀取且執行與圖形處理相關的程式指令而降低 CPU 120 的負載。GPU 125 經由記憶體介面（未圖示）而自記憶體 220 接收資料且經由記憶體介面而將經處理的資料傳輸至記憶體 220。GPU 125 可回應於自時脈控制器 100 輸出的操作時脈信號而處理

或執行程式及/或資料。

【0139】 必要時，儲存於記憶體 220 中的程式及/或資料可載入至 CPU 120 或 GPU 125。

【0140】 ROM 140 可儲存永久程式及/或資料。ROM 140 可實施為可抹除可程式化 ROM(EPROM)或電可抹除可程式化 ROM(EEPROM)。

【0141】 RAM 160 可暫時儲存程式、資料及/或指令。儲存於記憶體 220 中的程式及/或資料可根據 CPU 120 或儲存於 ROM 140 中的開機碼 (booting code) 的控制而暫時儲存於 RAM 160 中。RAM 160 可由動態 RAM (DRAM) 及/或靜態 RAM (SRAM) 。

【0142】 記憶體控制器 150 與外部記憶體 220 介接。記憶體控制器 150 控制外部記憶體 220 的總體操作且控制主機與外部記憶體 220 之間的資料通信。記憶體控制器 150 可控制外部記憶體 220 以根據主機的請求而寫入或讀取資料。主機可為主裝置，諸如，CPU 120 或 LCD 控制器 130。

【0143】 外部記憶體 220 為用於儲存資料的儲存器，且可儲存作業系統 (OS) 以及各種種類的程式及資料。外部記憶體 220 可由 DRAM 實施，但本發明概念不限於此等實施例。外部記憶體 220 可由非揮發性記憶體實施，諸如，快閃記憶體、相變 RAM (PRAM)、磁阻性 RAM (MRAM)、電阻性 RAM (ReRAM)、鐵電 RAM (FeRAM) 等。在其他實施例中，外部記憶體 220 可嵌入於 SoC 200 中。

【0144】 SoC 200 的元件可經由匯流排而彼此通信。

【0145】 顯示裝置 230 可顯示載入至功能方塊 120 的多媒體。根據至

少此實施例，顯示裝置 230 為 LCD 裝置。然而，本發明概念不限於此實施例。在至少一些其他實施例中，顯示裝置 230 可為發光二極體(light emitting diode；LED)顯示裝置、有機 LED (OLED)顯示器或其他類型的顯示裝置的一。

【0146】 顯示裝置控制器 130 控制顯示裝置 230 的操作。

【0147】 圖 17 為根據本發明概念的實施例的包含圖 1 所說明的 SoC 10 的半導體系統 400 的方塊圖。雖然半導體系統 400 在圖 17 中繪示為包含 SoC 10，但半導體系統 400 可包含一或多個根據本文所述的實施例中的任一者的 SoC。

【0148】 請參看圖 17，半導體系統 400 包含圖 1 所說明的 SoC 10、天線 401、無線電收發器 403、輸入裝置 405 以及顯示器 407。

【0149】 無線電收發器 403 經由天線 401 而傳輸及接收無線電信號。無線電收發器 403 可將經由天線 401 而接收的無線電信號轉換為可由 SoC 10 處理的信號。因此，SoC 10 可處理自無線電收發器 403 輸出的信號且將經處理的信號傳輸至顯示器 407。此外，無線電收發器 403 亦可將自 SoC 10 輸出的信號轉換為無線電信號，並經由天線 401 而將無線電信號輸出至外部裝置。

【0150】 輸入裝置 405 使用於控制 SoC 10 的操作的控制信號或待由 SoC 10 處理的資料能夠輸入至半導體系統 400。輸入裝置 405 可由諸如觸摸板或電腦滑鼠的指標裝置、小鍵盤或鍵盤實施。

【0151】 圖 18 為根據本發明概念的另一實施例的包含圖 1 所說明的 SoC 10 的電腦系統 500 的方塊圖。電腦系統 500 可實施為個人電腦、

平板型 PC、上網本（netbook）、電子閱讀器（e-reader）、PDA、攜帶型多媒體播放器（PMP）、MP3 播放器、MP4 播放器等。雖然電腦系統 500 在圖 18 中繪示為包含 SoC 10，但電腦系統 500 可包含一或多個根據本文所述的實施例中的任一者的 SoC。

【0152】 電腦系統 500 包含 SoC 10、記憶體裝置 501、用於控制記憶體裝置 501 的資料處理操作的記憶體控制器 502、顯示器 503 以及輸入裝置 504。

【0153】 SoC 10 可根據經由輸入裝置 504 輸入的資料，並透過顯示器 503 而顯示儲存於記憶體裝置 501 中的資料。輸入裝置 504 可由諸如觸摸板或電腦滑鼠的指標裝置、小鍵盤或鍵盤實施。

【0154】 SoC 10 亦可控制電腦系統 500 的總體操作以及記憶體控制器 502 的操作。可控制記憶體裝置 501 的操作的記憶體控制器 502 可實施為 SoC 10 的一部分或實施為獨立晶片。

【0155】 圖 19 為根據本發明概念的另一實施例的包含圖 1 所說明的 SoC 10 的電腦系統 600 的方塊圖。電腦系統 600 可實施為數位相機的影像處理器、配備有數位相機的蜂巢式電話、配備有數位相機的智慧型電話、配備有數位相機的平板型 PC 或其類似者。雖然電腦系統 600 在圖 19 中繪示為包含 SoC 10，但電腦系統 600 可包含一或多個根據本文所述的實施例中的任一者的 SoC。

【0156】 電腦系統 600 包含 SoC 10、記憶體裝置 601 以及記憶體控制器 602，記憶體控制器 602 用於控制記憶體裝置 601 的資料處理操作，諸如，程式化操作、抹除操作以及讀取操作。電腦系統 600 更包含影

像感測器 603 以及顯示器 604。

【0157】 電腦系統 600 中所包含的影像感測器 603 將光學影像轉換為數位信號，並將數位信號輸出至 SoC 10 或記憶體控制器 602。數位信號可由 SoC 10 控制以經由顯示器 604 而顯示或經由記憶體控制器 602 而儲存於記憶體裝置 601 中。

【0158】 儲存於記憶體裝置 601 中的資料可根據 SoC 10 或記憶體控制器 602 的控制而經由顯示器 604 顯示。可控制記憶體裝置 601 的操作的記憶體控制器 602 可實施為 SoC 10 的一部分或實施為獨立晶片。

【0159】 圖 20 為根據本發明概念的再一實施例的包含圖 1 所說明的 SoC 10 的記憶體系統 700 的方塊圖。記憶體系統 700 可實施為資料儲存系統，諸如，固態磁碟（SSD）。雖然圖 20 所示的記憶體系統 700 包含 SoC 10，但記憶體系統 700 可包含一或多個根據本文所述的實施例中的任一者的 SoC。

【0160】 記憶體系統 700 包含多個記憶體裝置 701、用於控制記憶體裝置 701 的資料處理操作的記憶體控制器 702、揮發性記憶體裝置 703（諸如，動態隨機存取記憶體（DRAM））以及 SoC 10，SoC 10 控制在記憶體控制器 702 與主機 704 之間傳送的資料以儲存於揮發性記憶體裝置 703 中。

【0161】 如上所述，本發明概念的實施例亦可實現為儲存於電腦可讀媒體上的電腦可讀碼。電腦可讀記錄媒體可為任何資料儲存裝置，其能夠儲存作為可在之後由電腦系統讀取的程式的資料。電腦可讀記錄媒體的包含唯讀記憶體（ROM）、隨機存取記憶體（RAM）、CD-ROM、

磁帶、軟碟以及光學資料儲存裝置。電腦可讀媒體亦可分散在網絡耦接的電腦系統上，以使得電腦可讀碼並以分散式方式儲存且執行。此外，用以實現本發明概念的功能程式、碼以及碼段可容易由程式設計師解譯。

【0162】 圖 21 為繪示在未考慮或考量功能方塊 120 的狀態的情況下將操作時脈信號施加至功能方塊 120 時的電流以及電壓的圖表。圖 22 為繪示在考慮（考量）功能方塊 120 的狀態的情況下，將操作時脈信號施加至功能方塊 120 時的電流以及電壓的圖表。

【0163】 請參看圖 21，在未考慮功能方塊 120 的狀態的情況下將操作時脈信號施加至功能方塊 120 時，發生電壓降 A。然而，如圖 22 所示，在功能方塊 120 自閒置狀態轉變至作用狀態的情況下將具有第三頻率的時脈信號施加至功能方塊 120 時，電壓 V 逐漸施加至功能方塊 120，也因此與電壓降 A 相比，電壓降 B 降低。

【0164】 在未考慮功能方塊 120 的狀態的情況下，將操作時脈信號施加至功能方塊 120 時，具有遠大於閒置狀態頻率的作用狀態頻率的時脈信號突然施加至功能方塊 120，且電流 I 的斜率提高（例如，迅速提高），如圖 21 所示。然而，在功能方塊 120 自閒置狀態轉變至作用狀態之後，將具有喚醒狀態頻率的時脈信號施加至功能方塊 120 時，電流 I 逐漸供應至功能方塊 120，也因此電流 I 的斜率相對適度地或緩慢地提高，如圖 22 所示。因此，功能方塊 120 在不具有由相對大的電壓降 A 導致的故障及/或電流 I 的斜率的相對迅速的提高的情況下正常操作。

【0165】 在控制 SoC 的時脈信號的方法、使用所述方法的 SoC 以及包含所述 SoC 的半導體系統的至少一些實施例中，施加至多個功能方塊中的每一者的操作時脈信號根據每一功能方塊的狀態而獨立地受到控制，以使得不必要的電力消耗減少。此外，抑制及/或防止了可能在功能方塊自閒置狀態轉變至作用狀態時發生的故障。

【0166】 儘管已參考本發明概念的實施例特定地繪示且描述了本發明概念，但一般熟習此項技術者將理解，在不脫離如由隨附申請專利範圍界定的本發明概念的精神以及範疇的情況下，可對本發明概念進行形式以及細節上的各種改變。

【符號說明】

【0167】

10：系統晶片（SoC）

10'：SoC

10''：SoC

20：分頻器

30：分頻器控制器

30'：分頻器控制器

30''：分頻器控制器

31：選擇器

32：暫存器方塊

35：模式偵測器

- 35'：模式偵測器
- 41：選擇器
- 45：模式偵測器
- 50：分頻器控制器
- 53：查找表（LUT）
- 55：模式偵測器
- 60：操作頻率設定電路
- 61：選擇電路
- 62：暫存器方塊
- 63：分頻器電路
- 71：查找表
- 72：分頻器電路
- 100：時脈控制器
- 100'：時脈控制器
- 110：時脈產生器
- 110a：時脈產生器
- 110b：時脈產生器
- 110c：時脈產生器
- 120：功能方塊/中央處理單元（CPU）
- 125：圖形處理單元（GPU）
- 130：液晶顯示器（LCD）控制器
- 140：唯讀記憶體（ROM）

- 150：記憶體控制器
- 160：隨機存取記憶體（RAM）
- 200：SoC
- 210：振盪器
- 220：外部記憶體
- 230：顯示裝置
- 400：半導體系統
- 401：天線
- 403：無線電收發器
- 405：輸入裝置
- 407：顯示器
- 500：電腦系統
- 501：記憶體裝置
- 502：記憶體控制器
- 503：顯示器
- 504：輸入裝置
- 600：電腦系統
- 601：記憶體裝置
- 602：記憶體控制器
- 603：影像感測器
- 604：顯示器
- 700：記憶體系統

701：記憶體裝置

702：記憶體控制器

703：揮發性記憶體裝置

704：主機

1000：半導體系統

1120：時脈信號多工器

1231：電壓位準偵測器

A：電壓降

B：電壓降

CLKin：參考時脈信號

CLKout：操作時脈信號

CLOCK A：時脈信號

CLOCK B：時脈信號

CLOCK C：時脈信號

Counter1：計數時間

Counter2：計數時間

Counter-2：計數時間

D：選擇信號

D0：分頻因子

D1：分頻因子

Dn-1：分頻因子

Div：分頻因子

Sel：選擇信號

Sel0：第一選擇信號/閒置模式選擇信號

Sel1：喚醒模式選擇信號

Sel2：喚醒模式選擇信號

Seln-2：喚醒模式選擇信號

Seln-1：第二選擇信號

State：狀態信號

R0：閒置模式分頻因子

R1：喚醒模式分頻因子

R2：作用模式分頻因子

Reg0：暫存器

Reg1：暫存器

Reg2：暫存器

Regn-1：暫存器

Wakeup1：喚醒模式階段/第一計數時間

Wakeup2：喚醒模式階段/第二計數時間

Wakeupn-2：喚醒模式階段

申請專利範圍

1. 一種操作系統晶片的方法，所述系統晶片包括至少一功能方塊，所述方法包括：

基於所述至少一功能方塊的一操作狀態，自一作用狀態至一閒置狀態的改變，而降低所述至少一功能方塊的一操作頻率，所述降低的操作頻率大於零；

反應於自所述閒置狀態至所述作用狀態的所述至少一功能方塊的所述操作狀態的變化以提高所述至少一功能方塊的所述操作頻率，將所述至少一功能方塊的所述操作頻率從一閒置模式操作頻率提高至一喚醒模式操作頻率，而後在所述至少一功能方塊的所述操作狀態從所述閒置狀態改變至所述作用狀態之後，反應於一第一時間期間期滿以將所述至少一功能方塊的所述操作頻率從所述喚醒模式操作頻率提高至一作用模式操作頻率。

2. 如申請專利範圍第 1 項所述操作系統晶片方法，其中所述降低的操作頻率包括：

根據所述至少一功能方塊的所述閒置狀態的一分頻因子，以分頻所述系統晶片的一參考時脈的頻率，其中

所述至少一功能方塊的所述操作頻率降低至所述分頻頻率。

3. 如申請專利範圍第 1 項所述操作系統晶片方法，更包括：

將所述至少一功能方塊的所述操作頻率設定為一作用模式操作頻率，所述作用模式操作頻率為所述至少一功能方塊的所述作

105-07-25

用狀態的一第一時脈頻率，其中

所述至少一功能方塊的所述操作頻率，自所述作用模式操作頻率降低至一閒置模式操作頻率，所述閒置模式操作頻率為所述至少一功能方塊的所述閒置狀態的一第二時脈頻率。

4. 如申請專利範圍第 1 項所述操作系統晶片方法，更包括：

回應於所述至少一功能方塊的所述操作狀態，自所述閒置狀態至所述作用狀態的改變，而提高所述至少一功能方塊的所述操作頻率。

5. 一種操作系統晶片的方法，所述系統晶片包括一功能方塊，所述方法包括：

偵測所述功能方塊的一操作狀態，自一作用狀態至一閒置狀態的一第一改變；

回應於所述偵測的第一改變，而降低所述功能方塊的所述操作頻率，所述降低的操作頻率大於零；

偵測所述功能方塊的所述操作狀態，自所述閒置狀態至所述作用狀態的一第二改變；

回應於自所述閒置狀態至所述作用狀態的所述偵測的第二改變，而將所述功能方塊的所述操作頻率從一閒置模式操作頻率提高至一喚醒模式操作頻率；以及

回應於所述偵測的第二改變之後第一時間期間期滿，而將所述功能方塊的操作頻率從所述喚醒模式操作頻率提高至一作用模式操作頻率。

105-07-25

6. 一種系統晶片，包括：

一時脈控制器，用以基於至少一功能方塊的一操作狀態，自一作用狀態至一閒置狀態的改變，而降低所述至少一功能方塊的一操作頻率，所述降低的操作頻率大於零，

回應於所述至少一功能方塊的所述操作狀態從所述閒置狀態至所述作用狀態的改變，而將所述至少一功能方塊的所述操作頻率從一閒置模式操作頻率提高至一喚醒模式操作頻率，以及

回應於所述至少一功能方塊的所述操作狀態從所述閒置狀態改變至所述作用狀態之後第一時間期間期滿，而將所述至少一功能方塊的所述操作頻率從所述喚醒模式操作頻率提高至一作用模式操作頻率。

7. 如申請專利範圍第 6 項所述的系統晶片，其中所述時脈控制器包括：

一分頻器電路，其經組態以根據與所述至少一功能方塊的所述閒置狀態相關聯的分頻因子，來對所述系統晶片的參考時脈的頻率分頻，以設定所述至少一功能方塊的所述操作頻率。

8. 如申請專利範圍第 7 項所述的系統晶片，其中所述時脈控制器經進一步組態以回應於所述至少一功能方塊的所述操作狀態自所述閒置狀態至所述作用狀態的改變，而提高所述至少一功能方塊的所述操作頻率。

9. 如申請專利範圍第 8 項所述的系統晶片，其中所述操作頻率提高至一喚醒模式操作頻率，所述喚醒模式操作頻率為與所述

105-07-25

作用狀態相關聯的操作頻率，且其中所述時脈控制器經進一步組態以回應於在所述至少一功能方塊的所述操作狀態自所述閒置狀態改變至所述作用狀態之後的一第一時段期滿，而將所述至少一功能方塊的所述操作頻率自所述喚醒模式操作頻率提高至一作用模式操作頻率。

10. 如申請專利範圍第 6 項所述的系統晶片，其中所述時脈控制器包括：

一模式偵測器，其經組態以偵測所述至少一功能方塊的所述操作狀態；以及

一選擇電路，其經組態以基於所述至少一功能方塊的所述所偵測的操作狀態而選擇多個分頻因子中的一者，其中

所述時脈控制器經進一步組態以基於所述所選擇的分頻因子而設定所述功能方塊的所述操作頻率。

11. 如申請專利範圍第 10 項所述的系統晶片，其中所述模式偵測器經進一步組態以基於所述至少一功能方塊的所述所偵測的操作狀態而產生一選擇信號，且其中所述選擇電路經進一步組態以基於所述選擇信號而選擇所述多個分頻因子的其中之一。

12. 如申請專利範圍第 10 項所述的系統晶片，更包括：

一暫存器電路，其經組態以儲存所述多個分頻因子，其中所述選擇電路經組態以自所述暫存器電路選擇所述多個分頻因子的其中之一。

13. 如申請專利範圍第 12 項所述的系統晶片，其中所述時脈

控制器包括：

一分頻器電路，其經組態以基於所述所選擇的分頻因子而對參考時脈的頻率分頻，以設定所述功能方塊的所述操作頻率。

14. 如申請專利範圍第 12 項所述的系統晶片，其中所述模式偵測器經進一步組態以基於所述功能方塊的所述所偵測的操作狀態而產生一選擇信號，且其中所述選擇電路經進一步組態以基於所述選擇信號而自所述暫存器電路選擇所述多個分頻因子的其中之一。

15. 如申請專利範圍第 6 項所述的系統晶片，更包括：

一模式偵測器，其經組態以偵測所述至少一功能方塊的所述操作狀態；以及

一查找表，其經組態以儲存多個分頻因子，所述查找表經進一步組態以基於所述所偵測的操作狀態而輸出所述多個分頻因子的其中之一，其中

所述時脈控制器經進一步組態以基於所述所輸出的分頻因子而設定所述至少一功能方塊的所述操作頻率。

16. 一種系統晶片，包括：

一模式偵測器電路，其經組態以偵測一功能方塊的一操作狀態的改變，所述模式偵測器電路經進一步組態以基於所述操作狀態的所述所偵測的改變而產生一選擇信號；以及

一操作頻率設定電路，其經組態以基於來自所述模式偵測器電路的所述選擇信號來設定所述功能方塊的操作頻率，其中

105-07-25

所述操作頻率設定電路經組態以在所述選擇信號指示自一作用操作狀態至一閒置操作狀態的改變的情況下，降低所述功能方塊的所述操作頻率，所述所降低的操作頻率大於零；

所述操作頻率設定電路經組態以在所述選擇信號指示自所述閒置操作狀態至所述作用操作狀態的改變的情況下將所述功能方塊的所述操作頻率從一閒置模式操作頻率提高至一第一喚醒模式操作頻率，以及

所述操作頻率設定電路經組態以回應於將所述功能方塊的操作狀態從所述閒置狀態改變至所述作用狀態之後第一時間期間期滿，而將所述功能方塊的所述操作頻率從所述喚醒模式操作頻率提高至一作用模式操作頻率。

17. 如申請專利範圍第 16 項所述的系統晶片，其中若所述選擇信號指示自所述閒置操作狀態至所述作用操作狀態的所述改變，則所述操作頻率設定電路經組態以將所述功能方塊的所述操作頻率自一第一頻率提高至一第二頻率，且在所述功能方塊的所述操作狀態自所述閒置操作狀態至所述作用操作狀態的所述改變之後的第一時段期滿之後，將所述操作頻率自所述第二頻率提高至一第三頻率。

18. 如申請專利範圍第 17 項所述的系統晶片，其中所述操作頻率設定電路經進一步組態以在所述功能方塊的所述操作狀態自所述閒置操作狀態至所述作用操作狀態的所述改變之後的一第二時段期滿之後，將所述操作頻率自所述第三頻率提高至一第四頻

105-07-25

率。

19. 如申請專利範圍第 16 項所述的系統晶片，其中所述操作頻率設定電路包括：

一分頻器電路，其經組態以根據與所述功能方塊的所述操作狀態相關聯的分頻因子來對所述系統晶片的參考時脈的頻率分頻，以設定所述功能方塊的所述操作頻率。

20. 如申請專利範圍第 16 項所述的系統晶片，其中所述操作頻率設定電路包括：

一選擇電路，其經組態以基於所述選擇信號而選擇多個分頻因子的其中之一；且其中

所述操作頻率設定電路經組態以基於所述所選擇的分頻因子而設定所述功能方塊的所述操作頻率。

21. 如申請專利範圍第 20 項所述的系統晶片，其中所述操作頻率設定電路更包括：

一分頻器電路，其經組態以基於所述所選擇的分頻因子而對一參考時脈的頻率分頻，以設定所述功能方塊的所述操作頻率。

22. 如申請專利範圍第 20 項所述的系統晶片，其中所述操作頻率設定電路更包括：

一暫存器電路，其經組態以儲存所述多個分頻因子，其中所述選擇電路經組態以自所述暫存器電路選擇所述多個分頻因子的其中之一。

23. 如申請專利範圍第 16 項所述的系統晶片，更包括：

105-07-25

一查找表，其經組態以儲存多個分頻因子，所述查找表經進一步組態以回應於所述選擇信號而輸出所述多個分頻因子中的所選擇者，其中

所述操作頻率設定電路經組態以基於所述所選擇的分頻因子而設定所述功能方塊的所述操作頻率。

24. 如申請專利範圍第 23 項所述的系統晶片，其中所述操作頻率設定電路更包括：

一分頻器電路，其經組態以基於所述所選擇的分頻因子而對一參考時脈的頻率分頻，以設定所述功能方塊的所述操作頻率。

圖式

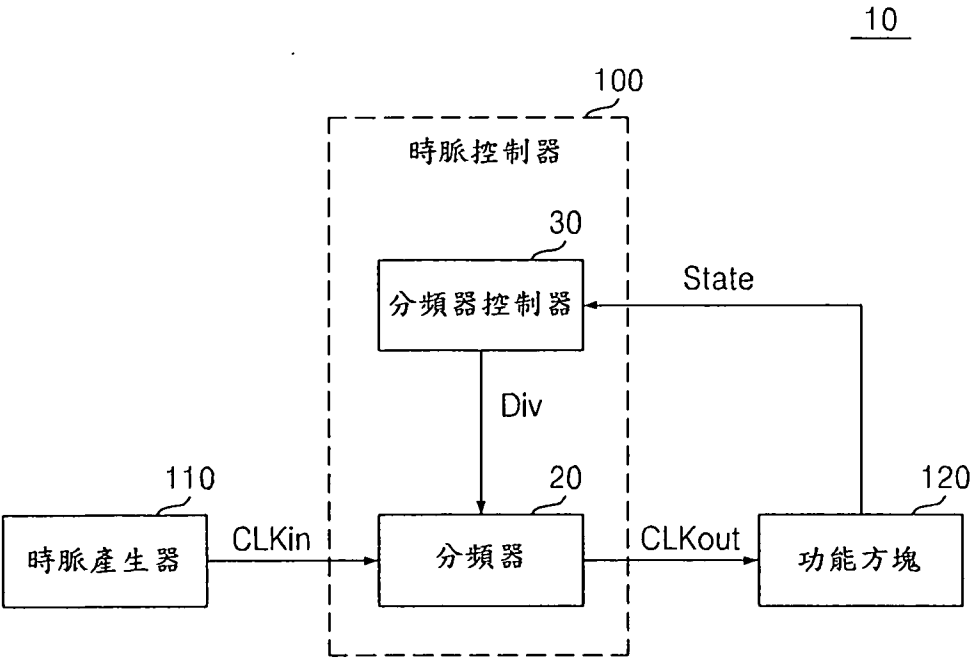


圖 1

10

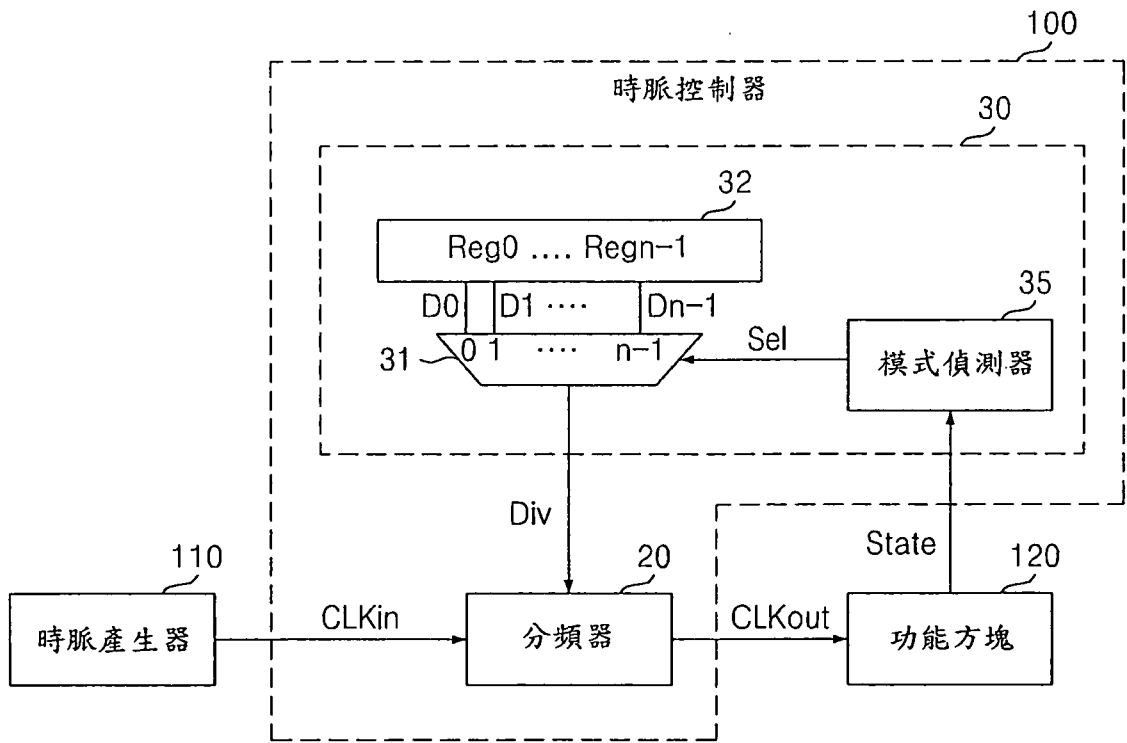


圖 2

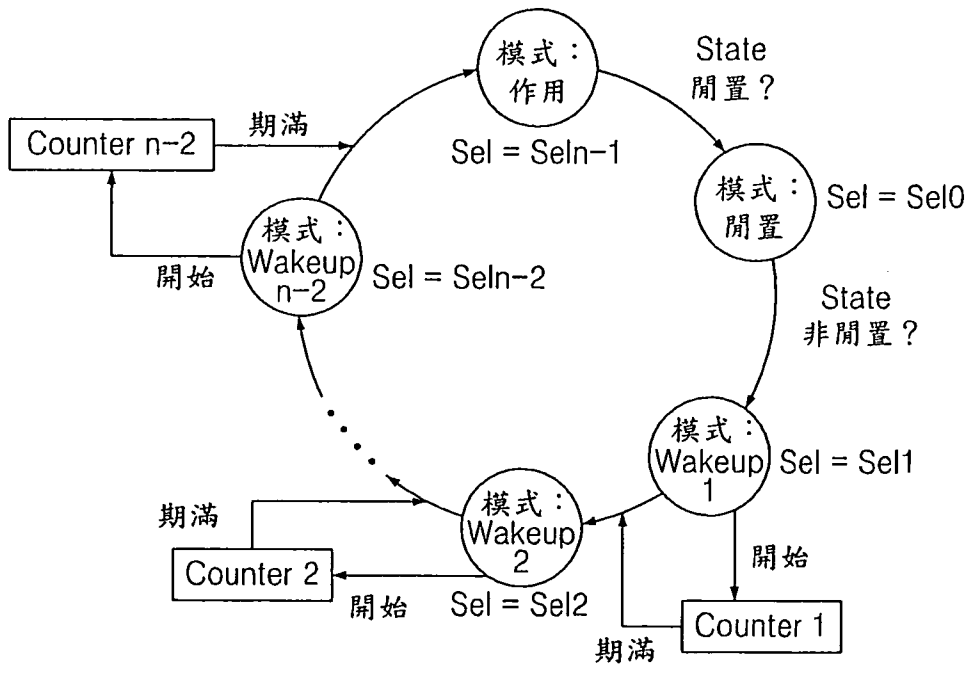


圖 3

10

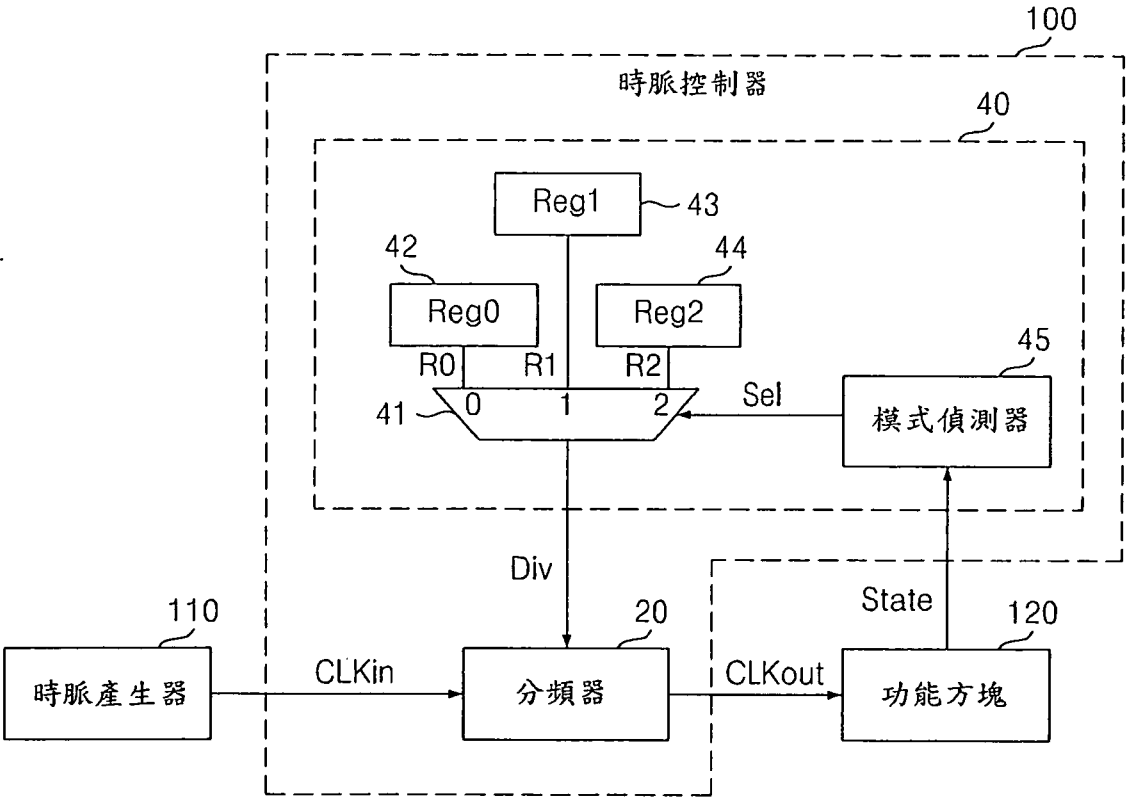


圖 4

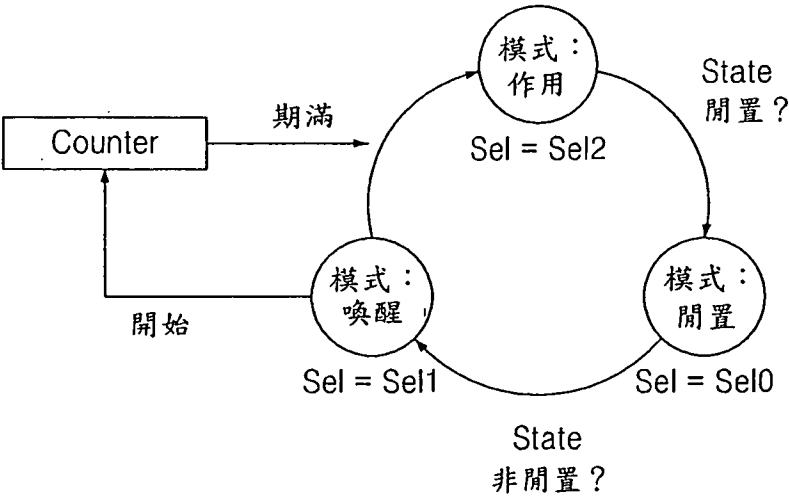


圖 5

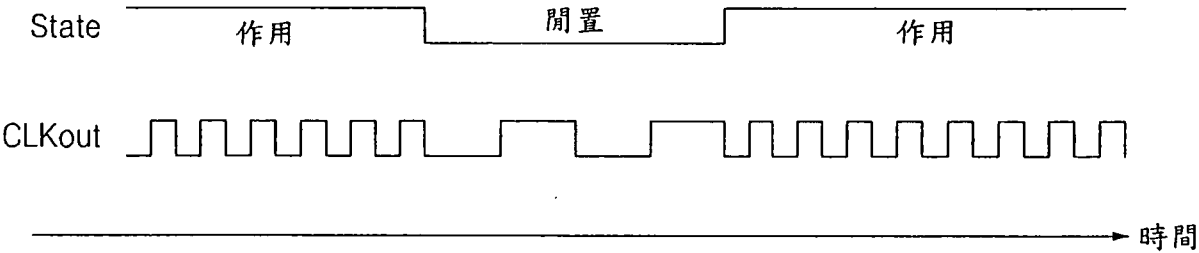


圖 6

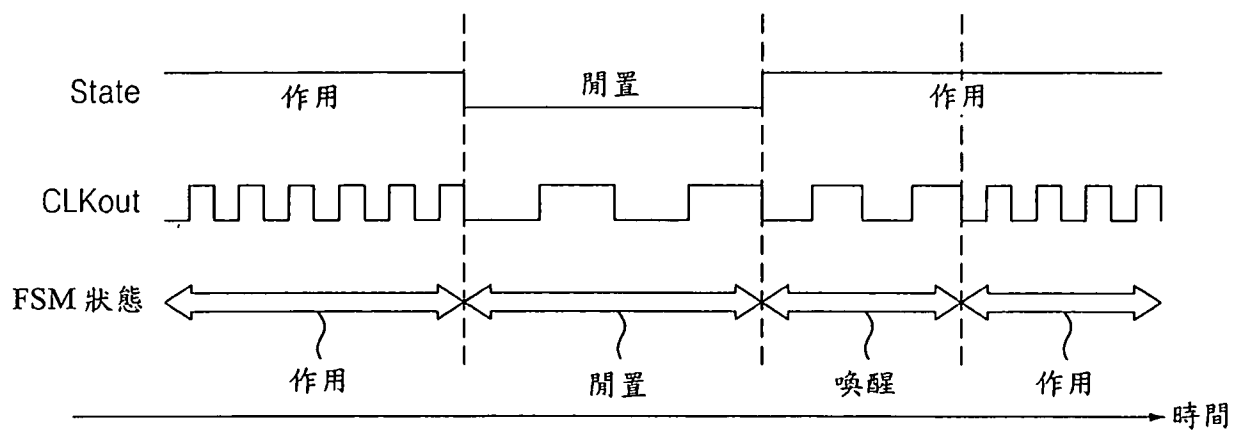


圖 7

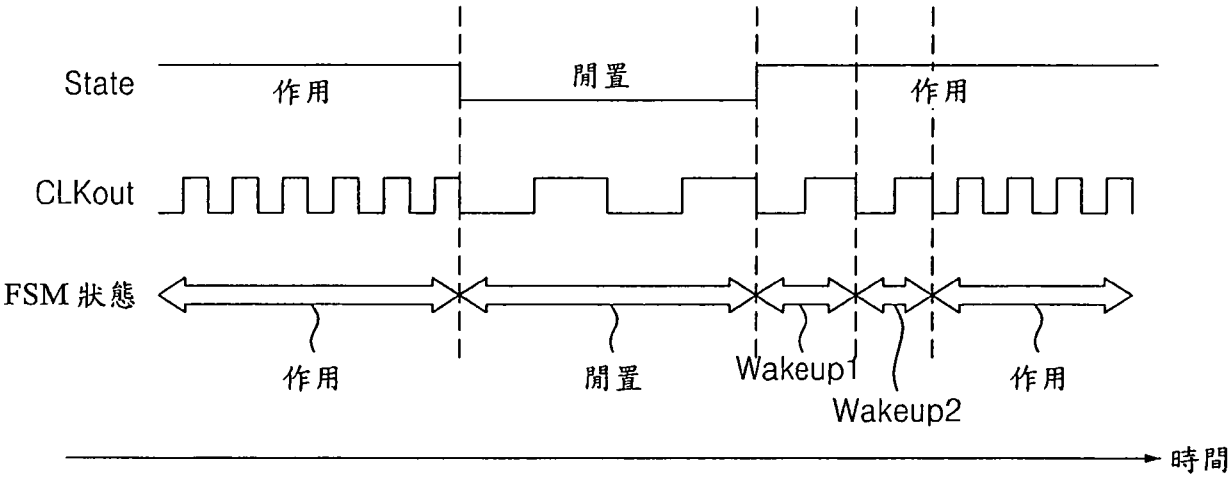


圖 8

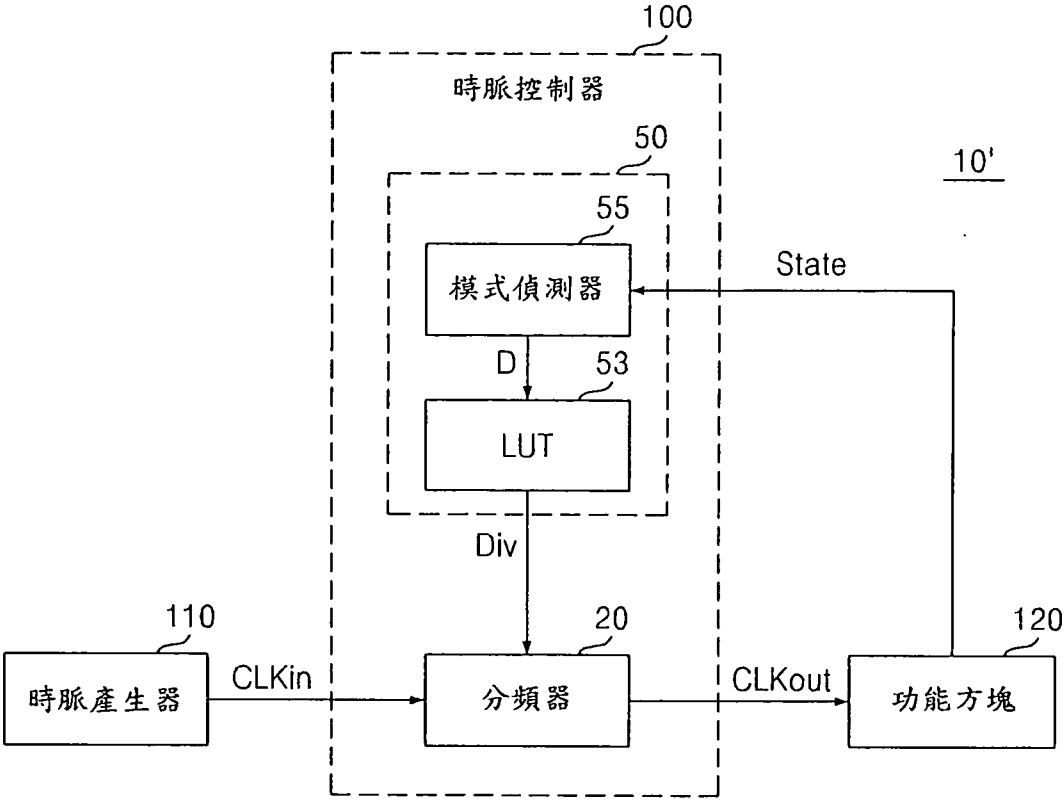


圖 9

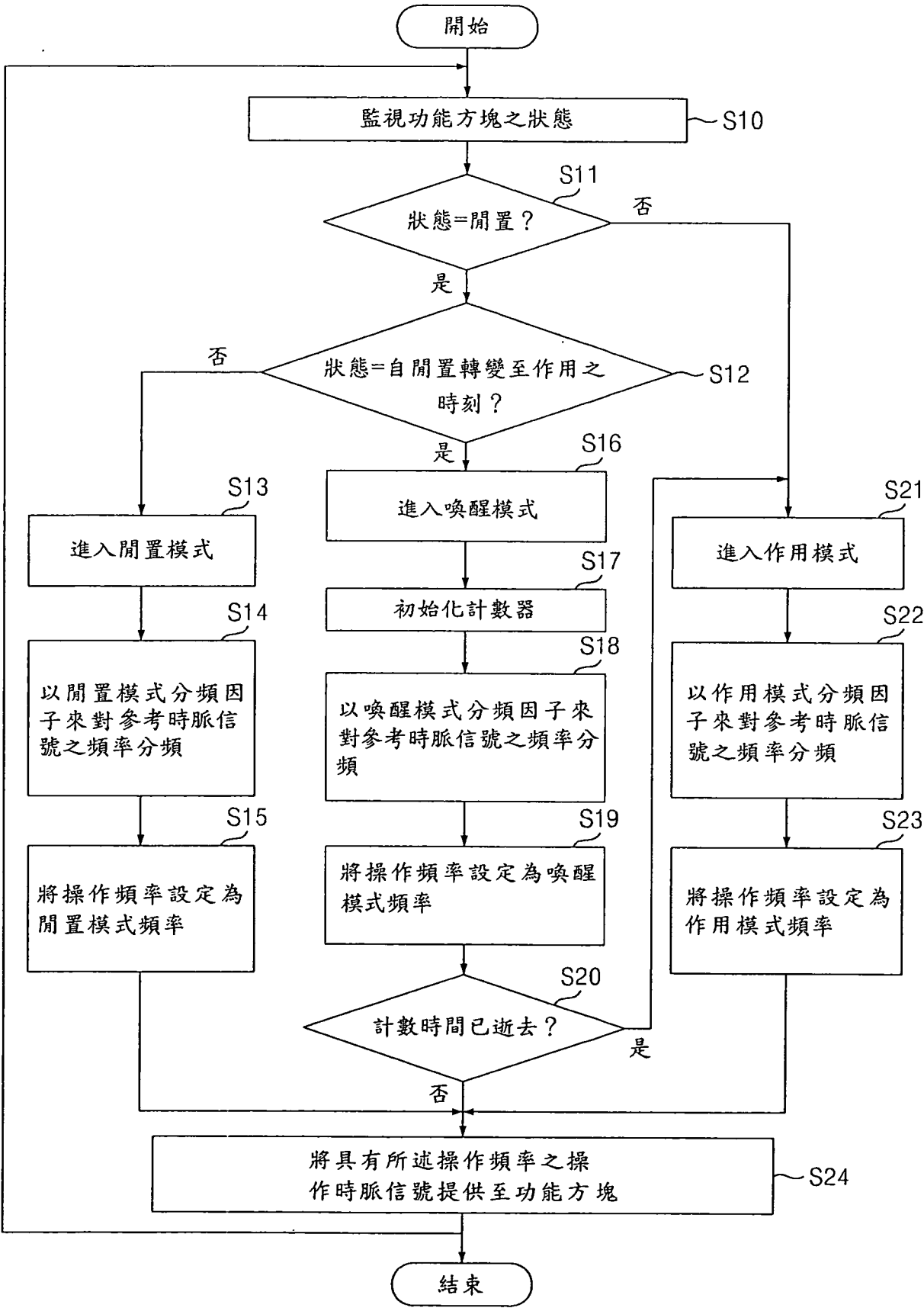


圖 10

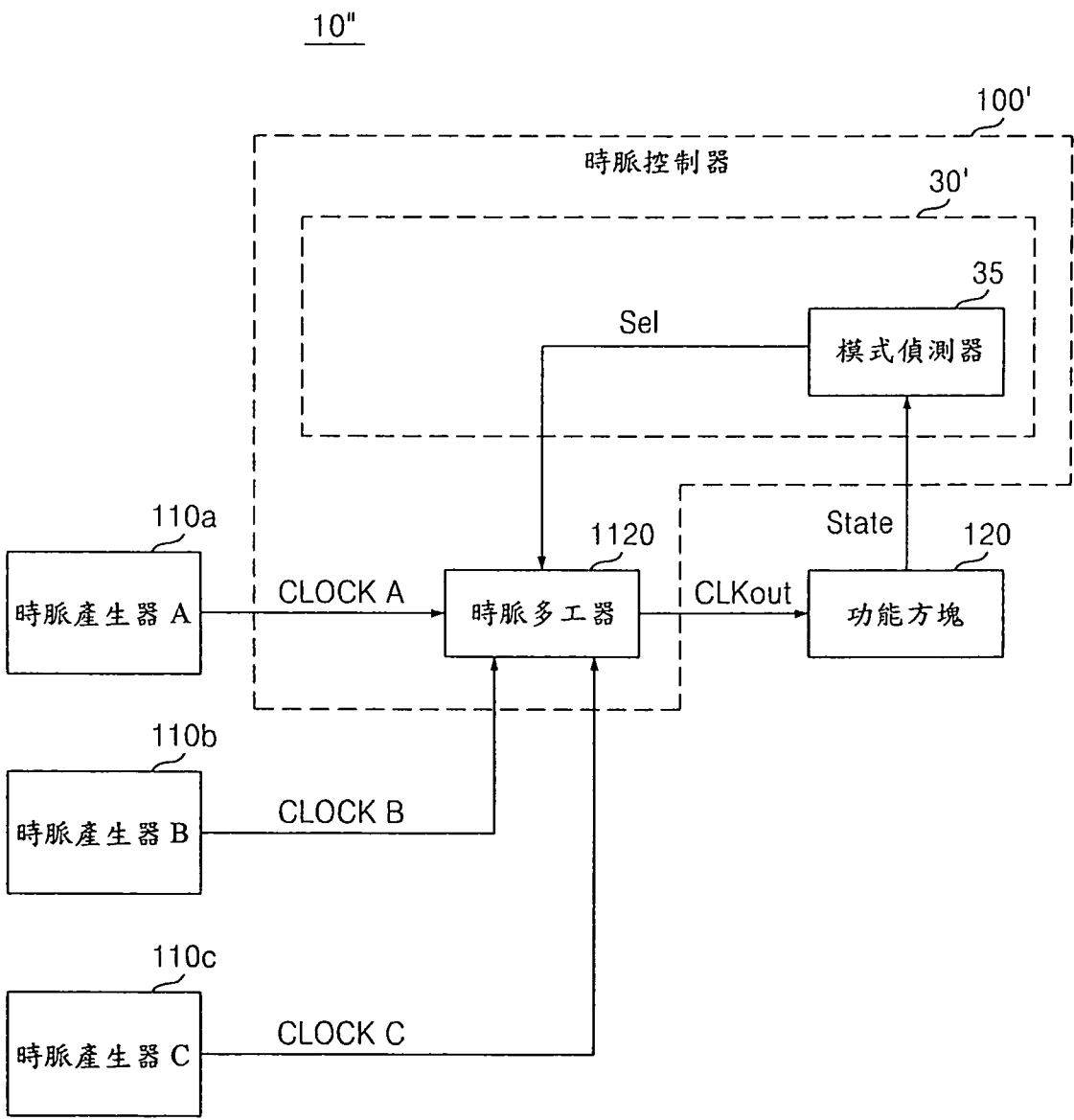


圖 11

10

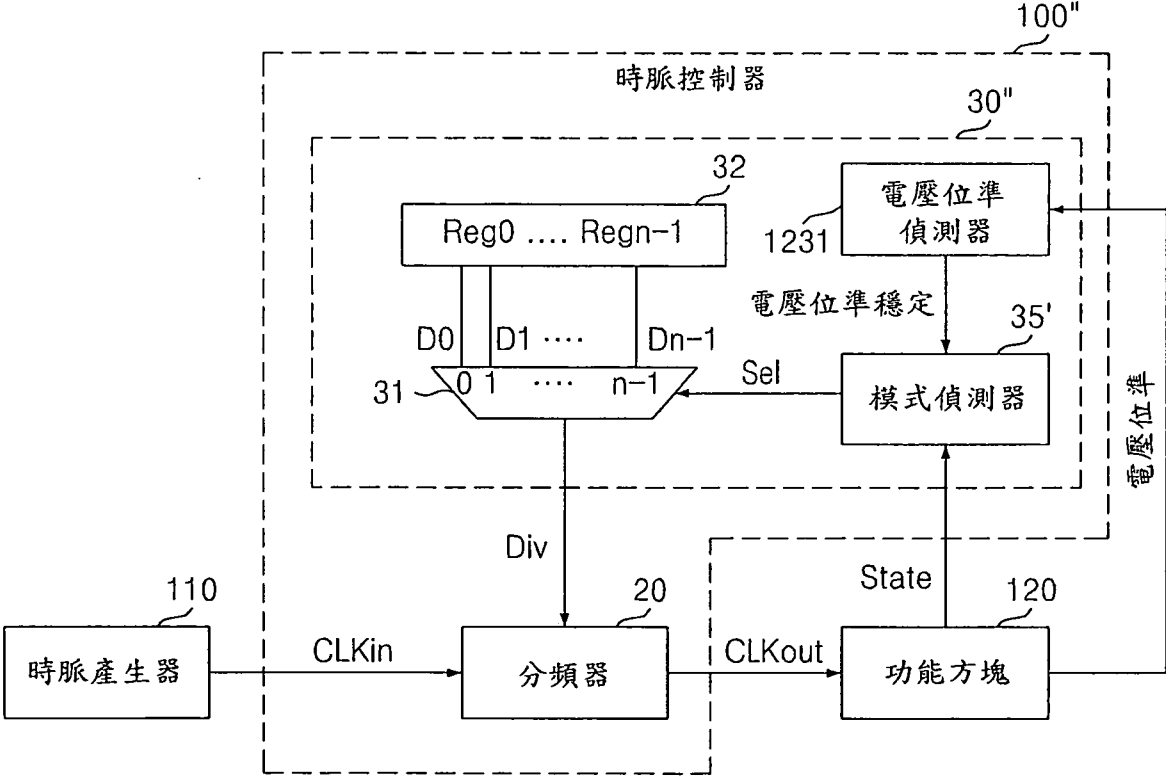


圖 12

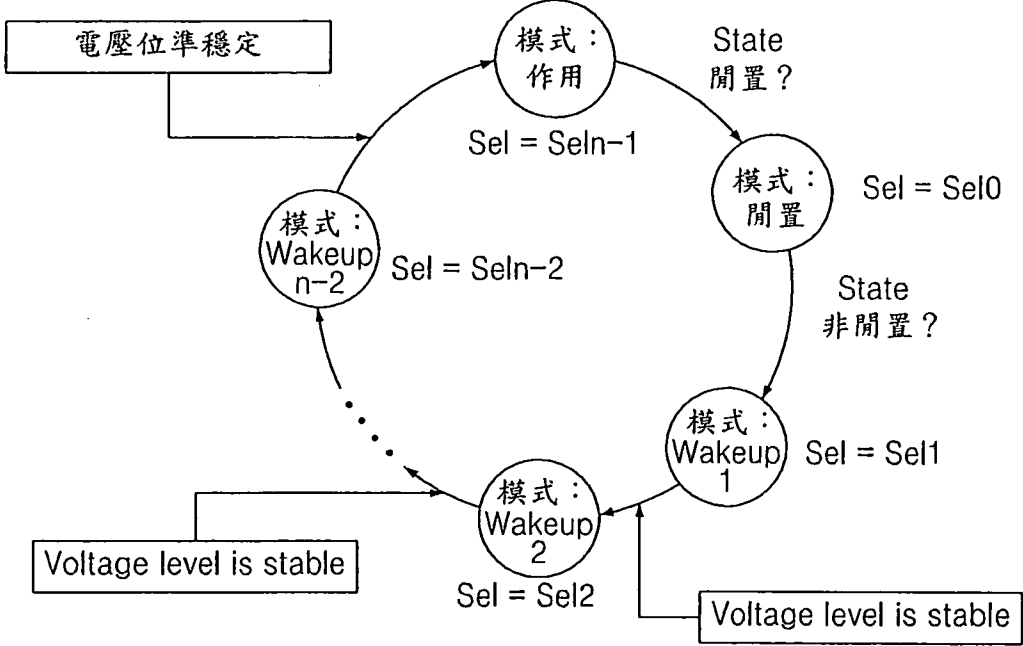


圖 13

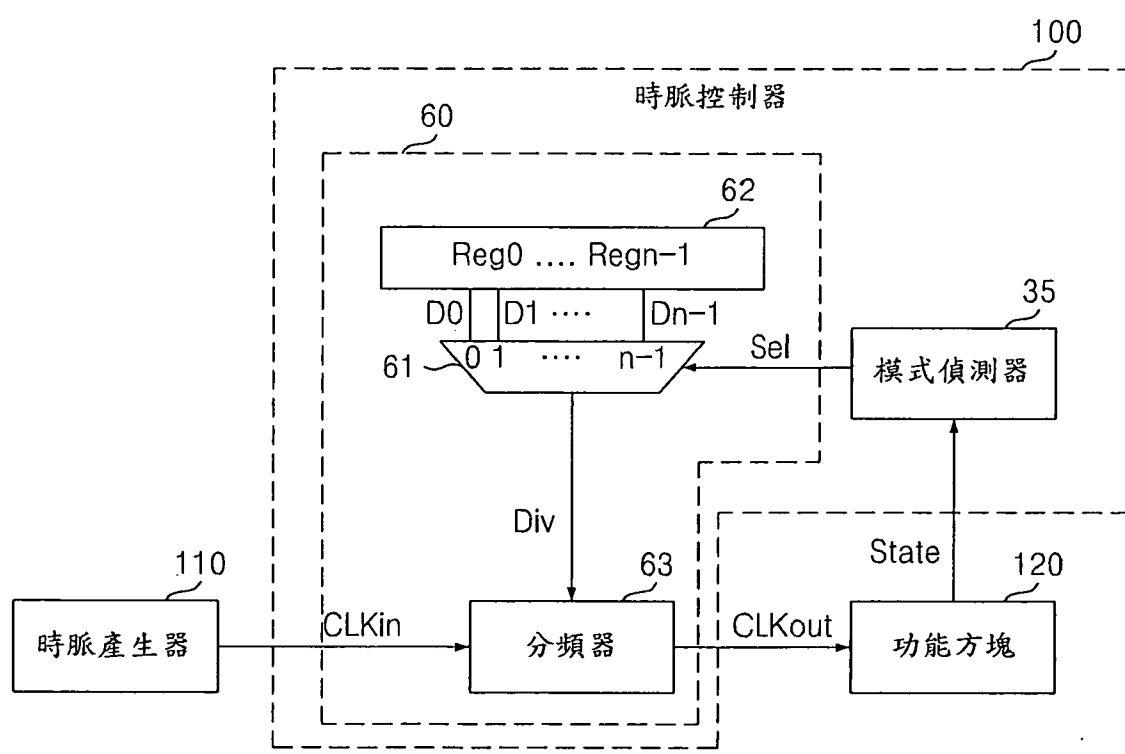


圖 14

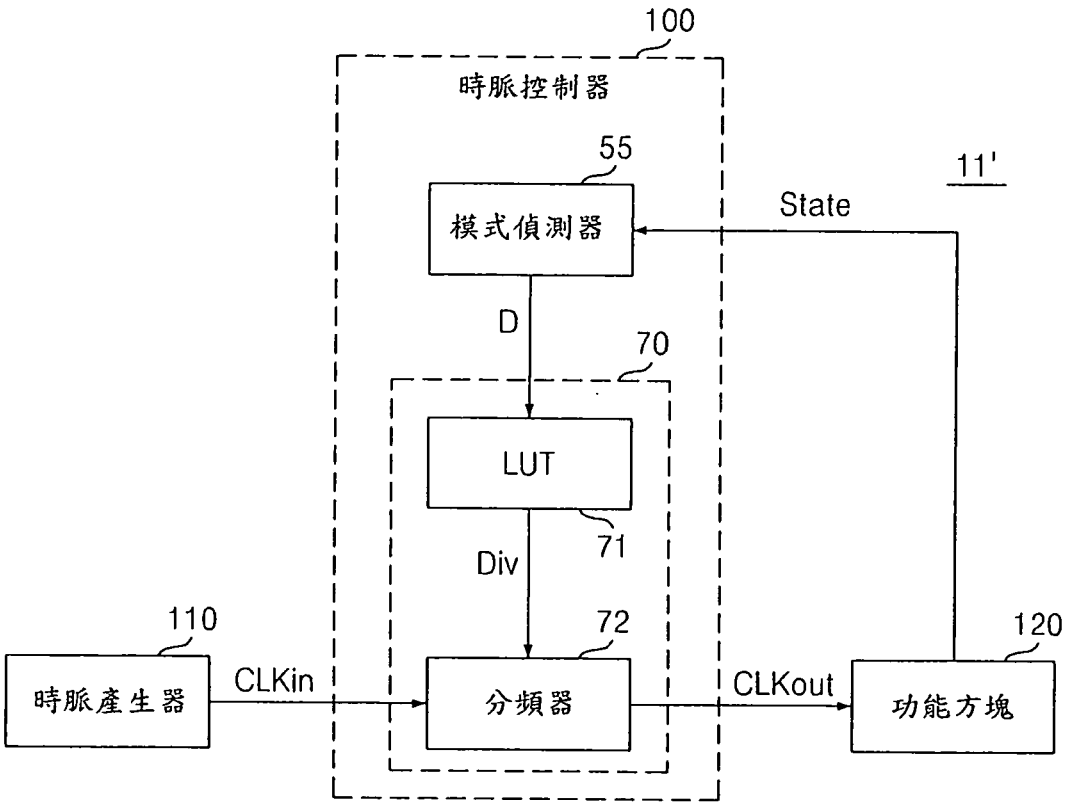


圖 15

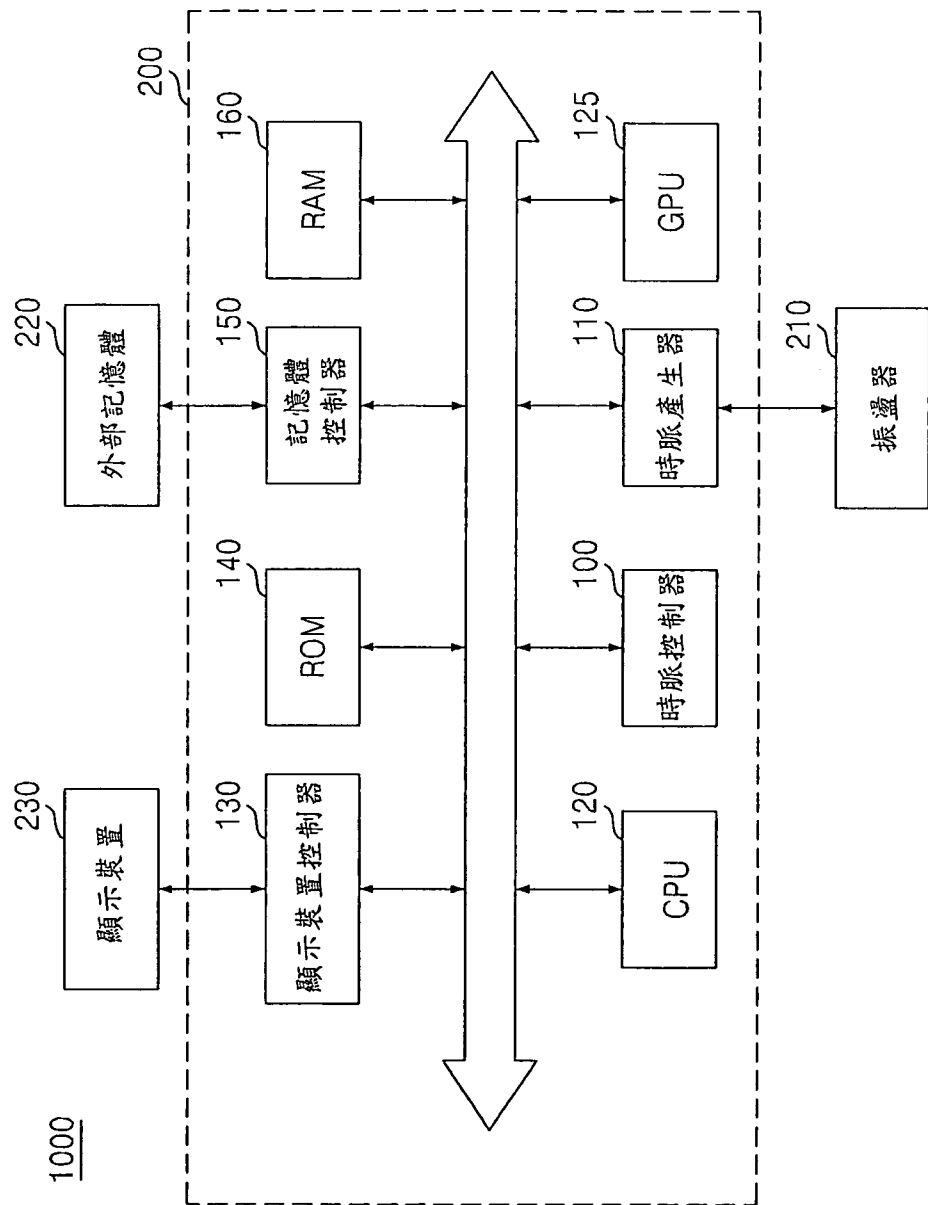


圖 16

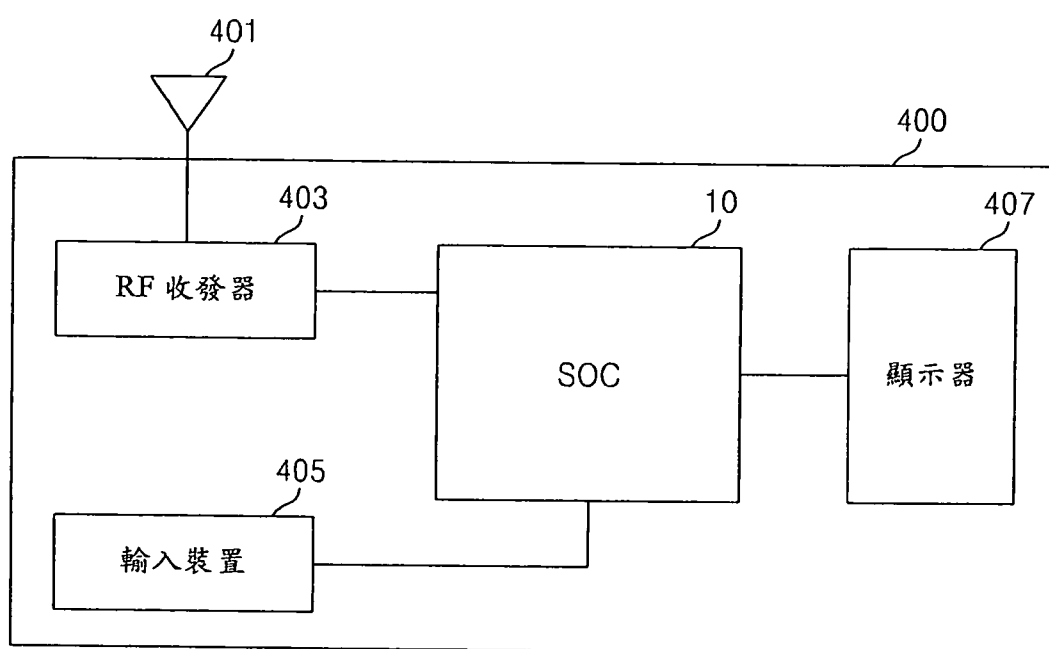


圖 17

500

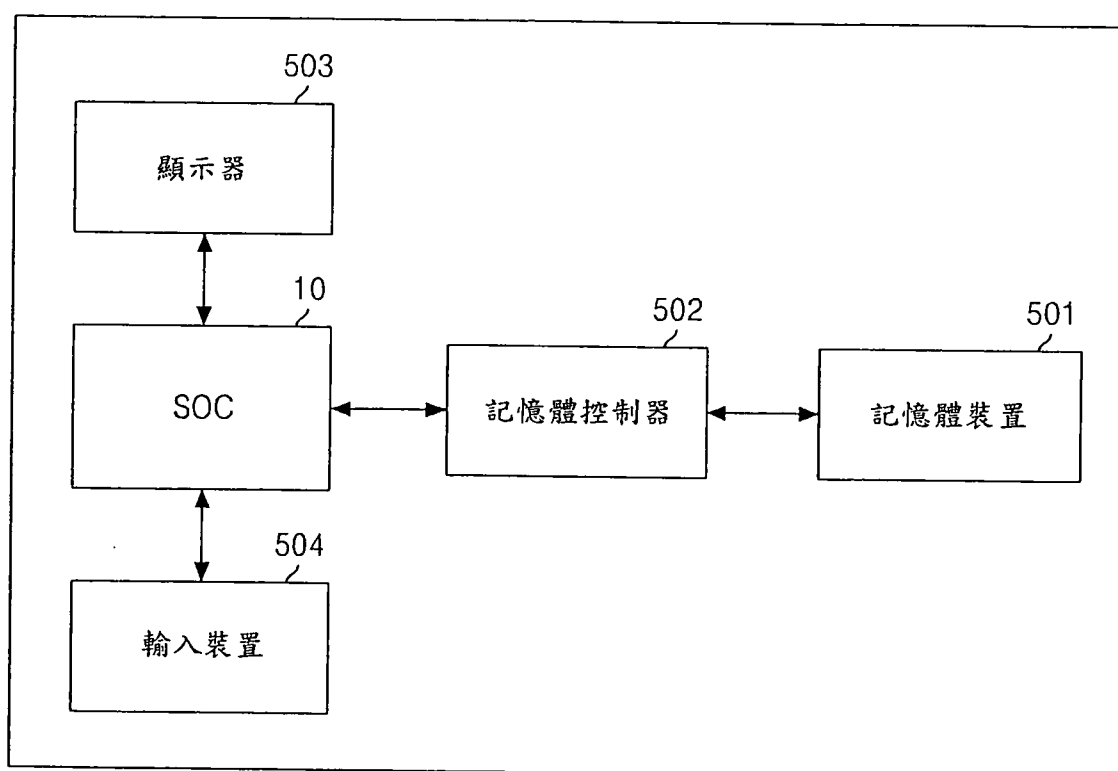


圖 18

600

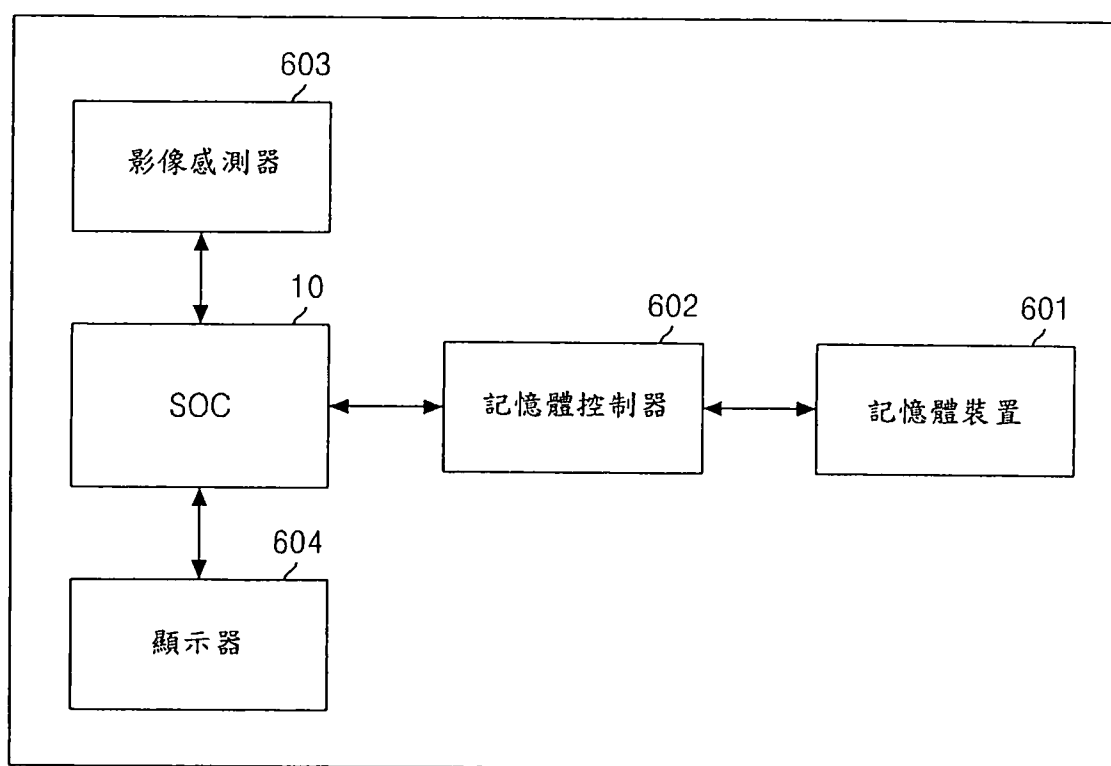


圖 19

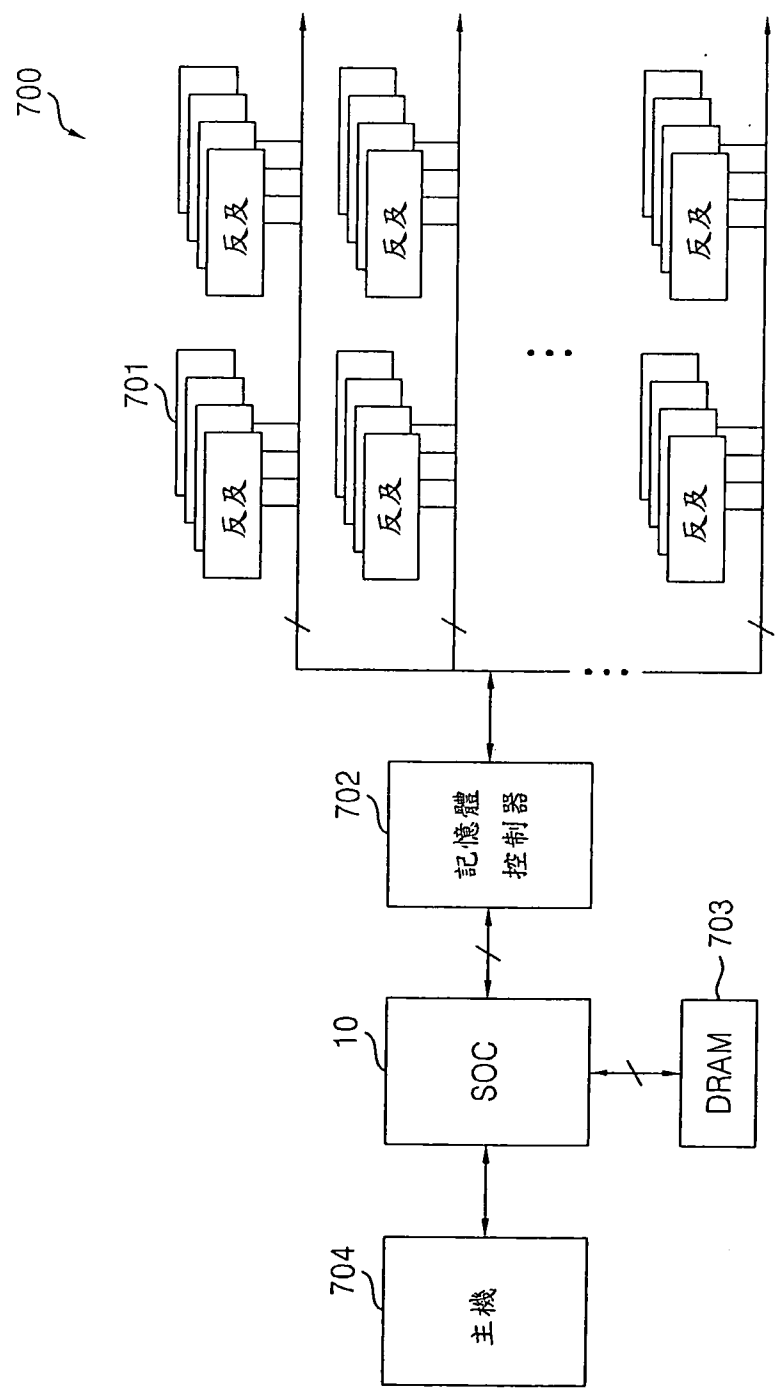


圖 20