(19) **日本国特許庁(JP)** 

# (12) 特 許 公 報(B2)

(11)特許番号

特許第4789862号 (P4789862)

(45) 発行日 平成23年10月12日(2011.10.12)

(24) 登録日 平成23年7月29日(2011.7.29)

(51) Int. Cl.

FI

A63F 7/02 (2006.01)

A 6 3 F 7/02 3 2 6 Z A 6 3 F 7/02 3 3 4

請求項の数 8 (全 18 頁)

(21) 出願番号 特願2007-141500 (P2007-141500) (22) 出願日 平成19年5月29日 (2007. 5. 29)

(65) 公開番号 特開2008-295492 (P2008-295492A) (43) 公開日 平成20年12月11日 (2008.12.11)

審査請求日 平成19年7月5日 (2007.7.5)

前置審查

(73) 特許権者 391010943

株式会社藤商事

大阪府大阪市中央区内本町一丁目1番4号

||(74)代理人 100100376

弁理士 野中 誠一

|(72)発明者 小島 王宏

大阪府大阪市中央区内本町一丁目1番4号

株式会社藤商事内

|(72)発明者 草野 猛

大阪府大阪市中央区内本町一丁目1番4号

株式会社藤商事内

(72) 発明者 神野 稔

大阪府大阪市中央区内本町一丁目1番4号

株式会社藤商事内

最終頁に続く

(54) 【発明の名称】遊技機

## (57)【特許請求の範囲】

## 【請求項1】

交流電源を受けて直流電圧を生成して出力すると共に、交流電源が投入されたことを示すシステムリセット信号を出力する電源基板と、電源基板から直流電圧とシステムリセット信号を受けて動作し、遊技者の操作に対応して所定のスイッチ信号がON状態となると、乱数生成回路から乱数値を取得して抽選処理を実行して、遊技者に有利な利益状態を発生させるか否かを決定するワンチップマイコンを搭載した主制御基板と、を有する遊技機であって、

前記乱数生成回路は、計数クロックを生成する発振回路と、前記計数クロックをカウントするカウンタと、前記スイッチ信号がON状態となると、これに対応して前記カウンタの計数値出力を一時的に保持する計数値保持回路と、電源基板が出力する直流電圧を受ける抵抗、及び、前記抵抗を経由して充電されるコンデンサを有し、前記コンデンサの充電動作を経て電源リセット信号を自動生成して出力するリセット回路と、を有して構成され

10

前記ワンチップマイコンは、電源基板から受けるシステムリセット信号によって電源リセットされ、前記カウンタは、前記リセット回路が出力する電源リセット信号によって、電源リセットされるよう構成されたことを特徴とする遊技機。

## 【請求項2】

前記電源リセット信号は、回路素子の特性上のバラツキに基づき遅延時間が一定化されない遅延回路を経由して前記カウンタに供給されるよう構成されている請求項1に記載の

遊技機。

## 【請求項3】

前記スイッチ信号がON状態となると、このON状態を一時的に保持するスイッチ信号保持回路が設けられ、

前記計数値保持回路は、前記スイッチ信号保持回路の出力信号に基づいて、前記カウンタの計数値出力を一時的に保持するよう構成された請求項1又は2に記載の遊技機。

#### 【請求項4】

前記抽選処理を実行するコンピュータ回路と前記計数値保持回路との間に、前記コンピュータ回路によって動作内容が制御されるデータ出力部が設けられ、

前記計数値保持回路が保持する計数値は、複数回のデータ伝送処理によって前記コンピュータ回路に取得されるよう構成された請求項1~3の何れかに記載の遊技機。

#### 【請求項5】

前記スイッチ信号を定常的に受けるよう構成されると共に、前記コンピュータ回路からの読み出し動作に応答して、前記スイッチ信号を出力するデータ入力部が設けられ、

前記コンピュータ回路は、前記データ入力部の出力データに基づいて前記スイッチ信号のON状態を把握するよう構成された請求項4に記載の遊技機。

## 【請求項6】

前記カウンタの桁上がり信号に基づいて、前記カウンタの異常を検出する異常検出回路 が設けられている請求項1~5の何れかに記載の遊技機。

#### 【請求項7】

前記異常検出回路は、定期的に受けるべき前記桁上がり信号が途絶えたことで、前記カウンタの異常を検出するよう構成されている請求項6に記載の遊技機。

#### 【請求項8】

前記リセット回路と前記異常検出回路が、単一のIC素子で構成されている請求項6又は7に記載の遊技機。

【発明の詳細な説明】

#### 【技術分野】

## [0001]

本発明は、弾球遊技機やスロットマシンなど、遊技動作に起因する抽選処理によって大当たり状態を発生させる遊技機に関し、特に、不正遊技を効果的に排除可能にした遊技機に関する。

## 【背景技術】

## [0002]

パチンコ機などの弾球遊技機は、遊技盤に設けた図柄始動口と、複数の表示図柄による一連の図柄変動態様を表示する図柄表示部と、開閉板が開閉される大入賞口などを備えて構成されている。そして、図柄始動口に設けられた検出スイッチが遊技球の通過を検出すると入賞状態となり、遊技球が賞球として払出された後、図柄表示部では表示図柄が所定時間変動される。その後、7・7・7などの所定の態様で図柄が停止すると大当り状態となり、大入賞口が繰返し開放されて、遊技者に有利な利益状態を発生させている。

## [0003]

但し、実際には、遊技球の入賞に基づいて実行される大当り抽選処理によって、大当り状態か否かが予め決定されており、図柄表示部では、専ら遊技者を盛上げるために図柄変動動作を行っている。大当り抽選処理では、例えば、ハードウェア構成された乱数生成回路の出力値が、大当り判定用の乱数値RNDとして使用され、これを大当り当選値Hitと比較することで大当り状態か否かが決定される(特許文献1)。

#### [0004]

乱数生成回路は、典型的には、図7に示す通りであり、計数クロック を生成する発振回路71と、計数クロック をカウントするカウンタ72と、カウンタ72の出力を一時的に保持するラッチ回路73とで構成されている。この種の乱数生成回路では、図柄始動口に設けられた検出スイッチが遊技球の通過を検出すると、入賞スイッチ信号がON状態

10

20

30

40

になるよう構成されており、この入賞スイッチ信号は、ラッチ回路73の入力端子CKと、入力ポート74の入力端子に供給されている。したがって、入賞スイッチ信号がON状態になると、その時のカウンタ72の計数値がラッチ回路73に一時保持されることになる。

## [0005]

一方、ワンチップマイコン70は、入力ポート74の出力に基づいて入賞スイッチ信号のON状態を把握し、その時にラッチ回路73に保持されている計数値を乱数値RNDとして取得することになる。

## [0006]

なお、カウンタ72やラッチ回路73のクリア端子CLRには、電源投入状態を示すシステムリセット信号が、電源基板など他の回路基板から供給されており、他の全てのICに同期してリセットされるようになっている。

【特許文献1】特願2006-157626号

## 【発明の開示】

【発明が解決しようとする課題】

#### [0007]

しかしながら、従来の乱数生成回路では、カウンタやラッチ回路が電源基板などから供給されるシステムリセット信号に基づいてリセットされるので、この点を悪用した不正遊技が懸念されるところであり、実際の被害も報告されている。

## [0008]

すなわち、計数クロック の周波数や、大当り当選値Hitの値は、遊技機を入手して調査すれば明らかとなるので、何らかの方法で遊技機を電源リセット状態にすると共に、カウンタの計数値が大当り当選値Hitの値に一致するタイミングを狙って、コネクタ部から違法な入賞スイッチ信号を入力すれば、大当たり状態を意図的に発生できることになる。なお、計数クロック が、十分に高い周波数に設定されているとはいえ、前記の違法行為を繰り返せば、かなりの高確率で大当り状態となると思われる。

#### [0009]

本発明は、上記の問題点に鑑みてなされたものであって、乱数発生回路のリセット動作を悪用する違法行為を効果的に排除できる遊技機を提供することを目的とする。

## 【課題を解決するための手段】

## [0010]

上記の目的を達成するため、本発明は、交流電源を受けて直流電圧を生成して出力すると共に、交流電源が投入されたことを示すシステムリセット信号を出力する電源基板と、電源基板から直流電圧とシステムリセット信号を受けて動作し、遊技者の操作に対応して所定のスイッチ信号がON状態となると、乱数生成回路から乱数値を取得して抽選処理を実行して、遊技者に有利な利益状態を発生させるか否かを決定するワンチップマイコックを搭載した主制御基板と、を有する遊技機であって、前記乱数生成回路は、計数クロックを生成する発振回路と、前記計数クロックをカウントするカウンタと、前記スイッチ信号がON状態となると、これに対応して前記カウンタの計数値出力を一時的に保持する計数値保持回路と、電源基板が出力する直流電圧を受ける抵抗、及び、前記抵抗を経由して充電でれるコンデンサを有し、前記コンデンサの充電動作を経て電源リセット信号を自動生成して出力するリセット回路と、を有して構成され、前記ワンチップマイコンは、前記リセットに受けるシステムリセット信号によって、電源リセットされるよう構成されている

## [0011]

本発明では、他の回路基板から制御信号を受けることなく、カウンタが自動的に電源リセットされるので、カウンタのリセットタイミングを回路の外部から把握することができず、違法行為を成功させることが極めて困難となる。本発明のリセット回路は、例えば、図4の回路例では、異常検出回路44がこれを兼ねており、更に具体的には、ウォッチド

10

20

30

40

ッグタイマ回路46がリセット回路を実現している。

## [0012]

また、本発明の計数値保持回路は、例えば、図4の回路例では、2つの16ビットラッチRa, Rbがこれに対応する。

## [0013]

前記電源リセット信号は、遅延回路を経由して前記カウンタに供給されるよう構成されるのが好ましい。この場合には、遅延回路の遅延時間が、回路素子の特性上のバラツキに基づき一定化されないので、カウンタのリセットタイミングを回路の外部から把握することが極めて困難となる。

## [0014]

本発明は、前記スイッチ信号がON状態となると、このON状態を一時的に保持するスイッチ信号保持回路が設けられ、前記計数値保持回路は、前記スイッチ信号保持回路の出力信号に基づいて、前記カウンタの計数値出力を一時的に保持するよう構成されるのが好ましい。スイッチ信号保持回路は、例えば、図4の回路例では、2つのD型フリップフロップFF2~FF3がこれに対応する。

#### [0015]

また、前記抽選処理を実行するコンピュータ回路と前記計数値保持回路との間に、前記コンピュータ回路によって動作内容が制御されるデータ出力部が設けられ、前記計数値保持回路が保持する計数値は、複数回のデータ伝送処理によって前記コンピュータ回路に取得されるよう構成されると更に効果的である。データ出力部は、例えば、図4の回路例では、出力レジスタRoがこれに対応する。

#### [0016]

また、本発明は、前記スイッチ信号を定常的に受けるよう構成されると共に、前記コンピュータ回路からの読み出し動作に応答して、前記スイッチ信号を出力するデータ入力部が設けられ、前記コンピュータ回路は、前記データ入力部の出力データに基づいて前記スイッチ信号のON状態を把握するよう構成されるのが好適である。データ入力部は、例えば、図4の回路例では、入力ポート45がこれに対応する。

#### [0017]

更にまた、前記カウンタの桁上がり信号に基づいて、前記カウンタの異常を検出する異常検出回路が設けられるのが好適である。ここで、前記異常検出回路は、定期的に受けるべき前記桁上がり信号が途絶えたことで、前記カウンタの異常を検出するよう構成されるのが効果的である。更に好ましくは、前記リセット回路と前記異常検出回路が、単一のIC素子で構成されるべきである。

## 【発明の効果】

## [0018]

上記した本発明によれば、他の回路基板から制御信号を受けることなく、カウンタが自動的に電源リセットされるので、乱数発生回路のリセット動作を悪用する違法行為を効果的に排除することができる。

## 【発明を実施するための最良の形態】

#### [0019]

以下、本発明の実施態様について詳細に説明する。図1は、本実施態様のパチンコ機GMを示す斜視図である。このパチンコ機GMは、島構造体に着脱可能に装着される矩形枠状の木製外枠1と、外枠1に固着されたヒンジ2を介して開閉可能に枢着される前枠3とで構成されている。この前枠3には、遊技盤5が、裏側からではなく、表側から着脱自在に装着され、その前側には、ガラス扉6と前面板7とが夫々開閉自在に枢着されている。

## [0020]

ガラス扉 6 の外周には、LEDランプなどによる電飾ランプが、略C字状に配置されている。前面板 7 には発射用の遊技球を貯留する上皿 8 が装着され、前枠 3 の下部には、上皿 8 から溢れ出し又は抜き取った遊技球を貯留する下皿 9 と、発射ハンドル 1 0 とが設けられている。発射ハンドル 1 0 は発射モータと連動しており、発射ハンドル 1 0 の回動角

10

20

30

40

度に応じて動作する打撃槌によって遊技球が発射される。

#### [0021]

上皿 8 の外周面には、チャンスボタン 1 1 が設けられている。このチャンスボタン 1 1 は、遊技者の左手で操作できる位置に設けられており、遊技者は、発射ハンドル 1 0 から右手を離すことなくチャンスボタン 1 1 を操作できる。このチャンスボタン 1 1 は、通常時には機能していないが、ゲーム状態がボタンチャンス状態となると内蔵ランプが点灯されて操作可能となる。なお、ボタンチャンス状態は、必要に応じて設けられるゲーム状態である。

## [0022]

上皿8の右部には、カード式球貸し機に対する球貸し操作用の操作パネル12が設けられ、カード残額を3桁の数字で表示する度数表示部と、所定金額分の遊技球の球貸しを指示する球貸しスイッチと、ゲーム終了時にカードの返却を指令する返却スイッチとが設けられている。

## [0023]

図2に示すように、遊技盤5には、金属製の外レールと内レールとからなるガイドレール13が環状に設けられ、その内側の遊技領域5aの略中央には、液晶カラーディスプレイDISPが配置されている。また、遊技領域5aの適所には、2つの図柄始動口15A,15B、大入賞口16、複数個の普通入賞口17(大入賞口16の左右に4つ)、2つの通過口であるゲート18が配設されている。これらの入賞口15~18は、それぞれ内部に検出スイッチを有しており、遊技球の通過を検出できるようになっている。

#### [0024]

液晶ディスプレイDISPは、大当り状態に係わる特定図柄を変動表示すると共に背景画像や各種のキャラクタなどをアニメーション的に表示する装置である。この液晶ディスプレイDISPは、中央部に特別図柄表示部Da~Dcと右上部に普通図柄表示部19を有している。そして、特別図柄表示部Da~Dcでは、大当り状態の招来を期待させるリーチ演出が実行され、特別図柄表示部Da~Dc及びその周りでは、当否結果を不確定に報知する予告演出などが実行される。

#### [0025]

普通図柄表示部19は普通図柄を表示するものであり、ゲート18を通過した遊技球が検出されると、普通図柄が所定時間だけ変動し、遊技球のゲート18の通過時点において抽出された抽選用乱数値により決定される停止図柄を表示して停止するようになっている

### [0026]

第一の図柄始動口15Aは、左右1対の開閉爪150を備えた電動式チューリップで開閉されるよう例えば構成され、普通図柄表示部19の変動後の停止図柄が当り図柄を表示した場合には、開閉爪150が所定時間だけ、若しくは、所定個数の遊技球を検出するまで開放されるようになっている。一方、第二の図柄始動口15Bは、第一の図柄始動口15Aの直ぐ上に、電動式チューリップを設けることなく配置されている。

## [0027]

2 つの図柄始動口 1 5 A , 1 5 B の何れかに遊技球が入賞すると、特別図柄表示部 D a ~ D c の表示図柄が所定時間だけ変動し、図柄始動口 1 5 A , 1 5 B への遊技球の入賞タイミングに応じた抽選結果に基づいて決定される停止図柄で停止する。なお、特別図柄表示部 D a ~ D c 及びその周りでは、一連の図柄演出の間に、予告演出が実行される場合がある。

## [0028]

大入賞口16は、例えば前方に開放可能な開閉板16aで開閉制御されるが、特別図柄表示部Da~Dcの図柄変動後の停止図柄が「777」などの大当り図柄のとき、「大当りゲーム」と称する特別遊技が開始され、開閉板160が開放されるようになっている。

## [0029]

大入賞口16の開閉板16aが開放された後、所定時間が経過し、又は所定数(例えば

10

20

30

40

10個)の遊技球が入賞すると開閉板16aが閉じる。このような動作は、最大で例えば15回まで特別遊技が継続され、遊技者に有利な状態に制御される。なお、特別図柄表示部Da~Dcの変動後の停止図柄が特別図柄のうちの特定図柄であった場合には、特別遊技の終了後のゲームが高確率状態となるという特典が付与される。

## [0030]

図3は、上記した各動作を実現するパチンコ機GMの全体回路構成を示すブロック図である。図中の一点破線は、主に、直流電圧ラインを示している。

## [0031]

図示の通り、このパチンコ機 G M は、A C 2 4 V を受けて各種の直流電圧やシステムリセット信号 S Y S などを出力する電源基板 2 0 と、遊技制御動作を中心統括的に担う主制御基板 2 1 と、主制御基板 2 1 から受けた制御コマンド C M D に基づいてランプ演出及び音声演出を実行する演出制御基板 2 2 と、演出制御基板 2 2 から受けた制御コマンド C M D "に基づいて液晶ディスプレイ D I S P を駆動する液晶制御基板 2 3 と、主制御基板 2 1 から受けた制御コマンド C M D "に基づいて払出モータ M を制御して遊技球を払い出す払出制御基板 2 4 と、遊技者の操作に応答して遊技球を発射させる発射制御基板 2 5 と、を中心に構成されている。

## [0032]

但し、この実施形態では、主制御基板21が出力する制御コマンドCMDは、コマンド中継基板26と演出インターフェイス基板27を経由して、演出制御基板22に伝送される。また、演出制御基板22が出力する制御コマンドCMD'は、演出インターフェイス基板27を経由して、液晶制御基板23に伝送され、主制御基板21が出力する制御コマンドCMD"は、主基板中継基板28を経由して、払出制御基板24に伝送される。

#### [0033]

これら主制御基板 2 1、演出制御基板 2 2、液晶制御基板 2 3、及び払出制御基板 2 4には、ワンチップマイコンを備えるコンピュータ回路がそれぞれ搭載されている。そこで、これらの制御基板 2 1~24に搭載された回路、及びその回路によって実現される動作を機能的に総称して、本明細書では、主制御部 2 1、演出制御部 2 2、液晶制御部 2 3、及び払出制御部 2 4 と言うことがある。なお、演出制御部 2 2、液晶制御部 2 3、及び払出制御部 2 4 の全部又は一部がサブ制御部である。

## [0034]

ところで、このパチンコ機GMは、図3の破線で囲む枠側部材GM1と、遊技盤5の背面に固定された盤側部材GM2とに大別されている。枠側部材GM1には、ガラス扉6や前面板7が枢着された前枠3と、その外側の木製外枠1とが含まれており、機種の変更に拘わらず、長期間にわたって遊技ホールに固定的に設置される。一方、盤側部材GM2は、機種変更に対応して交換され、新たな盤側部材GM2が、元の盤側部材の代わりに枠側部材GM1に取り付けられる。なお、枠側部材1を除く全てが、盤側部材GM2である。

## [0035]

図3の破線枠に示す通り、枠側部材GM1には、電源基板20と、払出制御基板24と、発射制御基板25と、枠中継基板32とが含まれており、これらの回路基板が、前枠3の適所に各々固定されている。一方、遊技盤5の背面には、主制御基板21、演出制御基板22、液晶制御基板23が、液晶ディスプレイDISPやその他の回路基板と共に固定されている。

## [0036]

そして、枠側部材 G M 1 と盤側部材 G M 2 とは、一箇所に集中配置された接続コネクタ C 1 ~ C 4 によって電気的に接続されている。接続コネクタ C 1 ~ C 4 は、この実施形態では、遊技盤 5 の背面視左下に集中配置されている。そして、ガラス扉 6 を開放した状態で、前枠 3 の表側から、遊技盤 5 の左端を前枠 3 に係止して回転支点を確保し、確保した回転支点を中心に遊技盤 5 を回転させることで、前枠 3 の内側に遊技盤 5 を嵌合させる。なお、遊技盤 5 を嵌合させると、全ての接続コネクタ C 1 ~ C 4 が接続状態となり、それだけで枠側部材 G M 1 と盤側部材 G M 2 の接続が完了し、パチンコ機 G M が動作可能な状

10

20

30

40

態となる。

## [0037]

図3に示す通り、電源基板20は、接続コネクタC2を通して、主基板中継基板28に接続され、接続コネクタC3を通して、電源中継基板30に接続されている。そして、主基板中継基板28は、電源基板20から受けたシステムリセット信号SYS、RAMクリア信号、電圧降下信号、バックアップ電源、DC12V、DC32Vを、そのまま主制御部21に出力している。同様に、電源中継基板30も、電源基板20から受けたシステムリセット信号SYSや、交流及び直流の電源電圧を、そのまま演出インターフェイス基板27に出力している。なお、演出インターフェイス基板27は、受けたシステムリセット信号SYSを、そのまま演出制御部22と液晶制御部23に出力している。

[0038]

一方、払出制御基板 2 4 は、中継基板を介することなく、電源基板 2 0 に直結されており、主制御部 2 1 が受けると同様の、システムリセット信号 S Y S 、 R A M クリア信号、電圧降下信号、バックアップ電源を、その他の電源電圧と共に直接的に受けている。

### [0039]

ここで、電源基板 2 0 が出力するシステムリセット信号 S Y S は、電源基板 2 0 に交流電源 2 4 V が投入されたことを示す信号であり、この信号によって各制御部 2 1 ~ 2 4 のワンチップマイコンその他のIC素子が電源リセットされるようになっている。但し、この実施形態では、主制御部 2 1 の乱数生成回路(図 4 ) には、システムリセット信号 S Y S が供給されず、特有の回路構成によって乱数生成回路を電源リセットしている(この点は、更に後述する)。

[0040]

主制御部21及び払出制御部24が、電源基板20から受けるRAMクリア信号は、各制御部21,24のワンチップマイコンの内蔵RAMの全領域を初期設定するか否かを決定する信号であって、係員が操作する初期化スイッチのON/OFF状態に対応した値を有している。

### [0041]

主制御部21及び払出制御部24が、電源基板20から受ける電圧降下信号は、交流電源24Vが降下し始めたことを示す信号であり、この電圧降下信号を受けることによって、各制御部21、24では、停電や営業終了に先立って、必要な終了処理を開始するようになっている。また、バックアップ電源は、営業終了や停電により交流電源24Vが遮断された後も、主制御部21と払出制御部24のワンチップマイコンの内蔵RAMのデータを保持するDC5Vの直流電源である。したがって、主制御部21と払出制御部25は、電源遮断前の遊技動作を電源投入後に再開できることになる(電源バックアップ機能)。このパチンコ機では少なくとも数日は、各ワンチップマイコンのRAMの記憶内容が保持されるよう設計されている。

[0042]

一方、演出制御部22と液晶制御部23には、上記した電源バックアップ機能が設けられていない。しかし、先に説明した通り、演出制御部22と液晶制御部23には、電源中継基板30と演出インターフェイス基板27を経由して、システムリセット信号SYSが共通して供給されており、他の制御部21,24と、ほぼ同期したタイミングで電源リセット動作が実現される。

[ 0 0 4 3 ]

図示の通り、主制御部 2 1 は、遊技盤中継基板 2 9 を経由して、遊技盤 5 の各遊技部品に接続されている。そして、遊技盤上の各入賞口 1 6 ~ 1 8 に内蔵された検出スイッチのスイッチ信号を受ける一方、電動チューリップなどのソレノイド類を駆動している。なお、スイッチ信号には、図柄始動口 1 5 A , 1 5 B から伝送される入賞スイッチ信号 S W a 、 S W b が含まれる。

## [0044]

また、主制御部21は、主基板中継基板28を経由して、払出制御部25に制御コマン

10

20

30

ド C M D "を送信する一方、払出制御部 2 4 からは、遊技球の払出動作を示す賞球計数信号や、払出動作の異常に係わるステイタス信号 C O N を受信している。ステイタス信号 C O N には、例えば、補給切れ信号、払出不足エラー信号、下皿満杯信号が含まれる。

#### [0045]

図4は、主制御部21のうち、特に、乱数生成回路を示す回路図である。乱数生成回路は、図柄始動口15A,15Bへの遊技球の入賞に基づいて実行される大当り抽選処理(図6のST54)で使用される乱数値RNDを生成する回路である。但し、この乱数生成回路には、電源基板20が出力するシステムリセット信号SYSが供給されず、電源投入時には、自ら生成する電源リセット信号RSTによって各IC素子がリセットされる。したがって、不正遊技者が、例えば、電源基板20と主制御基板21との間に複数設けられたコネクタ(C2など)を悪用して、意図的なシステムリセット信号SYSを発生させても、不正遊技者の望むタイミングでは、各IC素子が電源リセットされない。

#### [0046]

このような特徴を有する乱数生成回路は、計数クロック を生成する発振回路 4 0 と、図柄始動口 1 5 A , 1 5 B から各 1 ビットの入賞スイッチ信号 S W a , S W b を受けるバッファ 4 1 と、入賞スイッチ信号 S W a , S W b の電圧レベルを一時保持するスイッチ信号ラッチ回路 4 2 と、計数クロック をカウントする 2 系列の計数回路 4 3 と、計数回路 4 3 の計数動作の異常を検出する異常検出回路 4 4 とを中心に構成されている。

#### [0.047]

この実施態様では、異常検出回路44は電源リセット信号を自動生成するリセット回路を兼ねている。したがって、以下の説明では、リセット回路44と称する場合がある。

#### [0048]

入賞スイッチ信号SWa,SWbは、入力ポート45にも供給されており、ワンチップマイコン21AのCPUコアは、定期的なスイッチ入力処理(図6のST23)によって、図柄始動口15A,15Bのスイッチ信号のON状態を把握するようになっている。そして、入賞スイッチ信号SWa,SWbのON状態を把握したCPUコアは、入賞状態となった何れかの図柄始動口15A,15Bに対応して、計数回路43の何れか一方の16ビットデータを取得して乱数値RNDとする(図6のST27)。なお、16ビットデータは、CPUコアの処理能力に対応して8ビット毎に取得される。

## [0049]

以下、回路構成を更に詳細に説明すると、発振回路40は、25MHz程度の高周波パルスを発振する水晶発振回路OSCと、トグル型に配線されたD型フリップフロップFF1とで構成されている。そして、水晶発振回路OSCの出力信号がD型フリップフロップFF1のクロック端子CLKに供給されることで、発振周波数が二分周されて、12.5MHz程度の周波数の計数クロックとなる。

## [0050]

スイッチ信号ラッチ回路42は、2つのD型フリップフロップFF2,FF3で構成されている。そして、各フリップフロップFF2,FF3のD入力端子には、バッファ41を経由した入賞スイッチ信号SWa,SWbがそれぞれ供給されている。一方、各フリップフロップFF2,FF3のクロック端子CLKには、反転計数クロック が供給されている。そのため、反転計数クロック の信号エッジにおけるD入力端子の値(つまり、入賞スイッチ信号SWa,SWbのレベル値)が、反転計数クロック に同期して、各フリップフロップFF2,FF3に取得される。

## [0051]

計数回路43は、2系統の16ビットカウンタCTa,CTbと、カウンタCTa,CTbの出力を受ける各16ビット長の2つのラッチ(計数値保持回路)Ra,Rbと、前記ラッチRa,Rbの出力のうち、制御信号CTLで選択された8ビットデータを出力する出力レジスタRoと、カウンタCTa,CTbの桁上がり信号を受けて動作状態を検知する検知回路CYとを中心に構成されている。16ビットカウンタCTa,CTbは、共にリップルカウンタ形式の二進カウンタである。

10

20

30

40

10

20

30

40

50

#### [0052]

第一ラッチRaと第二ラッチRbには、フリップフロップFF2,FF3のQ出力信号であるラッチクロックRCKが供給されている。そして、ラッチクロックRCKのエッジに同期して、その時のカウンタCTa,CTbの計数値が、16ビット長のラッチRa,Rbに取得され、次のラッチクロックRCKを受けるまでその値が保持される。

### [0053]

出力レジスタRoは、ワンチップマイコン21Aが出力する制御信号CTLに基づいて動作している。制御信号CTLは、出力切替用の4ビットデータであり、第一ラッチRaの上位8ビット、第一ラッチRbの上位8ビット、第二ラッチRbの上位8ビット、第二ラッチRbの下位8ビットの何れかが選択されて、ワンチップマイコン21Aのデータバスに出力される。なお、出力レジスタRoの出力は、Hレベル、Lレベル、及びハイ・インピーダンスの3ステイトの何れかである。

## [0054]

検知回路CYは、カウンタCTa,CTbが計数動作を実行しているか否かを判定する回路であり、各16ビットカウンタCTa,CTbの桁上がり信号を受けている。そして、この実施態様では、2つの桁上がり信号が、ほぼ同期して出力されることから、2つの桁上がり信号の論理積となる検知パルスPLを出力している。なお、簡易的には、一方のカウンタCTaの桁上がり信号を、そのまま出力して検知パルスPLとしても良い。

## [0055]

異常検出回路44は、トグル型に配線されたD型フリップフロップFF4と、ウォッチドッグ回路46とで構成されている。D型フリップフロップFF4のクロック端子CLKには、検知回路CYが出力する検知パルスPLが供給されている。そのため、D型フリップフロップFF4のQ出力端子からは、検知パルスPLを二分周した出力パルスが出力される。

## [0056]

この実施形態では、ウォッチドッグ回路46として、専用ICであるTA8030S(TOSHIBA)が使用されている。このウォッチドッグ回路46では、クリア端子WDに受けるクリアパルスが途絶えると、抵抗R1とコンデンサC1を構成要素とする発振回路が自走状態となり、出力端子RST1からパルス信号が出力される。但し、クリア端子WDに定期的なクリアパルスが供給されている状態では、出力端子RST1はHレベルを維持する。

## [0057]

図示の通り、ウォッチドッグ回路46のクリア端子WDには、二分周された検知パルスPLが、微分コンデンサC3を経由して供給されている。したがって、2つのカウンタCTa,CTbが定期的に桁上がり信号を出力している正常状態では、検知パルスPLがクリアパルスとして機能するので、ウォッチドッグIC46の出力端子RST1がHレベルを維持する。一方、カウンタCTa,CTbの、一方又は双方が計数動作を停止すると、クリアパルス(検知パルスPL)が途絶えるので、自走状態のウォッチドッグIC46の出力端子RST1からパルス信号(異常検出信号ABN)が出力される。なお、カウンタCTaが計数動作を停止した場合だけウォッチドッグIC46の出力端子RST1から異常検出信号ABNが出力される。

## [0058]

この異常検出信号 A B N は、 2 つの N O T ゲート G 3 , G 4 による波形整形回路を経由して、ワンチップマイコン 2 1 A の入力ポートに供給されている。したがって、ワンチップマイコン 2 1 A では、異常検出信号 A B N のレベルを定期的に判定することで(図 6 の S T 2 4 )、 乱数生成回路の異常を把握することができる。 乱数生成回路のカウンタ C T a , C T b の出力値は、大当り抽選処理の乱数値 R N D として使用されるので(図 6 の S T 5 4 )、 設計通りに高速で更新されることが極めて重要であり、異常検出回路 4 4 の意義は大きい。

#### [0059]

ところで、ウォッチドッグ回路 4 6 は、 + 5 Vの直流電源を受けた後、抵抗 R 1 とコンデンサ C 1 によって決まる若干の遅延時間 1 を経た上で、出力端子 R S T 2 が H レベルに立ち上がるよう構成されている。出力端子 R S T 2 の出力信号は、電源リセット信号に他ならず、したがって、ウォッチドッグ回路 4 6 は、リセット回路 4 4 を兼ねている。

#### [0060]

この電源リセット信号RSTは、コンデンサC2と2つのNOTゲートG1,G2を経由することで更に遅延時間 2が増加した状態で、各IC素子のクリア端子CLRに供給されている。電源リセット信号RSTは、具体的には、4つのフリップフロップFF1~ FF4と、計数回路43のクリア端子CLRに供給されている。

## [0061]

この電源リセット信号RSTが、各IC素子に供給されるのは、電源投入タイミングから、少なくとも 1 + 2 だけ遅延するが、この遅延時間 1 + 2 は、関連する受動素子(R1,R2,C1,C2など)や能動素子(46,G1,G2など)の特性上のバラツキや、その時の温度や湿度に応じて少なからず変動する。したがって、電源投入時から計数回路43が実際に計数動作を開始するまでの経過時間は、遊技機毎に少なからずバラツクと共に、同一の遊技機であっても日々の温度や湿度に応じて変化する。関連する全ての素子のバラツキを総合した確認実験によれば、電源リセット動作の遅延時間には、全体として2.5mS程度のバラツキが確認された。

## [0062]

一方、計数クロック の周波数は、12.5 MHz程度であるので、上記した遅延時間のバラツキ(時間変動)による計数回路43の計数値の差異は、30000程度の膨大な数となり不正遊技者の目論見は完全に失敗する。すなわち、何らかの違法な方法によって、システムリセット信号SYSを生成したり、或いは電源電圧をON/OFF操作し、且つ意図的な入賞スイッチ信号SWを生成したとしても、大当り当選値Hitに達するタイミングで入賞スイッチ信号SWを乱数生成回路に供給することは不可能となる。

#### [0063]

つづいて、遊技動作を統括的に制御する主制御部 2 1のプログラムの概要を説明する。図 5 ~図 6 は、主制御部 2 1の制御プログラムを示すフローチャートである。主制御部 2 1の制御プログラムは、電源電圧の復旧や投入に基づいて起動されるメイン処理(システムリセット処理)(図 5 )と、所定時間毎(4 m S )に起動されるマスク可能なタイマ割込み処理(図 6 (a))とで構成されている。なお、これらの処理を実現するワンチップマイコン 2 1 A には、2 8 0 C P U (2 i 1 o g 社)相当品が内蔵されている。また、ワンチップマイコン 2 1 A には、ウォッチドッグタイマも内蔵されており、これに対する定期的なクリア処理が途絶えると C P U が強制的にリセットされるよう構成されている。

## [0064]

以下、図5を参照しつつ、メイン処理プログラムについて説明する。メイン処理が開始されるのは、停電状態からの復旧時のように初期化スイッチ(不図示)がOFF状態で電源がON状態になる場合と、遊技ホールの開店時のように、初期化スイッチがON操作されて電源がON状態になる場合とがある。なお、制御プログラムが暴走したことにより、ウォッチドッグタイマが起動してCPUが強制的にリセットされる場合もある。

#### [0065]

何れの場合でも、 Z 8 0 C P U は、最初に自らを割込み禁止状態に設定すると共に(S T 1)、割込みモード 2 に設定する(S T 2)。また、 C P U 内部のスタックポインタ S P の値を、スタック領域の最終アドレスに初期設定する(S T 3)。なお、この実施態様では、電源遮断時の動作を電源復帰時に再開しないので(C P U のレジスタも保存されず)、最初にスタックポインタ S P の値を初期設定しても何の問題もない。すなわち、スタックポインタ S P が初期設定されることで、電源遮断前にスタック領域に退避された電源監視サブルーチン S T 2 0 のリターンアドレス(= 乱数更新処理 S T 2 1 の先頭アドレス)が破壊されても何の問題も生じない。

10

20

30

#### [0066]

ステップST3の処理が終われば、ワンチップマイコンの各部を含めて内部レジスタの値を初期設定した後(ST4)、RAMクリア信号の値を判定する(ST5)。先に説明した通り、RAMクリア信号とは、ワンチップマイコン21Aの内蔵RAMの全領域を初期設定するか否かを決定する信号であって、係員が操作する初期化スイッチのON/OFF状態に対応した値を有している。

## [0067]

ここでは、RAMクリア信号がON状態であったと仮定すると、ステップST5の判定に続いて、内蔵RAMの全領域がゼロクリアされる(ST9)。したがって、図6(b)のステップST37の処理でセットされたバックアップフラグBFLの値は、他のチェックサム値などと共にゼロとなる。

### [0068]

次に、RAM領域がゼロクリアされたことを報知するためのRAMクリアコマンドが出力され(ST10)、タイマ割込み動作(図6(a))を起動する割込み信号INTを出力するCTC(Z80 counter timer circuit)を初期設定する(ST11)。そして、CPUを割込み禁止状態にセットした状態で(ST12)、各種のカウンタついて更新処理を実行し(ST13)、その後、CPUを割込み許可状態に戻してステップST12に戻る

## [0069]

したがって、この実施態様では、タイマ割込みが禁止された状態でカウンタが更新されることになり、上記したCTCからCPUに供給される割込み信号INTは、ステップST14の実行直後にしか受け付けられない。そのため、タイマ割込み処理終了後は、必ずステップST12の処理から再実行されることになり、タイマ割込み処理の最初に、CPUのレジスタ類を保存する必要がなくなる。このように、遊技制御に無関係な処理を排除する構成は、4mS以内の限られた時間内に複雑高度な演出処理を完了すべきタイマ割込み処理にとって極めて有効である。

### [0070]

なお、なお、ステップST13で更新されるカウンタには、変動パターン決定用のカウンタが含まれているが、この変動パターン決定用カウンタは、図6(a)の特別図柄処理(ST27)における大当り抽選処理(ST54)の結果が外れ、大当りのいずれかの状態になった場合に、どのような変動パターン(変動時間)の演出を実行するかを決定する為のカウンタである。

#### [0071]

さて、ステップST5の判定処理に戻って説明すると、CPUが強制的にリセットされた場合や、停電状態からの復旧時には、初期化スイッチ(RAMクリア信号)はOFF状態である。そして、このような場合には、ステップST5の判定に続いて、バックアップフラグBFLの内容が判定される(ST6)。バックアップフラグBFLとは、図6(b)の電源監視処理の動作が実行されたことを示すデータであり、この実施態様では、電源遮断時のステップST37の処理でバックアップフラグBFLが5AHとされ、電源復帰後のステップST33の処理でゼロクリアされる。

## [0072]

電源投入時や、停電状態からの復旧時である場合には、バックアップフラグBFLの内容が5AHの筈である。但し、何らかの理由でプログラムが暴走状態となり、ウォッチドッグタイマによるCPUリセット動作が生じたような場合には、バックアップフラグBFL=00Hである。したがって、BFL 5AH(通常はBFL=00H)となる場合には、ステップST6からステップST9の処理に移行させて遊技機の動作を初期状態に戻す。

## [0073]

一方、バックアップフラグ B F L = 5 A H であれば、チェックサム値を算出するためのチェックサム演算を実行する(S T 7)。ここで、チェックサム演算とは、内蔵 R A M の

10

20

30

40

10

20

30

40

50

ワーク領域を対象とする8ビット加算演算である。そして、チェックサム値が算出されたら、この演算結果を、RAMのSUM番地の記憶値と比較をする(ST8)。

## [0074]

SUM番地には、電圧降下時に実行される電源監視処理(図6(b))において、同じチェックサム演算によるチェックサム値が記憶されている(ST38)。そして、記憶された演算結果は、内蔵RAMの他のデータと共に、バックアップ電源によって維持されている。したがって、本来は、ステップST8の判定によって両者が一致する筈である。

## [0075]

しかし、電源降下時にチェックサム演算(ST38)の実行できなかった場合や、実行できても、その後、メイン処理のチェックサム演算(ST7)の実行時までの間に、ワーク領域のデータが破損している場合もあり、このような場合にはステップST8の判定結果は不一致となる。判定結果の不一致によりデータ破損が検出された場合には、ステップST9の処理に移行させてRAMクリア処理を実行し、遊技機の動作を初期状態に戻す。一方、ステップST8の判定において、チェックサム演算(ST7)によるチェックサム値と、SUM番地の記憶値とが一致する場合には、ステップST11の処理に移行する。【0076】

続いて、上記したメイン処理を中断させて、4mS毎に開始されるタイマ割込み処理プログラム(図6(a))を説明する。タイマ割込みが生じると、CPUのレジスタを保存することなく、直ちに電源監視処理が実行される(ST20)。これは、タイマ割込み処理が起動されるタイミングが、ステップST14の直後に固定されているためである。

#### [0077]

電源監視処理(ST20)では、電源基板20から供給されている電圧降下信号のレベルを判定するが、具体的な処理内容については後述する。電源監視処理(ST20)が終わると、普通図柄処理(ST26)における抽選動作で使用される当り用カウンタRGの値が更新される(ST21)。なお、特別図柄処理(ST27)における抽選動作で使用される大当り判定用の乱数値RNDについては、図4の乱数生成回路で生成されるので、ステップST21の処理で更新されることはない。

#### [0078]

当り乱数更新処理(ST21)が終わると、各遊技動作の時間を管理しているタイマについて、タイマ減算処理が行なわれる(ST22)。ここで減算されるタイマは、主として、電動チューリップや大入賞口の開放時間やその他の遊技演出時間を管理するために使用される。

### [0079]

続いて、図柄始動口15A,15Bや大入賞口16の入賞検出スイッチを含む各種スイッチ類のON/OFF信号が入力され、ワーク領域にON/OFF信号が記憶される(ST23)。なお、図柄始動口15A,15Bからの入賞スイッチ信号SWa、SWbは、入力ポート45を経由して取得され、入賞スイッチ信号SWa,SWbの立上リエッジが検出されるとワーク領域にON信号が記憶される。

#### [080]

次に、エラー管理処理が行われる(ST24)。エラー管理処理は、遊技球の補給が停止したり、遊技球が詰まっていないかなど、機器内部に異常が生じていないかの判定を含んでいる。また、このエラー管理処理(ST24)では、異常検出信号ABNのレベルも判定され、もし計数回路43の動作に異常が認められたら報知処理を含むエラー処理が起動される。本実施態様では、大当り判定用の乱数値RNDが計数回路43で生成されるので、カウンタCTa,CTbの動作が停止したような場合には、直ちに適切な対応が採れるよう、4mS毎に、異常検出信号ABNのレベルを判定している(ST24)。

#### [0081]

次に、払出制御部24から受けた賞球計数信号に基づく管理処理を実行した後(ST25)、普通図柄処理を行う(ST26)。普通図柄処理とは、電動チューリップなど、普通電動役物を作動させるか否かの判定を意味する。具体的には、ステップST23のスイ

ッチ入力結果によって遊技球がゲートを通過していると判定された場合に、乱数更新処理(ST21)で更新された当り用カウンタRGを、当り当選値と対比して行われる。そして、対比結果が当選状態であれば当り中の動作モードに変更する。また、当り中となれば、電動チューリップなど、普通電動役物の作動に向けた処理を行う。

## [0082]

続いて、図6(c)に要部を示す特別図柄処理を行う(ST27)。特別図柄処理とは、特別電動役物を作動させるか否かの判定である。先ず、ステップST23のスイッチ入力処理によって遊技球が図柄始動口Aを通過していると判定された場合には(ST50)、図4の計数回路43から、図柄始動口Aに関する16ビット長データを取得する(ST51)。具体的には、16ビットラッチRaのデータを、出力切替信号CTLを切り換えつつ8ビット毎に取得する。なお、遊技球が図柄始動口Aを通過すると、先行して実行されるスイッチ入力処理(ステップST23)によって、ワーク領域の該当エリアにON信号が記憶されている。

## [0083]

図柄始動口Aについての処理が終われば、スイッチ入力処理(ST23)の処理結果に基づき、遊技球が図柄始動口Bを通過しているか否かが判定される(ST52)。そして、遊技球が図柄始動口Bを通過している場合には、図4の計数回路43から、図柄始動口Bに関する16ビット長データを取得する(ST53)。具体的には、16ビットラッチRbのデータを、出力切替信号CTLを切り換えつつ8ビット毎に取得する。

## [0084]

そして、その後、取得した16ビット長データに基づいて、大当り抽選処理を実行する(ST54)。例えば、取得した16ビット長データを、そのまま大当り判定用の乱数値RNDとして使用するか、或いは、16ビット長データを適宜にマスク処理して大当り判定用の乱数値RNDとする。そして、抽選結果が当選状態であれば大当り中の動作モードに変更する。また、大当り中となれば、特別電動役物の作動に向けた処理を行う。

## [0085]

以上概略的に説明したが、実際には、ステップST54の大当り抽選処理の前には、動作ステイタス(特別図柄変動開始処理、特別図柄変動中処理、特別図柄確認時間中処理)による状態管理処理があり、大当り抽選処理は、これら状態管理処理のうち「特別図柄変動開始処理」でのみ実行され、それ以外の状態では、乱数の取得のみとなる。

### [0086]

その後、主制御部21で管理するLEDについて点灯動作を進行させると共に(ST28)、電動チューリップや大入賞口などの開閉動作を実現するソレノイド駆動処理を実行した後(ST29)、CPUを割込み許可状態EIに戻してタイマ割込みを終える(ST30)。その結果、割込み処理ルーチンからメイン処理の無限ループ処理(図5)に戻り、ステップST12の処理が実行される。

## [0087]

続いて、図6(b)に示す電源監視処理(ST20)について説明する。電源監視処理(ST20)では、先ず、電源基板20から供給される電圧降下信号を、入力ポート(不図示)を通して取得し(ST31)、それが異常レベルでないか判定する(ST32)。そして、異常レベルでない場合には、異常回数カウンタとバックアップフラグBFLをゼロクリアして処理を終える(ST33)。

#### [0088]

一方、電圧降下信号が異常レベルである場合には、異常回数カウンタを+1して(ST34)、計数結果が上限値MAXを超えていないかを判定する(ST35)。これは、入力ポートからの取得データが、ノイズなどの影響でビット化けしている可能性があることを考慮したものであり、所定回数(例えば、上限値MAX=2)連続して異常レベルを維持する場合には、交流電源が現に遮断されたと判定する。

## [0089]

このように、本実施態様では、電源遮断時にも、直ぐには以降のバックアップ処理を開

20

10

30

40

始せず、動作開始のタイミングが、MAXx4mSだけ遅れる。しかし、(1)電源降下 信号は、直流電源電圧の降下ではなく、交流直流電圧の降下を検出すること、(2)直流 電源電圧は、大容量のコンデンサによって交流電源の遮断後もしばらくは維持されること (3)電源監視処理が高速度(4mS毎)で繰り返されること、(4)バックアップ処 理が極めてシンプルであり、迅速に終わることから、実質的には何の弊害もない。

### [0090]

ところで、ステップST35の判定の結果、異常回数カウンタの計数値が上限値MAX に一致した場合には、異常回数カウンタをゼロクリアした後(ST36)、バックアップ フラグBFLに5AHを設定する(ST37)。次に、メイン処理のステップST7の場 合と、全く同じ演算を、全く同じ作業領域(ワークエリア)に対して実行し、その演算結 果を記憶する(ST38)。なお、実行される演算は、典型的には8ビット加算演算であ る。

[0091]

そして、その後はワンチップマイコン21AをRAMアクセス禁止状態に設定すると共 に(ST39)、全ての出力ポートの出力データをクリアする(ST40)。その結果、 同種の電源監視処理を主制御部21より遅れて開始する払出制御部24に対して、不合理 なデータが送信させることが防止される。以上のバックアップ処理が終われば、CTCに 対する設定処理によって割込み信号INTの生成を禁止すると共に、無限ループ処理を繰 り返しつつ直流電源電圧が降下するのを待つ(ST41)。なお、このタイミングでは、 CPUは、もともと割込み禁止状態であるが(ST30参照)、電源電圧の降下による誤 動作の可能性を、可能な限り排除する趣旨から、本実施態様では、CTCからの割込み信 号INTの出力も禁止している。

[0092]

以上、本発明の実施態様を具体的に説明したが、具体的な記載内容は何ら本発明を限定 するものではなく、各種の改変が可能である。例えば、上記の説明では、図柄始動口が2 つ存在するパチンコ機を例示したが、図柄始動口は一個であっても良いのは当然である。 このような普通のパチンコ機の場合には、フリップフロップFF3、16ビットカウンタ CTb、16ビットラッチRbがそれぞれ不要となる。そして、フリップフロップFF3 16ビットカウンタCTb、16ビットラッチRbを排除した乱数生成回路は、スロッ トマシンにおいても好適に活用される。

【図面の簡単な説明】

[0093]

【図1】実施態様に示すパチンコ機の斜視図である。

【図2】図1のパチンコ機の遊技盤を詳細に図示した正面図である。

【図3】図1のパチンコ機の全体構成を示すブロック図である。

【図4】乱数生成回路の一例を示す回路図である。

【図5】主制御部のメイン処理を説明するフローチャートである。

【図6】主制御部のタイマ割込み処理を説明するフローチャートである。

【図7】従来の乱数生成回路を示す回路図である。

【符号の説明】

[0094]

SWa, SWb 入賞スイッチ信号

RND乱数值

計数クロック

4 0 発振回路40

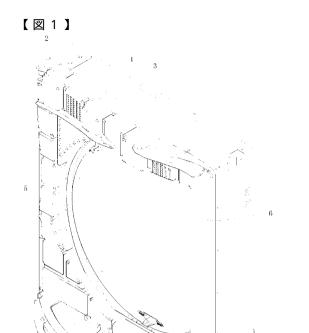
CTa,CTb カウンタ

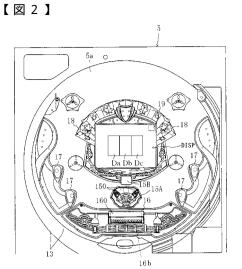
Ra, Rb 計数値保持回路 4 4 リセット回路 RST 電源リセット信号

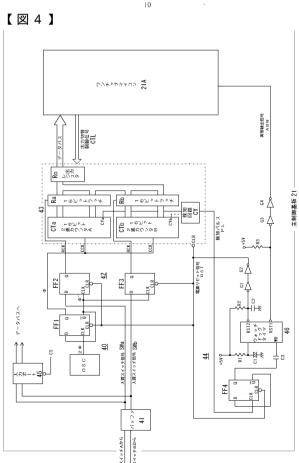
10

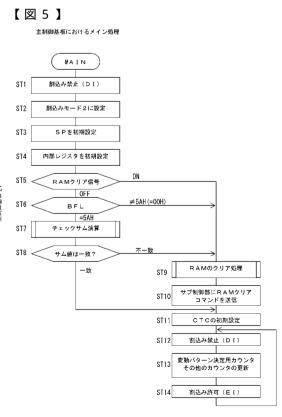
20

30









74

70

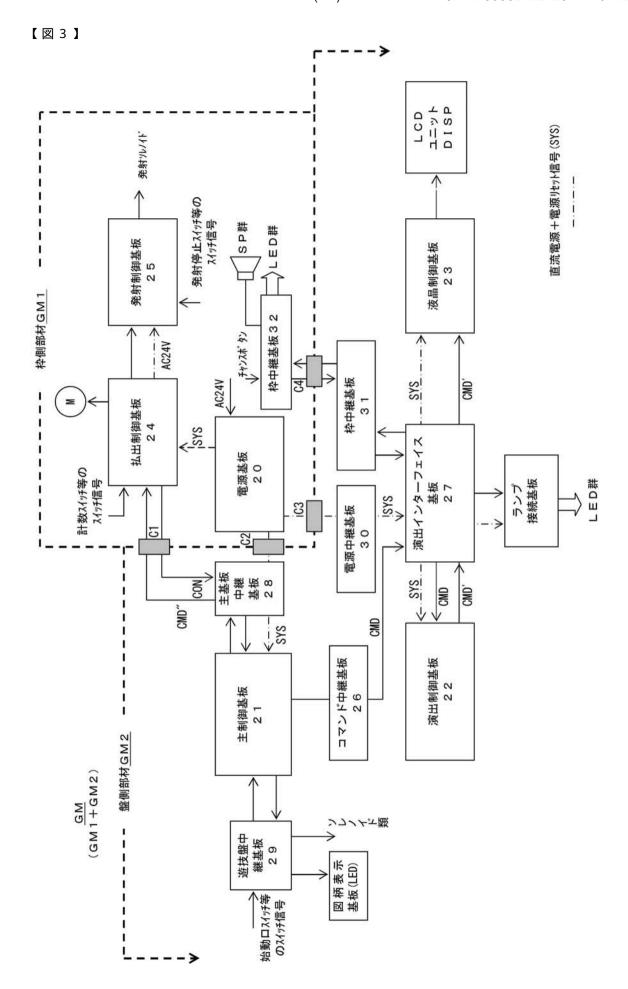
73

【図6】 【図7】 (a) タイマ割込みルーチン (b) 電源監視処理 TIMER\_INT ST20 電圧降下信号を取得 電源監視処理 ST20 ST31 当り乱数更新処理 ST21 異常い、ル? NO タイマ処理 ST22 異常回数かりンタとパックアップ フラケ BAKFLG をクリア スイッチ入力処理 ST23 人質スイッチ信号  $\rightarrow$ システムリセット信号 RET 本窓存権 エラー管理処理 ST24 賞球管理処理 ST25 異常回数がンタを+1 ST34 普通図柄処理 ST26 異常回数は? ≥MAX ST27 特別図柄処理 異常回数カウンタをクリア ST36 ST28 LED点灯処理 BAKFLG--5AH ST37 チェックサム値を算出し記憶 ST38 ソレノイド駆動処理 ST29 RAM 7クセス禁止 割込み許可(EI) ST39 RETI 出力ポートクリア ST40 (c)特別図柄処理の要部 ( タイマ割込み禁止 ST41 ST27 始動口AはONか ST50 ST51 始動口BはONか カウンタBの 出力データを取得 ST53

→ 取得値に応じた 大当り抽選処理

72

osc



## フロントページの続き

## (72)発明者 野尻 貴史

大阪府大阪市中央区内本町一丁目1番4号 株式会社藤商事内

## 審査官 齋藤 智也

(56)参考文献 特開2003-033543(JP,A)

特開2006-043278(JP,A)

特開2006-255289(JP,A)

(58)調査した分野(Int.CI., DB名)

A 6 3 F 7 / 0 2