



(21)申請案號：110114095

(22)申請日：中華民國 110 (2021) 年 04 月 20 日

(51)Int. Cl. : H10N30/01 (2023.01)

H10N30/09 (2023.01)

(30)優先權：2020/06/30 日本

2020-112459

(71)申請人：日商住友化學股份有限公司(日本) SUMITOMO CHEMICAL COMPANY, LIMITED (JP)

日本

(72)發明人：黑田稔顯 KURODA, TOSHIAKI (JP)；柴田憲治 SHIBATA, KENJI (JP)；渡辺和俊 WATANABE, KAZUTOSHI (JP)；木村健司 KIMURA, TAKESHI (JP)

(74)代理人：卓俊傑

(56)參考文獻：

TW 200415135A

JP 2015-530728A

JP 2018-93145A

JP 2019-161075A

WO 2004/088840A1

WO 2020/116123A1

審查人員：陳伯宜

申請專利範圍項數：13 項 圖式數：3 共 45 頁

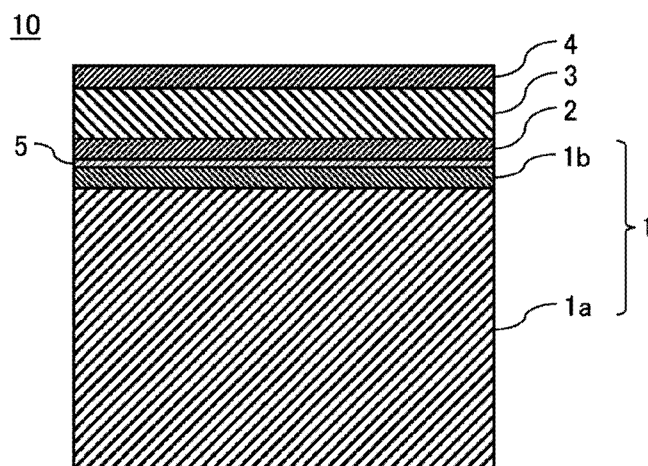
(54)名稱

壓電積層體、壓電元件及壓電積層體的製造方法

(57)摘要

本發明的課題在於使包含鉀、鈉、鈮及氧的壓電膜的施加正電壓時的耐壓特性提升。本發明包括基板；氧化膜，於基板上成膜，以鋅及氧為主要元素；電極膜，於氧化膜上成膜；以及壓電膜，於電極膜上成膜，且為包含鉀、鈉、鈮及氧且具有鈣鈦礦結構的鈹鈮氧化膜。

指定代表圖：



符號簡單說明：

1:基板

1a:Si 基板(單晶 Si 基板)

1b:表面氧化膜(SiO₂ 膜)

2:下部電極膜(Pt 膜)

3:KNN 膜(壓電膜)(壓電薄膜)

4:上部電極膜

5:ZnO 膜(氧化膜)

10:壓電積層體(積層體)(積層基板)

【圖1】



公告本

I870582

【發明摘要】

【中文發明名稱】壓電積層體、壓電元件及壓電積層體的製造方法

【英文發明名稱】PIEZOELECTRIC STACK UP, PIEZOELECTRIC DEVICE, AND METHOD OF PRODUCING PIEZOELECTRIC STACK UP

【中文】

本發明的課題在於使包含鉀、鈉、鋯及氧的壓電膜的施加正電壓時的耐壓特性提升。本發明包括基板；氧化膜，於基板上成膜，以鋅及氧為主要元素；電極膜，於氧化膜上成膜；以及壓電膜，於電極膜上成膜，且為包含鉀、鈉、鋯及氧且具有鈣鈦礦結構的鹼鋯氧化膜。

【指定代表圖】圖 1。

【代表圖之符號簡單說明】

1:基板

1a:Si 基板（單晶 Si 基板）

1b:表面氧化膜（SiO₂ 膜）

2:下部電極膜（Pt 膜）

3:KNN 膜（壓電膜）（壓電薄膜）

4:上部電極膜

5:ZnO 膜 (氧化膜)

10:壓電積層體 (積層體) (積層基板)

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 壓電積層體、壓電元件及壓電積層體的製造方法

【英文發明名稱】 PIEZOELECTRIC STACK UP, PIEZOELECTRIC DEVICE, AND METHOD OF PRODUCING PIEZOELECTRIC STACK UP

【技術領域】

【0001】 本揭示是有關於一種壓電積層體、壓電元件及壓電積層體的製造方法。

【先前技術】

【0002】 壓電體廣泛用於感測器、致動器等功能性電子零件中。作為壓電體的材料，廣泛使用鉛系材料、特別是由組成式 $Pb(Zr_{1-x}Ti_x)O_3$ 表示的 PZT 系鐵電體。由於 PZT 系壓電體含有鉛，因此就擔心對人體的影響的方面等而言欠佳。因此，作為無鉛壓電體，提出了包含鉀、鈉、鋰及氧的壓電體，並提出了具有使用此種壓電體而形成的壓電膜的積層體（例如參照專利文獻 1、專利文獻 2）。

[現有技術文獻]

[專利文獻]

【0003】 [專利文獻 1] 日本專利特開 2007-184513 號公報

[專利文獻 2] 日本專利特開 2008-159807 號公報

【發明內容】**【0004】 [發明所欲解決之課題]**

於所述專利技術中，判明了於壓電膜的厚度方向施加電場時，與朝向厚度方向的其中一側施加電場的情況相比，朝向厚度方向的另一側施加電場的情況更容易引起絕緣破壞。即，判明了有時壓電膜的耐壓會根據所施加的電場的方向而不同。所述情況成為藉由發明者的努力研究而首次明確的新穎的課題。

【0005】 另外，於所述專利技術中，亦存在若為降低壓電膜的介電常數而降低壓電膜的成膜溫度，則壓電膜的晶體配向性降低的課題。

【0006】 本揭示的目的在於進一步提高包含鉀、鈉、鋰及氧的壓電膜的性能。

[解決課題之手段]

【0007】 根據本揭示的一形態，提供一種壓電積層體及其相關技術，所述壓電積層體包括：

基板；

氧化膜，於所述基板上成膜，且以鋅及氧為主要元素；

電極膜，於所述氧化膜上成膜；以及

壓電膜，於所述電極膜上成膜，且為包含鉀、鈉、鋰及氧且具有鈣鈦礦結構的鹼鈦氧化膜。

根據本揭示的一形態，提供一種壓電元件，包括：

基板；

氧化膜，於所述基板上成膜，以鋅及氧為主要元素；

下部電極膜，於所述氧化膜上成膜；

壓電膜，於所述下部電極膜上成膜，且為包含鉀、鈉、鋕及氧且具有鈣鈦礦結構的鹼鋕氧化膜；以及

上部電極膜，於所述壓電膜上成膜。

根據本揭示的一形態，提供一種壓電積層體的製造方法，具有：

於基板上形成以鋅及氧為主要元素的氧化膜的步驟；

於所述氧化膜上形成電極膜的步驟；以及

於所述電極膜上形成作為包含鉀、鈉、鋕及氧且具有鈣鈦礦結構的鹼鋕氧化膜的壓電膜的步驟。

[發明的效果]

【0008】 根據本揭示，能夠進一步提高包含鉀、鈉、鋕及氧的壓電膜的性能。

【圖式簡單說明】

【0009】

圖 1 是表示本揭示的一形態的壓電積層體的剖面結構的一例的圖。

圖 2 是表示本揭示的一形態的壓電積層體的剖面結構的變形例的圖。

圖 3 是表示本揭示的一形態的壓電器件模組的概略結構的一例的圖。

【實施方式】**【0010】** <發明者所得的見解>

於具有基板、成膜於基板上的下部電極膜、成膜於下部電極膜上且包含鉀 (K)、鈉 (Na)、鈮 (Nb) 及氧 (O) 的壓電膜 (KNN 膜)、以及成膜於 KNN 膜上的上部電極膜的積層體中，通常於基板與下部電極膜之間設置包含鈦 (Ti) 的膜 (例如，Ti 膜) 作為使基板與下部電極膜相互密接的密接膜。判明了於使用設置了此種密接膜的積層體製作的壓電元件 (壓電器件模組) 中，與負電壓施加時相比，於正電壓施加時容易引起絕緣破壞。此處，本說明書中的負電壓施加是指將上部電極膜側設為負極、下部電極膜側設為接地，以於上部電極膜與下部電極膜之間產生 KNN 膜的厚度方向上的向上 (自下部電極膜朝向上部電極膜的方向) 的電場的方式，對上部電極膜施加負電壓。另外，本說明書中的正電壓施加是指將上部電極膜側設為正極、下部電極膜側設為接地，以於上部電極膜與下部電極膜之間產生 KNN 膜的厚度方向的向下 (自上部電極膜朝向下部電極膜的方向) 的電場的方式，對上部電極膜施加正電壓。

【0011】 發明者對所述課題進行了努力研究。其結果，獲得如下見解，密接膜中的 Ti 有時會穿過下部電極膜而擴散至 KNN 膜，所述情況可能為正電壓施加時引起絕緣破壞的因素。其原因在於，Ti 例如於 KNN 成膜時的溫度環境下藉由擴散而容易擴展至下部電極膜的上表面 (與 KNN 膜接觸的一側的面)。因此，若設置

有包含 Ti 的膜作為密接膜，則密接膜中的 Ti 擴散至壓電膜而與壓電膜中的氧結合（捕獲壓電膜中的氧），成為 TiO_x 。藉此，於壓電膜中，特別是壓電膜與下部電極膜之間的界面附近產生氧缺陷（缺氧、氧空缺（Oxygen Vacancy））。於具有此種壓電膜的壓電元件（壓電器件模組）中，若施加正電壓，則壓電膜中的氧缺陷於壓電膜中朝向下部電極膜側移動，從而引起絕緣破壞。

【0012】 另外，於設置有 Ti 膜作為所述密接膜的積層體中，為進一步降低壓電膜的介電常數，嘗試了進一步降低壓電膜的成膜溫度。然而，亦存在若降低壓電膜的成膜溫度則壓電膜的晶體的配向性降低的課題。因此，於設置有 Ti 膜作為密接膜的情況下，為避免壓電膜的配向性降低，需要於高溫（例如超過 $500^{\circ}C$ ）下形成壓電膜，其結果，無法充分降低壓電膜的介電常數。即，無法獲得兼具低介電常數及高配向性的壓電積層體。

【0013】 本揭示是基於發明者等所得的所述見解及課題而成者。

【0014】 <本揭示的一形態>

以下，一面參照圖式一面說明本揭示的一形態。

【0015】 （1）壓電積層體的結構

如圖 1 所示，本實施方式的具有壓電膜的積層體（積層基板）10（以下，亦稱為壓電積層體 10）包括基板 1、形成於基板 1 上的氧化膜 5、形成於氧化膜 5 上的下部電極膜 2、形成於下部電極膜 2 上的壓電膜（壓電薄膜）3 以及形成於壓電膜 3 上的上部電極

膜 4。

【0016】 作為基板 1，可適宜地使用形成有熱氧化膜或化學氣相沈積(Chemical Vapor Deposition, CVD)氧化膜等表面氧化膜(SiO_2 膜) 1b 的單晶矽 (Si) 基板 1a、即具有表面氧化膜的 Si 基板。另外，作為基板 1，如圖 2 所示，亦可使用於其表面具有由 SiO_2 以外的絕緣性材料形成的絕緣膜 1d 的 Si 基板 1a。另外，作為基板 1，亦可使用 Si (100) 面或 Si (111) 面等暴露於表面的 Si 基板 1a、即不具有表面氧化膜 1b 或絕緣膜 1d 的 Si 基板。另外，作為基板 1，亦可使用由絕緣體覆矽 (Silicon On Insulator, SOI) 基板、石英玻璃 (SiO_2) 基板、砷化鎵 (GaAs) 基板、藍寶石 (Al_2O_3) 基板、不鏽鋼 (SUS) 等金屬材料形成的金屬基板。單晶 Si 基板 1a 的厚度例如可設為 300 μm 以上且 1000 μm 以下，表面氧化膜 1b 的厚度例如可設為 1 nm 以上且 4000 nm 以下。

【0017】 氧化膜 5 是以鋅及氧為主要元素的膜。氧化膜 5 例如可使用氧化鋅來成膜。氧化膜 5 為多晶膜或單晶膜 (以下，將氧化膜 5 亦稱為 ZnO 膜 5)。構成 ZnO 膜 5 的 Zn 及 O 的組成比較佳為滿足 Zn : O=1 : 1 的關係，但並不限定於此，亦可存在些許偏差。構成 ZnO 膜 5 的晶體較佳為其 (0001) 面相對於基板 1 的主面平行的晶體 (包括 (0001) 面相對於基板 1 的主面而以 $\pm 5^\circ$ 以內的角度傾斜的晶體) 多、即於 (0001) 面方位優先配向。所謂構成 ZnO 膜 5 的晶體於 (0001) 面方位優先配向，是指於藉由 X 射線繞射 (X-ray diffraction, XRD) 測定而得的 X 射線繞射圖案中，因於

(0002)面方位配向的晶體引起的繞射波峰處於最高的狀態。即，ZnO 膜 5 的表面（作為下部電極膜 2 的基底的面）較佳為主要包含 ZnO (0001) 面。再者，ZnO 膜 5 可使用濺射法、蒸鍍法等進行成膜。ZnO 膜 5 作為提高基板 1 與後述的下部電極膜 2 之間的密接性的密接膜發揮功能。

【0018】 ZnO 膜 5 的厚度例如可設為 1 nm 以上，較佳為 2 nm 以上。藉由 ZnO 膜 5 的厚度例如為 1 nm 以上，能夠使 ZnO 膜 5 可靠地作為所述密接膜發揮功能，藉由 ZnO 膜 5 為 2 nm 以上，能夠使 ZnO 膜 5 更可靠地作為所述密接膜發揮功能。另外，亦能夠可靠地提高後述的 KNN 膜 3 的配向性。ZnO 膜 5 的厚度的上限並無特別限定，但就抑制壓電積層體 10 的生產性降低的觀點而言，ZnO 膜 5 的厚度例如可設為 50 nm 以下，較佳為 20 nm 以下，更佳為 10 nm 以下。

【0019】 下部電極膜 2 例如可使用鉑 (Pt) 進行成膜。下部電極膜 2 為多晶膜或單晶膜（以下，將該些亦稱為 Pt 膜）。構成 Pt 膜的晶體較佳為其 (111) 面相對於基板 1 的主面平行的晶體（包括 (111) 面相對於基板 1 的主面而以 $\pm 5^\circ$ 以內的角度傾斜的晶體）多、即構成 Pt 膜的晶體於 (111) 面方位優先配向。所謂構成 Pt 膜的晶體於 (111) 面方位優先配向是指於藉由 X 射線繞射 (XRD) 測定而得的 X 射線繞射圖案中，因於 (111) 面方位配向的晶體引起的繞射波峰處於最高的狀態。即，下部電極膜 2 的表面（作為壓電膜 3 的基底的面）較佳為主要包含 Pt (111) 面。下部電極膜

2 可使用濺射法、蒸鍍等方法進行成膜。例如藉由於表面主要包含 ZnO (0001) 面的 ZnO 膜 5 上直接形成下部電極膜 2 (Pt 膜)，可容易獲得表面主要包含 Pt (111) 面的下部電極膜 2。下部電極膜 2 除了 Pt 以外，亦可使用金 (Au)、鈳 (Ru) 或銱 (Ir) 等的各種金屬、以該些為主成分的合金進行成膜。下部電極膜 2 的厚度例如可設為 100 nm 以上且 400 nm 以下。

【0020】 壓電膜 3 例如為包含鉀 (K)、鈉 (Na)、鈮 (Nb) 及氧 (O) 的鹼鈮氧化膜。壓電膜 3 可使用鈮酸鉀鈉 (KNN) 進行成膜。壓電膜 3 為 KNN 多晶膜 (以下，亦稱為 KNN 膜 3)。KNN 的晶體結構為鈣鈦礦結構、即 KNN 膜 3 具有鈣鈦礦結構。KNN 膜 3 可使用濺射法、脈衝雷射沈積 (Pulsed Laser Deposition, PLD) 法、溶膠凝膠法等方法進行成膜。KNN 膜 3 的厚度例如可設為 0.5 μm 以上且 5 μm 以下。

【0021】 構成 KNN 膜 3 的晶體較佳為相對於基板 1 (於基板 1 例如為具有表面氧化膜 1b 或絕緣膜 1d 等的 Si 基板 1a 的情況下為 Si 基板 1a) 的主面而於 (001) 面方位優先配向。即，KNN 膜 3 的表面 (作為上部電極膜 4 的基底的面) 較佳為主要包含 KNN (001) 面。例如藉由於表面主要包含 Pt (111) 面的 Pt 膜 (下部電極膜 2) 上直接形成 KNN 膜 3，可容易獲得表面主要包含 KNN (001) 面的 KNN 膜 3。

【0022】 於本說明書中，所謂構成 KNN 膜 3 的晶體於 (001) 面方位配向是指構成 KNN 膜 3 的晶體的 (001) 面相對於基板 1 的

主面平行。再者，所謂構成 KNN 膜 3 的晶體的 (001) 面相對於基板 1 的主面平行，是指除了 (001) 面相對於基板 1 的主面完全平行的情況之外，亦包括 (001) 面相對於基板 1 的主面於 $\pm 5^\circ$ 以內、較佳為 $\pm 3^\circ$ 以內傾斜的情況。另外，所謂構成 KNN 膜 3 的晶體於 (001) 面方位優先配向，是指 (001) 面相對於基板 1 的主面平行的晶體多。例如，較佳為構成 KNN 膜 3 的晶體群中 80% 以上的晶體相對於基板 1 的主面而於 (001) 面方位配向。即，構成 KNN 膜 3 的晶體的朝向 (001) 面方位的配向率 (以下亦稱為「KNN 膜 3 的配向率」) 較佳為例如 80% 以上，更佳為例如 90% 以上。再者，本說明書中的「配向率」是基於針對 KNN 膜 3 藉由 X 射線繞射 (XRD) 測定而得的 X 射線繞射圖案 ($2\theta/\theta$) 的波峰強度，並藉由下述 (數式 1) 而計算出的值。

(數式 1)

配向率 (%) = { (001) 面的繞射波峰強度 / ((001) 面的繞射波峰強度 + (110) 面的繞射波峰強度) } × 100

【0023】 所述 (數式 1) 及本說明書中的「(001) 面的繞射波峰」是指於針對 KNN 膜 3 藉由 XRD 測定而得的 X 射線繞射圖案中，因構成 KNN 膜 3 的晶體中於 (001) 面方位配向的晶體 (即，(001) 相對於基板 1 的主面平行的晶體) 引起的繞射波峰，且為於 2θ 為 20° 以上且 23° 以下的範圍內顯現的波峰。另外，所述 (數式 1) 及本說明書中的「(110) 面的繞射波峰」是指於針對 KNN 膜 3 藉由 XRD 測定而得的 X 射線繞射圖案中，因構成 KNN 膜 3 的晶體中

於 (110) 面方位配向的晶體 (即, (110) 面相對於基板 1 的主面平行的晶體) 引起的繞射波峰, 且為於 2θ 為 30° 以上且 33° 以下的範圍內顯現的波峰。

【0024】 構成 KNN 膜 3 的晶體群中半數以上的晶體較佳為具有柱狀結構。構成 KNN 膜 3 的晶體彼此的邊界、即存在於 KNN 膜 3 的晶體晶界較佳為於 KNN 膜 3 的厚度方向上貫穿。例如, 於 KNN 膜 3 中, 較佳為於其厚度方向上貫穿的晶體晶界較未於 KNN 膜 3 的厚度方向上貫穿的晶體晶界多。

【0025】 KNN 膜 3 亦可於例如 5 at% 以下 (於添加多種下述元素的情況下, 合計濃度為 5 at% 以下) 的範圍內包含銅 (Cu)、錳 (Mn)、鋰 (Li)、鉭 (Ta)、銻 (Sb) 等 K、Na、Nb、O 以外的元素。

【0026】 上部電極膜 4 可使用例如 Pt、Au、鋁 (Al)、Cu 等各種金屬或該些的合金進行成膜。上部電極膜 4 可使用濺射法、蒸鍍法、電鍍法、金屬膏劑法等方法進行成膜。上部電極膜 4 不會如下部電極膜 2 般對 KNN 膜 3 的晶體結構產生大的影響。因此, 上部電極膜 4 的材料、晶體結構、成膜方法並無特別限定。再者, 於 KNN 膜 3 與上部電極膜 4 之間, 亦可設置以例如鈦 (Ti)、Ta、氧化鈦 (TiO_2)、鎳 (Ni)、鈦氧化物 (RuO_2)、銱氧化物 (IrO_2) 等為主成分的密接層, 以提高該些的密接性。上部電極膜 4 的厚度例如可設為 100 nm 以上且 5000 nm 以下, 於設置密接層的情況下, 密接層的厚度例如可設為 1 nm 以上且 200 nm 以下。

【0027】 如上所述，於壓電積層體 10 中，於基板 1 與下部電極膜 2 之間，作為提高該些之間的密接性的密接膜（以下亦簡稱為「密接膜」），設置有 ZnO 膜 5 而非包含 Ti 的膜（例如 Ti 膜）。氧化鋅（ZnO）與 Ti 元素相比不易擴散，幾乎不穿過下部電極膜 2 而擴散至 KNN 膜 3，因此不會產生例如設置 Ti 膜作為密接膜時產生的所述課題。另外，Zn 元素與 Ti 元素相比為惰性，因此即使擴散至 KNN 膜 3，亦不易捕獲 KNN 膜 3 中的 O 元素，不易於 KNN 膜 3 中產生氧缺陷。

【0028】 另外，藉由設置有 ZnO 膜 5，與設置有 Ti 膜的情況相比，能夠使（001）面相對於基板 1 的主面平行的 KNN 晶體更多。即，能夠減少（001）面相對於基板 1 的主面以規定角度傾斜的 KNN 晶體。另外，即使於 KNN 晶體的（001）面相對於基板 1 的主面以規定角度傾斜的情況下，亦能夠減小其傾斜角度。其結果，設置有 ZnO 膜 5 的情況與設置有 Ti 膜的情況相比，（001）面的繞射波峰成為半值寬度窄且尖銳的波峰，（001）面的繞射波峰強度變更高。例如，藉由設置有 ZnO 膜 5，能夠將（001）面的繞射波峰的最大強度設為 1000 cps 以上且 1400 cps 以下，較佳為 1100 cps 以上且 1350 cps 以下。

【0029】 與此相對，與設置有 ZnO 膜 5 的情況相比，於設置有 Ti 膜的情況下，（001）面相對於基板 1 的主面以規定角度傾斜的 KNN 晶體變更多，另外，其傾斜角度亦變大。該些的結果為，（001）面的繞射波峰成為半值寬度寬的波峰，波峰強度變低。於所述情

況下，(001) 面的繞射波峰的最大強度例如為 600 cps~900 cps 左右。

【0030】 另外，藉由設置有 ZnO 膜 5，能夠獲得兼具高配向率以及低相對介電常數的 KNN 膜 3。其原因可知，藉由設置有 ZnO 膜 5，即使降低 KNN 膜 3 的成膜溫度（例如即使設為 500°C 以下），KNN 膜 3 亦維持所述般的高配向率。所述情況為藉由發明者等首次發現的新見解。藉由如此設置有 ZnO 膜 5，可於不降低 KNN 膜 3 的配向性（配向率）的情況下於低溫下形成 KNN 膜 3，因此亦能夠將 KNN 膜 3 製成低介電常數的膜。例如，將下部電極膜 2 設為接地（零電位），對上部電極膜 4 以頻率為 3 kHz 的三角波施加 -1 V~+1 V 的電壓進行測定時，KNN 膜 3 的相對介電常數（ ϵ_r ）例如能夠設為 250 以上且 300 以下，較佳為 250 以上且未滿 300，更佳為 250 以上且 270 以下。

【0031】 與此相對，於設置有 Ti 膜的情況下，若降低 KNN 膜 3 的成膜溫度（例如設為 500°C 以下），則 KNN 膜 3 的配向性降低。因此，於設置有 Ti 膜的情況下，為了防止 KNN 膜 3 的配向性降低，需要於高溫（例如超過 500°C）下形成 KNN 膜 3，其結果，KNN 膜 3 的介電常數變高。於所述情況下，KNN 膜 3 的相對介電常數例如為 300~500 左右。

【0032】 如此，藉由設置有 ZnO 膜 5，不會產生所述課題，而亦能夠獲得兼具良好的配向性以及低介電常數的 KNN 膜 3、例如 (001) 面的繞射波峰強度高且介電常數低的 KNN 膜 3。

【0033】 (2) 壓電元件、壓電器件模組的結構

圖 3 表示本揭示的具有 KNN 膜 3 的器件模組 30 (以下, 亦稱為壓電器件模組 30) 的概略結構圖。壓電器件模組 30 至少包括: 元件 (器件) 20 (具有 KNN 膜 3 的元件 20, 以下, 亦稱為壓電元件 20), 藉由將所述壓電積層體 10 成形為規定的形狀而獲得; 以及電壓施加部 11a 或電壓檢測部 11b, 與壓電元件 20 連接。電壓施加部 11a 是用以對下部電極膜 2 與上部電極膜 4 之間 (電極間) 施加電壓的部件, 電壓檢測部 11b 是用以檢測於下部電極膜 2 與上部電極膜 4 之間 (電極間) 產生的電壓的部件。作為電壓施加部 11a、電壓檢測部 11b, 可使用公知的各種部件。

【0034】 藉由將電壓施加部 11a 連接於壓電元件 20 的下部電極膜 2 與上部電極膜 4 之間, 可使壓電元件 20 作為致動器發揮功能。藉由利用電壓施加部 11a 對下部電極膜 2 與上部電極膜 4 之間施加電壓, 可使 KNN 膜 3 變形。藉由所述變形動作, 可使連接於壓電元件 20 上的各種構件工作。於所述情況下, 作為壓電元件 20 的用途, 例如可列舉: 噴墨列印機用的頭、掃描儀用的微機電系統 (Micro-Electro-Mechanical System, MEMS) 反射鏡、超音波產生裝置用的振子等。

【0035】 藉由將電壓檢測部 11b 連接於壓電元件 20 的下部電極膜 2 與上部電極膜 4 之間, 可使壓電元件 20 作為感測器發揮功能。若 KNN 膜 3 隨著某些物理量的變化而變形, 則因所述變形於下部電極膜 2 與上部電極膜 4 之間產生電壓。藉由利用電壓檢測部 11b

檢測所述電壓，可測定施加至 KNN 膜 3 的物理量的大小。於所述情況下，作為壓電元件 20 的用途，例如可列舉角速度感測器、超音波感測器、壓力感測器、加速度感測器等。

【0036】 如上所述，於壓電積層體 10 中，作為密接膜設置有 ZnO 膜 5 而非 Ti 膜，因此於 KNN 膜 3 中、特別是 KNN 膜 3 與下部電極膜 2 之間的界面附近存在的氧缺陷少。藉此，藉由對壓電積層體 10 進行加工而獲得的壓電元件 20 於施加正電壓時亦不易引起絕緣破壞。

【0037】 (3) 壓電積層體、壓電元件、壓電器件模組的製造方法

對所述壓電積層體 10、壓電元件 20、及壓電器件模組 30 的製造方法進行說明。

【0038】 首先，準備基板 1，於基板 1 的任一主面上藉由例如濺射法形成 ZnO 膜 5。例如使用包含氧化鋅的靶材，於氬 (Ar) 氣體與氧 (O₂) 氣體的混合氣體的環境 (以下，亦稱為「Ar/O₂ 混合氣體環境」) 下藉由射頻 (Radio Frequency, RF) 濺射法形成 ZnO 膜 5。

【0039】 作為形成 ZnO 膜 5 時的條件，可例示下述條件。ZnO 膜 5 的成膜時間能夠根據 ZnO 膜 5 的厚度適宜設定。成膜速度例如可設為以 30 秒形成厚度為 2.5 nm 的 ZnO 膜的速度。

溫度 (基板溫度): 200°C 以上，較佳為 300°C 以上，更佳為 500°C 以上，進而佳為 700°C 以下

放電功率：100 W 以上且 500 W 以下，較佳為 200 W 以上且 400 W 以下

環境：Ar/O₂ 混合氣體環境

Ar 氣體相對於 O₂ 氣體的分壓（Ar 氣體/O₂ 氣體的分壓比）：
5/1～30/1，較佳為 7/1～20/1，更佳為 10/1～15/1

環境壓力：0.1 Pa 以上且 0.5 Pa 以下，較佳為 0.2 Pa 以上且 0.4 Pa 以下

【0040】 藉由於所述條件下，特別是於所述溫度條件下形成 ZnO 膜 5，可使構成 ZnO 膜 5 的晶體於（0001）面方位優先配向。即，藉由於加熱基板 1 的狀態下形成 ZnO 膜 5，能夠獲得配向性高的 ZnO 膜 5。另外，藉由於例如 300°C 以上的溫度條件下形成 ZnO 膜 5，可更提高 ZnO 膜 5 的配向性。另外，藉由於例如 500°C 以上的溫度條件下形成 ZnO 膜 5，可進一步提高 ZnO 膜 5 的配向性。

【0041】 如上所述，存在 ZnO 膜 5 的成膜溫度越高，ZnO 膜 5 的配向性越高的傾向。然而，即使 ZnO 膜 5 的成膜溫度超過 700°C，提高 ZnO 膜 5 的配向性的效果亦達到極限，另一方面，對於使環境中的溫度自 ZnO 膜 5 的成膜溫度下降至後述的 KNN 膜 3 的成膜溫度而言需要時間，其結果，存在壓電積層體 10 的生產性降低的情況。因此，ZnO 膜 5 的成膜溫度較佳為 700°C 以下。

【0042】 接著，於預先使晶體於（0001）面方位優先配向的 ZnO 膜 5 上，藉由例如濺射法形成下部電極膜 2（例如 Pt 膜）。

【0043】 作為形成下部電極膜 2 時的條件，可例示下述條件。

溫度（基板溫度）：200°C 以上，較佳為 300°C 以上，更佳為 500°C 以上，進而佳為 700°C 以下

放電功率：1000 W 以上且 1500 W 以下，較佳為 1100 W 以上且 1300 W 以下

環境：Ar 氣體環境

環境壓力：0.1 Pa 以上且 0.5 Pa 以下，較佳為 0.2 Pa 以上且 0.4 Pa 以下

成膜時間：3 分鐘以上且 10 分鐘以下，較佳為 4 分鐘以上且 8 分鐘以下，更佳為 5 分鐘以上且 6 分鐘以下

【0044】 藉由於所述條件下，特別是於所述溫度條件下形成作為下部電極膜 2 的 Pt 膜，可使構成 Pt 膜的晶體於（111）面方位優先配向。即，藉由於加熱基板 1 的狀態下形成 Pt 膜，能夠獲得配向性高的 Pt 膜。另外，藉由於例如 300°C 以上的溫度條件下形成 Pt 膜，可更提高 Pt 膜的配向性。另外，藉由於例如 500°C 以上的溫度條件下形成 Pt 膜，可進一步提高 Pt 膜的配向性。

【0045】 如上所述，存在 Pt 膜的成膜溫度越高，Pt 膜的配向性越高的傾向，但即使 Pt 膜的成膜溫度超過 700°C，提高 Pt 膜的配向性的效果亦達到極限，另一方面，對於使環境中的溫度自 Pt 膜的成膜溫度下降至後述的 KNN 膜 3 的成膜溫度而言需要時間，其結果，存在壓電積層體 10 的生產性降低的情況。因此，Pt 膜的成膜溫度較佳為 700°C 以下。

【0046】 接著，於預先使晶體於（111）面方位優先配向的 Pt 膜

上，藉由例如濺射法形成 KNN 膜 3。KNN 膜 3 的組成比例如能夠藉由控制濺射成膜時使用的靶材的組成來調整。靶材可藉由混合 K_2CO_3 粉末、 Na_2CO_3 粉末、 Nb_2O_5 粉末等進行煅燒等來製作。靶材的組成可藉由調整 K_2CO_3 粉末、 Na_2CO_3 粉末、 Nb_2O_5 粉末等的混合比率來控制。於形成包含 Cu 或 Mn 等的元素的 KNN 膜 3 的情況下，只要使用除了混合所述各粉末以外亦以規定的比率混合有 Cu 粉末（CuO 粉末）、或 Mn 粉末（或者 MnO 粉末）等的靶材即可。

【0047】 作為形成 KNN 膜 3 時的條件，可例示下述條件。再者，成膜時間可根據 KNN 膜 3 的厚度適宜設定。

放電功率：2000 W 以上且 2400 W 以下，較佳為 2100 W 以上且 2300 W 以下

環境：Ar 氣體+氧（ O_2 ）氣體環境

環境壓力：0.2 Pa 以上且 0.5 Pa 以下，較佳為 0.2 Pa 以上且 0.4 Pa 以下

Ar 氣體相對於 O_2 氣體的分壓（Ar/ O_2 分壓比）：30/1～20/1，較佳為 27/1～22/1

成膜溫度：430°C 以上且 700°C 以下

成膜速度：0.5 $\mu\text{m/hr}$ 以上且 2 $\mu\text{m/hr}$ 以下，較佳為 0.75 $\mu\text{m/hr}$ 以上且 1.5 $\mu\text{m/hr}$ 以下

【0048】 藉由於所述條件下於預先使晶體於（111）面方位優先配向的下部電極膜 2 上，形成 KNN 膜 3，能夠使構成 KNN 膜 3

的晶體於(001)面方位優先配向。如此，藉由於加熱基板 1 的狀態下形成 ZnO 膜 5 及下部電極膜 2，即藉由於高溫下形成 ZnO 膜 5 及下部電極膜 2，能夠提高於下部電極膜 2 上成膜的 KNN 膜 3 的配向性。藉此，能夠使構成 KNN 膜 3 的晶體中例如 80%以上的晶體於(001)面方位配向。即，可獲得所述配向率例如為 80%以上的 KNN 膜 3。

【0049】再者，若 ZnO 膜 5 及下部電極膜 2 的成膜溫度分別為 200°C 以上，則亦可使下部電極膜 2 的成膜溫度較 ZnO 膜 5 的成膜溫度更低。然而，就提高 ZnO 膜 5 及下部電極膜 2 的配向性，可靠地獲得配向性高的 KNN 膜 3 的觀點而言，較佳為於高溫下形成 ZnO 膜 5 及下部電極膜 2 此兩者。

【0050】例如，藉由分別於 300°C 以上的溫度條件下形成 ZnO 膜 5 及下部電極膜 2，能夠使構成 KNN 膜 3 的晶體中例如 80%以上的晶體可靠地於(001)面方位配向。即，能夠可靠地獲得所述配向率例如為 80%以上的 KNN 膜 3。

【0051】另外，例如，藉由分別於 500°C 以上的溫度條件下形成 ZnO 膜 5 及下部電極膜 2，可使構成 KNN 膜 3 的晶體中例如 85%以上、較佳 90%以上的晶體於(001)面方位配向。即，可獲得所述配向率例如為 85%以上、較佳為 90%以上的 KNN 膜 3。

【0052】再者，於使壓電元件 20 作為致動器發揮功能的情況下，KNN 膜 3 的成膜溫度較佳為設為 500°C 以上且 700°C 以下，更佳為設為 540°C 以上且 700°C 以下。藉此，能夠可靠地提高施加正電壓

時的 KNN 膜 3 的耐壓。

【0053】 於使壓電元件 20 作為感測器發揮功能的情況下，KNN 膜 3 的成膜溫度較佳為設為 430°C 以上且 500°C 以下，更佳為設為 440°C 以上且 470°C 以下。藉由設置有 ZnO 膜 5，即使如此降低 KNN 膜 3 的成膜溫度，亦能夠使 KNN 膜 3 成為配向性高的膜。另外，藉由於此種低溫下形成 KNN 膜 3，能夠使 KNN 膜 3 成為低介電常數的膜。即，能夠獲得可適合用作感測器的兼具高配向率及低介電常數的 KNN 膜 3。

【0054】 然後，藉由例如濺射法於 KNN 膜 3 上形成上部電極膜 4。形成上部電極膜 4 時的條件可設為與形成所述下部電極膜 2 時的條件相同的條件。

【0055】 於所述條件下，於基板 1 上依次形成 ZnO 膜 5、下部電極膜 2 (Pt 膜)、KNN 膜 3、及上部電極膜 4，藉此可獲得如圖 1 所示般的壓電積層體 10。

【0056】 藉由蝕刻等將所獲得的壓電積層體 10 成形為規定的形狀 (以規定的圖案進行微細加工)。藉此，可獲得如圖 3 所示般的壓電元件 20，藉由將電壓施加部 11a 或電壓檢測部 11b 與壓電元件 20 連接，而可獲得壓電器件模組 30。作為蝕刻方法，例如可使用反應性離子蝕刻等乾式蝕刻法、使用規定的蝕刻液的濕式蝕刻法。

【0057】 於藉由乾式蝕刻成形壓電積層體 10 的情況下，於壓電積層體 10 (例如上部電極膜 4) 上，藉由光微影製程等形成作為

針對乾式蝕刻的蝕刻遮罩的光阻圖案。作為蝕刻遮罩，亦可藉由濺射法形成鉻（Cr）膜、鎳（Ni）膜、鉑（Pt）膜、Ti 膜等貴金屬膜（金屬遮罩）。然後，使用包含鹵素元素的氣體作為蝕刻氣體對壓電積層體 10（上部電極膜 4、KNN 膜 3 等）進行乾式蝕刻。再者，鹵素元素中包含氯（Cl）、氟（F）等。作為包含鹵素元素的氣體，可使用 BCl_3 氣體、 SiCl_4 氣體、氯（ Cl_2 ）氣體、 CF_4 氣體、 C_4F_8 氣體等。

【0058】 於藉由濕式蝕刻成形壓電積層體 10 的情況下，於壓電積層體 10（例如上部電極膜 4）上形成作為針對濕式蝕刻的蝕刻遮罩的氧化矽（ SiO_x ）膜等。然後，例如將壓電積層體 10 浸漬於包含螯合劑的鹼水溶液且不含氫氟酸的蝕刻液中，對壓電積層體 10（上部電極膜 4、KNN 膜 3 等）進行濕式蝕刻。再者，作為包含螯合劑的鹼水溶液且不含氫氟酸的蝕刻液，可使用混合了作為螯合劑的乙二胺四乙酸、氨水以及過氧化氫水的蝕刻液。

【0059】 （4）效果

根據本形態，可獲得以下所示的一種或多種效果。

【0060】 （a）作為使基板 1 與下部電極膜 2 相互密接的密接膜，設置有 ZnO 膜 5 而非包含 Ti 的膜（例如 Ti 膜），藉此可維持與設置有 Ti 膜的情況相同程度或其以上的密接性。另外，氧化鋅較 Ti 元素更不易擴散，因此藉由密接膜由 ZnO 膜 5 構成，與由 Ti 膜構成密接膜的情況相比，可進一步減少向 KNN 膜 3 擴散的元素。藉此，可抑制於 KNN 膜 3 中、特別是 KNN 膜 3 與下部電極膜 2 之

間的界面附近產生氧缺陷。其結果，可提高施加正電壓時的 KNN 膜 3 的耐壓，可避免施加正電壓時的絕緣性下降。即，於藉由加工所述壓電積層體 10 而獲得的壓電元件 20 中，即使於施加正電壓的情況下，亦不易引起絕緣破壞。

【0061】 例如，於以壓電積層體 10（壓電元件 20）的溫度成為 200°C 的方式進行加熱的狀態下，以於下部電極膜 2 與上部電極膜 4 之間產生 300 kV/cm 的電場（自上部電極膜 4 朝向下部電極膜 2 的電場）的方式將下部電極膜 2 接地，同時對上部電極膜 4 施加正電壓來進行高加速壽命試驗（Highly Accelerated Life Test，簡稱為 HALT）時，能夠將自開始施加電壓起至 KNN 膜 3 發生絕緣破壞為止的時間設為 1500 秒以上。再者，認為於本形態中，於流經 KNN 膜 3 的漏電流密度超過 30 mA/cm² 的時間點 KNN 膜 3 發生了絕緣破壞。

【0062】 再者，作為密接膜，亦提出了形成以鉭（Ta）、氧化鉭（Ta₂O₅）、鎳（Ni）等為主成分的不含 Ti 的膜、氧化鈦（TiO₂）膜。然而，存在該些膜若與 Ti 膜、ZnO 膜 5 相比則密接力明顯弱的課題。與此相對，於本形態中，由於設置有 ZnO 膜 5 作為密接膜，因此可維持與 Ti 膜相同程度或其以上的密接性。

【0063】 （b）另外，藉由設置有 ZnO 膜 5 作為使基板 1 與下部電極膜 2 相互密接的密接膜，與設置有 Ti 膜的情況相比，能夠使（001）面相對於基板 1 的主面平行的 KNN 晶體更多。其結果，能夠使 KNN 膜 3 成為（001）面的繞射波峰強度高的膜。例如，

可將(001)面的繞射波峰的最大強度設為 1000 cps 以上且 1400 cps 以下。

【0064】 (c) 另外，藉由設置有 ZnO 膜 5 作為使基板 1 與下部電極膜 2 相互密接的密接膜，能夠使 KNN 膜 3 成為兼具高配向率以及低介電常數的膜。其原因在於，藉由設置有 ZnO 膜 5，能夠於不降低 KNN 膜 3 的配向率的情況下於低溫下形成 KNN 膜 3。由於能夠於低溫下形成 KNN 膜 3，因此能夠使 KNN 膜 3 成為低介電常數的膜。例如，將下部電極膜 2 設為接地，以頻率為 3 kHz 的三角波施加 -1 V 至 +1 V 的電壓進行測定時，KNN 膜 3 的相對介電常數能夠設為 250 以上且 300 以下。具有此種 KNN 膜 3 的壓電積層體 10 可特別適合用於要求低介電常數的高靈敏度感測器等用途。

【0065】 (d) 藉由構成 KNN 膜 3 的晶體的朝向 (001) 面方位的配向率為 80% 以上，能夠獲得規定條件下的 HALT 的結果為 1500 秒以上、較佳為 1600 秒以上的壓電元件 20。另外，藉由構成 KNN 膜 3 的晶體的朝向 (001) 面方位的配向率為 90% 以上，能夠獲得規定條件下的 HALT 的結果為 1800 秒以上的壓電元件 20。

【0066】 (e) 藉由 ZnO 膜 5 的厚度例如為 1 nm 以上，能夠使 ZnO 膜 5 可靠地作為使基板 1 與下部電極膜 2 相互密接的密接膜發揮功能。藉此，於壓電積層體 10、壓電元件 20、壓電器件模組 30 的製造過程或電壓施加時，能夠可靠地抑制下部電極膜 2 自基板 1 剝落。另外，藉由 ZnO 膜 5 的厚度例如為 1 nm 以上，能夠更

提高 KNN 膜 3 的配向性。

【0067】 (f) 藉由於加熱基板 1 的狀態下形成 ZnO 膜 5 及下部電極膜 2，即，藉由於高溫下形成 ZnO 膜 5 及下部電極膜 2，能夠提高於下部電極膜 2 上成膜的 KNN 膜 3 的配向性。另外，即使不對 ZnO 膜 5 及下部電極膜 2 進行退火，亦能夠獲得配向性高的 KNN 膜 3。

【0068】 此處，亦可考慮於未滿 200°C 的低溫的溫度條件下形成 ZnO 膜 5 及下部電極膜 2，其後對 ZnO 膜 5 及下部電極膜 2 進行退火。然而，發明者等確認到，於所述情況下無法於下部電極膜 2 上形成配向性高的 KNN 膜 3。

【0069】 <其他形態>

以上，對本揭示的一形態進行了具體說明。但是，本揭示並不限定於所述形態，能夠於不脫離其主旨的範圍內進行各種變更。另外，該些形態可任意組合。

【0070】 例如，下部電極膜 2 亦可使用鈮酸鋇（ SrRuO_3 ，簡稱：SRO）或鎳酸鏷（ LaNiO_3 ，簡稱：LNO）等金屬氧化物進行成膜。於使用金屬氧化物形成下部電極膜 2 的情況下，較佳為構成下部電極膜 2 的晶體中其(001)面相對於基板 1 的主面平行的晶體(包括(001)面相對於基板 1 的主面以 $\pm 5^\circ$ 以內的角度傾斜的晶體)多，即構成下部電極膜 2 的晶體於(001)面方位優先配向。於本形態中，亦可藉由於與所述形態相同的溫度條件下形成下部電極膜 2，形成於(001)面方位優先配向的下部電極膜 2。另外，下部電極

膜 2 可為使用所述各種金屬或金屬氧化物等來成膜的單層膜，或者亦可為使用 Pt 等金屬來成膜的金屬膜與設置於金屬膜上的包含 SRO 的膜的積層體、金屬膜與設置於金屬膜上的包含 LNO 的膜的積層體等。於本形態中，亦可獲得與所述形態相同的效果。

【0071】 另外，例如，於將所述壓電積層體 10 成形為壓電元件 20 時，只要可將使用壓電積層體 10 製作的壓電元件 20 應用於感測器或致動器等所期望的用途，則亦可自壓電積層體 10 除去基板 1。

[實施例]

【0072】 以下，對證實所述實施方式的效果的實驗結果進行說明。

【0073】 (a)製作壓電積層體的樣品 1~樣品 16，進行關於 KNN 膜的配向性的評價、關於基板與下部電極膜之間的密接性的評價、關於正電壓施加時的絕緣性的評價。

【0074】 作為基板，準備表面為 (100) 面方位、厚度為 610 μm 、直徑為 6 吋、且表面形成有厚度為 200 nm 的熱氧化膜 (SiO_2 膜) 的 Si 基板。然後，於所述基板上 (熱氧化膜上)，依次形成第一密接膜、作為下部電極膜的 Pt 膜 (厚度：200 nm)、作為壓電膜的 KNN 膜 (厚度：2 μm)、作為第二密接膜的 RuO_2 膜 (厚度：10 nm)、作為上部電極膜的 Pt 膜 (厚度：100 nm)，藉此製作壓電積層體 (樣品 1~樣品 16)。第一密接膜是用於使基板與下部電極膜密接的膜，第二密接膜是用於使 KNN 膜與上部電極膜密接的膜。

作為第一密接膜，形成了 ZnO 膜或 Ti 膜。另外，第一密接膜的厚度於 0.5 nm 以上且 50 nm 以下的範圍內變化。

【0075】 第一密接膜(ZnO 膜或 Ti 膜)藉由 RF 磁控濺射法成膜。形成第一密接膜時的條件如下所述。下述條件中，成膜溫度是指濺射裝置所具有的加熱器的溫度（其他膜的條件中亦相同）。另外，成膜溫度為室溫是指於非加熱的狀態下形成第一密接膜。另外，成膜時間根據要成膜的第一密接膜的厚度適當變更。

成膜溫度：室溫（例如 28℃）以上且 700℃ 以下的範圍內的規定溫度

環境：Ar 氣體與 O₂ 氣體的混合氣體的環境

導入氣體：Ar 氣體：100 cc、O₂ 氣體：10 cc

環境壓力：0.2 Pa

放電功率：300 W

成膜速度：以 30 秒形成厚度為 2.5 nm 的第一密接膜的速度

【0076】 下部電極膜、上部電極膜藉由 RF 磁控濺射法成膜。形成下部電極膜、上部電極膜時的條件如下所述。

成膜溫度：300℃

放電功率：1200 W

導入氣體：Ar 氣體

環境壓力：0.3 Pa

成膜時間：5 分鐘

【0077】 KNN 膜藉由 RF 磁控濺射法成膜。作為形成 KNN 膜時

的濺射靶材，使用具有 $(K+Na)/Nb=0.8\sim 1.2$ 、 $Na/(K+Na)=0.4\sim 0.7$ 的組成的 $(K_{1-x}Na_x)NbO_3$ 燒結體。再者，靶材藉由如下方式來製作，即，使用球磨機將 K_2CO_3 粉末、 Na_2CO_3 粉末、 Nb_2O_5 粉末混合 24 小時，於 $850^\circ C$ 下預煨燒 10 小時，其後再次利用球磨機進行粉碎，以 200 MPa 的壓力成型後，於 $1080^\circ C$ 下進行煨燒。靶材的組成藉由調整 K_2CO_3 粉末、 Na_2CO_3 粉末、 Nb_2O_5 粉末的混合比率進行控制，於進行成膜處理之前藉由能量分散型 X 射線分光分析 (energy-dispersive X-ray analysis, EDX) 進行測定。

【0078】 形成 KNN 膜時的條件如下所述。

成膜溫度： $550^\circ C$

放電功率：2200 W

導入氣體：Ar 氣體與 O_2 氣體的混合氣體

環境壓力：0.3 Pa

Ar 氣體相對於 O_2 氣體的分壓之比 (Ar 氣體分壓/ O_2 氣體分壓)：25/1

成膜速度：1 $\mu m/hr$

【0079】 然後，於各樣品中，進行關於 KNN 膜的配向性的評價、關於基板與下部電極膜之間的密接性的評價、關於正電壓施加時的絕緣性的評價。將該些的評價結果示於下述表 1 中。

【0080】 [表 1]

樣品 No.	第一密接膜	下部電極 膜	KNN 膜	密接性	絕緣性
-----------	-------	-----------	-------	-----	-----

	膜種類	厚度 (nm)	成膜溫度 (°C)	成膜溫度 (°C)	配向率 (%)	有無膜剝離	HALT 壽命 (sec)
1	ZnO	2	非加熱 (RT)	非加熱 (RT)	68	無	540
2	ZnO	2	100	100	72	無	600
3	ZnO	2	200	200	80	無	1500
4	ZnO	2	300	300	84	無	1600
5	ZnO	2	500	500	96	無	1800 秒以上
6	ZnO	2	700	700	100	無	1800 秒以上
7	ZnO	0.5	500	500	85	有	1700
8	ZnO	1	500	500	91	無	1800 秒以上
9	ZnO	10	500	500	100	無	1800 秒以上
10	ZnO	50	500	500	100	無	1800 秒以上
11	ZnO	2	500	500	97	無	1800 秒以上
12	ZnO	2	500	500	95	無	1800 秒以上
13	ZnO	2	500	500	90	無	1800 秒以上
14	Ti	1	500	500	93	有	180
15	Ti	2	500	500	95	無	180
16	Ti	10	500	500	70	無	120

【0081】（關於配向性的評價）

KNN 膜的配向性的評價藉由測定構成 KNN 膜的晶體的朝向 (001) 面方位的配向率來進行。關於 KNN 膜的配向率，對各樣品進行 XRD 測定，取得 X 射線繞射圖案。再者，XRD 測定的條件如下所述。

裝置名稱：Bruker D8DISCOVER(註冊商標，布魯克 (Bruker) 公司製造)

輸出電壓：50 kV

輸出電流：22 mA

KNN 膜的厚度：2 um

【0082】 基於所獲得的繞射圖案的波峰強度，藉由所述（數式 1）而算出。配向率的算出結果如所述表 1 所示。

【0083】 如表 1 所示，可確認到於形成 ZnO 膜作為第一密接膜的情況下，分別於 200°C 以上的溫度下形成 ZnO 膜及下部電極膜，藉此可提高 KNN 膜的配向性，可獲得所述配向率為 80% 以上的 KNN 膜。可確認到若於非加熱的狀態下形成 ZnO 膜、下部電極膜，或於未滿 200°C 的溫度下形成 ZnO 膜、下部電極膜，則無法提高 KNN 膜的配向性，配向率未滿 80%。

【0084】 另外，如表 1 所示，可確認到藉由於 300°C 的溫度下形成作為第一密接膜的 ZnO 膜及下部電極膜，與於 200°C 的溫度下成膜的情況相比，可更提高 KNN 膜的配向性。

【0085】 另外，如表 1 所示，可確認到藉由於 500°C 以上（例如 500°C、700°C）的溫度下形成作為第一密接膜的 ZnO 膜及下部電極膜，可進一步提高 KNN 膜的配向性，可獲得所述配向率為 90% 以上的 KNN 膜。

【0086】 進而另外，如表 1 所示，可確認到於形成 Ti 膜作為第一密接膜時，即使將 Ti 膜及下部電極膜的成膜溫度設為 500°C，亦存在 KNN 膜的配向率未滿 80% 的情況。

【0087】 （關於密接性的評價）

密接性的評價是藉由目視確認下部電極膜是否自基板剝離（有無膜剝離）來進行評價。表 1 中的「無」是指無法確認下部

電極膜自基板剝離的部位，「有」是指可確認下部電極膜自基板剝離的部位。

【0088】 如表 1 所示，可確認到藉由作為第一密接膜的 ZnO 膜的厚度為 1 nm 以上，可維持與設置有 Ti 膜作為第一密接膜的情況相同程度或其以上的密接力。可確認到於作為第一密接膜的 ZnO 膜的厚度未滿 1 nm（例如 0.5 nm）時，密接力弱，存在下部電極膜自基板剝離的部位。另外，可確認到於設置厚度為 1 nm 的 Ti 膜作為第一密接膜時，亦存在下部電極膜自基板剝離的部位。

【0089】 （關於絕緣性的評價）

施加正電壓時的絕緣性的評價藉由如下方式進行，即於以各壓電積層體（各樣品）的溫度成為 200℃ 的方式進行加熱的狀態下，以於下部電極膜與上部電極膜之間產生 300 kV/cm 的電場（自上部電極膜朝向下部電極膜的電場）的方式將下部電極膜接地，同時對上部電極膜施加正電壓來進行 HALT 時，測定自開始施加電壓起至 KNN 膜發生絕緣破壞為止的時間。再者，認為於流經 KNN 膜的漏電流密度超過 30 mA/cm² 的時間點 KNN 膜發生了絕緣破壞。將於所述條件下藉由 HALT 進行測定的至 KNN 膜發生絕緣破壞為止的時間設為「HALT 壽命」。各樣品的 HALT 壽命如表 1 所示。再者，該些的 HALT 壽命（測定結果）是對各樣品於 0.5 mm Φ 內的 7 個部位進行測定而得的值的平均值。表 1 中「1800 秒以上」的記載是指即使自開始施加電壓起經過 1800 秒，亦未發生絕緣破壞。

【0090】 如表 1 所示，可確認到設置有 ZnO 膜作為第一密接膜的樣品與設置有 Ti 膜作為第一密接膜的樣品相比，於施加正電壓時更不易發生絕緣破壞。即，可確認到設置有 ZnO 膜的樣品與設置有 Ti 膜的樣品相比，所述 HALT 壽命更長。

【0091】 另外，如表 1 所示，可確認到藉由於 200°C 以上的溫度條件下形成 ZnO 膜及下部電極膜，可獲得 KNN 膜的配向率為 80% 以上、HALT 壽命為 1500 秒以上的壓電積層體（KNN 膜）。

【0092】 另外，如表 1 所示，可確認到藉由於 300°C 以上的溫度條件下形成 ZnO 膜及下部電極膜，進一步提高 KNN 膜的配向性，可獲得 HALT 壽命為 1600 秒以上的壓電積層體。

【0093】 另外，如表 1 所示，可確認到藉由於 500°C 以上的溫度條件下形成 ZnO 膜及下部電極膜，可獲得 KNN 膜的配向率為 90%、HALT 壽命為 1800 秒以上的壓電積層體。再者，可確認到於 ZnO 膜的厚度未滿 1 nm（例如 0.5 nm）的情況下，於 500°C 以上的溫度條件下形成 ZnO 膜及下部電極膜，藉此可獲得 KNN 膜的配向率為 85% 以上、HALT 壽命為 1700 秒以上的壓電層疊體。然而，確認到於 ZnO 膜的厚度未滿 1 nm 的情況下，即使於 500°C 以上的溫度條件下形成 ZnO 膜及下部電極膜，亦難以獲得 KNN 膜的配向率為 90% 以上、HALT 壽命為 1800 秒以上的壓電積層體。

【0094】 （b）另外，製作壓電積層體的樣品 17～樣品 21，進行關於構成 KNN 膜的晶體的朝向（001）面方位的配向率、KNN 膜的（001）面的繞射波峰強度、以及相對介電常數的評價。

【0095】 於樣品 17～樣品 21 中，將作為第一密接膜的 ZnO 膜或 Ti 膜的厚度設為如下述表 2 所示，將第一密接膜的成膜溫度設為 500℃。另外，將下部電極膜的成膜溫度設為 500℃。另外，將 KNN 膜的成膜溫度設為 460℃。其他方法、條件設為與所述樣品 1～樣品 16 相同的方法、條件。

【0096】 [表 2]

樣品 No.	第一密接膜			下部電極 膜	KNN 膜	001 強度	相對介電 常數
	膜種類	厚度 (nm)	成膜溫度 (℃)	成膜溫度 (℃)	配向率 (%)	CPS	ϵ_r
17	ZnO	2	500	500	100	1134	257
18	ZnO	10	500	500	100	1344	256
19	ZnO	2	500	500	100	1282	265
20	Ti	2	500	500	100	708	485
21	Ti	10	500	500	70	611	490

【0097】 (評價)

關於樣品 17～樣品 21，對構成 KNN 膜的晶體的朝向 (001) 面方位的配向率、KNN 膜的 (001) 面的繞射波峰強度、以及相對介電常數進行評價。

【0098】 構成 KNN 膜的晶體的朝向 (001) 面方位的配向率的測定藉由與樣品 1～樣品 16 的配向率的測定相同的方法、條件進行。

【0099】 KNN 膜的 (001) 面的繞射波峰強度藉由如下方式算出，針對樣品 17～樣品 21 分別進行 XRD 測定，取得 X 射線繞射圖案 ($2\theta/\theta$)，測定於所獲得的 X 射線繞射圖案中 2θ 為 $20^\circ \sim 23^\circ$ 的範圍內顯現的波峰的最大強度。再者，XRD 測定的條件如下所述。

裝置名稱：Bruker D8DISCOVER(註冊商標，布魯克(Bruker)公司製造)

輸出電壓：50 kV

輸出電流：22 mA

KNN 膜的厚度：2 μm

【0100】 相對介電常數是將下部電極膜 2 設為接地，對上部電極膜 4 以頻率為 3 kHz 的三角波施加 -1 V 至 +1 V 的電壓來測定。

【0101】 配向率、繞射波峰強度及相對介電常數的測定結果如上述表 2 所示般。再者，表 2 中的「001 強度」是指 KNN 膜的 (001) 面的繞射波峰強度。

【0102】 如表 2 所示，可確認到藉由設置有 ZnO 膜作為第一密接膜，即使將 KNN 膜的成膜溫度設為低溫 (500°C 以下，例如 460°C)，亦不會使 KNN 膜的配向性降低。即，可確認到藉由設置有 ZnO 膜，即使於低溫下形成 KNN 膜，亦可將 (001) 面的繞射波峰的最大強度設為 1000 cps 以上且 1400 cps 以下，較佳為 1100 cps 以上且 1350 cps 以下。

【0103】 另外，可確認到藉由將 KNN 膜進行低溫成膜，可降低 KNN 膜的相對介電常數。即，可確認到可將相對介電常數設為 250 以上且 300 以下，較佳為 250 以上且未滿 300，更佳為 250 以上且 270 以下。

【0104】 如表 2 所示，可確認到藉由設置有 ZnO 膜，可於不降低 KNN 膜的配向性的情況下於低溫下形成 KNN 膜。即，可確認到

藉由設置有 ZnO 膜，可獲得兼具高配向率以及低介電常數的 KNN 膜。此種 KNN 膜可特別適宜地用於高靈敏度感測器的用途。

【0105】 另一方面，如表 2 所示，可確認到於設置有 Ti 膜作為第一密接膜的情況下，若於低溫（500℃ 以下）下形成 KNN 膜，則 KNN 膜的配向性降低。即，可確認到存在所述配向率未滿 80% 的情況，或（001）面的繞射波峰的最大強度未滿 1000。另外，亦可確認到於所述情況下，KNN 膜的相對介電常數為 300~500 左右。即，可知於設置有 Ti 膜作為第一密接膜時，無法獲得兼具高配向率以及低介電常數的 KNN 膜。

【0106】 <本揭示的較佳形態>

以下，對本揭示的較佳形態進行附記。

【0107】（附記 1）

根據本揭示的一形態，提供一種壓電積層體，其包括：

基板；

氧化膜，於所述基板上成膜，以鋅及氧為主要元素；

電極膜，於所述氧化膜上成膜；以及

壓電積層體，於所述電極膜上成膜，且為包含鉀、鈉、鋯及氧且具有鈣鈦礦結構的鹼鋯氧化膜。

【0108】（附記 2）

如附記 1 所述的壓電積層體，較佳為

構成所述壓電膜的晶體的朝向（001）面方位的配向率為 80% 以上。

【0109】（附記 3）

如附記 1 或附記 2 所述的壓電積層體，較佳為
於 200°C 的溫度下，以於設置於所述壓電膜上且作為與所述電極膜不同的膜的上部電極膜與所述電極膜之間產生 300 kV/cm 的電場的方式對所述上部電極膜施加正電壓時，自開始施加電壓起至流經所述壓電膜的漏電流密度超過 30 mA/cm² 為止的時間為 1500 秒以上，較佳為 1600 秒以上。

【0110】（附記 4）

如附記 1 所述的壓電積層體，較佳為
構成所述壓電膜的晶體的朝向（001）面方位的配向率為 90% 以上。

【0111】（附記 5）

如附記 4 所述的壓電積層體，較佳為
於 200°C 的溫度下，以於設置於所述壓電膜上且作為與所述電極膜不同的電極膜的上部電極膜與所述電極膜之間產生 300 kV/cm 的電場的方式對所述上部電極膜施加正電壓時，自開始施加電壓起至流經所述壓電膜的漏電流密度超過 30 mA/cm² 為止的時間為 1800 秒以上。

【0112】（附記 6）

如附記 1 至附記 5 中任一項所述的壓電積層體，較佳為
將所述電極膜設為接地（零電位），對設置於所述壓電膜上且作為與所述電極膜不同的電極膜的上部電極膜以頻率為 3 kHz 的

三角波施加-1 V~+1 V 的電壓進行測定時，所述壓電膜的相對介電常數為 250 以上且 300 以下。

【0113】（附記 7）

如附記 1~附記 6 中任一項所述的壓電積層體，較佳為所述氧化膜的厚度為 1 nm 以上。

【0114】（附記 8）

如附記 1~附記 7 中任一項所述的壓電積層體，較佳為於所述壓電膜上設置有作為與所述電極膜不同的電極膜的上部電極膜。

【0115】（附記 9）

根據本揭示的另一形態，提供一種壓電元件或壓電器件模組，其包括：

基板；

氧化膜，於所述基板上成膜，以鋅及氧為主要元素；

下部電極膜，於所述氧化膜上成膜；

壓電膜，於所述下部電極膜上成膜，且為包含鉀、鈉、鋯及氧且具有鈣鈦礦結構的鹼鋯氧化膜；以及

上部電極膜，於所述壓電膜上成膜。

【0116】（附記 10）

如附記 9 所述的壓電元件或壓電器件模組，較佳為，構成所述壓電膜的晶體的朝向（001）面方位的配向率為 80% 以上。

【0117】（附記 11）

如附記 9 或附記 10 所述的壓電元件或壓電器件模組，較佳為於 200°C 的溫度下，以於所述上部電極膜與所述下部電極膜之間產生 300 kV/cm 的電場的方式對所述上部電極膜施加正電壓時，自開始施加電壓起至流經所述壓電膜的漏電流密度超過 30 mA/cm² 為止的時間為 1500 秒以上，較佳為 1600 秒以上。

【0118】（附記 12）

如附記 9 所述的壓電元件或壓電器件模組，較佳為，構成所述壓電膜的晶體的朝向（001）面方位的配向率為 90% 以上。

【0119】（附記 13）

如附記 12 所述的壓電元件或壓電器件模組，較佳為，於 200°C 的溫度下，以於所述上部電極膜與所述下部電極膜之間產生 300 kV/cm 的電場的方式對所述上部電極膜施加正電壓時，自開始施加電壓起至流經所述壓電膜的漏電流密度超過 30 mA/cm² 為止的時間為 1800 秒以上。

【0120】（附記 14）

根據本揭示的又一形態，提供一種壓電積層體的製造方法，其具有：

於基板上形成以鋅及氧為主要元素的氧化膜的步驟；

於所述氧化膜上形成電極膜的步驟；以及

於所述電極膜上形成作為包含鉀、鈉、鋯及氧且具有鈣鈦礦

結構的鹼鈮氧化膜的壓電膜的步驟。

【0121】（附記 15）

如附記 14 所述的方法，較佳為，

於形成所述氧化膜的步驟中，於 200°C 以上的溫度條件下形成所述氧化膜，

於形成所述電極膜的步驟中，於 200°C 以上的溫度條件下形成所述電極膜。

【0122】（附記 16）

如附記 14 或附記 15 所述的方法，較佳為，

於形成所述氧化膜的步驟中，使構成所述氧化膜的晶體於（0001）面方位優先配向，

於形成所述電極膜的步驟中，使構成所述電極膜的晶體於規定方位優先配向。較佳的是，於形成所述電極膜的步驟中，於形成金屬膜作為所述電極膜的情況下，使構成所述電極膜的晶體於（111）面方位優先配向，於形成規定的氧化膜作為所述電極膜的情況下，使構成所述電極膜的晶體於（001）面方位優先配向。

【符號說明】

【0123】

1:基板

1a:Si 基板（單晶 Si 基板）

1b:表面氧化膜（SiO₂ 膜）

1d:絕緣膜

- 2:下部電極膜 (Pt 膜)
- 3:KNN 膜 (壓電膜) (壓電薄膜)
- 4:上部電極膜
- 5:ZnO 膜 (氧化膜)
- 10:壓電積層體 (積層體) (積層基板)
- 11a:電壓施加部
- 11b:電壓檢測部
- 20:壓電元件 (元件) (器件)
- 30:壓電器件模組 (器件模組)

【發明申請專利範圍】

【請求項1】 一種壓電積層體，包括：

基板；

氧化膜，於所述基板上成膜，以鋅及氧為主要元素；

電極膜，於所述氧化膜上成膜；以及

壓電膜，於所述電極膜上成膜，且為包含鉀、鈉、鋯及氧且具有鈣鈦礦結構的鹼鈦氧化膜，

構成所述電極膜的晶體於（111）面方位優先配向，

構成所述壓電膜的晶體於（001）面方位優先配向。

【請求項2】 如請求項1所述的壓電積層體，其中構成所述壓電膜的晶體的朝向（001）面方位的配向率為80%以上。

【請求項3】 如請求項1所述的壓電積層體，其中構成所述壓電膜的晶體的朝向（001）面方位的配向率為90%以上。

【請求項4】 如請求項1所述的壓電積層體，其中將所述電極膜設為接地，對設置於所述壓電膜上且作為與所述電極膜不同的電極膜的上部電極膜以頻率為3 kHz的三角波施加-1 V至+1 V的電壓進行測定時，所述壓電膜的相對介電常數為250以上且300以下。

【請求項5】 如請求項1所述的壓電積層體，其中所述氧化膜的厚度為1 nm以上。

【請求項6】 如請求項1所述的壓電積層體，其中於所述壓電膜上設置有作為與所述電極膜不同的電極膜的上部電極膜。

【請求項7】 一種壓電元件，包括：

基板；

氧化膜，於所述基板上成膜，以鋅及氧為主要元素；

下部電極膜，於所述氧化膜上成膜；

壓電膜，於所述下部電極膜上成膜，且為包含鉀、鈉、銻及氧且具有鈣鈦礦結構的鹼銻氧化膜；以及

上部電極膜，於所述壓電膜上成膜，

構成所述下部電極膜的晶體於（111）面方位優先配向，

構成所述壓電膜的晶體於（001）面方位優先配向。

【請求項8】 如請求項7所述的壓電元件，其中構成所述壓電膜的晶體的朝向（001）面方位的配向率為80%以上。

【請求項9】 如請求項7或請求項8所述的壓電元件，其中於200℃的溫度下，以於所述上部電極膜與所述下部電極膜之間產生300 kV/cm的電場的方式對所述上部電極膜施加正電壓時，自開始施加電壓起至流經所述壓電膜的漏電流密度超過30 mA/cm²為止的時間為1500秒以上。

【請求項10】 如請求項7所述的壓電元件，其中構成所述壓電膜的晶體的朝向（001）面方位的配向率為90%以上。

【請求項11】 如請求項10所述的壓電元件，其中於200℃的溫度下，以於所述上部電極膜與所述下部電極膜之間產生300 kV/cm的電場的方式對所述上部電極膜施加正電壓時，自開始施加電壓起至流經所述壓電膜的漏電流密度超過30 mA/cm²為止的時間為

1800 秒以上。

【請求項12】 一種壓電積層體的製造方法，製造如請求項 1 所述的壓電積層體，具有：

於基板上形成以鋅及氧為主要元素的氧化膜的步驟；

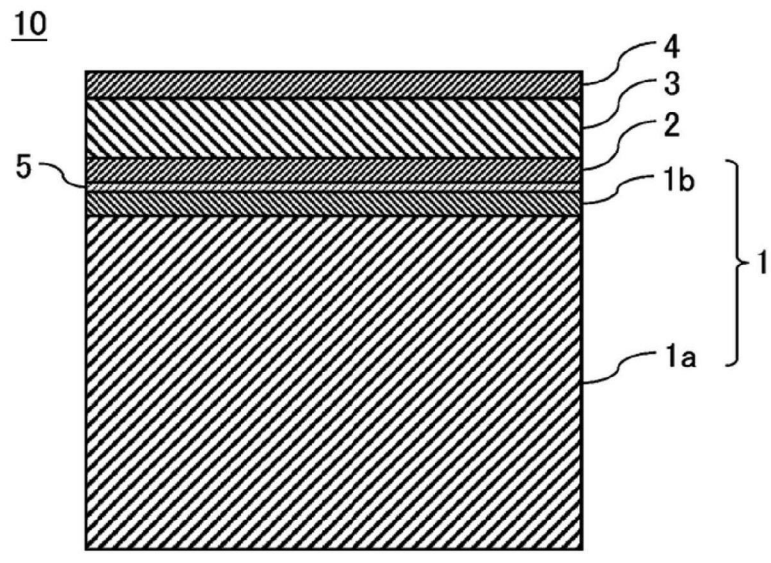
於所述氧化膜上形成電極膜的步驟；以及

於所述電極膜上形成作為包含鉀、鈉、鋯及氧且具有鈣鈦礦結構的鹼鈦氧化膜的壓電膜的步驟。

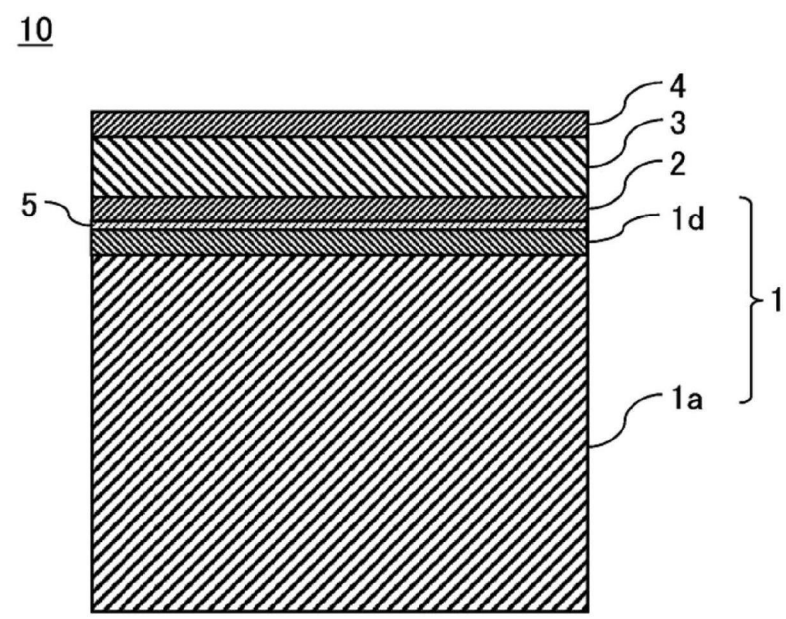
【請求項13】 如請求項 12 所述的壓電積層體的製造方法，其中於形成所述氧化膜的步驟中，於 200°C 以上的溫度條件下形成所述氧化膜，

於形成所述電極膜的步驟中，於 200°C 以上的溫度條件下形成所述電極膜。

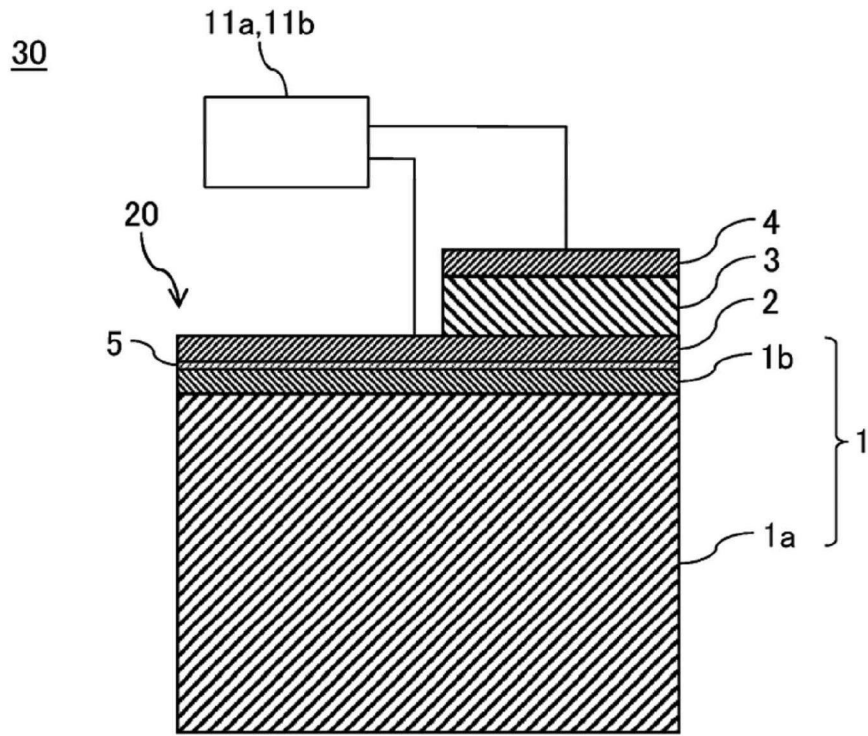
【發明圖式】



【圖1】



【圖2】



【圖3】