[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H04L 27/26

[12] 发明专利说明书

[21] ZL 专利号 97120810.7

[45] 授权公告日 2004 年 10 月 20 日

[11] 授权公告号 CN 1172501C

[22] 申请日 1997.12.1 [21] 申请号 97120810.7

[30] 优先权

[32] 1996.11.29 [33] KR [31] 60088/1996

[71] 专利权人 株式会社大宇电子

地址 韩国汉城

[72] 发明人 朴永绿 奥利维耶·德容格

审查员 姚跃华

[74] 专利代理机构 永新专利商标代理有限公司

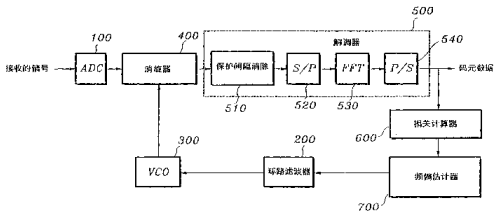
代理人 韩 宏

权利要求书 2 页 说明书 10 页 附图 4 页

[54] 发明名称 OFDM 接收系统中校正频偏的设备

[57] 摘要

一种 OFDM 接收系统中校正频偏的设备。该设备包括：一个环路滤波器；一个压控振荡器；一个消旋器；一个相关计算单元和一个频偏估计器，根据在预定频偏范围内顺序输出的频偏产生相位信号、输出相位信号给环路滤波器、使用相关计算单元输出的值确定用于校正码元的在载频间隔的 1/4 范围内的频偏近似值和根据最后确定的频偏估计值校正该频偏。



ISSN1008-4274

1. 一种通过锁相环电路形式校正接收到的正交频分复用 OFDM 信号的频偏并向 OFDM 解调器提供经校正的 OFDM 信号的设备，其中该锁相环电路由该设备、一个环路滤波器、一个压控振荡器和一个消旋器组成，其特征在于，所述设备包括：

一个相关计算器，用于从预定的基准信号和从所述 OFDM 解调器输出的值中计算相关值；和

一个频偏估计器，包括：

一个频偏值发生器，用于顺序地产生并输出在预定范围中的一个整数或一个十进制分数作为频偏值；

一个比较单元，用于控制从所述相关计算器输出的相关值中的较大值的存储和所述频偏值发生器的输出值的存储，其中所述频偏值发生器用于产生存储在一个暂时存储单元中的相关值；

一个相位计算器，将所述频偏值发生器的输出值乘以载频间隔以得到相位信号，并将该相位信号提供给所述的环路滤波器；和

一个控制器，用于控制所述频偏值发生器、所述暂时存储单元、所述比较器和所述环路滤波器的初始化，选择存储在所述暂时存储单元中的值作为所述频偏值，并且通过所述相位计算器输出所选择的值到所述环路滤波器。

2. 根据权利要求 1 的设备，其中所述频偏值发生器包括：

第一发生器，顺序地产生在预定范围中的一个整数；

第二发生器，从存储在所述暂时存储单元中的整数加上或减去 0.5 顺序地产生一些值；

一个选择器，用于选择并输出从所述第一及第二发生器输出的值。

3. 根据权利要求 1 的设备，其中所述相关计算器使用在从 OFDM 解调器输出的码元的预定位置中包括的连续导频载波 CPC 计算所述相关。

4. 根据权利要求 3 的设备，其中所述相关计算器包括：

一个提取器，只顺序地提取从 OFDM 解调器输出的串行码元的预定位置中的 CPC：

一个基准值发生器，用于产生从发送端产生的 CPC 的基准值；和

一个相关器，用于通过使用从所述提取器输出的 CPC 和所述基准值发生器的输出值计算一个相关，并且通过累加所计算的相关值输出码元单元中的所述相关值。

5. 根据权利要求 4 的设备，其中所述基准发生器构成以用于处理伪随机二进制序列 PRBS。

OFDM 接收系统中校正频偏的设备

发明领域

本发明涉及 OFDM 接收系统，特别是涉及用于校正 OFDM 接收系统中由在载频间隔的 1/4 范围内的发送与接收频率之间的差引起的频偏的设备。

背景技术

在常规的无线通信信道和数字 HDTV 传输信道中，码元间干扰（ISI）是由接收信号中出现多径衰落产生的。特别地，当通过该信道发送 HDTV 的高速数据时，ISI 增加，导致在接收端恢复高速数据时产生差错。为了解决这个问题，目前，OFDM 技术已实现了采取适当措施来抵消在数字音频广播（DAB）和 HDTV 标准中多径衰落问题。OFDM 技术变换具有 N 个码元的串行输入码元流，多路复用 N 个并行码元为不同的副载波频率、相加所有的多路复用的数据和发送相加的数据。在这里，N 个并行数据定义为一个单元块，和每个单元块的副载波具有正交特性，它对副载波间的信道没有影响。与常规的载波传输方法相比，OFDM 方法通过保持相同的码元传输速率及使码元周期增加与副载波信道数（N）一样多可减少由多径衰落引起的 ISI 的出现。特别是，OFDM 方法使用在发送的码元之间插入保护间隔（GI）来减少 ISI，使它能够实现简化所需的信道均衡器的结构。与常规的频分多路复用（FDM）型式相比，OFDM 方法具有每个副载波信道的频谱重叠使它可具有较高频谱效率的特性。而且，该频谱具有矩形的波和电功率均匀地分布在每个频带上，这防止了同频道干扰信号的影响。

同时，信道特性的突然偏差使得发送信号的频带对多普勒效应敏感，或者调谐器的不稳定状态使得发送与接收频率之间不同步而导致频偏。由于变化接收信号的相位，频偏降低了该接收系统的解码能力。在使用多载波的 OFDM 方法中，根据每个子信道检测码元。响应频偏，不保护每个副载波频率之间的正交特性，在两个相邻子信道之间产生干扰。特别是，随着 OFDM 子信道数量的增加，每个副载波在一个频带内紧密地分布，使得即使在小的频偏值上也产生相邻子信道之间的干扰。因此，当设计和构成一个 OFDM 接收系统时频偏的校正是要考虑的最重要的事情之一。

有关这个频偏校正，在 1995 年 Pro. of VTC'95 论文集中公开的“用于正交多载波传输技术的新的频率检测器”中，F.Daffara 和 O.Adami 提出了使用包

含在 OFDM 信号中的一个保护间隔的频偏校正电路。在这个现有技术中，有关相对该保护间隔得到的频偏与发送信号的循环前缀（Circular prefix）特性的特性曲线用于构成使用 PLL 的频偏校正电路。

该电路具有结构简单的优点，但是其缺点在于随着频偏值增加，其校正能力减小。此外，当频偏值大于副载波之间的频率间隔时不能应用该电路。

在 1994 年，在 1994 年 10 月出版的 IEEE Trans. Commun; Vol. COM-42 的文章“用于正交频分多路复用频偏校正的技术”中 P.H.Moose 提出了不使用 PLL 的频偏校正电路，通过在频率选择的衰落信道中发送特别的码元流估计频偏值，该电路有效地适用于信道环境。

但是，在这个方法中，有用码元的发送速率由于重复地发送该码元流而降低，而且当频偏（ε）大于相邻副载波之间的频率间隔时其应用受限制。

即当频偏（ε）是 $|\varepsilon|>0.5$ 时，由于该频偏引起对于相邻子信道带宽每个副载波的偏转移位（deflection-shifting）频率的解码的 OFDM 码元之间循环移位，接收端的移位校正能力降低了。在这里如果频值是一个整数，则只产生循环移位，因而产生串音，相邻信道干扰，如果频偏值不是整数，由于该接收的信号被定义为傅里叶运算中的离散信号，所以产生循环移位。

当频偏（ε）为 $|\varepsilon|<0.5$ 时，只产生串音而无循环移位。当频偏是一个整数（$\varepsilon=m$,m 是一个整数）时，虽然相应信道与其相邻信道之间不产生干扰，但第 1 个码元被发送到第（1-m）个子信道中。因此，在使用频偏所用的一般校正方法的系统中，发送信号的准确恢复受到限制。

因此，为了准确的频偏校正，首先，执行用于减少不产生循环移位的范围内（$|\varepsilon|<1/2$）的频偏值的过程，接着，执行准确地检测该频偏的频偏检测过程。

对于上述方法，在 1994 年 Proc. of VTC’94 出版的“适用于在频率选择的衰落信道上通信的 OFDM 系统的频率同步算法”中，F.Classen 和 H.Myer 提出使用两步的频偏估计法：一个捕获过程，用于减少恒定范围内的初始频偏；和一个跟踪过程，用于在估计该频偏值之前准确地跟踪该频偏。

但是，这个方法的问题在于：捕获过程的计算量大而且该频偏根据该信道特性不减少。

即，虽然该频偏值在 1/2 之内被减少，但是如果频偏值接近 1/2 边界，则跟踪过程的计算量增加了。

由于上述情况，本发明的目的是提供一个设备，用于校正 OFDM 接收系

统中由在载频间隔的 1/4 范围内的发送与接收频率之间的差引起的频偏。

发明内容

1. 为了达到上述目的，本发明提供一种通过锁相环电路形式校正接收到的正交频分复用OFDM信号的频偏并向OFDM解调器提供经校正的OFDM信号的设备，其中该锁相环电路由该设备、一个环路滤波器、一个压控振荡器和一个消旋器组成，其特征在于，所述设备包括：

一个相关计算器，用于从预定的基准信号和从所述 OFDM 解调器输出的值中计算相关值；和

一个频偏估计器，包括：

一个频偏值发生器，用于顺序地产生并输出在预定范围中的一个整数或一个十进制分数作为频偏值；

一个比较单元，用于控制从所述相关计算器输出的相关值中的较大值的存储和所述频偏值发生器的输出值的存储，其中所述频偏值发生器用于产生存储在一个暂时存储单元中的相关值；

一个相位计算器，将所述频偏值发生器的输出值乘以载频间隔以得到相位信号，并将该相位信号提供给所述的环路滤波器；和

一个控制器，用于控制所述频偏值发生器、所述暂时存储单元、所述比较器和所述环路滤波器的初始化，选择存储在所述暂时存储单元中的值作为所述频偏值，并且通过所述相位计算器输出所选择的值到所述环路滤波器。

附图说明

从下面结合附图的本发明优选实施例的详细描述中，本发明的上述及其它目的，特点和优点将更清楚了，其中：

图 1 是根据本发明说明用于校正 OFDM 接收系统中的频偏的设备方框图；

图 2 是说明图 1 的相关计算器的详细方框图；

图 3 是说明产生基准值的 PRBS 的图；

图 4 是说明图 1 的频偏估计器的详细方框图；

图 5 是表示图 4 中所示的第一发生器的优选实施例的图；和

图 6 是表示图 4 中所示的的第二发生器的优选实施例的图。

具体实施方式

现在详细地参见本发明，在附图中示出其例子。尽可能地，在全部附图中使用相同的标号代表相同或类似的部件。

图 1 表示根据本发明的优选实施例的 OFDM 接收系统的透视方框图。OFDM 接收系统包括一个 ADC 100，一个环路滤波器 200，一个压控振荡器（VCO）300，一个消旋器 400，一个 OFDM 解调器 500，一个相关计算器 600 一个频偏估计器 700。

ADC 100 变换接收的信道信号为数字信号。环路滤波器 200 根据从频偏估计器 700 输入的任意频偏接收相位信号值，将这个相位信号值乘以一个增益值，和累加并输出相乘的值到 VCO 300。VCO 300 将从环路滤波器 200 输出的信号乘以一个增益值，反馈该相乘的值，将该信号与该反馈值相加并且输出相加的值到消旋器 400。

消旋器 400 从 VCO 300 输出的值中得到正弦波和余弦波，以从 ADC 100 传送的数字信号乘该正弦波和余弦波，并且输出相乘的值到 OFDM 解调器 500。

OFDM 解调器 500 包括一个保护间隔消除器 510,一个串行/并行逆变器 520,一个 FFT 电路 530 和一个并行/串行变换器 540。保护间隔消除器 510 接收从消旋器 400 输出的值，只提取有用码元间隔内的码元和提供所提取的信号给串行/并行逆变器 520。串行/并行逆变器 520 逆变换串行数据成所有副载波的并行数据并且输出并行的数据到 FFT 电路 530。FFT 电路 530 以 FFT 运算解调副载波。并行/串行变换器 540 变换从 FFT 电路 530 输出的数据成串行数据，并且输出它们。

相关计算器 600 接收从 OFDM 解调器 500 输出的值并且计算码元单元中的相关。

在本发明的实施例中，使用包括在从 OFDM 解调器 500 输出的码元内的预定位置的连续导频载波（CPC）计算该相关。

在欧洲的地面波广播系统中，所发送的 OFDM 帧的各种信元内的一些信息已在该接收机被解调为基准信息。包括基准信息的这些信元以一个较强能量信号的提升功率电平发送，其中该幅度是其它信元的 1/0.75 倍。这些信元的信息值从具有各发送载波的一系列值的伪随机二进制序列（PRBS）中导出。

在本发明的实施例中，使用 CPC 进行计算相关，该 CPC 以提升的功率电平发送，位于作为基准信号一 OFDM 码元内的预定位置。

在这里，在欧洲的传输标准中，如下表 1 中所示的，CPC 是在一个码元内的预定位置发送的。

表 1

连续导频载波位置	
2K 模式	8K 模式
0 48 54 87 141 156 192 201 255 279 282	0 48 54 87 141 156 192 201 255 279 282
333 432 450 483 525 531 618 636 714 759	333 432 450 483 525 531 618 636 714
765 780 804 873 888 918 939 942 969 984	759 765 780 804 873 888 918 939 942 969
1050 1101 1107 1110 1137 1140 1146	984 1050 1101 1107 1110 1137 1140 1146
1206 1269 1323 1377 1491 1683 1704	1206 1269 1323 1377 1491 1683 1704
	1752 1758 1791 1845 1860 1896 1905
	1959 1983 1986 2037 2136 2154 2187
	2229 2235 2322 2340 2418 2463 2469
	2484 2508 2577 2592 2622 2643 2646
	2673 2688 2754 2805 2811 2814 2841
	2844 2850 2910 2973 3027 3081 3195
	3387 3408 3456 3462 3495 3549 3564
	3600 3609 3663 3687 3690 3741 3840
	3858 3891 3933 3939 4026 4044 4122
	4167 4173 4188 4212 4281 4296 4326
	4347 4350 4377 4392 4458 4509 4515
	4518 4545 4548 4554 4614 4677 4731
	4785 4899 5091 5112 5160 5166 5199
	5253 5268 5304 5313 5367 5391 5394
	5445 5544 5562 5595 5637 5643 5730
	5748 5826 5871 5877 5892 5916 5985
	6000 6030 6051 6054 6081 6096 6162
	6213 6219 6222 6249 6252 6258 6318
	6381 6435 6489 6603 6795 6816

由于CPC的幅度（C）具有传统传输信号（C'）的1/0.75倍的能量，该基准信号值具有比数据载波更高的能量。相互相乘基准信号值和相互相加相乘的值产生一个相关值，当频偏是最小值时，相关值变为最大值。

因此，在本发明的实施例中，如上所述，使用一个码元中的CPC得到一个相关，和使用该相关得到频偏值。

图2表示图1中所示的相关计算器600的结构方框图。相关计算器600包括一个提取器610，一个相关器620和一个基准值发生器630。

提取器610只提取和输出在从OFDM解调器500输出的码元系列的预定位置中的CPC。相关器620使用从提取器610输出的CPC和相应于该CPC的基准值计算一个相关，以便累加地计算一个码元内的相关。

这时，用于提供基准值给相关器620的基准值发生器630可用产生包含在发送端的码元中的基准值所使用的PRBS序列构成。

如图3所示的，当来自PRBS的第一输出比特相应于第一有效载波时初始化PRBS序列。在来自PRBS的每个载波中产生新的值。PRBS的多项式表示如下：

$$G(X)=X^{11}+X^{2}+1$$

在导频信元中，当PRBS产生“0”时，实部是1和虚部为0，而当PRBS产生“1”时，实部为-1和虚部为0。

频偏估计器700预确定一个任意频偏偏离范围，根据顺序地产生的频偏产生一个相位信号，输出相位信号到环路滤波器200，和根据从相关计算器600输出的相关确定频偏的近似值。

图4表示根据本发明的频偏估计器700的结构方框图。频偏估计器700包括一个频偏值发生器710，一个相位计算器720，一个比较单元730和一个控制器740。

频偏值发生器710顺序地产生在预定范围中的一个整数或一个分数，并且将它输出到相位计算数720。相位计算器720将从频偏值发生器710输出的值乘以相应于该载频间隔的频率值得到相位信号。从相位计算器720输出的相位信号输出到环路滤波器200以校正所接收信号的频率。频率已校正的数据由OFDM解调器500进行解调，在相关计算器600中计算相应于OFDM解调的

数据的相关值，输出它们到比较单元 730。比较单元 730 顺序地比较从相关计算器 600 输出的相关值，存储大的相关值和控制从频偏值发生器 710 输出的值的存储，用于产生存储的相关值作为频偏值。控制器 740 初始化频偏值发生器 710、比较单元 730 和环路滤波器 200，估计最后得到的频偏估计值作为接收频率的移位值，用于校正目前信道的频率。

频偏值发生器 710 包括第一发生器 711、一个暂时存储单元 712、第二发生器 713、第一多路复用器 714 和第二多路复用器 715。

第一发生器 711 产生在预定范围中的一个整数，将它输出到相位计算器 720，以便变换校正频偏值。所接收的信号在消旋器 400 中以变换的频偏进行校正，并且校正的值输出到 OFDM 解调器 500。相关计算器 600 计算并输出相应码元的相关。比较单元 730 比较该相关与存储的相关。这时，比较单元 730 根据比较的结果控制更新暂时存储单元 712。

当相关值大时，从第一发生器 711 输出的值存储在暂时存储单元 712 中。当相关值小时，保持在暂时存储单元 712 中存储的值而不更新。

第一发生器 711 顺序地产生在预定范围内的整数，所产生的整数存储在暂时存储单元 712 中。该存储值相应于具有载频间隔的 1/2 范围内的值的频偏值的近似值。

图 5 表示表示与本发明的实施例相符的第一发生器 711。第一发生器 711 包括一个存储器 750、一个多路复用器 751、一个寄存器 752 和一个加法器 753。

初始值发生 750 产生一个预定的初始值。多路复用器 751 接收来自存储器 750 的初始值和反馈值，根据来自控制器 740 的初始信号选择和输出该初始值，并接着，选择和输出该反馈值。寄存器 752 存储从多路复用器 751 输出的值，并且根据时钟信号输出存储的值。在加法器 753 中从寄存器 752 输出的信号加上 1，并且相加的信号反馈到多路复用器 751。

第二发生器 713 将来自第一发生器 711 最后存储的值读入暂时存储单元 712，并且顺序地产生在它们的±0.5 范围内的值。

图 6 表示根据本发明实施例的第二发生器 713。第二发生器 713 包括第一加法器 760、一个多路复用器 761 和第二加法器 762。

加法器 760 将从暂时存储单元 712 读出的值加上“-0.5”，并且输出相加

的值。多路复用器 761 根据来自控制器 740 的选择信号 sel3 选择并输出从第一加法器 760 输出的值和从第二加法器 762 输出的值。加法器 762 将多路复用器 761 输出的值加上“1”，并且反馈相加的值到多路复用器 761。

第一选择器 714 根据来自控制 740 的选择信号 sel1 选择并输出从第一及第二发生器 711 及 713 输出的值。

第二选择器 715 根据来自控制器 740 的选择信号 sel2 选择并输出从第一选择器 714 和暂时存储单元 712 输出的值。

比较单元 730 包括一个比较器 731 和一个存储器 732。比较器 731 接收从相关计算器 600 输出的码元单元的相关值，顺序地检测它们，存储大的值到存储器 732，和控制频偏值发生器 710 的输出值的存储，产生存储在存储器 732 中的相关值给暂时存储单元 712。

相位计算器 720 以载频间隔乘来自频偏值发生器 710 的输出值，并输出相乘的值到环路滤波器 200。

控制器 740 初始化频偏值发生器 710，比较器 730 和环路滤波器 200，而在最后步骤中，选择存储在暂时存储单元 712 中的值作为频偏值，并且输出选择值到相位计算器 720。

在此之后，详细地叙述应用于欧洲电信标准 2K 模式编码/解码的 OFDM 帧的本发明的另一个实施例。

在这里，OFDM 帧具有 Ts 周期和 68OFDM 码元。一个超帧包括 4 帧。每个码元有 K=1705 载波并且在 Ts 周期内发送。而且，每个码元包括在 Tv 周期中发送的有用数据和在△周期中发送的保护间隔。在这里，假定保护间隔是有用数据的 1/4。OFDM 的参数如下：

参数	2K 模式
载波数 K	1705
载波数 Kmin 的值	0
载波数 Kmax 的值	1704
持续期间 Tu	224μm
载波间隔 1/Tu	4464Hz
载波 Kmin 与 Kmax 间的间隔(K-1)/Tu	7.61MHz

根据本发明的第二实施例的第一发生器顺序地产生整数-S，-S+1，—，0，—，S-1，S。在这里假定 S=27。

在系统初始化期间，存储器 732，暂时存储单元 712 第一发生器 711 被初始化，和存储的值变为 0。

当初始化第一发生器 711 和产生-27 时，第一和第二选择器 714 和 715 选择从第一发生器 711 输出的值，并且输出选择值到相位计算器 720。然后相位计算器 720 以载波间隔 4464Hz 乘-27，并且输出相乘的值。利用该相位信号值校正从去交错器 400 输入到 ADC 100 的接收信号的频率。

已校正的信号输出到 OFDM 解调器 500 进行解调。在这时，提取器 610 从来自 OFDM 解调器 500 的已解调码元中提取 CPC。从提取器 610 输出的 CPC 与输入到基准值发生器 630 的相关器 620 的预定值内插以便计算该相关。从相关计算器 600 得到的码元相关值输出到比较单元 730，并且存储在存储器 732 中，因为它比初始值“0”大。比较单元 730 控制从第一发生器 711 输出到暂存储单元 712 的值-27 的存储。

接着，第一发生器 711 输出-26 到相位计算器 720 以便在相位计算器 720 中变换该输出值，并且输出相应于该频偏值的相位信号到环路滤波器 200。从环路滤波器 200 输出的值通过 VCO 300 输出到消旋器 400。消旋器 400 将输入信号分离为正弦波和余弦波，将它们乘以 ADC 100 输出值的频率来校正该频偏并且输出已校正的值到 OFDM 解调器 500。

提取器 610 在 OFDM 解调器 500 中解调的码元中提取 CPC。相关计算器 600 计算提取器的 CPC 与基准值发生器 630 的输出值的相关。相关计算器 600 输出的码元的相关值与存储在比较单元 730 中的相关值-27 比较，比较值的较大值存储在暂时存储单元 712 中。通过上述过程，第一发生器 711 顺序地产生 -27 至 27，和暂时存储单元 712 存储具有最大相关值的整数。来自第一发生器 711 的预定值例如 L 是最大相关值时，它被存储在暂时存储单元 712 中。

在这时，存储的值 L 变为在载频间隔 1/2 范围内的频偏的频偏估计值。

第二发生器 713 从暂时存储单元 712 读出由第一发生器 711 得到的最后值，从所读的值减去-0.5 和输出得到的值。控制器 740 控制第一及第二选择器 714 及 715，以便选择从第二发生器 713 输出的值和输出选择值到相位计算器

720。相位计算器 720 以载频间隔乘第二发生器 713 的输出值，并且输出相乘的值。消旋器 400 校正该信道信号的频率。OFDM 解码器 500 解调已校正的信道信号并输出该码元。相关计算器 600 从 OFDM 解码器 500 输出的码元中计算该相关，并且输出该相关到比较单元 730。然后比较单元 730 比较存储的相关值与输入的相关值，如果输入的相关值大于存储的值，则更新该存储值，和控制暂时存储单元 712 更新第二发生器 713 的输入值。

第二发生器 713 将先前输出值加+1，和输出相加的值。相加的值在相位计算器 720 中被变换为相位信号，并且该相位信号输出到环路滤波器 200。利用该相位信号校正从 ADC 100 输入的信道信号的频率。已校正的频率在 OFDM 解调器 500 中进行解调以便输出该码元信号。

如上所述，在暂时存储单元 712 中的最后存储的值被确定为所接信道信号的频偏估计值。

上面确定的频偏估计值变为在载频间隔的 1/4 范围内估计的值。

因此，控制器 740 控制第二选择器 715 输出存储的值相位计算器 720。相位器 720 从第二选择 715 路接收输出的值来计算相位信号，并且输出计算的相位信号到环路滤波器 200。来自环路滤波器 200 的输出值通过压控振荡器 300 输出到消旋器 400。消旋器 400 校正从 ADC 100 输入的信道信号的频率，其中该频偏是在载频间隔的 1/4 范围内。

如上所述，通过同步已校正的信号可实现比无校正的频偏更快的频率同步。

虽然本发明结合目前认为是最实际的以及优选的实施例进行叙述，但是应该懂得，本发明不限于所公开的实施例，相反地，而是欲覆盖包括在所附权利要求书的精神和范围内的各种修改和等效安排。

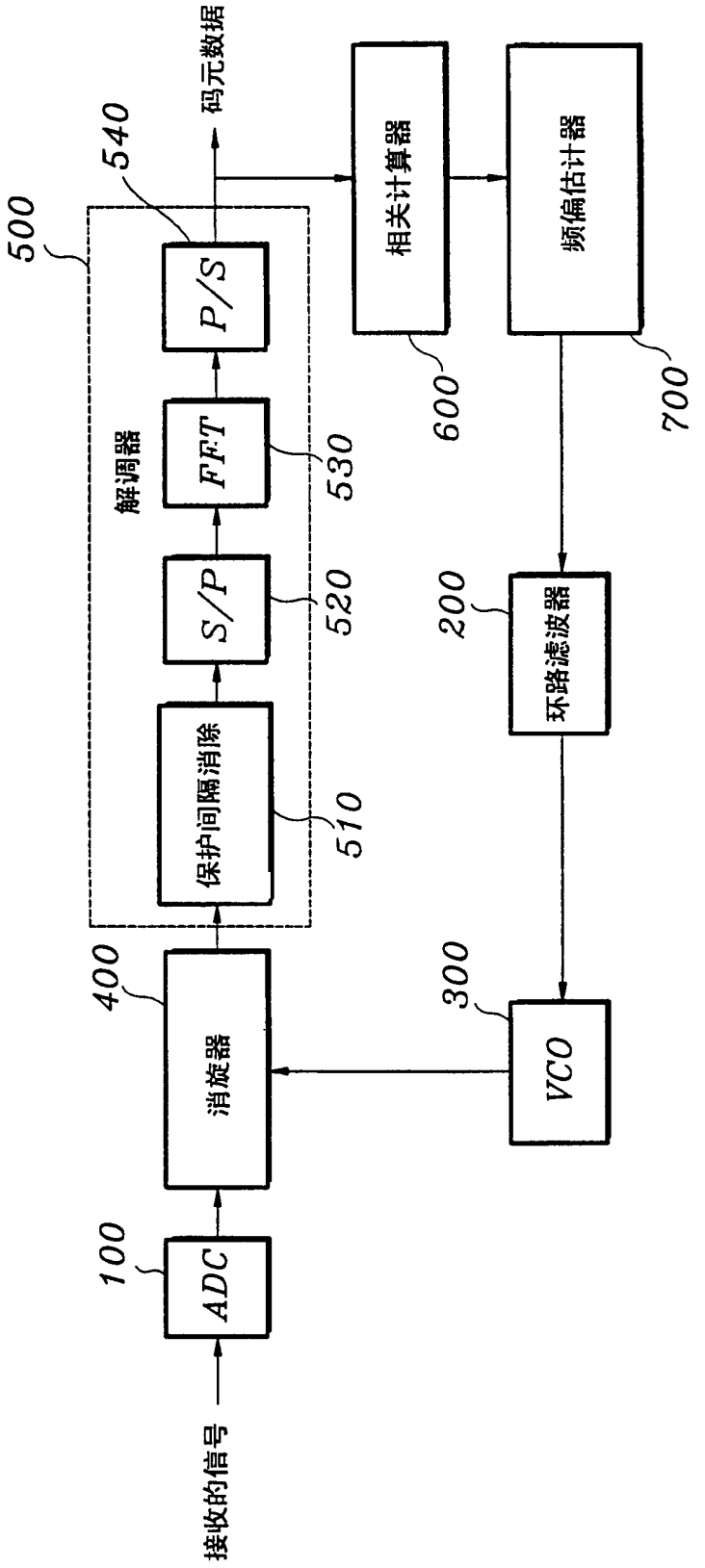

接收的信号
ADC
100
消旋器
400
保护间隔消除
510
S/P
520
FFT
530
P/S
540
解调器
500
码元数据
相关计算器
600
频偏估计器
700
环路滤波器
200
VCO
300

图 1

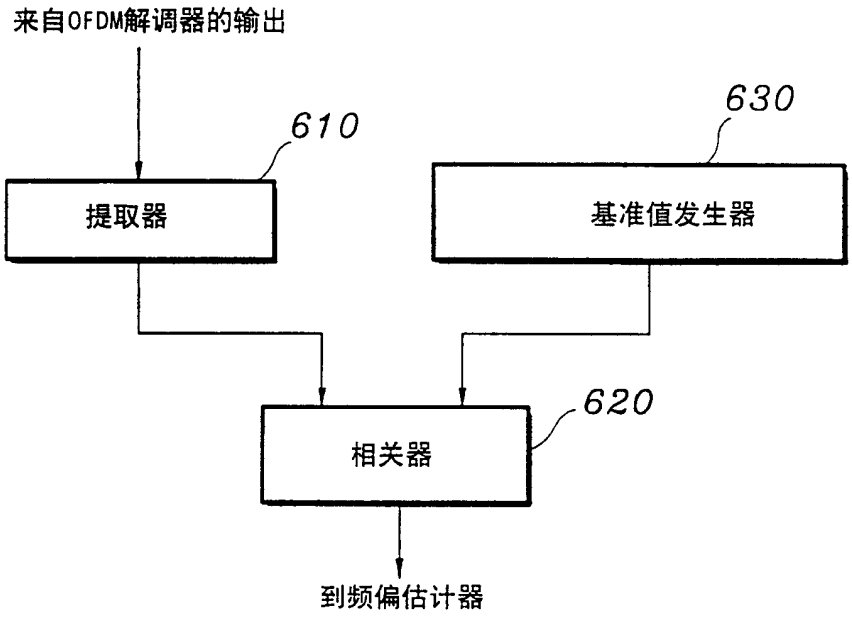

来自OFDM解调器的输出
610
630
提取器
基准值发生器
620
相关器
到频偏估计器

图2

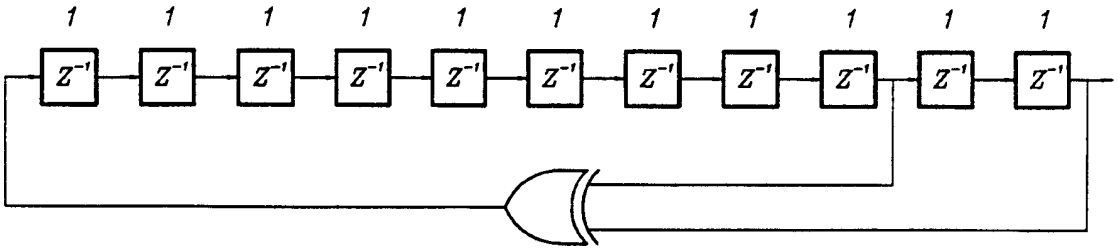

1 1 1 1 1 1 1 1 1 1 1
Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹ Z⁻¹

图3

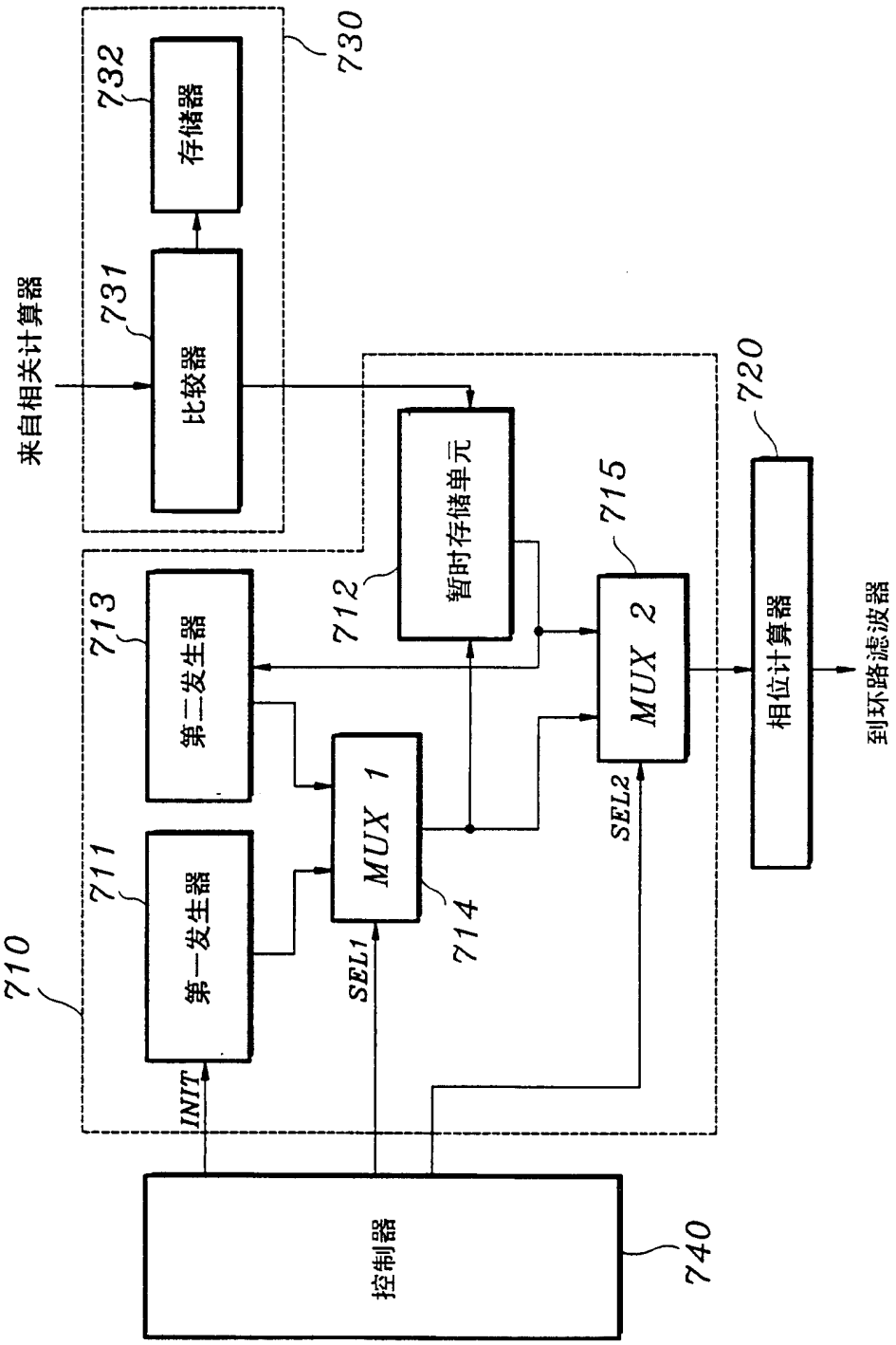

730
732
存储器
731
比较器
来自相关计算器
720
712
暂时存储单元
715
713
第二发生器
MUX 2
相位计算器
到环路滤波器
711
第一发生器
MUX 1
714
710
SEL1
SEL2
INIT
控制器
740

图 4

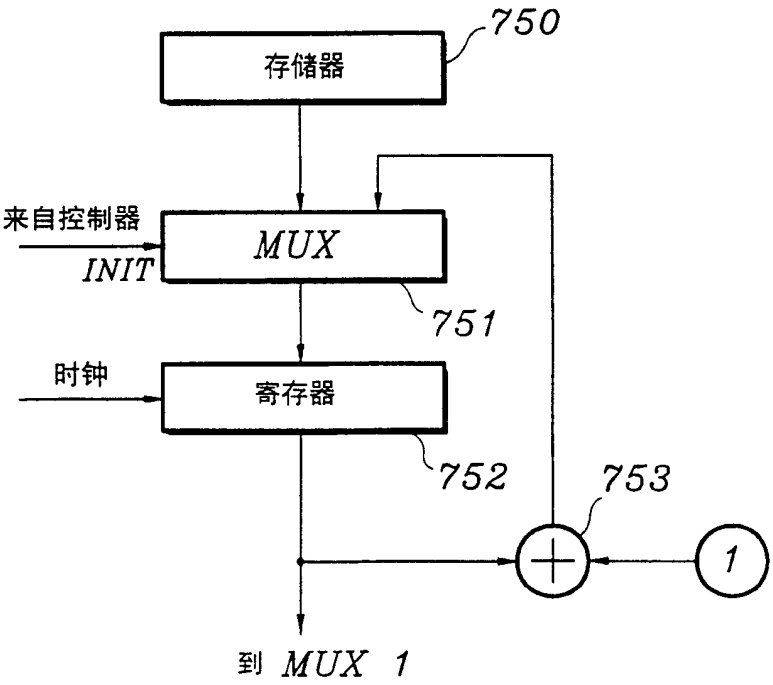

750
存储器
来自控制器
INIT
MUX
751
时钟
寄存器
752
753
1
到 MUX 1

图5

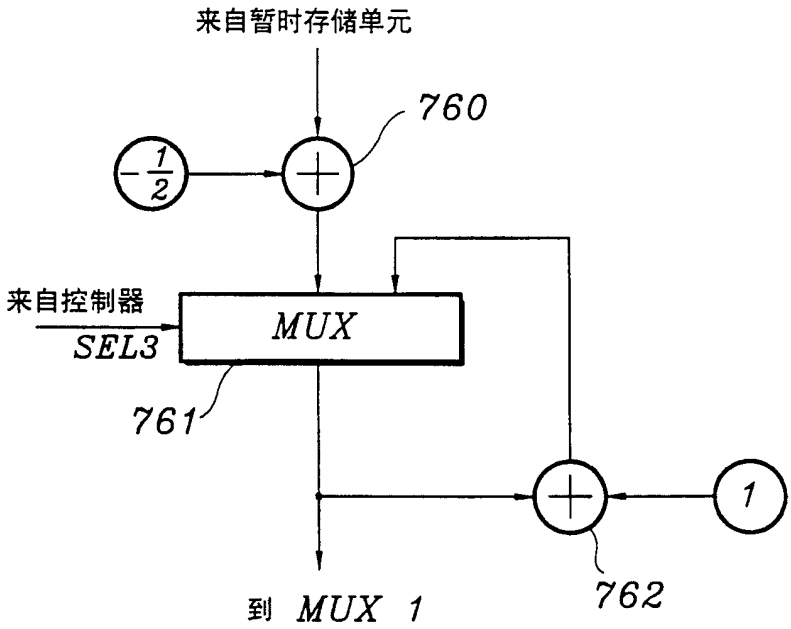

来自暂时存储单元
760
1/2
来自控制器
SEL3
MUX
761
1
762
到 MUX 1

图6