

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成29年11月24日(2017.11.24)

【公表番号】特表2016-535487(P2016-535487A)

【公表日】平成28年11月10日(2016.11.10)

【年通号数】公開・登録公報2016-063

【出願番号】特願2016-525853(P2016-525853)

【国際特許分類】

H 0 3 K 5/08 (2006.01)

【F I】

H 0 3 K 5/08 E

【手続補正書】

【提出日】平成29年10月12日(2017.10.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

回路であって、

第1の入力電圧を受け取るように構成された制御端子、第1の端子、および第2の端子を有する第1のトランジスタと、

第2の入力電圧を受け取るように構成された制御端子、第1の端子、および第2の端子を有する第2のトランジスタであって、前記第1のトランジスタの前記第1の端子が前記第2のトランジスタの前記第1の端子に結合され、かつ第1の基準電圧に選択的に結合される、第2のトランジスタと、

第1のインバータおよび第2のインバータであって、前記第1のインバータの出力が前記第2のインバータの入力に結合され、前記第2のインバータの出力が前記第1のインバータの入力に結合され、前記第1のインバータのバイアス端子が前記第1のトランジスタの前記第2の端子に結合され、前記第2のインバータのバイアス端子が前記第2のトランジスタの前記第2の端子に結合される、第1のインバータおよび第2のインバータとを備え、

前記第1のインバータが、

制御端子、第1の端子、および第2の端子を有する第3のトランジスタ、

制御端子、第1の端子、および第2の端子を有する第4のトランジスタ、ならびに

前記第3のトランジスタの前記制御端子と前記第4のトランジスタの前記制御端子との間に結合される第1のコンデンサを備え、

前記第2のインバータが、

制御端子、第1の端子、および第2の端子を有する第5のトランジスタ、

制御端子、第1の端子、および第2の端子を有する第6のトランジスタ、ならびに

前記第5のトランジスタの前記制御端子と前記第6のトランジスタの前記制御端子との間に結合される第2のコンデンサを備え、

前記第1および第2のインバータがディセーブルであるとき、前記第3、第4、第5、および第6のトランジスタの前記第1および第2の端子ならびに前記第4および第6のトランジスタの前記制御端子が基準電圧に結合され、前記第3および第5のトランジスタの前記制御端

子が前記基準電圧未満の電圧に結合される、回路。

【請求項 2】

前記第1および第2のインバータがディセーブルであるとき、前記第3および第5のトランジスタの前記制御端子が電源電圧未満のMOSトランジスタ閾値電圧に結合される、請求項1に記載の回路。

【請求項 3】

前記第3のトランジスタの前記制御端子および前記第5のトランジスタの前記制御端子に結合される事前充電回路をさらに備える、請求項1に記載の回路。

【請求項 4】

前記事前充電回路が、前記第3のトランジスタの前記制御端子に結合される第1の端子、および第2の端子を有する第7のトランジスタ、ならびに前記第5のトランジスタの前記制御端子に結合される第1の端子を有する第8のトランジスタを備える、請求項3に記載の回路。

【請求項 5】

前記第7のトランジスタの前記第2の端子および前記第8のトランジスタの前記第2の端子が基準発生器に結合される、請求項4に記載の回路。

【請求項 6】

前記基準発生器が、前記第7のトランジスタの前記第2の端子および前記第8のトランジスタの前記第2の端子に結合される制御端子を有する第9のトランジスタを備え、前記第9のトランジスタが、基準電圧に結合される第1の端子ならびに前記第9のトランジスタの前記制御端子および負荷に結合される第2の端子をさらに備える、請求項5に記載の回路。

【請求項 7】

前記事前充電回路が、前記第3のトランジスタの前記制御端子に結合される第1の端子および基準発生器に結合される第2の端子を有する第1の抵抗器、ならびに前記第5のトランジスタの前記制御端子に結合される第1の端子および前記基準発生器に結合される第2の端子を有する第2の抵抗器を備える、請求項3に記載の回路。

【請求項 8】

前記基準発生器が、前記第1の抵抗器の前記第2の端子および前記第2の抵抗器の前記第2の端子に結合される制御端子を有する第9のトランジスタを備え、前記第9のトランジスタが、基準電圧に結合される第1の端子ならびに前記第9のトランジスタの前記制御端子および負荷に結合される第2の端子をさらに備える、請求項7に記載の回路。

【請求項 9】

第1のトランジスタの制御端子上に第1の入力電圧を受け取るステップであって、前記第1のトランジスタが第1の端子および第2の端子を有する、ステップと、

第2のトランジスタの制御端子上に第2の入力電圧を受け取るステップであって、前記第2のトランジスタが第1の端子および第2の端子を有し、前記第2のトランジスタの前記第1の端子が前記第1のトランジスタの前記第1の端子に結合され、第1の基準電圧に選択的に結合される、ステップと、

前記第1のトランジスタの前記第2の端子からの差動信号の第1の成分を第1のインバータのバイアス端子に結合するステップと、

前記第2のトランジスタの前記第2の端子からの前記差動信号の第2の成分を第2のインバータのバイアス端子に結合するステップであって、前記第1のインバータの出力が前記第2のインバータの入力に結合され、前記第2のインバータの出力が前記第1のインバータの入力に結合される、ステップと、

前記第2のインバータの前記出力からの出力信号を、前記第1のインバータの前記入力において第4のトランジスタの制御端子および第1のコンデンサの第1の端子に結合して、前記出力信号を前記第1のコンデンサを通して第3のトランジスタの制御端子に結合するステップと、

前記第1のインバータの前記出力からの出力信号を、前記第2のインバータの前記入力において第6のトランジスタの制御端子および第2のコンデンサの第1の端子に結合して、前

記出力信号を前記第2のコンデンサを通して第5のトランジスタの制御端子に結合するステップと

を含む、方法。

【請求項 10】

前記第3のトランジスタの前記制御端子に結合される第1の端子を有する第7のトランジスタ、および前記第5のトランジスタの前記制御端子に結合される第1の端子を有する第8のトランジスタを通して、第2の基準電圧を選択的に結合するステップによって、前記第3のトランジスタの前記制御端子および前記第5のトランジスタの前記制御端子を事前充電するステップをさらに含む、請求項9に記載の方法。

【請求項 11】

第3の基準電圧に結合される第1の端子ならびに第9のトランジスタの制御端子および負荷に結合される第2の端子を有する前記第9のトランジスタ中の前記第2の基準電圧を生成するステップをさらに含む、請求項10に記載の方法。

【請求項 12】

前記第3のトランジスタの前記制御端子に結合される第1の端子を有する第1の抵抗器、および前記第5のトランジスタの前記制御端子に結合される第1の端子を有する第2の抵抗器を通して、第2の基準電圧を結合するステップによって、前記第3のトランジスタの前記制御端子および前記第5のトランジスタの前記制御端子を事前充電するステップをさらに含む、請求項9に記載の方法。

【請求項 13】

第3の基準電圧に結合される第1の端子ならびに第9のトランジスタの制御端子および負荷に結合される第2の端子を有する前記第9のトランジスタ中の前記第2の基準電圧を生成するステップをさらに含む、請求項12に記載の方法。

【請求項 14】

前記第1および第2のインバータがディセーブルであるとき、前記第3、第4、第5、および第6のトランジスタの前記第1および第2の端子ならびに前記第4および第6のトランジスタの前記制御端子が基準電圧に結合され、前記第3および第5のトランジスタの前記制御端子が前記基準電圧未満の電圧に結合される、請求項9に記載の方法。

【請求項 15】

前記第1および第2のインバータがディセーブルであるとき、前記第3および第5のトランジスタの前記制御端子が電源電圧未満のMOSトランジスタ閾値電圧に結合される、請求項9に記載の方法。