

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2015-515213

(P2015-515213A)

(43) 公表日 平成27年5月21日(2015.5.21)

(51) Int.Cl.	F I	テーマコード (参考)
H01P 5/08 (2006.01)	H01P 5/08 K	5E338
H01P 3/16 (2006.01)	H01P 5/08 L	5J014
H05K 1/02 (2006.01)	H01P 3/16	
	H05K 1/02 T	
	H05K 1/02 P	
審査請求 未請求 予備審査請求 未請求 (全 24 頁)		

(21) 出願番号 特願2015-504734 (P2015-504734)
 (86) (22) 出願日 平成25年4月4日 (2013.4.4)
 (85) 翻訳文提出日 平成26年12月3日 (2014.12.3)
 (86) 国際出願番号 PCT/US2013/035322
 (87) 国際公開番号 W02013/152226
 (87) 国際公開日 平成25年10月10日 (2013.10.10)
 (31) 優先権主張番号 13/439,646
 (32) 優先日 平成24年4月4日 (2012.4.4)
 (33) 優先権主張国 米国 (US)

(71) 出願人 390020248
 日本テキサス・インスツルメンツ株式会社
 東京都新宿区西新宿六丁目24番1号
 (71) 出願人 507107291
 テキサス インスツルメンツ インコーポ
 レイテッド
 アメリカ合衆国 テキサス州 75265
 -5474 ダラス メール ステーショ
 ン 3999 ピーオーボックス 655
 474
 (74) 上記1名の代理人 100098497
 弁理士 片寄 恭三

最終頁に続く

(54) 【発明の名称】 埋込誘電体及び金属導波路を用いるチップ間通信

(57) 【要約】

パッケージ基板(304-A)及び集積回路(IC)(302-A)を備える回路アセンブリ(206-A1)を含む装置が提供される。パッケージ基板はマイクロストリップライン(208-A1)を有し、ICは、パッケージ基板に固定され、マイクロストリップラインに電氣的に結合される。また、回路ボード(202-A)もパッケージ基板に固定される。誘電性導波路(204-A)が回路ボードに固定される。誘電性導波路は誘電体コア(310-A)を有し、誘電体コアは誘電性導波路とマイクロストリップラインとの間に位置する遷移領域(314-A)の中に延びる。マイクロストリップラインは、誘電性導波路を用いて通信リンクを形成するように構成される。

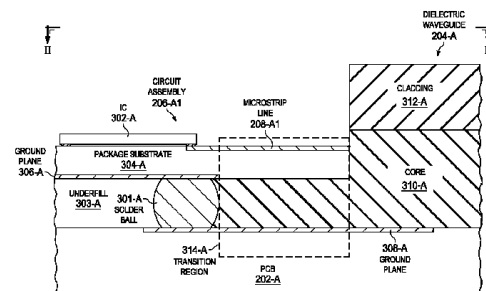


FIG. 4

【特許請求の範囲】

【請求項 1】

装置であって、
回路ボード、
チャネル、
パッケージ基板、
集積回路（ＩＣ）、
金属導波路、及び
誘電体コア、
を含み、

10

前記回路ボードが、第 1 の側、第 2 の側、第 1 の接地平面、及び第 1 のマイクロストリップラインを有し、前記第 1 のマイクロストリップラインが前記第 1 の接地平面に概して平行であり、

前記チャネルが、前記回路ボードの前記第 1 の側に形成され、前記第 1 の接地平面が前記チャネルの少なくとも一部の下にあり、

前記パッケージ基板が、前記回路ボードの前記第 1 の側に固定され、

前記パッケージ基板が、

前記第 1 の接地平面に電氣的に結合された第 2 の接地平面と、

前記第 1 及び第 2 の接地平面に実質的に平行である第 2 のマイクロストリップラインと

20

、
を含み、

前記マイクロストリップラインが、第 1 の部分及び第 2 の部分を有し、

前記第 1 の部分が、前記第 2 の接地平面の少なくとも一部に重なり、且つ、前記第 2 の接地平面から第 1 の距離離れ、前記第 2 のマイクロストリップラインの前記第 1 の部分が、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、

前記第 2 の部分が、前記第 1 の接地平面の少なくとも一部に重なり、且つ、前記第 1 の接地平面から第 2 の距離離れ、前記第 2 の距離が前記第 1 の距離より大きく、前記第 2 のマイクロストリップラインの前記第 2 の部分が、前記波長を有する前記放射を伝播するための前記インピーダンスを有するように寸法が定められ、前記マイクロストリップラインの前記第 2 の部分が遷移領域内に位置し、前記第 2 のマイクロストリップラインの前記第 2 の部分が前記第 1 のマイクロストリップラインに電氣的に結合され、

30

前記集積回路（ＩＣ）が、前記パッケージ基板に固定され、前記第 2 のマイクロストリップラインの前記第 1 の部分に電氣的に結合され、

前記金属導波路が、前記チャネルに固定され、前記遷移領域に位置し、前記第 1 のマイクロストリップラインに電氣的に結合され、

前記誘電体コアが、前記第 1 の接地平面の少なくとも一部に重なり、前記金属導波路の中に延び、前記チャネルに固定される、

装置。

40

【請求項 2】

請求項 1 に記載の装置であって、前記波長が約 1 mm 以下である、装置。

【請求項 3】

請求項 2 に記載の装置であって、前記装置がクラディングを更に含み、前記コアが第 1 の誘電率を有し、前記クラディングが第 2 の誘電率を有し、前記第 1 の誘電率が前記第 2 の誘電率より大きい、装置。

【請求項 4】

請求項 2 に記載の装置であって、前記パッケージ基板が第 1 及び第 2 の側を有し、前記第 2 のマイクロストリップラインが前記パッケージ基板の前記第 1 の側上に形成され、前記ＩＣが前記パッケージ基板の前記第 1 の側に固定され、前記第 1 の接地平面が前記パッケージ基板の前記第 2 の側に形成され、前記パッケージ基板が、前記第 2 のマイクロスト

50

リップラインの前記第 2 の部分から前記パッケージ基板の前記第 2 の側まで延びるバイアを更に含み、前記バイア及び前記第 1 のマイクロストリップラインに、少なくとも 1 つのはんだボールが固定される、装置。

【請求項 5】

請求項 4 に記載の装置であって、前記バイアが第 1 のバイアを更に含み、前記回路ボードが、前記第 1 の接地平面から前記回路ボードの前記第 1 の側まで延びる第 2 のバイアを更に含み、前記第 2 の接地平面及び前記第 2 のバイアに、少なくとも 1 つのはんだボールが固定される、装置。

【請求項 6】

請求項 5 に記載の装置であって、前記インピーダンスが約 50 Ω である装置。

10

【請求項 7】

請求項 6 に記載の装置であって、前記金属導波路が、

前記第 1 のマイクロストリップラインと同一平面にあり、前記第 1 のマイクロストリップラインに電氣的に結合された第 1 のプレート、

前記第 1 のプレートと同一平面にあり、前記第 1 のプレートに電氣的に結合された第 2 のプレート、及び、

前記第 2 のプレートと前記第 1 の接地平面との間に延びる複数の導波路バイア、
を更に含む、装置。

【請求項 8】

装置であって、

回路ボード、

チャンネルネットワーク、

複数のパッケージ基板、

複数の IC、

複数の金属導波路、及び

誘電体コアネットワーク、

を含み、

前記回路ボードが、第 1 の側、第 2 の側、複数の回路ボード接地平面、及び複数の回路ボードマイクロストリップラインを有し、

前記チャンネルネットワークが前記回路ボードの前記第 1 の側に形成され、各回路ボード接地平面が前記チャンネルネットワークの少なくとも一部の下にあり、

前記複数のパッケージ基板の各パッケージ基板が前記回路ボードの前記第 1 の側に固定され、各々が、前記回路ボード接地平面の少なくとも 1 つ及び前記回路ボードマイクロストリップラインの少なくとも 1 つとコロケートされ (collocated)、各パッケージ基板が、パッケージ基板接地平面とパッケージ基板マイクロストリップラインとを含み、

前記パッケージ基板接地平面が、その回路ボード接地平面に電氣的に結合され、

前記パッケージ基板マイクロストリップラインが、そのパッケージ基板接地平面及びその回路ボード接地平面に実質的に平行であり、

前記パッケージ基板マイクロストリップラインが、第 1 の部分及び第 2 の部分を有し、

前記第 1 の部分が、そのパッケージ基板接地平面の少なくとも一部に重なり、且つ、そのパッケージ基板接地平面から第 1 の距離離れ、前記パッケージ基板マイクロストリップラインの前記第 1 の部分が、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、

前記第 2 の部分が、その回路ボード接地平面の少なくとも一部に重なり、且つ、その回路ボード接地平面から第 2 の距離離れ、前記第 2 の距離が前記第 1 の距離より大きく、前記パッケージ基板マイクロストリップラインの前記第 2 の部分が、前記波長を有する前記放射を伝播するための前記インピーダンスを有するように寸法が定められ、前記パッケージ基板マイクロストリップラインの前記第 2 の部分が遷移領域内に位置し、

前記複数の IC の各 IC が、前記パッケージ基板の少なくとも 1 つに固定され、そのマイクロストリップラインの前記第 1 の部分に電氣的に結合され、

50

前記複数の金属導波路の各金属導波路が、前記チャネルネットワークに固定され、前記パッケージ基板の少なくとも１つのための前記遷移領域に位置し、前記回路ボードマイクロストリップラインの少なくとも１つに電氣的に結合され、

前記誘電体コアネットワークが、前記チャネルネットワークに固定され、且つ、複数の端部を有し、誘電導波路ネットワークからの各端部が、前記回路ボード接地平面の少なくとも１つの少なくとも一部に重なり、その金属導波路内に延びる、

装置。

【請求項 9】

請求項 8 に記載の装置であって、前記波長が約 1 mm 以下である装置。

【請求項 10】

請求項 9 に記載の装置であって、前記誘電導波路ネットワークが、クラディングを有する複数の誘電導波路を更に含み、前記コアが第 1 の誘電率を有し、前記クラディングが第 2 の誘電率を有し、前記第 1 の誘電率が前記第 2 の誘電率より大きい、装置。

【請求項 11】

請求項 9 に記載の装置であって、各パッケージ基板が第 1 及び第 2 の側を有し、前記マイクロストリップラインが前記パッケージ基板の前記第 1 の側に形成され、前記 IC が前記パッケージ基板の前記第 1 の側に固定され、前記パッケージ基板接地平面が前記パッケージ基板の前記第 2 の側に形成され、各パッケージ基板が、そのパッケージ基板マイクロストリップラインの前記第 2 の部分からそのパッケージ基板の前記第 2 の側まで延びるパッケージ基板バイアを更に含み、前記パッケージ基板バイア及びその回路ボードマイクロストリップラインに、少なくとも１つのはんだボールが固定される、装置。

【請求項 12】

請求項 11 に記載の装置であって、前記回路ボードが、複数の回路ボードバイアを更に含み、各バイアが、前記回路ボードの前記第 1 の側と前記回路ボード接地平面の少なくとも１つとの間に延び、少なくとも１つの回路ボードバイア及び少なくとも１つのパッケージ基板接地平面に、少なくとも１つのはんだボールが固定される、装置。

【請求項 13】

請求項 12 に記載の装置であって、前記インピーダンスが約 50 Ω である装置。

【請求項 14】

請求項 13 に記載の装置であって、各金属導波路が、
第 1 のプレートであって、その回路ボードマイクロストリップラインと同一平面にあり、その回路ボードマイクロストリップラインに電氣的に結合された前記第 1 のプレート、
第 2 のプレートであって、前記第 1 のプレートと同一平面にあり、前記第 1 のプレートに電氣的に結合された、前記第 2 のプレート、及び

複数の導波路バイアであって、前記第 2 のプレートとその回路ボード接地平面との間に延びる前記複数の導波路バイア、

を更に含む装置。

【請求項 15】

装置であって、

回路ボード、

チャネル、

第 1 のパッケージ基板、

第 1 の IC、

第 2 のパッケージ基板、

第 2 の IC、

第 1 の金属導波路、

第 2 の金属導波路、及び

誘電体コア、

を含み、

前記回路ボードが、第 1 の側、第 2 の側、第 1 の接地平面、第 2 の接地平面、第 1 のマ

マイクロストリップライン、及び第 2 のマイクロストリップラインを有し、前記第 1 及び第 2 のマイクロストリップラインが前記回路ボードの前記第 1 の側に形成され、前記第 1 のマイクロストリップラインが、前記第 1 の接地平面とコロケートされ、前記第 1 の接地平面に概して平行であり、前記第 2 のマイクロストリップラインが、前記第 2 の接地平面とコロケートされ、前記第 2 の接地平面に概して平行であり、

前記チャンネルが、前記回路ボードの前記第 1 の側に形成され、第 1 の端部及び第 2 の端部を有し、前記チャンネルの前記第 1 の端部が前記第 1 の接地平面の少なくとも一部に重なり、前記チャンネルの前記第 2 の端部が前記第 2 の接地平面の少なくとも一部に重なり、

前記第 1 のパッケージ基板が前記回路ボードの前記第 1 の側に固定され、前記第 1 のパッケージ基板が、第 3 の接地平面及び第 3 のマイクロストリップラインを含み、

前記第 3 の接地平面が前記第 1 の接地平面に電氣的に結合され、

前記第 3 のマイクロストリップラインが前記第 1 及び第 3 の接地平面に実質的に平行であり、

前記第 3 のマイクロストリップラインが第 1 の部分及び第 2 の部分を有し、

前記第 1 の部分が、前記第 3 の接地平面の少なくとも一部に重なり、且つ、前記第 3 の接地平面から第 1 の距離離れ、前記第 3 のマイクロストリップラインの前記第 1 の部分が、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、

前記第 2 の部分が、前記第 1 の接地平面の少なくとも一部に重なり、且つ、前記第 1 の接地平面から第 2 の距離離れ、前記第 2 の距離が前記第 1 の距離より大きく、前記第 3 のマイクロストリップラインの前記第 2 の部分が、前記波長を有する前記放射を伝播するための前記インピーダンスを有するように寸法が定められ、前記第 3 のマイクロストリップラインの前記第 2 の部分が第 1 の遷移領域内に位置し、

前記第 1 の IC が、前記パッケージ基板に固定され、前記第 3 のマイクロストリップラインの前記第 1 の部分に電氣的に結合され、

前記第 2 のパッケージ基板が前記回路ボードの前記第 1 の側に固定され、前記第 2 のパッケージ基板が、第 4 の接地平面及び第 4 のマイクロストリップラインを含み、

前記第 4 の接地平面が前記第 2 の接地平面に電氣的に結合され、

前記第 4 のマイクロストリップラインが、前記第 2 及び第 4 の接地平面に実質的に平行であり、

前記第 4 のマイクロストリップラインが第 1 の部分及び第 2 の部分を有し、

前記第 4 のマイクロストリップラインの前記第 1 の部分が、前記第 4 の接地平面の少なくとも一部に重なり、且つ、前記第 4 の接地平面から第 3 の距離離れ、前記第 4 のマイクロストリップラインの前記第 1 の部分が、前記波長を有する前記放射を伝播するための前記インピーダンスを有するように寸法が定められ、

前記第 4 のマイクロストリップラインの前記第 2 の部分が、前記第 2 の接地平面の少なくとも一部に重なり、且つ、前記第 2 の接地平面から第 4 の距離離れ、前記第 4 の距離が前記第 3 の距離より大きく、前記第 4 のマイクロストリップラインの前記第 2 の部分が、前記波長を有する前記放射を伝播するための前記インピーダンスを有するように寸法が定められ、前記第 2 のマイクロストリップラインの前記第 2 の部分が第 2 の遷移領域内に位置し、

前記第 2 の IC が、前記パッケージ基板に固定され、前記第 4 のマイクロストリップラインの前記第 1 の部分に電氣的に結合され、

前記第 1 の金属導波路が、前記チャンネルに固定され、前記第 1 の遷移領域に位置し、前記第 1 のマイクロストリップラインに電氣的に結合され、

前記第 2 の金属導波路が、前記チャンネルに固定され、前記第 2 の遷移領域内に位置し、前記第 2 のマイクロストリップラインに電氣的に結合され、

前記誘電体コアが、第 1 及び第 2 の端部を備え、前記誘電体コアが前記チャンネルに固定され、前記誘電体コアの前記第 1 の端部が前記第 1 の接地平面の少なくとも一部に重なり、前記誘電体コアの前記第 2 の端部が前記第 2 の接地平面の少なくとも一部に重なり、前

10

20

30

40

50

記誘電体コアの前記第 1 の端部が前記第 1 の金属導波路の中に延び、前記誘電体コアの前記第 2 の端部が前記第 2 の金属導波路の中に延び、前記誘電体コアが、前記回路ボードの前記誘電率より大きい誘電率を有する、

装置。

【請求項 16】

請求項 15 に記載の装置であって、前記波長が約 1 mm 以下である装置。

【請求項 17】

請求項 16 に記載の装置であって、前記パッケージ基板が第 1 及び第 2 の側を有し、前記マイクロストリップラインが前記パッケージ基板の前記第 1 の側に形成され、前記 IC が前記パッケージ基板の前記第 1 の側に固定され、前記第 1 の接地平面が前記パッケージ基板の前記第 2 の側に形成され、前記第 1 のパッケージ基板が、前記第 3 のマイクロストリップラインの前記第 2 の部分から前記第 1 のパッケージ基板の前記第 2 の側まで延びる第 1 のパイアを更に含み、前記第 1 のパイア及び前記第 1 のマイクロストリップラインに少なくとも 1 つのはんだボールが固定され、前記第 2 のパッケージ基板が、前記第 4 のマイクロストリップラインの前記第 2 の部分から前記第 2 のパッケージ基板の前記第 2 の側まで延びる第 2 のパイアを更に含み、前記第 2 のパイア及び前記第 2 のマイクロストリップラインに少なくとも 1 つのはんだボールが固定される、装置。

10

【請求項 18】

請求項 17 に記載の装置であって、前記インピーダンスが約 50 Ω である装置。

【請求項 19】

20

請求項 18 に記載の装置であって、前記第 1 及び第 2 の金属導波路の各々が、第 1 のプレートであって、そのマイクロストリップラインと同一平面にあり、そのマイクロストリップラインに電氣的に結合された前記第 1 のプレート、

前記第 1 のプレートと同一平面にあり、前記第 1 のプレートに電氣的に結合された第 2 のプレート、及び

前記第 2 のプレートとその回路ボード接地平面との間に延びる複数の導波路パイア、を更に含む装置。

【発明の詳細な説明】

【技術分野】

【0001】

30

本願は、全般的にチップ・ツー・チップ通信に関し、より特定の、誘電性導波路を用いるチップ・ツー・チップ通信に関する。

【背景技術】

【0002】

最も広く用いられている相互接続システム（これは多くの電子デバイスに採用されている）は、印刷回路ボード（PCB）又はバックプレーンに統合された金属トレースを用いる。このタイプのシステムでは、トレースの 1 つ又は複数の電氣的に結合されるように、集積回路（IC）が PCB に固定され、チップ間又はチップ・ツー・チップ通信が可能となる。この配置の問題は、データレート又はデータ送信のための物理的な限界に到達することであり、そのため、結果として、光学又はワイヤレスリンク等の幾つかの異なるタイプの通信リンクが開発されているか、或いは開発中である。これらの開発技術の各々は、伝送媒体、即ち、光学リンクのための光ファイバー及びワイヤレスリンクのための金属導波路、を用いる。

40

【0003】

図 1 及び図 2 を参照すると、ワイヤレスリンク又は光学リンクを用いる相互接続システム 100 の例が示されている。この例では、伝送媒体 104（これは金属導波路又は光ファイバーである）が PCB 102 の中に統合されている。IC 106 - 1 及び 102 - 6 は、PCB 102 に固定され、伝送媒体 104 のそれぞれ各端部の近隣に位置する。論理的には、その後、トランシーバ 108 - 1 及び 108 - 2（これらは、光学リンクのための光学トランシーバ、及びワイヤレスリンクのための無線周波数（RF）トランシーバで

50

ある)はIC106-1と106-2との間のチップ間通信を可能にし得る。しかしながら、実際には、このチップ間通信は単純なタスクではない。例えば、システム100が光学リンクを用いると想定すると、光学トランシーバ108-1及び108-2は、光軸を有するオン・ダイ発光ダイオード(LED)及び/又はフォトダイオードを有することになる(これは現在のプロセス技術では難しい)。通常は、LED(送信用)は、特定の波長又は周波数を有するレーザダイオードであり、伝送媒体104(この例では光ファイバー)は、LEDから出される光の波長に適應するように寸法が定められる。典型的に、伝送媒体104(この例では光ファイバー)は帯域を改善するようにモノモードファイバーであり、それは、LEDから出される波長に関連する直径を有する。例えば、近赤外(即ち、波長が約 $0.7\mu\text{m}$ ~約 $3\mu\text{m}$)の場合、モノモード光ファイバーは、一般的に、約 $8\mu\text{m}$ ~約 $10\mu\text{m}$ の直径を有する。このように、伝送媒体104(この例では光ファイバー)の光軸と、LED(又はフォトダイオード)の光軸の不整合(たとえ数ミクロンであっても)が、相互接続不良となるか又は相互接続しなくなるという結果になり得る。従って、精密機械加工、又は他の更に特殊なマイクロ光学構造が一般的に必要となるであろう。金属導波路の場合も同様である。即ち、正しい整合のためには、精密機械加工が一般的に必要となるであろう。また、サブミリメートル波のための金属製導波路は、非常に損失が多く、導波路が機能し得る距離を実質的に制限する。

10

【0004】

従って、改善された相互接続システムのための需要が存在する。

【0005】

20

従来のシステムの他の幾つかの例は、米国特許第5,754,948号、米国特許第7,768,457号、米国特許第7,379,713号、米国特許第7,330,702号、米国特許第6,967,347号、及び米国公開特許第2009/0009408号である。

【特許文献1】米国特許第5,754,948号

【特許文献2】米国特許第7,768,457号

【特許文献3】米国特許第7,379,713号

【特許文献4】米国特許第7,330,702号

【特許文献5】米国特許第6,967,347号

【特許文献6】米国特許公開番号2009/0009408

30

【発明の概要】

【0006】

従って、本発明の実施形態は或る装置を提供する。この装置は、回路ボード、パッケージ基板、集積回路(IC)、及び誘電性導波路を含む。回路ボードは、第1の側、第2の側、及び第1の接地平面を有し、第1の接地平面が回路ボードの第1の側に形成される。パッケージ基板は、回路ボードの第1の側に固定され、第2の接地平面と、マイクロストリップラインとを含む。第2の接地平面は、第1の接地平面に電氣的に結合される。マイクロストリップラインは、第1及び第2の接地平面に実質的に平行であり、第1の部分及び第2の部分を含む。第1の部分は、第2の接地平面の少なくとも一部に重なり、第2の接地平面から第1の距離離れている。マイクロストリップラインの第1の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第2の部分は、第1の接地平面の少なくとも一部に重なり、第1の接地平面から第2の距離離れ、第2の距離は第1の距離より大きい。マイクロストリップラインの第2の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。マイクロストリップラインの第2の部分は遷移領域内に位置する。集積回路(IC)は、パッケージ基板に固定され、マイクロストリップラインの第1の部分に電氣的に結合される。誘電性導波路は、回路ボードに固定され、コアを含む。コアは、第1の接地平面の少なくとも一部に重なり、遷移領域の中に延びる。

40

【0007】

幾つかの特定の実装において、波長は約1mm以下である。

50

【 0 0 0 8 】

幾つかの特定の実装において、誘電性導波路はクラディングを更に含み、コアは第 1 の誘電率を有し、クラディングは第 2 の誘電率を有し、第 1 の誘電率は第 2 の誘電率より大きい。

【 0 0 0 9 】

幾つかの特定の実装において、パッケージ基板は第 1 及び第 2 の側を有し、マイクロストリップラインはパッケージ基板の第 1 の側に形成され、IC はパッケージ基板の第 1 の側に固定され、第 1 の接地平面はパッケージ基板の第 2 の側に形成される。

【 0 0 1 0 】

幾つかの特定の実装において、第 1 及び第 2 の接地平面に少なくとも 1 つのはんだボールが固定される。

10

【 0 0 1 1 】

幾つかの特定の実装において、インピーダンスは約 50 である。

【 0 0 1 2 】

幾つかの特定の実装において、マイクロストリップラインの第 1 の部分は概して、約 25 μm の幅を有する矩形であり、マイクロストリップラインの第 2 の部分は概して、約 50 μm の幅を有する矩形である。

【 0 0 1 3 】

別の態様において、或る装置が提供される。この装置は、回路ボード、複数のパッケージ基板、複数の IC、及び誘電導波路ネットワークを含む。回路ボードは、第 1 の側、第 2 の側、及び複数の回路ボード接地平面を有し、各回路ボード接地平面は、回路ボードの第 1 の側に形成される。複数のパッケージ基板は、各パッケージ基板が、回路ボードの第 1 の側に固定され、各々が回路ボード接地平面の少なくとも 1 つとコロケート (collocate) される。各パッケージ基板は、パッケージ基板接地平面、及びマイクロストリップラインを含む。パッケージ基板接地平面は、その回路ボード接地平面に電氣的に結合される。マイクロストリップラインは、そのパッケージ基板接地平面及びその回路ボード接地平面に実質的に平行である。マイクロストリップラインは、第 1 の部分及び第 2 の部分を有する。第 1 の部分は、そのパッケージ基板接地平面の少なくとも一部に重なり、そのパッケージ基板接地平面から第 1 の距離離れている。マイクロストリップラインの第 1 の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第 2 の部分は、その回路ボード接地平面の少なくとも一部に重なり、その回路ボード接地平面から第 2 の距離離れ、第 2 の距離は第 1 の距離より大きい。マイクロストリップラインの第 2 の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、遷移領域内に位置する。複数の IC は、各 IC が、パッケージ基板の少なくとも 1 つに固定され、そのマイクロストリップラインの第 1 の部分に電氣的に結合される。誘電導波路ネットワークは、回路ボードに固定され、誘電導波路ネットワークからのコアが、各回路ボード接地平面の少なくとも一部に重なり、その遷移領域の中に延びる。

20

30

【 0 0 1 4 】

幾つかの特定の実装において、誘電導波路ネットワークは、クラディングを有する複数の誘電導波路を更に含み、コアは第 1 の誘電率を有し、クラディングは第 2 の誘電率を有し、第 1 の誘電率は第 2 の誘電率より大きい。

40

【 0 0 1 5 】

幾つかの特定の実装において、各パッケージ基板が第 1 及び第 2 の側を有し、マイクロストリップラインはパッケージ基板の第 1 の側に形成され、IC はパッケージ基板の第 1 の側に固定され、パッケージ基板接地平面はパッケージ基板の第 2 の側に形成される。

【 0 0 1 6 】

幾つかの特定の実装において、各パッケージ基板のための回路ボード接地平面及びパッケージ基板接地平面に、少なくとも 1 つのはんだボールが固定される。

【 0 0 1 7 】

50

別の態様において、或る装置が提供される。この装置は、回路ボード、第1のパッケージ基板、第1のIC、第2のパッケージ基板、第2のIC、及び誘電性導波路を含む。回路ボードは、第1の側、第2の側、第1の接地平面、及び第2の接地平面を有する。第1及び第2の接地平面は、回路ボードの第1の側に形成され、第1及び第2の接地平面は互いに離れている。第1のパッケージ基板は、回路ボードの第1の側に固定され、第3の接地平面、及び第1のマイクロストリップラインを含む。第3の接地平面は、第1の接地平面に電氣的に結合される。第1のマイクロストリップラインは、第1及び第3の接地平面と実質的に平行であり、第1のマイクロストリップラインは、第1の部分及び第2の部分を有する。第1の部分は、第3の接地平面の少なくとも一部に重なり、第3の接地平面から第1の距離離れている。第1のマイクロストリップラインの第1の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第2の部分は、第1の接地平面の少なくとも一部に重なり、第1の接地平面から第2の距離離れ、第2の距離は第1の距離より大きい。第1のマイクロストリップラインの第2の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、第1の遷移領域内に位置する。第1のICは、パッケージ基板に固定され、第1のマイクロストリップラインの第1の部分に電氣的に結合される。第2のパッケージ基板は、回路ボードの第1の側に固定され、第4の接地平面、及び第2のマイクロストリップラインを含む。第4の接地平面は、第2の接地平面に電氣的に結合される。第2のマイクロストリップラインは、第2及び第4の接地平面と実質的に平行であり、第2のマイクロストリップラインは、第1の部分及び第2の部分を有する。第1の部分は、第4の接地平面の少なくとも一部に重なり、第4の接地平面から第3の距離離れている。第2のマイクロストリップラインの第1の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第2の部分は第2の接地平面の少なくとも一部に重なり、第2の接地平面から第4の距離離れ、第4の距離は第3の距離より大きい。第2のマイクロストリップラインの第2の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、第2の遷移領域内に位置する。第2のICは、パッケージ基板に固定され、第2のマイクロストリップラインの第1の部分に電氣的に結合される。誘電性導波路は、第1及び第2の端部を備えるコア、及びクラディングを有する。コアは、回路ボードに固定され、第1及び第2の接地平面の少なくとも一部に重なり、コアの第1の端部が第1の遷移領域の中に延びる。コアの第2の端部は、第2の遷移領域の中に延びる。コアは第1の誘電率を有する。クラディングは、コアに固定され、クラディングが第2の誘電率を有し、第1の誘電率は第2の誘電率より大きい。

【0018】

幾つかの特定の実装において、第1及び第2のパッケージ基板の各々は、第1及び第2の側を有し、そのマイクロストリップラインがパッケージ基板の第1の側に形成され、そのICがパッケージ基板の第1の側に固定され、その第1の接地平面がパッケージ基板の第2の側に形成される。

【0019】

幾つかの特定の実装において、第1及び第3の接地平面に少なくとも1つのはんだボールが固定され、第2及び第4の接地平面に少なくとも1つのはんだボールが固定される。

【0020】

幾つかの特定の実装において、第1及び第2のマイクロストリップラインの各々の第1の部分は概して矩形であり、第1及び第2のマイクロストリップラインの各々の第2の部分は概して矩形である。

【0021】

別の態様において、或る装置が提供される。この装置は、回路ボード、チャンネル、パッケージ基板、集積回路(IC)、及び誘電体コアを含む。回路ボードは、第1の側、第2の側、及び第1の接地平面を有する。チャンネルは、回路ボードの第1の側に形成され、第1の接地平面がチャンネルの少なくとも一部の下にある。パッケージ基板は、回路ボードの第1の側に固定され、第2の接地平面、及びマイクロストリップラインを含む。第2の接

地平面は、第 1 の接地平面に電氣的に結合される。マイクロストリップラインは、第 1 及び第 2 の接地平面に実質的に平行であり、第 1 の部分及び第 2 の部分を有する。第 1 の部分は、第 2 の接地平面の少なくとも一部に重なり、第 2 の接地平面から第 1 の距離離れている。マイクロストリップラインの第 1 の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第 2 の部分は、第 1 の接地平面の少なくとも一部に重なり、第 1 の接地平面から第 2 の距離離れ、第 2 の距離は第 1 の距離より大きい。マイクロストリップラインの第 2 の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、遷移領域内に位置する。集積回路 (IC) は、パッケージ基板に固定され、マイクロストリップラインの第 1 の部分に電氣的に結合される。誘電体コアは、第 1 の接地平面の少なくとも一部に重なり、遷移領域の中に延び、チャンネルに固定される。

10

【0022】

幾つかの特定の実装において、この装置はクラッディングを更に含み、コアは第 1 の誘電率を有し、クラッディングは第 2 の誘電率を有し、第 1 の誘電率は第 2 の誘電率より大きい。

【0023】

幾つかの特定の実装において、回路ボードはバイアを更に含む。バイアは、第 1 の接地平面から回路ボードの第 1 の側まで延び、第 2 の接地平面及びバイアに、少なくとも 1 つのはんだボールが固定される。

【0024】

幾つかの特定の実装において、マイクロストリップラインの第 1 の部分は概して矩形である。

20

【0025】

別の態様において、或る装置が提供される。この装置は、回路ボード、チャンネルネットワーク、複数のパッケージ基板、複数の IC、及び誘電体コアネットワークを含む。回路ボードは、第 1 の側、第 2 の側、及び複数の回路ボード接地平面を有する。チャンネルネットワークは、回路ボードの第 1 の側に形成され、各回路ボード接地平面は、チャンネルネットワークの少なくとも一部の下にある。複数のパッケージ基板は、各パッケージ基板が、回路ボードの第 1 の側に固定され、各々が回路ボード接地平面の少なくとも 1 つとコロケートされる。各パッケージ基板は、パッケージ基板接地平面、及びマイクロストリップラインを含む。パッケージ基板接地平面は、その回路ボード接地平面に電氣的に結合される。マイクロストリップラインは、パッケージ基板接地平面及びその回路ボード接地平面と実質的に平行である。マイクロストリップラインは、第 1 の部分及び第 2 の部分を有する。第 1 の部分は、そのパッケージ基板接地平面の少なくとも一部に重なり、そのパッケージ基板接地平面から第 1 の距離離れている。マイクロストリップラインの第 1 の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第 2 の部分は、その回路ボード接地平面の少なくとも一部に重なり、その回路ボード接地平面から第 2 の距離離れ、第 2 の距離は第 1 の距離より大きく、マイクロストリップラインの第 2 の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、遷移領域内に位置する。複数の IC は、各 IC が、パッケージ基板の少なくとも 1 つに固定され、そのマイクロストリップラインの第 1 の部分に電氣的に結合される。誘電体コアネットワークは、チャンネルネットワークに固定され、複数の端部を有し、誘電導波路ネットワークからの各端部が、回路ボード接地平面の少なくとも 1 つの少なくとも一部に重なり、その遷移領域の中に延びる。

30

40

【0026】

幾つかの特定の実装において、誘電導波路ネットワークは、クラッディングを有する複数の誘電導波路を更に含み、コアは第 1 の誘電率を有し、クラッディングは第 2 の誘電率を有し、第 1 の誘電率は第 2 の誘電率より大きい。

【0027】

幾つかの特定の実装において、回路ボードは複数のバイアを更に含み、各バイアが回路

50

ボードの第 1 の側と回路ボード接地平面の少なくとも 1 つとの間に延び、少なくとも 1 つのビア及び少なくとも 1 つのパッケージ基板接地平面に、少なくとも 1 つのはんだボールが固定される。

【 0 0 2 8 】

別の態様において、或る装置が提供される。この装置は、回路ボード、チャンネル、第 1 のパッケージ基板、第 1 の IC、第 2 のパッケージ基板、第 2 の IC、及び誘電体コアを含む。回路ボードは、第 1 の側、第 2 の側、第 1 の接地平面、及び第 2 の接地平面を有する。チャンネルは、回路ボードの第 1 の側に形成され、第 1 の端部及び第 2 の端部を有し、チャンネルの第 1 の端部が第 1 の接地平面の少なくとも一部に重なり、チャンネルの第 2 の端部が、第 2 の接地平面の少なくとも一部の上にある。第 1 のパッケージ基板は、回路ボードの第 1 の側に固定され、第 3 の接地平面、及び第 1 のマイクロストリップラインを含む。第 3 の接地平面は、第 1 の接地平面に電氣的に結合される。第 1 のマイクロストリップラインは、第 1 及び第 3 の接地平面と実質的に平行である。第 1 のマイクロストリップラインは、第 1 の部分及び第 2 の部分を有する。第 1 の部分は、第 3 の接地平面の少なくとも一部に重なり、第 3 の接地平面から第 1 の距離離れている。第 1 のマイクロストリップラインの第 1 の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第 2 の部分は、第 1 の接地平面の少なくとも一部に重なり、第 1 の接地平面から第 2 の距離離れ、第 2 の距離は第 1 の距離より大きい。第 1 のマイクロストリップラインの第 2 の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、第 1 の遷移領域内に位置する。第 1 の IC は、パッケージ基板に固定され、第 1 のマイクロストリップラインの第 1 の部分に電氣的に結合される。第 2 のパッケージ基板は、回路ボードの第 1 の側に固定され、第 4 の接地平面、及び第 2 のマイクロストリップラインを含む。第 4 の接地平面は、第 2 の接地平面に電氣的に結合される。第 2 のマイクロストリップラインは、第 2 及び第 4 の接地平面に実質的に平行である。第 2 のマイクロストリップラインは、第 1 の部分及び第 2 の部分を有する。第 1 の部分は、第 4 の接地平面の少なくとも一部に重なり、第 4 の接地平面から第 3 の距離離れている。第 2 のマイクロストリップラインの第 1 の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第 2 の部分は、第 2 の接地平面の少なくとも一部に重なり、第 2 の接地平面から第 4 の距離離れ、第 4 の距離は第 3 の距離より大きい。第 2 のマイクロストリップラインの第 2 の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、第 2 の遷移領域内に位置する。第 2 の IC は、パッケージ基板に固定され、第 2 のマイクロストリップラインの第 1 の部分に電氣的に結合される。誘電体コアは、第 1 及び第 2 の端部を備え、コアがチャンネルに固定され、誘電体コアの第 1 の端部が、第 1 の接地平面の少なくとも一部に重なり、誘電体コアの第 2 の端部が、第 2 の接地平面の少なくとも一部に重なり、コアの第 1 の端部が第 1 の遷移領域の中に延び、コアの第 2 の端部が第 2 の遷移領域の中に延び、誘電体コアは、回路ボードの誘電率より大きい誘電率を有する。

【 0 0 2 9 】

別の態様において、或る装置が提供される。この装置は、回路ボード、チャンネル、パッケージ基板、集積回路 (IC)、金属導波路、及び誘電体コアを含む。回路ボードは、第 1 の側、第 2 の側、第 1 の接地平面、及び第 1 のマイクロストリップラインを有し、第 1 のマイクロストリップラインは、第 1 の接地平面に概して平行である。チャンネルは、回路ボードの第 1 の側に形成され、第 1 の接地平面が、チャンネルの少なくとも一部の下にある。パッケージ基板は、回路ボードの第 1 の側に固定され、第 2 の接地平面、及び第 2 のマイクロストリップラインを含む。第 2 の接地平面は、第 1 の接地平面に電氣的に結合される。第 2 のマイクロストリップラインは、第 1 及び第 2 の接地平面に実質的に平行であり、第 1 の部分及び第 2 の部分を有する。第 1 の部分は、第 2 の接地平面の少なくとも一部に重なり、第 2 の接地平面から第 1 の距離離れている。第 2 のマイクロストリップラインの第 1 の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第 2 の部分は、第 1 の接地平面の少なくとも一部に重なり、第 1 の接

地平面から第2の距離離れ、第2の距離は第1の距離より大きい。第2のマイクロストリップラインの第2の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、遷移領域内に位置する。第2のマイクロストリップラインの第2の部分は第1のマイクロストリップラインに電氣的に結合される。集積回路(IC)は、パッケージ基板に固定され、第2のマイクロストリップラインの第1の部分に電氣的に結合される。金属導波路は、チャンネルに固定され、遷移領域に位置し、第1のマイクロストリップラインに電氣的に結合される。誘電体コアは、第1の接地平面の少なくとも一部に重なり、金属導波路の中に延び、チャンネルに固定される。

【0030】

幾つかの特定の実装において、パッケージ基板は第1及び第2の側を有し、第2のマイクロストリップラインはパッケージ基板の第1の側に形成され、ICはパッケージ基板の第1の側に固定され、第1の接地平面はパッケージ基板の第2の側に形成され、パッケージ基板は、第2のマイクロストリップラインの第2の部分からパッケージ基板の第2の側まで延びるバイアを更に含み、バイア及び第1のマイクロストリップラインに、少なくとも1つのはんだボールが固定される。

10

【0031】

幾つかの特定の実装において、バイアは第1のバイアを更に含み、回路ボードは、第1の接地平面から回路ボードの第1の側まで延びる第2のバイアを更に含み、第2の接地平面及び第2のバイアに、少なくとも1つのはんだボールが固定される。

【0032】

幾つかの特定の実装において、金属導波路は、第1のプレート、第2のプレート、及び複数の導波路バイアを更に含む。第1のプレートは、第1のマイクロストリップラインと同一平面にあり、第1のマイクロストリップラインに電氣的に結合される。第2のプレートは、第1のプレートと同一平面にあり、第1のプレートに電氣的に結合される。複数の導波路バイアは第2のプレートと第1の接地平面との間に延びる。

20

【0033】

別の態様において、或る装置が提供される。この装置は、回路ボード、チャンネルネットワーク、複数のパッケージ基板、複数のIC、複数の金属導波路、及び誘電体コアネットワークを含む。回路ボードは、第1の側、第2の側、複数の回路ボード接地平面、及び複数の回路ボードマイクロストリップラインを有する。チャンネルネットワークは、回路ボードの第1の側に形成され、各回路ボード接地平面が、チャンネルネットワークの少なくとも一部の下にある。複数のパッケージ基板は、各パッケージ基板が回路ボードの第1の側に固定され、各々が、回路ボード接地平面の少なくとも1つ及び回路ボードマイクロストリップラインの少なくとも1つとコロケートされ、各パッケージ基板が、パッケージ基板接地平面、及びパッケージ基板マイクロストリップラインを含む。パッケージ基板接地平面は、その回路ボード接地平面に電氣的に結合される。パッケージ基板マイクロストリップラインは、そのパッケージ基板接地平面及びその回路ボード接地平面と実質的に平行であり、第1の部分及び第2の部分を有する。第1の部分は、そのパッケージ基板接地平面の少なくとも一部に重なり、そのパッケージ基板接地平面から第1の距離離れている。パッケージ基板マイクロストリップラインの第1の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第2の部分は、その回路ボード接地平面の少なくとも一部に重なり、その回路ボード接地平面から第2の距離離れ、第2の距離は第1の距離より大きい。パッケージ基板マイクロストリップラインの第2の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、遷移領域内に位置する。複数のICは、各ICが、パッケージ基板の少なくとも1つに固定され、そのマイクロストリップラインの第1の部分に電氣的に結合される。複数の金属導波路は、各金属導波路が、チャンネルネットワークに固定され、パッケージ基板の少なくとも1つのための遷移領域に位置し、回路ボードマイクロストリップラインの少なくとも1つに電氣的に結合される。誘電体コアネットワークは、チャンネルネットワークに固定され、複数の端部を有し、誘電導波路ネットワークからの各端部が、回路ボード接地平

30

40

50

面の少なくとも1つの少なくとも一部に重なり、その金属導波路の中に延びる。

【0034】

幾つかの特定の実装において、誘電導波路ネットワークは、クラディングを有する複数の誘電導波路を更に含み、コアは第1の誘電率を有し、クラディングは第2の誘電率を有し、第1の誘電率は第2の誘電率より大きい。

【0035】

幾つかの特定の実装において、各パッケージ基板が第1及び第2の側を有し、マイクロストリップラインはパッケージ基板の第1の側に形成され、ICはパッケージ基板の第1の側に固定され、パッケージ基板接地平面はパッケージ基板の第2の側に形成され、各パッケージ基板がパッケージ基板バイアを更に含む。パッケージ基板バイアは、そのパッケージ基板マイクロストリップラインの第2の部分からそのパッケージ基板の第2の側まで延び、パッケージ基板バイア及びその回路ボードマイクロストリップラインに、少なくとも1つのはんだボールが固定される。

【0036】

別の態様において、或る装置が提供される。この装置は、回路ボード、チャネル、第1のパッケージ基板、第1のIC、第2のパッケージ基板、第2のIC、第1の金属導波路、第2の金属導波路、及び誘電体コアを含む。回路ボードは、第1の側、第2の側、第1の接地平面、第2の接地平面、第1のマイクロストリップライン、及び第2のマイクロストリップラインを有し、第1及び第2のマイクロストリップラインが回路ボードの第1の側に形成され、第1のマイクロストリップラインが、第1の接地平面にコロケートされ、第1の接地平面に概して平行であり、第2のマイクロストリップラインが第2の接地平面にコロケートされ、第2の接地平面に概して平行である。チャネルは、回路ボードの第1の側に形成され、第1の端部及び第2の端部を有し、チャネルの第1の端部が第1の接地平面の少なくとも一部に重なり、チャネルの第2の端部が第2の接地平面の少なくとも一部の上にある。第1のパッケージ基板は、回路ボードの第1の側に固定され、第3の接地平面、及び第3のマイクロストリップラインを含む。第3の接地平面は、第1の接地平面に電氣的に結合される。第3のマイクロストリップラインは、第1及び第3の接地平面に実質的に平行であり、第1の部分及び第2の部分を有する。第1の部分は、第3の接地平面の少なくとも一部に重なり、第3の接地平面から第1の距離離れている。第3のマイクロストリップラインの第1の部分は、或る波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第2の部分は、第1の接地平面の少なくとも一部に重なり、第1の接地平面から第2の距離離れ、第2の距離は第1の距離より大きい。第3のマイクロストリップラインの第2の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められ、第1の遷移領域内に位置する。第1のICは、パッケージ基板に固定され、第3のマイクロストリップラインの第1の部分に電氣的に結合される。第2のパッケージ基板は、回路ボードの第1の側に固定され、第4の接地平面、及び第4のマイクロストリップラインを含む。第4の接地平面は、第2の接地平面に電氣的に結合される。第4のマイクロストリップラインは、第2及び第4の接地平面に実質的に平行であり、第1の部分及び第2の部分を有する。第1の部分は、第4の接地平面の少なくとも一部に重なり、第4の接地平面から第3の距離離れている。第4のマイクロストリップラインの第1の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第2の部分は、第2の接地平面の少なくとも一部に重なり、第2の接地平面から第4の距離離れ、第4の距離は第3の距離より大きい。第4のマイクロストリップラインの第2の部分は、前記波長を有する放射を伝播するためのインピーダンスを有するように寸法が定められる。第4のマイクロストリップラインの第2の部分は、第2の遷移領域内に位置する。第2のICは、パッケージ基板に固定され、第4のマイクロストリップラインの第1の部分に電氣的に結合される。第1の金属導波路は、チャネルに固定され、第1の遷移領域に位置し、第1のマイクロストリップラインに電氣的に結合される。第2の金属導波路は、チャネルに固定され、第2の遷移領域に位置し、第2のマイクロストリップラインに電氣的に結合される。誘電体コアは、第1及び

10

20

30

40

50

第 2 の端部を備え、誘電体コアはチャンネルに固定され、誘電体コアの第 1 の端部が第 1 の接地平面の少なくとも一部に重なり、誘電体コアの第 2 の端部が第 2 の接地平面の少なくとも一部に重なり、誘電体コアの第 1 の端部が第 1 の金属導波路の中に延び、誘電体コアの第 2 の端部が第 2 の金属導波路の中に延び、誘電体コアが回路ボードの誘電率より大きい誘電率を有する。

【 0 0 3 7 】

幾つかの特定の実装において、パッケージ基板は第 1 及び第 2 の側を有し、マイクロストリップラインはパッケージ基板の第 1 の側に形成され、IC はパッケージ基板の第 1 の側に固定され、第 1 の接地平面はパッケージ基板の第 2 の側に形成され、第 1 のパッケージ基板は、第 1 のバイアを更に含む。第 1 のバイアは、第 3 のマイクロストリップラインの第 2 の部分から第 1 のパッケージ基板の第 2 の側まで延び、第 1 のバイア及び第 1 のマイクロストリップラインに、少なくとも 1 つのはんだボールが固定され、第 2 のパッケージ基板は第 2 のバイアを更に含む。第 2 のバイアは、第 4 のマイクロストリップラインの第 2 の部分から第 2 のパッケージ基板の第 2 の側まで延び、第 2 のバイア及び第 2 のマイクロストリップラインに、少なくとも 1 つのはんだボールが固定される。

【 0 0 3 8 】

幾つかの特定の実装において、第 1 及び第 2 の金属導波路の各々が、第 1 のプレート、第 2 のプレート、及び複数の導波路バイアを更に含む。第 1 のプレートは、そのマイクロストリップラインと同一平面にあり、そのマイクロストリップラインに電氣的に結合される。第 2 のプレートは、第 1 のプレートと同一平面にあり、第 1 のプレートに電氣的に結合される。複数の導波路バイアは、第 2 のプレートとその回路ボード接地平面との間に延びる。

【図面の簡単な説明】

【 0 0 3 9 】

【図 1】従来の相互接続システムの例の図である。

【 0 0 4 0 】

【図 2】図 1 の相互接続システムの、切断線 I - I に沿った断面図である。

【 0 0 4 1 】

【図 3】本発明に従った相互接続システムの例の図である。

【 0 0 4 2 】

【図 4】図 3 の相互接続システムの、切断線 I I - I I に沿った、例示の断面図である。

【図 5】図 3 の相互接続システムの、切断線 I I I - I I I に沿った、例示の断面図である。

【 0 0 4 3 】

【図 6】図 3 及び図 4 のマイクロストリップラインのための例示の配置を示す等角投影図である。

【 0 0 4 4 】

【図 7】本発明に従った相互接続システムの例の図である。

【 0 0 4 5 】

【図 8】図 7 の相互接続システムの、切断線 I V - I V に沿った例示の断面図である。

【 0 0 4 6 】

【図 9】本発明に従った相互接続システムの例の図である。

【 0 0 4 7 】

【図 10】図 9 の相互接続システムの、切断線 V I - V I に沿った例示の断面図である。

【 0 0 4 8 】

【図 11】図 7 及び図 9 の相互接続システムの、それぞれ切断線 V - V、及び V I I - V I I に沿った例示の断面図である。

【 0 0 4 9 】

【図 12】図 10 及び図 11 の金属導波路の等角投影図である。

【発明を実施するための形態】

10

20

30

40

50

【 0 0 5 0 】

図 3 ~ 図 6 を参照すると、本発明に従った相互接続システム 2 0 0 - A の例が示されている。この例示のシステム 2 0 0 - A では、回路アセンブリ 2 0 6 - A 1 及び 2 0 6 - A 2 が、P C B 2 0 2 - A に固定された（即ち、接着された）誘電性導波路 2 0 4 - A を介して互いに通信することができる。回路アセンブリ 2 0 6 - 1 及び 2 0 6 - 2 は、ボールグリッドアレイ（B G A）又ははんだボール（破線で示されている）を介してパッケージ基板 3 0 4 - A（例えば、P C B であり得る）に固定された I C 3 0 2 - A で形成され得る。パッケージ基板 3 0 4 - A は、その後、B G A 又ははんだボール（即ち、はんだボール 3 0 1 - A）を用いて、P C B 2 0 2 - A に固定され得、それにより、I C 3 0 2 - A が少なくとも 1 つのはんだボールに電氣的に結合され得る。また、回路アセンブリ 2 0 6 - 1 及び 2 0 6 - 2 に付加的な機械的サポートを提供するように、パッケージ基板 3 0 4 - A と P C B 2 0 2 - A との間にアンダーフィル層 3 0 3 - A も含まれ得る。パッケージ基板 3 0 4 - A と P C B 2 0 2 - A は、例えば約 0 . 2 5 mm、離され得る。誘電性導波路システムの他の例は、同時継続中の 2 0 1 0 年 9 月 2 1 日出願の米国特許出願番号 1 2 / 8 8 7 , 2 7 0、発明の名称「高速デジタル相互接続及び方法」、及び同時継続中の 2 0 1 0 年 9 月 2 1 日出願の米国特許出願番号 1 2 / 8 8 7 , 3 2 3、発明の名称「サブミリメートル波通信リンクのためのチップと誘電性導波路間のインタフェース」に見出され得る。各同時継続中の出願は、あらゆる目的のための参照として本明細書に組み込まれる。

10

【特許文献 7】米国特許出願番号 1 2 / 8 8 7 , 2 7 0

20

【特許文献 8】米国特許出願番号 1 2 / 8 8 7 , 3 2 3

【 0 0 5 1 】

チップ間リンクを提供するために、パッケージ基板 3 0 4 - A 及び P C B 2 0 2 - A は、アンテナシステムを含む。この例（これは回路アセンブリ 2 0 6 - A 1 を示す）のためのアンテナシステムは、概して、マイクロストリップライン（パッケージ基板 3 0 4 - A に統合された導電層）、接地平面 3 0 6 - A（パッケージ基板 3 0 4 - A に統合された導電層）、及び接地平面 3 0 8 - A（パッケージ基板 3 0 8 - A に統合された導電層）を含む。接地平面 3 0 8 - A は、図示されるように及び例として、はんだボール 3 0 1 - A を介して、接地平面 3 0 6 - A に結合される（これにより、接地平面 3 0 6 - A 及び 3 0 8 - A が共に電氣的に結合される）。この例で示すように、誘電性導波路 2 0 4 - A は、回路アセンブリ 2 0 6 - A 1 及び 2 0 6 - A 2 と同じ側又は面に固定され、遷移領域 3 1 4 - A の中に延びる。遷移領域 3 1 4 - A は、コア 3 1 0 - A の一部が、接地平面 3 0 8 - A と、マイクロストリップライン 2 0 8 - A 1 の一部との間に位置するところである。典型的に、マイクロストリップライン 2 0 8 - A 1（これは、パッケージ基板 3 0 4 - A を介して I C 3 0 2 - A に電氣的に結合される）は、サブミリメートル（即ち、約 0 . 5 mm ~ 約 1 mm、又は約 1 mm 未満の波長）又はテラヘルツ放射（即ち、約 1 0 0 GHz ~ 約 1 THz）を送信するように、寸法が定められる。この例の場合、R F 又はワイヤレス信号を誘電性導波路 2 0 4 - A に送信させるために、マイクロストリップライン 2 0 8 - A 1 は、遷移領域 3 1 4 - A における境界により 2 つの部分を持つ。マイクロストリップライン 2 0 8 - A 1 の 1 つの部分（これは、I C 3 0 2 - A から遷移領域 3 1 4 - A まで延びるように図示されている）は、接地平面 3 0 6 - A 1 に概して平行であり、そのため、電界がマイクロストリップライン 2 0 8 - A 1 とパッケージ基板 3 0 4 - A 内の接地平面 3 0 6 - A 1 との間に延びる。マイクロストリップライン 2 0 8 - A 1 と接地平面 3 0 6 - A 1 との間の距離が相対的に短い（即ち、約 0 . 2 mm）ため、マイクロストリップライン 2 0 8 - A 1 のこの部分は、所望のインピーダンス（即ち、約 5 0 Ω ）を達成するように狭くし得る。遷移領域では、マイクロストリップライン 2 0 8 - A 1 とその接地平面（接地平面 3 0 8 - A）との間の分離において、段階的增加（即ち、約 0 . 2 5 mm）がある。増加により、マイクロストリップライン 2 0 8 - A 1 のこの部分が、整合するインピーダンス（即ち、約 5 0 Ω ）を有するようにより広くなる。これにより、R F 信号が回路アセンブリ 2 0 6 - A 1 及び 2 0 6 - A 2 から直接的に伝播可能となる。遷移領域

30

40

50

314 - Aにおける境界が急であっても、IC302 - A内で信号処理（即ち、事前歪み）を用いることによって、多くの問題（即ち、反射）が相殺又はフィルタされ得る。

【0052】

マイクロストリップライン208 - A1は、他の形状も有し得る。図5には、マイクロストリップライン208 - A1のための例示の構成が示されている。この構成では、マイクロストリップライン208 - A1は、2つの部分209及び211を有する。図示されるように、部分209は、IC302 - Aに電氣的に結合されたフィードラインとして機能し得、部分211は、部分209の幅からより広くなる。この幅を広くすることは、テーパにより達成され得るが、図示されるように、部分209に電氣的に結合された部分211の端部が丸くされている。

10

【0053】

更に効率を改善するために、誘電性導波路204 - A及びPCB202 - Aが適切に構成され得る。典型的に及びこの例で示されるように、コア310 - A（例えば、ポリアミド、ポリエステル、Rogers CorporationのRO3006（商標）又はRO3010（商標）で形成され得、例えば、約0.5 mmの高さを有し得る）は、コア310 - Aの残部を実質的に囲むクラディング312 - Aを用いて、PCB202 - A（例えば、Rogers CorporationのRO3003（商標）で形成され得る）に固定される。クラディング312 - A及びPCB202 - Aはいずれも、コア310 - Aより低い誘電率を有し、クラディング312 - Aは、PCB202 - Aと同じ又は同程度の誘電率を有し得る。これにより、電界がコア310 - Aに閉じ込められる。また、誘電性導波路204 - Aは、アンテナシステムから出された放射の波長（即ち、サブミリメートル波長）に適應するように寸法が定められ得る。

20

【0054】

或いは、図7～図12に示すように、誘電性導波路312 - B、Cは、PCB202 - B、Cに統合され得る。これらの例では、チャンネルがPCB202 - B、Cにルーティングされ得、誘電性導波路204 - B、Cは、チャンネル内のPCB202 - B、Cに固定され得る。図示されるように及びコア310 - Aと同様に、コア310 - B、Cは、遷移領域314 - B、Cの中に延びる。また、PCB202 - B、Cは、図11の例に示されるように、クラディング312 - B、Cとしても用いられ得るが、代わりに、クラディング材料がチャンネルに含まれてもよい。また、PCB202 - B、Cの上に延びる（破線で示される）クラディング312 - B、Cの部分は省かれ得る。チャンネルに固定されたコア310 - B、Cの端部も、テーパされ得（例えば、図8に示すように）、又は「矩形」に（例えば、図10に示すように）され得る。テーパされる場合、各段は、例えば、約5ミリメートル毎の深度で増分され得る。

30

【0055】

図7及び図8に、アンテナシステム及び遷移領域314 - Bのための、1つの例示の構成（システム200 - B）が示されている。回路アセンブリ206 - B1（例えば）のためのアンテナシステムは概して、マイクロストリップライン208 - B1（これは、パッケージ基板304 - Bに位置し、IC302 - Bに電氣的に結合される）、及び接地平面306 - B（これは、パッケージ基板304 - B内に位置し、マイクロストリップライン208 - B1の一部に概して平行であり、マイクロストリップライン208 - B1の一部から離れている）で構成される。例えば、マイクロストリップライン208 - B1の一部（これは、IC302 - Bから遷移領域314 - Bとの境界まで延びるように図示されている）と接地平面306 - Bは、約0.2 mm離され得る。接地平面308 - B（これは、図示されるように及び例として、PCB202 - Bに位置する）は、遷移領域314 - B内のマイクロストリップライン208 - B1の一部に平行であり、遷移領域314 - B内のマイクロストリップライン208 - B1の一部から離れている。マイクロストリップライン208 - B1は、例えば、接地平面308 - Bから約1 mmの距離離され得る。この構成を有することによって、所望のインピーダンス（即ち、約50 Ω ）を提供するように、マイクロストリップライン208 - B1の幅、及びマイクロストリップライン208

40

50

- B 1 と接地平面 3 0 8 - B との間の距離、の寸法が定められ得る。典型的に、この例のためには、マイクロストリップライン 2 0 8 - B 1 の部分は、概して矩形であり、遷移領域における部分の幅が広い。例えば、これらの幅は、約 5 0 の所望のインピーダンスを達成するための幅を有し得る。この例において示されるように、接地平面 3 0 8 - B の 1 つの側から延びるバイア 3 1 6 があり、これにより、接地平面 3 0 8 - B が（即ち、はんだボール 3 0 1 - B を介して）接地平面 3 0 6 - B に電氣的に結合される。

【 0 0 5 6 】

図 9 及び図 1 0 には、アンテナシステム及び遷移領域 3 1 4 - C のための、他の例示の構成（システム 2 0 0 - C）が示されている。回路アセンブリ 2 0 6 - C 1（例えば）のためのアンテナシステムは概して、マイクロストリップライン 2 0 8 - C 1（これは、パッケージ基板 3 0 4 - C に位置し、I C 3 0 2 - B に電氣的に結合される）、マイクロストリップライン 3 2 0 - 1（これは P C B 2 0 2 - C に位置する）、接地平面 3 0 6 - C（これは、パッケージ基板 3 0 4 - C 内に位置し、マイクロストリップライン 2 0 8 - C 1 の一部に概して平行である）、及びバイア 3 1 8（これは、パッケージ基板 3 0 4 - C の 1 つの側とマイクロストリップライン 2 0 8 - C 1 との間に延び、これにより、マイクロストリップライン 2 0 8 - C 1 が、はんだボール 3 0 1 - C を介して、マイクロストリップライン 3 2 0 - 1 に電氣的に結合される）で構成される。例えば、マイクロストリップライン 2 0 8 - C 1 の一部（これは、I C 3 0 2 - C から、遷移領域 3 1 4 - C との境界まで延びるように示されている）と接地平面 3 0 6 - C は、約 0 . 2 mm 離され得る。接地平面 3 0 8 - B（これは、図示されるように及び例として、P C B 2 0 2 - B に位置する）は、遷移領域 3 1 4 - C 内のマイクロストリップライン 2 0 8 - C 1 の一部に平行であり、遷移領域 3 1 4 - C 内のマイクロストリップライン 2 0 8 - C 1 の一部から離れている。マイクロストリップライン 2 0 8 - B 1 は、例えば、接地平面 3 0 8 - B から、約 1 mm の距離離され得る。この構成を有することにより、所望のインピーダンス（即ち、約 5 0 ）を提供するように、マイクロストリップライン 2 0 8 - C 1 の幅、及びマイクロストリップライン 2 0 8 - B 1 と接地平面 3 0 6 - C との間の距離、の寸法が定められ得る。典型的に、この例では、マイクロストリップライン 2 0 8 - C 1 の 1 つの部分（図では I C 3 0 2 - C から遷移領域 3 1 4 - C まで延びるように示されている）は、所望のインピーダンス（即ち、約 5 0 ）を提供するように寸法が定められた幅（即ち、約 2 5 μ m）を有し、もう別の部分（図では遷移領域 3 1 4 - C の境界からパッケージ基板 3 0 4 - C のエッジまで延びるように示されている）は、遷移がマイクロストリップライン 3 2 0 - 1（これも、この放射を搬送するように寸法が定められる）と接地平面 3 0 8 - B との間の領域になるように定められる。典型的に、3 0 2 - C から遷移領域 3 1 4 - C まで延びるように示されているマイクロストリップライン 2 0 8 - C 1 の一部は、一般的に、遷移領域 3 1 4 - C の境界からパッケージ基板 3 0 4 - C のエッジまで延びるように示されているマイクロストリップライン 2 0 8 - C 1 の部分より幅広い。この例に示すように、接地平面 3 0 8 - B の 1 つの側から延びるバイア 3 1 6 が存在し、これにより、接地平面 3 0 8 - C が、（即ち、はんだボール 3 0 1 - C を介して）接地平面 3 0 6 - C に電氣的に結合され得る。

【 0 0 5 7 】

遷移領域 3 1 4 - C の一部として、中に誘電性導波路 2 0 4 - C のコア 3 1 0 - C が延びる金属導波路 3 2 2 がある。金属導波路 3 2 2 の例が図 1 2 に示される。誘電性導波路 2 0 4 - C との所望の結合を達成するために（システム 2 0 0 - B のいずれかのための）、金属導波路 3 2 2 が、プレート 4 0 2 及び 4 0 4、接地平面 3 0 8 - C、及びバイア 4 0 8 で形成され得る。この例に示すように、プレート 4 0 4（これは、例えば、銅で形成され得、マイクロストリップライン 3 2 0 - 1 に電氣的に結合される）は、狭い部分及びテーパされた部分を含み、プレート 4 0 6（これは、例えば、銅で形成され得る）に概して平行である。プレート 4 0 4 の狭い部分の幅は、所望のインピーダンスを達成するように（例えば、システム 2 0 0 - C のアンテナシステムからのインピーダンスに整合させるように）選択される。また、プレート 4 0 2 は概して、プレート 4 0 4 と同一平面にあり

10

20

30

40

50

得、プレート 404 に電氣的に結合され得る。また、パイア 408 は、この例では、プレート 402 及び 404 と接地平面 308 - C が共に電氣的に結合されるようにプレート 402 と接地平面 308 - C との間に延びるように示されている。また、誘電性導波路 204 - C が金属導波路 322 の中に延び得るように、パイア 408 は離間される。更に、誘電性導波路 204 - C の端部の形状は、遷移領域 314 - C の特性に影響を与え得、この例では、誘電性導波路の端部（これは、金属導波路 322 の中に延びる）はテーパされる。しかしながら、他の形状も可能である。

【0058】

当業者であれば、本発明の請求の範囲内で、多くの変更が行なわれ得ること、また他の多くの実施形態が可能であることが理解されるであろう。

10

【図 1】

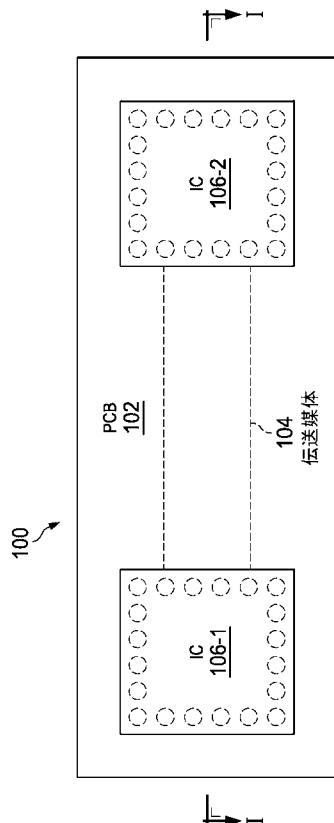


FIG. 1
(従来技術)

【図 2】

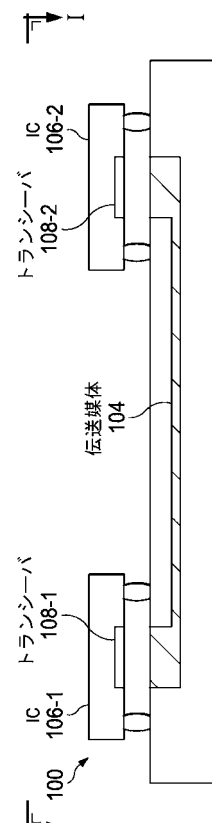
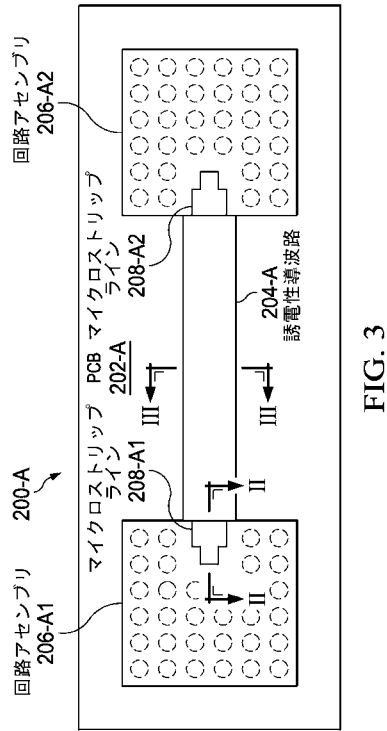
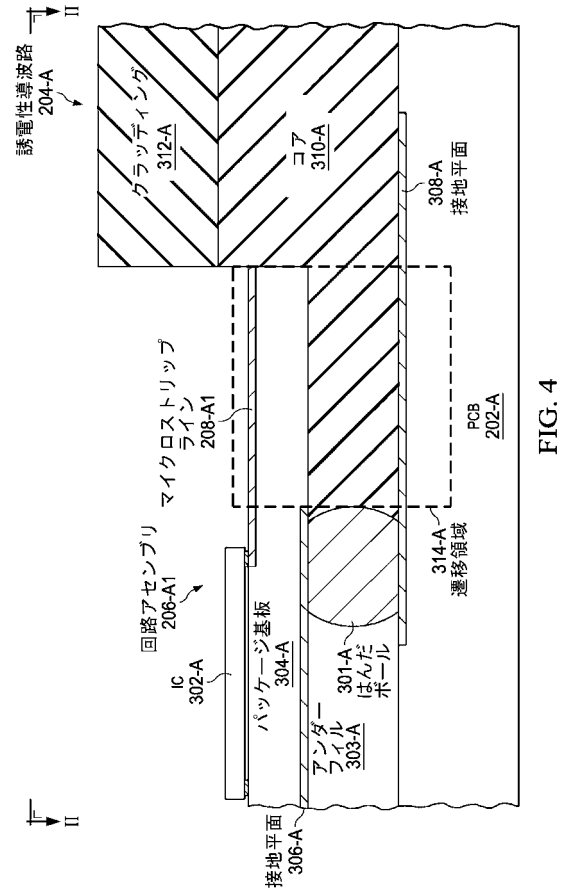


FIG. 2
(従来技術)

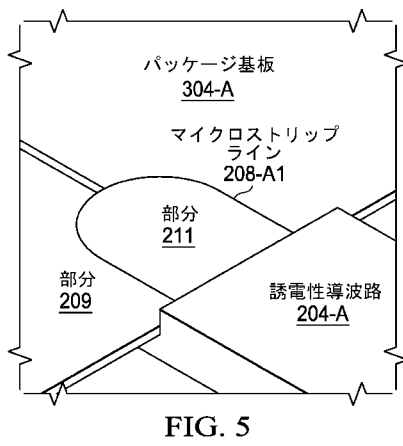
【図 3】



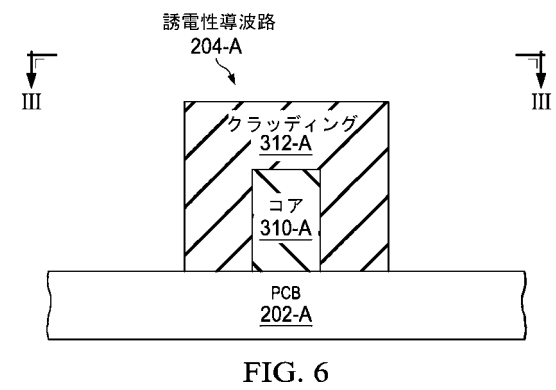
【図 4】



【図 5】



【図 6】



【 図 7 】

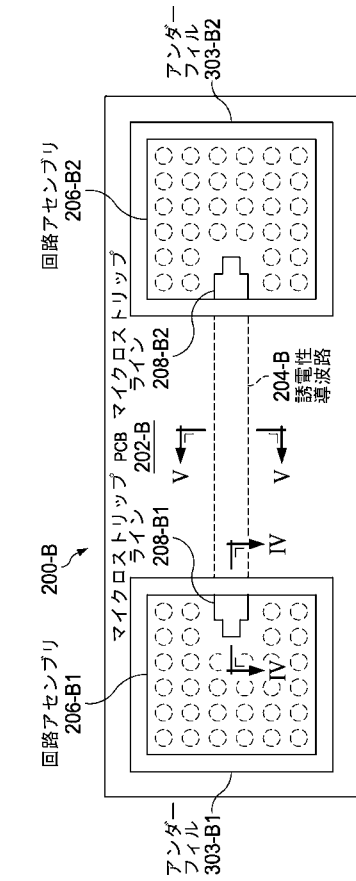


FIG. 7

【 図 8 】

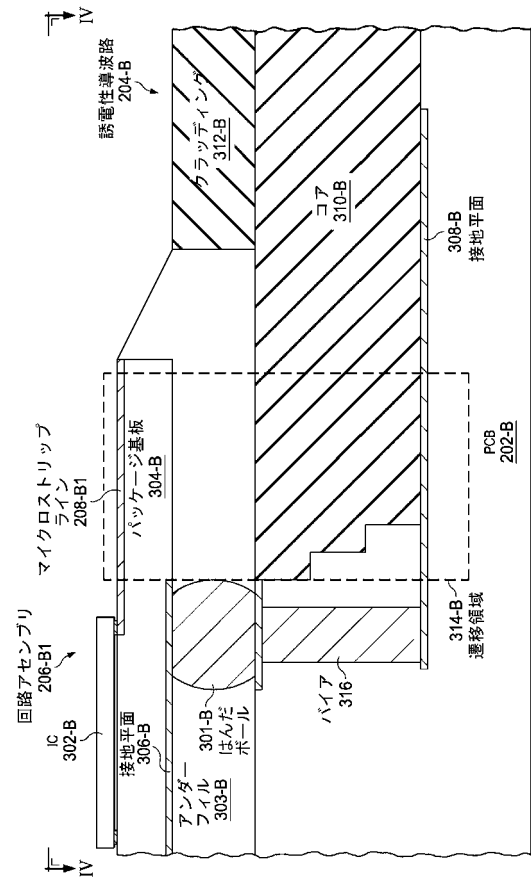


FIG. 8

【 図 9 】

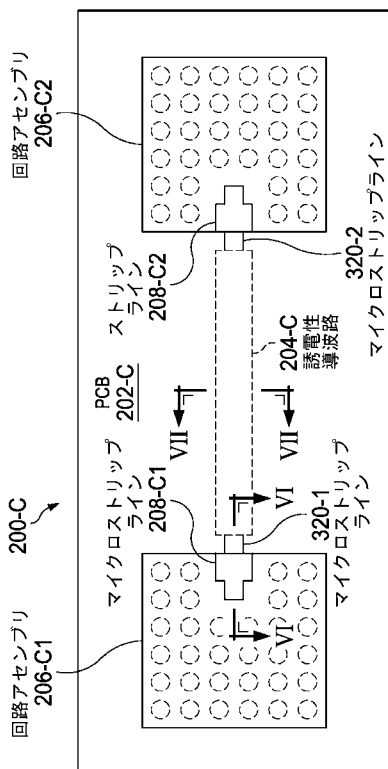


FIG. 9

【 図 1 0 】

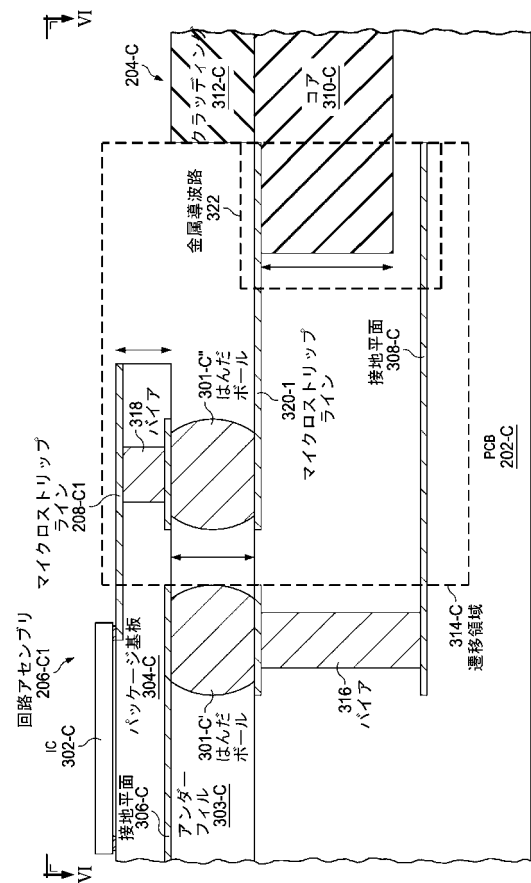


FIG. 10

【図 1 1】

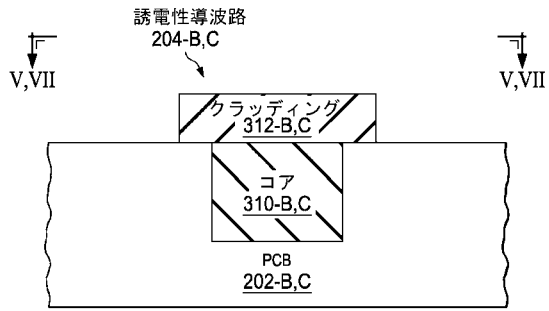


FIG. 11

【図 1 2】

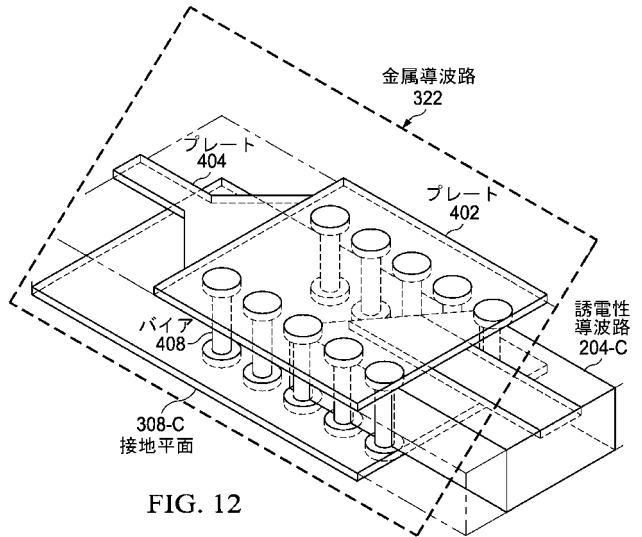




FIG. 12

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2013/035322
A. CLASSIFICATION OF SUBJECT MATTER G02B 6/12(2006.01)i, G02B 6/10(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G02B 6/12; H01Q 13/08; H01Q 1/38; H01L 23/48; H01L 23/02; H01L 29/40; H01L 23/12; H01L 21/48; H01Q 1/24; G02B 6/10		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & keywords: chip, dielectric, waveguide, ground		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 8019187 B1 (DUTTA) 13 September 2011 See abstract, column 5, line 15 - column 10, line 6 and figures 4A-18C.	1-19
A	US 7327022 B2 (CLAYDON et al.) 05 February 2008 See abstract, column 2, line 41 - column 4, line 57 and figures 3-7.	1-19
A	US 2003-0057544 A1 (NATHAN et al.) 27 March 2003 See abstract, paragraphs [0044]-[0047], [0082]-[0088] and figures 3a, 10-11.	1-19
A	JP 2011-233846 A (FUJIKURA LTD.) 17 November 2011 See abstract, claims 1-8 and figures 1-8.	1-19
A	KR 10-2010-0135119 A (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE et al.) 24 December 2010 See abstract, paragraphs [0016]-[0048] and figures 2-7.	1-19
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>		
Date of the actual completion of the international search 24 July 2013 (24.07.2013)		Date of mailing of the international search report 26 July 2013 (26.07.2013)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office 189 Cheongsu-ro, Seo-gu, Daejeon Metropolitan City, 302-701, Republic of Korea Facsimile No. +82-42-472-7140		Authorized officer KANG Sung Chul Telephone No. +82-42-481-8405 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2013/035322

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 8019187 B1	13/09/2011	None	
US 7327022 B2	05/02/2008	AU 2004-298924 A1 CA 2511674 A1 CN 100409053 C CN 1732399 A EP 1581829 A1 JP 04418761 B2 JP 2006-512612 A KR 10-2005-0089994 A US 2004-0126050 A1 WO 2004-061506 A1	29/07/2004 22/07/2004 06/08/2008 08/02/2006 05/10/2005 24/02/2010 13/04/2006 09/09/2005 01/07/2004 22/07/2004
US 2003-0057544 A1	27/03/2003	US 2003-0102572 A1	05/06/2003
JP 2011-233846 A	17/11/2011	None	
KR 10-2010-0135119 A	24/12/2010	KR 10-1225038 B1 US 2010-0314453 A1 WO 2013-007410 A1	23/01/2013 16/12/2010 17/01/2013

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC

(72)発明者 ジュアン エイ ハーブソマー

アメリカ合衆国 7 5 0 1 3 テキサス州 アレン , ブランコ ドライブ 1 0 2 4

(72)発明者 ロバート エフ ペイン

アメリカ合衆国 7 5 0 0 2 テキサス州 ルーカス , ブライアデール ドライブ 1 7 0 0

(72)発明者 マルコ コルシ

アメリカ合衆国 7 5 0 0 2 テキサス州 パーカー , ボールダー ドライブ 4 3 0 4

(72)発明者 バヘル エス ハルーン

アメリカ合衆国 7 5 0 1 3 テキサス州 アレン , パンパ ドライブ 9 0 6

(72)発明者 ハッサン アリ

アメリカ合衆国 7 5 0 9 4 テキサス州 マーフィー , ダヴ コーヴ コート 6 0 5

F ターム(参考) 5E338 BB63 BB65 BB75 CC02 CC06 CC10 CD12 CD32 CD40 EE11

5J014 HA02