

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G09G 3/36

G09G 3/20



[12] 发明专利申请公开说明书

[21] 申请号 200410061644.8

[43] 公开日 2005年2月2日

[11] 公开号 CN 1573902A

[22] 申请日 2004.6.24

[21] 申请号 200410061644.8

[30] 优先权

[32] 2003.6.24 [33] JP [31] 180177/2003

[71] 申请人 恩益禧电子股份有限公司

地址 日本神奈川

[72] 发明人 加藤文彦

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

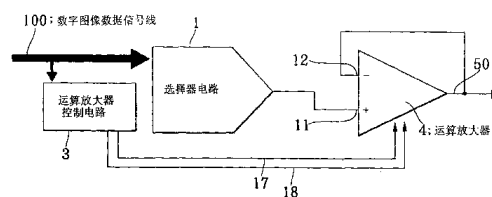
代理人 穆德骏 关兆辉

权利要求书7页 说明书27页 附图12页

[54] 发明名称 显示控制电路

[57] 摘要

本发明提供一种在全范围内使漂移电压最小，且防止由于输入范围导致的输入级的直流增益的变化的显示控制电路。以公开的显示控制电路，具备：选择器电路(1)，被连接在数字图像数据信号线(100)上，并输出其大小与输入的数字图像数据对应的模拟信号；运算放大器控制电路(3)，连接在数字图像数据信号线上，并输出其极性与输入的数字图像数据对应的控制信号(17、18)；以及运算放大器(4)，具有由互补连接的导电类型相反的差动晶体管对构成的第1输入级(M1、M2)与第2输入级(M3、M4)，根据控制信号的极性选择性地将对偏置电流供给到第1输入级的第1恒流源(I1)与把偏置电流供给到第2输入级的第2恒流源(I2)控制为导通状态。



ISSN 1008-4274

1. 一种显示控制电路，其特征在于，具备：

5 选择器电路，该电路被连接在数字图像数据信号线上，用于输出其大小与所输入的数字图像数据对应的模拟信号；

运算放大器控制电路，该电路被连接在所述数字图像数据信号线上，用于输出其极性与所输入的数字图像数据对应的控制信号；

由互补连接的导电类型相反的差动晶体管对构成的第 1 和第 2 输入级；以及

10 运算放大器，该放大器具有分别向所述第 1 和第 2 输入级供给偏置电流的第 1 和第 2 恒流源，根据所述控制信号的极性，选择性地将所述第 1 恒流源和所述第 2 恒流源控制为导通。

2. 如权利要求 1 所述的显示控制电路，其中，所述运算放大器，
15 具备：

导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对分别把控制电极连接在第 1 和第 2 输入端子，将第 2 电极分别共同连接；

所述第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 2 和第 1 电源端子上；

20 导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在所述第 1 和第 2 差动晶体管对被共同连接的第 2 电极，将第 2 电极分别连接在所述第 1 和第 2 恒流源的另一端，分别将所述控制信号连接到控制电极；以及

25 第 1 和第 2 负载电路，这些负载电路分别连接在所述第 1 和第 2 差动晶体管对的第 1 电极与所述第 1 及第 2 电源端子之间。

3. 如权利要求 1 所述的显示控制电路，其中，所述运算放大器，
具备：

30 导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，将第 2 电极分别共同连接；

所述第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 2 和第 1 电源端子上；

导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极，将第 2 电极分别连接在所述第 1 和第 2 恒流源的另一端，分别将上述控制信号连接到控制电极；

第 1 和第 2 负载电路，这些电路分别连接在所述第 1 和第 2 差动晶体管对的第 1 电极与所述第 1 及第 2 电源端子之间；

导电类型相反的第 3 和第 4 晶体管，这些晶体管被连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极与所述第 2 和第 1 电源端子之间；

导电类型相反的第 5 和第 6 晶体管，这些晶体管将第 1 电极共同连接在输出端子，且将第 2 电极分别连接在所述第 1 和第 2 电源端子上，并根据来自各自的控制电极的输入来进行推挽动作；以及

驱动电路，该电路对由所述第 1 和第 2 负载电路并联输入的信号进行电平移动，再分别供给到所述第 5 和第 6 晶体管的控制电极。

4. 如权利要求 1 所述的显示控制电路，其中，所述运算放大器，具备：

导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，将第 2 电极分别共同连接；

所述第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2 电源端子上；

导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极，将第 2 电极分别连接在所述第 1 和第 2 恒流源的另一端，分别将所述控制信号连接到控制电极；

第 1 电流镜电路，该电路被连接在所述第 1 差动晶体管对一侧的输出端及所述第 2 差动晶体管对一侧的输出端与所述第 1 电源端子之间；

第 2 电流镜电路，该电路被连接在所述第 1 差动晶体管对另一侧的输出端及所述第 2 差动晶体管对另一侧的输出端与上述第 1 电源端子之间；以及

5 第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在所述第 2 差动晶体管对一侧的输出端与上述第 1 电流镜电路上，且将另一侧的第 1 电极连接在所述第 2 差动晶体管对的另一侧的输出端与上述第 2 电流镜电路上，将各第 2 电极连接在所述第 2 电源端子上，并将共同连接的控制电极连接在所述一侧的第 1 电极上。

10 5. 如权利要求 1 所述的显示控制电路，其中，所述运算放大器，具备：

导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，将第 2 电极分别共同连接；

15 所述第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 2 和第 1 电源端子上；

导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极，将第 2 电极分别连接在所述第 1 和第 2 恒流源的另一端，分别将所述控制信号连接到控制电极；

20 第 1 电流镜电路，该电路被连接在所述第 1 差动晶体管对一侧的输出端及所述第 2 差动晶体管对一侧的输出端与上述第 1 电源端子之间；

25 第 2 电流镜电路，该电路被连接在所述第 1 差动晶体管对另一侧的输出端及所述第 2 差动晶体管对另一侧的输出端与上述第 1 电源端子之间；

导电类型相反的第 3 和第 4 晶体管，这些晶体管被连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极与上述第 2 和第 1 电源端子之间；

30 导电类型相反的第 5 和第 6 晶体管，这些晶体管将第 1 电极共同连接在输出端子，且将第 2 电极分别连接在所述第 1 和第 2 电源端子

上，并根据来自各自的控制电极的输入来进行推挽动作；

第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在所述第 2 差动晶体管对的一侧的输出端与所述第 1 电流镜电路上，且将另一侧第 1 电极连接在所述第 2 差动晶体管对的另一侧的输出端与所述第 2 电流镜电路上，将各第 2 电极连接在所述第 2 电源端子上，并将共同连接的控制电极连接在所述一侧的第 1 电极上；以及

驱动电路，该电路对由所述第 1 和第 2 负载电路并联输入的信号进行电平移动，再分别供给到所述第 5 和第 6 晶体管的控制电极。

10 6. 一种显示控制电路，其特征在于，具备：

选择器电路，该电路被连接在数字图像数据信号线上，用于输出其大小与所输入的数字图像数据对应的模拟信号；

运算放大器控制电路，该电路被连接在所述数字图像数据信号线上，用于输出其极性与所输入的数字图像数据对应的控制信号；

15 由互补连接的导电类型相反的差动晶体管对构成的第 1 和第 2 输入级；以及

运算放大器，该放大器具有分别向所述第 1 和第 2 输入级供给偏置电流的第 1 和第 2 恒流源，选择性地将所述第 1 恒流源与所述第 2 恒流源控制为导通，同时根据切换信号将所述选择器电路的输出切换成相互反相而分别连接到所述第 1 和第 2 输入级，根据切换信号将输出端子切换成相互反相而分别连接到所述第 2 和第 1 输入级，且根据所述切换信号更换所述第 1 输入级与第 2 输入级。

25 7. 如权利要求 6 所述的显示控制电路，其中，所述运算放大器，具备：

导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，将第 2 电极分别共同连接；

所述第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2 电源端子上；

30 导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别

连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极，将第 2 电极分别连接在所述第 1 和第 2 恒流源的另一端，分别将所述控制信号连接到控制电极；

5 第 1 电流镜电路，该电路被连接在所述第 1 差动晶体管对一侧的输出端及所述第 2 差动晶体管对一侧的输出端与所述第 1 电源端子之间；

第 2 电流镜电路，该电路被连接在所述第 1 差动晶体管对另一侧的输出端及所述第 2 差动晶体管对另一侧的输出端与所述第 1 电源端子之间；

10 第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在所述第 2 差动晶体管对一侧的输出端与所述第 1 电流镜电路上，且将另一侧第 1 电极连接在所述第 2 差动晶体管对的另一侧的输出端与所述第 2 电流镜电路上，将各第 2 电极连接在所述第 2 电源端子上，并将控制电极共同连接；

15 第 1 和第 2 开关，这些开关根据切换信号将所述第 2 差动晶体管对一侧的输出端或另一侧的输出端切换成相互反相，而连接到所述共同连接的第 7 和第 8 晶体管的控制电极；以及

20 第 3 和第 4 开关，这些开关根据所述切换信号将所述第 2 差动晶体管对另一侧的输出端或一侧的输出端切换成相互反相而连接到输出侧。

8. 如权利要求 6 所述的显示控制电路，其中，所述运算放大器，具备：

25 导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，将第 2 电极分别共同连接；

所述第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2 电源端子上；

30 导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极，将第 2 电极分别连接在所述第 1 和第 2 恒流源的另一端，分别将所述控制

信号连接到控制电极；

第 1 电流镜电路，该电路被连接在所述第 1 差动晶体管对一侧的输出端及所述第 2 差动晶体管对一侧的输出端与所述第 1 电源端子之间；

5 第 2 电流镜电路，该电路被连接在所述第 1 差动晶体管对另一侧的输出端及所述第 2 差动晶体管对另一侧的输出端与所述第 1 电源端子之间；

10 导电类型相反的第 3 和第 4 晶体管，这些晶体管被连接在所述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极与所述第 2 及第 1 电源端子之间；

导电类型相反的第 5 和第 6 晶体管，这些晶体管将第 1 电极共同连接在输出端子且将第 2 电极分别连接在所述第 1 和第 2 电源端子上，并根据来自各自的控制电极的输入而进行推挽动作；

15 第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在所述第 2 差动晶体管对一侧的输出端与所述第 1 电流镜电路上，且将另一侧的第 1 电极连接在所述第 2 差动晶体管对的另一侧的输出端与所述第 2 电流镜电路上，将各第 2 电极连接在所述第 2 电源端子上，并将控制电极共同连接；

20 驱动电路，该电路对由所述第 1 和第 2 负载电路并联输入的信号进行电平移动，再分别供给到所述第 5 和第 6 晶体管的控制电极；

第 1 和第 2 开关，这些开关根据切换信号将所述第 2 差动晶体管对一侧的输出端或另一侧的输出端切换成相互反相，而连接到所述共同连接的第 7 和第 8 晶体管的控制电极；以及

25 第 3 和第 4 开关，这些开关根据所述切换信号将所述第 2 差动晶体管对另一侧的输出端或一侧的输出端切换成相互反相，而连接到输出侧。

9. 如权利要求 1 所述的显示控制电路，其中，

所述数字图像数据由具有多位宽度的灰度等级数据构成。

30

10. 如权利要求 6 所述的显示控制电路，其中，
所述数字图像数据由具有多位宽度的灰度等级数据构成。

5 11. 如权利要求 1 所述的显示控制电路，其中，
所述数字图像数据由具有多位宽度的灰度等级数据与决定输出极性的极性数据构成。

10 12. 如权利要求 6 所述的显示控制电路，其中，
所述数字图像数据由具有多位宽度的灰度等级数据与决定输出极性的极性数据构成。

15 13. 如权利要求 1 所述的显示控制电路，其中，
所述运算放大器控制电路，当与所述数字图像数据对应的模拟信号的电位高于中间电压时，生成切断 P 沟道晶体管侧输入级的恒流源，并使 N 沟道晶体管侧输入级的恒流源有效的信号，当与所述数字图像数据对应的模拟信号的电位低于中间电压时，生成使 P 沟道晶体管侧输入级的恒流源有效，并切断 N 沟道晶体管侧输入级的恒流源的信号。

20 14. 如权利要求 6 所述的显示控制电路，其中，
所述运算放大器控制电路，当与所述数字图像数据对应的模拟信号的电位高于中间电压时，生成切断 P 沟道晶体管侧输入级的恒流源，并使 N 沟道晶体管侧输入级的恒流源有效的信号，当与所述数字图像数据对应的模拟信号的电位低于中间电压时，生成使 P 沟道晶体管侧输入级的恒流源有效，并切断 N 沟道晶体管侧输入级的恒流源的信号。

25

显示控制电路

5 技术领域

本发明涉及一种显示控制电路，该电路用于控制如液晶或有机 EL 等需要调整外加电压和光学特性的面板模块。

背景技术

10 一般，以液晶面板和有机 EL (Electro Luminescence, 场致发光) 面板等为代表的平板显示器由容性负载构成。并且，在相对这种应用的显示控制电路中，把输入的数字图像数据转换成模拟数据，而在设置于控制电路的最终级的运算放大器中进行阻抗转换。

15 以往，作为这种情况的显示控制电路的例，例如在专利文献 1 中所记载的电路已被公知。

专利文献 1 中记载的显示控制电路相对输入侧并联了具备由 Pch (P 沟道) 晶体管构成的 Pch 输入级的放电专用的运算放大器和具备
20 由 Nch (N 沟道) 晶体管构成的 Nch 输入级的充电专用的运算放大器等两台运算放大器。

部分的液晶面板的驱动方法采用了对负载反复交替进行充放电，从而形成充电→放电→充电→…状态的方法，在这种情况下，即使是
25 专利文献 1 所述的显示控制电路也不会出现问题。

但是，在液晶面板的驱动方法中，也采用不一定对负载交替进行充电与放电，而是随机地对负载进行充放电，从而形成充电→充电→充电→放电→放电→…状态的驱动方法，但在这种情况下，以专利文
30 献 1 所述的显示控制电路便无法对应。

对此，提出了具备可在一台运算放大器中进行全范围的输入输出，同时能够对负载进行充电和放电的、进行推挽（push-pull）动作的运算放大器的显示控制电路，若按这种显示控制电路，当在进行如
5 前述的随机的充放电的驱动方法时，也能够毫无问题地使用。

作为此情况下的运算放大器的构成，可采用把由 P 沟道晶体管构成的输入级与由 N 沟道晶体管构成的输入级进行搭配，使之与全范围的输入信号对应的构成。

10

图 10 为表示现有的此种显示控制电路的构成例，大致由连接在数字图像（显示）数据信号线 100 上，并对应数字图像数据而输出模拟电压的选择器电路 1，和连接在选择器电路 1 的输出，且被连接成电压跟随器的运算放大器 2 构成。即，运算放大器 2 的非反相输入端子（+）连接至选择器电路 1 的输出，输出端子连接至反相输入端子（-）。
15

作为此情况下的运算放大器的构成例如图 11 所示，由下列部分构成，即：构成差动对的 Nch 晶体管 M1、M2，其源极被共同连接，
20 而其栅极分别连接在输入端子 11、12；构成差动对的 Pch 晶体管 M3、M4，其源极被共同连接，而栅极分别连接在输入端子 12、11；第 1 恒流源 I1，该恒流源被连接在 Nch 晶体管 M1、M2 的被共同连接的源极与低电位侧电源端子 14 之间；第 2 恒流源 I2，该恒流源被连接在 Pch 晶体管 M3、M4 的被共同连接的源极与高电位侧电源端子 13 之间；第 1 负载电路 L1，该电路被连接在 Nch 晶体管 M1、M2 的各漏极与高电位侧电源端子 13 之间；第 2 负载电路 L2，该电路被连接在 Pch 晶体管 M3、M4 的各漏极与低电位侧电源端子 14 之间；构成输出级电路的 Pch 晶体管 M11 和 Nch 晶体管 M12，使其源极连接在高电位侧电源端子 13 与低电位侧电源端子 14 上，把漏极一起连接到
25 输出端子 50；以及驱动级电路 D1，该电路把负载电路 L1、L2 的输出
30

并联的信号 15 进行电平移动，然后再分别连接到输出级的 Pch 晶体管 M11 与 Nch 晶体管 M12 的栅极。

5 图 11 所示的运算放大器被连接成如图 10 所示的电压跟随器，因此使输入端子 50 与一侧的输入端子 12 相连接。

接着，参照图 11，对此现有的运算放大器的动作进行说明。

10 在图 11 所示的运算放大器中，把由导电类型相反的差动对构成的 Nch 晶体管 M1、M2 和 Pch 晶体管 M3、M4 进行搭配，再分别连接到输出端子 11、12，并通过将各输出并联到信号 15，构成能够互补地进行全范围的输入的输入级。

15 此外，驱动级电路 D1，通过将信号 15 进行电平移动，提供给输出级的 Pch 晶体管 M11 与 Nch 晶体管 M12 的各栅极，例如当在输入级输入了上升（充电）信号时，由驱动电路 D1 接收来自输入级的信号，将输出级的 Pch 晶体管 M11 和 Nch 晶体管 M12 对输出端子 50 端的负载（未图示）充电的信号提供给 Pch 晶体管 M11 和 Nch 晶体管 M12 的栅极。在输入级输入了下降（放电）信号时，则进行与上述相反的动作。
20

由此，输出级的 Pch 晶体管 M11 和 Nch 晶体管 M12 进行推挽动作，因此能获得宽输出范围的输出。

25 于是，在图 11 所示的运算放大器中，将由导电类型相反的差动对晶体管构成的 Pch 输入级和 Nch 输入级进行搭配，使得能够互补地进行全范围输入，同时能够获得宽输出范围的输出。

30 此外，作为通过将导电类型相反的差动对晶体管进行搭配后连接到输入端子，而具有能够互补地进行全范围输入的输入级的运算放大

器的一例，例如有记载于专利文献 2 和专利文献 3 的运算放大器。

专利文献 2 中所记载的运算放大器如图 12 所示，由下列部分构成。即：构成差动对的 Nch 晶体管 M1、M2，其源极被共同连接，其栅极被分别连接在输入端子 11、12；构成差动对的 Pch 晶体管 M3、M4，其源极共同连接，其栅极被分别连接在输入端子 12、11；第 1 恒流源 I1，该恒流源被连接在 Nch 晶体管 M1、M2 的被共同连接的源极与低电位侧电源端子 14 之间；第 2 恒流源 I2，该恒流源被连接在 Pch 晶体管 M3、M4 的被共同连接的源极与高电位侧电源端子 13 之间；由 Pch 晶体管 M5 和 Pch 晶体管 M6 构成的第 1 电流镜电路，其中，M5 的栅极和漏极连接在 Nch 晶体管 M1 的漏极上，其源极连接在高电位侧电源端子 13，而 M6 的栅极连接在 Pch 晶体管 M5 的栅极上，其漏极被连接在 Pch 晶体管 M3 的漏极上，其源极连接在高电位侧电源端子 13；由 Pch 晶体管 M7 和 Pch 晶体管 M8 构成的第 2 电流镜电路，其中，M7 的栅极和漏极连接在 Nch 晶体管 M2 的漏极上，其源极连接在高电位侧电源端子 13，而 M8 的栅极连接在 Pch 晶体管 M7 的栅极上，其漏极被连接在 Pch 晶体管 M4 漏极上，其源极连接在高电位侧电源端子 13；由 Nch 晶体管 M9，M10 构成的负载电路，该电路被连接在 Pch 晶体管 M3，M4 的漏极与低电位侧电源端子 14 之间；构成输出级电路的 Pch 晶体管 M11 和 Nch 晶体管 M12，把源极分别连接在高电位侧电源端子 13 与低电位侧电源端子 14，而把漏极一起连接到输出端子 50；以及驱动级电路 D1，该电路对来自负载电路中 Nch 晶体管 M10 的漏极的信号 16 进行电平移动，然后分别连接到输出级的 Pch 晶体管 M11 与 Nch 晶体管 M12 的栅极。

25

图 12 所示的运算放大器被连接成如图 10 所示的电压跟随器，因此使输入端子 50 与一侧的输入端子 12 相连接。

接着，参照图 12，对此现有的运算放大器的动作进行说明。

30

图 12 所示的运算放大器与图 11 所示的运算放大器一样将由导电类型相反的差动对构成的 Pch 输入级和 Nch 输入级进行搭配，从而能够互补地进行全范围输入，再通过使输出级进行推挽动作，能够得出宽输出范围的输出。

5

进而，构成差动对的 Nch 晶体管 M1 的漏极与构成差动对的 Pch 晶体管 M3 的漏极通过由 Pch 晶体管 M5、M6 构成的电流镜电路而作电流镜连接，且构成差动对的 Nch 晶体管 M2 的漏极与构成差动对的 Pch 晶体管 M4 的漏极通过由 Pch 晶体管 M7、M8 构成的电流镜电路而作电流镜连接，因此只在需要加快转换速度时，通过瞬时增加输入级的偏置电流，在不增加正常的电流的基础上使充电或放电的速度提高。

10

专利文献 1 特开 2002-169501 号公报
专利文献 2 特开平 08-204470 号公报
专利文献 3 专利第 3338771 号公报

15

当在运算放大器中使用将导电类型相反的 N 沟道晶体管输入级与 P 沟道晶体管输入级进行搭配，而使得能够互补地进行全范围的输入的输入级时，出现流过输入级的负载电路的电流量与在输入级发生的直流增益随着运算放大器的输入电压而有很大变化等问题。

20

现在，在图 12 所示的运算放大器中，设流过恒流源 I1、I2 的电流量分别为 i_1 、 i_2 时，例如，在由 Nch 晶体管 M1、M2 构成的 Nch 输入级截止，且由 Pch 晶体管 M3、M4 构成的 Pch 输入级导通的输入范围内的、流过负载电路晶体管 M9、M10 的电流量为 i_2 。

25

此外，例如，在 Nch 输入级与 Pch 输入级都导通的输入范围内的、流过负载电路晶体管 M9、M10 的电流量为 i_1+i_2 。

30

进而，例如，在 Nch 输入级导通，且 Pch 输入级截止的输入范围内的、流过负载电路晶体管 M9、M10 的电流量为 i_1 。

5 于是，根据各输入级的导通及截止状态，流过负载电路 N 沟道晶体管 M9、M10 的电流量发生变化。

流过负载电路晶体管 M9、M10 的电流量发生变化时，在输入级与驱动级发生的漂移电压值发生变化。

10 现在假设，将输入级的电流最佳化到 $i_1=i_2$ ，且配合电流量 i_1 ($i_1=i_2$)，将驱动级 D1 最佳化到漂移电压变为最小时，漂移电压在电流量成为 i_1 ($=i_2$) 的条件下变为最小，但在两个输入级导通的条件，即流过负载电路晶体管 M9、M10 的电流量成为 i_1+i_2 的条件下，漂移电压变大。

15 此外，当配合电流量 i_1+i_2 ，对驱动级 D1 进行最佳化而使漂移电压变为最小时，漂移电压在电流量成为 i_1+i_2 的条件下变为最小，但在某个输入级截止的条件、即负载电路晶体管 M9、M10 的电流量成为 i_1 或 i_2 的条件下，漂移电压变大。

20 进而，根据各输入级的导通截止状态的变化，输入级的直流增益发生变化。

25 现在，在图 12 中，分别以 $gm_1 \sim gm_{10}$ 表示各晶体管 M1~M10 的传递电导，且分别以 $r_1 \sim r_{10}$ 表示输出阻抗时，例如在 Nch 输入级截止且 Pch 输入级导通的输入范围内的输入级的直流增益可由以下 (1) 式表示。

$$gm_3 \cdot (r_4 // r_{10}) \quad \dots (1)$$

30 此外,例如，在 Nch 输入级与 Pch 输入级都导通的输入范围内的

输入级的直流增益可由以下(2)式表示。

$$(g_{m2}+g_{m3}) \cdot (r_4//r_8//r_{10}) \quad \dots \quad (2)$$

再例如，在 Nch 输入级导通且 Pch 输入级截止的输入范围内的输入级的直流增益可由以下(3)式表示。

$$g_{m2} \cdot (r_8//r_{10}) \quad \dots \quad (3)$$

由上述(1)~(3)式可知，在专利文献2中记载的运算放大器中，直流增益随着各输入级的导通，截止状态而变化。

10

一般，如果运算放大器的直流增益增加，则在高频率下的稳定性变差，而会有容易引起振荡等问题。

因此，当对运算放大器进行最佳化时，为了确保配合运算放大器的稳定性最差的上述(2)式的范围的稳定性，需要增加流过运算放大器的驱动级的电流。

15

此外，如果减少正常流过输入级的电流量，也具有稳定运算放大器的效果，但在这种情况下，由于运算放大器的转换速度降低，而充电、放电的能力就变小。

20

因此，直流增益越大就越要使更大的电流流过运算放大器，所以这就成为对降低运算放大器全体的电能损耗的障碍。

25

于是，在现有的显示控制电路和运算放大器中，无法在全范围内使漂移电压值变得最小的问题和输入级的直流增益随着输入范围发生变化的问题，成为降低运算放大器的电能损耗的障碍。

发明内容

30

此发明就是鉴于上述问题而研制出的，其目的在于，提供一种显

示控制电路。该电路在利用运算放大器的显示控制电路中，即使降低运算放大器的电能损耗，也能在全范围内使漂移电压值变得最小，同时能使输入级的直流增益不随着输入范围而发生变化。

5 为解决上述问题，方案 1 所述的显示控制电路，其特征在于，具备：选择器电路，该电路被连接在数字图像数据信号线上，用于输出其大小与所输入的数字图像数据对应的模拟信号；运算放大器控制装置，该装置被连接在上述数字图像数据信号线上，用于输出其极性与所输入的数字图像数据对应的控制信号；以及运算放大器，该放大器
10 具有由互补连接的导电类型相反的差动晶体管对构成的第 1 和第 2 输入级，用于根据上述控制信号的极性而选择性地将向上述第 1 输入级供给偏置电流的第 1 恒流源和向上述第 2 输入级供给偏置电流的第 2 恒流源控制为导通。

15 此外，方案 2 如方案 1 所述的显示控制电路，其中，上述运算放大器，具备：导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对分别把控制电极连接在第 1 和第 2 输入端子，再将第 2 电极分别共同连接；第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2
20 电源端子上；导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在上述第 1 和第 2 差动晶体管对被共同连接的第 2 电极，再将第 2 电极分别连接在上述第 1 和第 2 恒流源的另一端，从而分别将上述控制信号连接到控制电极；以及第 1 和第 2 负载电路，这些负载电路分别连接在上述第 1 和第 2 差动晶体管对的第 1 电极与上述第 1 及第 2 电源端子之间。

25 此外，方案 3 如方案 1 所述的显示控制电路，其中，上述运算放大器，具备：导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，再将第 2 电极分别共同连接；第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2
30 电源端子上；导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1

电极分别连接在上述第 1 和第 2 差动晶体管对被共同连接的第 2 电极，再将第 2 电极分别连接在上述第 1 和第 2 恒流源的另一端，从而分别将上述控制信号连接到控制电极；第 1 和第 2 负载电路，这些电路分别连接在上述第 1 和第 2 差动晶体管对的第 1 电极与上述第 1 及第 2 电源端子之间；导电类型相反的第 3 和第 4 晶体管，这些晶体管被连接在上述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极与上述第 2 和第 1 电源端子之间；导电类型相反的第 5 和第 6 晶体管，这些晶体管将第 1 电极共同连接在输出端子且将第 2 电极分别连接在上述第 1 和第 2 电源端子上，并根据分别来自控制电极的输入来进行推挽动作；以及驱动电路，该电路对由上述第 1 和第 2 负载电路并联输入的信号进行电平移动，再分别供给到上述第 5 和第 6 晶体管的控制电极。

此外，方案 4 如方案 1 所述的显示控制电路，其中，上述运算放大器，具备：导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，再将第 2 电极分别共同连接；第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2 电源端子上；导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在上述第 1 和第 2 差动晶体管对被共同连接的第 2 电极，再将第 2 电极分别连接在上述第 1 和第 2 恒流源的另一端，从而分别将上述控制信号连接到控制电极；第 1 电流镜电路，该电路被连接在上述第 1 差动晶体管对一侧的输出端及上述第 2 差动晶体管对一侧输出端与上述第 1 电源端子之间；第 2 电流镜电路，该电路被连接在上述第 1 差动晶体管对另一侧的输出端及上述第 2 差动晶体管对另一侧输出端与上述第 1 电源端子之间；以及第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在所述第 2 差动晶体管对的一侧输出端与上述第 1 电流镜电路上，且将另一侧第 1 电极连接在上述第 2 差动晶体管对的另一侧的输出端与上述第 2 电流镜电路上，再将各第 2 电极连接在上述第 2 电源端子上，并将共同连接的控制电极连接在上述一侧的第 1 电极上。

30

此外，方案 5 如方案 1 所述的显示控制电路，其中，上述运算放大器，具备：导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，再将第 2 电极分别共同连接；第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2 电源端子上；导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在上述第 1 和第 2 差动晶体管对被共同连接的第 2 电极，再将第 2 电极分别连接在上述第 1 和第 2 恒流源的另一端，从而分别将上述控制信号连接到控制电极；第 1 电流镜电路，该电路被连接在上述第 1 差动晶体管对一侧的输出端及上述第 2 差动晶体管对一侧输出端与上述第 1 电源端子之间；第 2 电流镜电路，该电路被连接在上述第 1 差动晶体管对另一侧的输出端及上述第 2 差动晶体管对另一侧输出端与上述第 1 电源端子之间；导电类型相反的第 3 和第 4 晶体管，这些晶体管连接在上述第 1 和第 2 差动对的被共同连接的第 2 电极与上述第 2 和第 1 电源端子之间；导电类型相反的第 5 和第 6 晶体管，这些晶体管将第 1 电极共同连接在输出端子且将第 2 电极分别连接在上述第 1 和第 2 电源端子上，并根据分别来自控制电极的输入来进行推挽动作；第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在所述第 2 差动晶体管对的一侧输出端与上述第 1 电流镜电路上，且将另一侧第 1 电极连接在上述第 2 差动晶体管对的另一侧的输出端与上述第 2 电流镜电路上，再将各第 2 电极连接在上述第 2 电源端子上，并将共同连接的控制电极连接在上述一侧的第 1 电极上；以及驱动电路，该电路对由上述第 1 和第 2 负载电路并联输入的信号进行电平移动，再分别供给到上述第 5 和第 6 晶体管的控制电极。

此外，方案 6 所述的显示控制电路，其特征在于，具备：选择器装置，该装置被连接在数字图像数据信号线上，用于输出其大小与所输入的数字图像数据对应的模拟信号；运算放大器控制装置，该装置连接在上述数字图像数据信号线上，用于输出其极性与所输入的数字图像数据对应的控制信号；以及运算放大器，该放大器具有由互补连接的导电类型相反的差动晶体管对构成的第 1 和第 2 输入级，并根据

上述控制信号的极性选择性地将对上述第 1 输入级供给偏置电流的第 1 恒流源与对上述第 2 输入级供给偏置电流的第 2 恒流源控制为导通，同时根据切换信号将上述选择器装置的输出切换成相互反相而分别连接到上述第 1 和第 2 输入级，再根据切换信号将输出端子切换成相互反相而分别连接到上述第 2 和第 1 输入级，且根据上述切换信号可更换上述第 1 输入级与第 2 输入级。

此外，方案 7 如方案 6 所述的显示控制电路，其中，上述运算放大器，具备：导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，再将第 2 电极分别共同连接；第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2 电源端子上；导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在上述第 1 和第 2 差动晶体管对被共同连接的第 2 电极，再将第 2 电极分别连接在上述第 1 和第 2 恒流源的另一端，从而分别将上述控制信号连接到控制电极；第 1 电流镜电路，该电路被连接在上述第 1 差动晶体管对一侧的输出端及上述第 2 差动晶体管对一侧输出端与上述第 1 电源端子之间；第 2 电流镜电路，该电路被连接在上述第 1 差动晶体管对另一侧的输出端及上述第 2 差动晶体管对另一侧输出端与上述第 1 电源端子之间；第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在上述第 2 差动晶体管对一侧输出端与上述第 1 电流镜电路上，且将另一侧第 1 电极连接在上述第 2 差动晶体管对的另一侧的输出端与上述第 2 电流镜电路上，再将各第 2 电极连接在上述第 2 电源端子上，并将控制电极共同连接；第 1 和第 2 开关，这些开关根据切换信号将上述第 2 差动晶体管对一侧的输出端或另一侧的输出端切换成相互反相，而连接到上述共同连接的第 7 和第 8 晶体管的控制电极；以及第 3 和第 4 开关，这些开关根据上述切换信号将上述第 2 差动晶体管对另一侧的输出端或一侧的输出端切换成相互反相而连接到输出侧。

此外，方案 8 如方案 6 所述的显示控制电路，其中，上述运算放

大器，具备：导电类型相反的第 1 和第 2 差动晶体管对，该晶体管对将控制电极分别连接在第 1 和第 2 输入端子，再将第 2 电极分别共同连接；第 1 和第 2 恒流源，这些恒流源将一端分别连接在第 1 和第 2 电源端子上；导电类型相反的第 1 和第 2 晶体管，这些晶体管将第 1 电极分别连接在上述第 1 和第 2 差动晶体管对被共同连接的第 2 电极，再将第 2 电极分别连接在上述第 1 和第 2 恒流源的另一端，从而分别将上述控制信号连接到控制电极；第 1 电流镜电路，该电路被连接在上述第 1 差动晶体管对一侧的输出端及上述第 2 差动晶体管对一侧输出端与上述第 1 电源端子之间；第 2 电流镜电路，该电路被连接在上述第 1 差动晶体管对另一侧的输出端及上述第 2 差动晶体管对另一侧输出端与上述第 1 电源端子之间；导电类型相反的第 3 和第 4 晶体管，这些晶体管被连接在上述第 1 和第 2 差动晶体管对的被共同连接的第 2 电极与上述第 2 及第 1 电源端子之间；导电类型相反的第 5 和第 6 晶体管，将这些晶体管第 1 电极共同连接在输出端子且将第 2 电极分别连接在上述第 1 和第 2 电源端子上，并根据来自各控制电极的输入而进行推挽动作；第 7 和第 8 晶体管，这些晶体管将一侧的第 1 电极连接在上述第 2 差动晶体管对一侧输出端与上述第 1 电流镜电路上，且将另一侧第 1 电极连接在上述第 2 差动晶体管对的另一侧的输出端与上述第 2 电流镜电路上，再将各第 2 电极连接在上述第 2 电源端子上，并将控制电极共同连接；驱动电路，该电路对由上述第 1 和第 2 负载电路并联输入的信号进行电平移动，再分别供给到上述第 5 和第 6 晶体的控制电极；第 1 和第 2 开关，这些开关根据切换信号将上述第 2 差动晶体管对一侧的输出端或另一侧的输出端切换成相互反相而连接到上述共同连接的第 7 和第 8 晶体的控制电极；以及第 3 和第 4 开关，这些开关根据上述切换信号将上述第 2 差动晶体管对另一侧的输出端或一侧的输出端切换成相互反相而连接到输出侧。

此外，方案 9 如方案 1 至 8 中的任一项所述的显示控制电路，其中，上述数字图像数据由具有多位宽度的灰度等级数据构成。

此外，方案 10 如方案 1 至 8 中的任一项所述的显示控制电路，其中，上述数字图像数据由具有多位宽度的灰度等级数据与决定输出极性的极性数据构成。

- 5 此外，方案 11 如方案 1 至 8 中的任一项所述的显示控制电路，其中，上述运算放大器控制装置，当与上述数字图像数据对应的模拟信号的电位高于中间电压时，生成切断 Pch 侧输入级的恒流源，并使 Nch 侧输入级的恒流源有效的信号，当与上述数字图像数据对应的模拟信号的电位低于中间电压时，使 Pch 侧输入级的恒流源有效，并切
- 10 断 Nch 侧输入级的恒流源的信号。

附图说明

图 1 为表示作为本发明的第 1 实施例的显示控制电路的构成的框图。

- 15 图 2 为表示同实施例的显示控制电路中的运算放大器的第 1 构成例的电路图。

图 3 为表示同实施例的显示控制电路中的运算放大器的第 2 构成例的电路图。

- 20 图 4 为表示同实施例的显示控制电路中的运算放大器的第 3 构成例的电路图。

图 5 为表示同实施例的显示控制电路中的运算放大器的第 4 构成例的电路图。

图 6 为表示作为本发明的第 2 实施例的显示控制电路的构成的框图。

- 25 图 7 为表示同实施例的显示控制电路中的运算放大器的第 1 构成例的电路图。

图 8 为用于说明根据切换信号来切换 Nch 输入级与 Pch 输入级的效果的图。

- 30 图 9 为表示同实施例的显示控制电路中的运算放大器的第 2 构成例的电路图。

图 10 为表示现有的显示控制电路的构成例的图。

图 11 为表示现有的显示控制电路中运算放大器的第 1 构成例的图。

5 图 12 为表示现有的显示控制电路中运算放大器的第 2 构成例的图。

具体实施方式

以下参照附图，对本发明的实施方式进行说明。利用实施例而具体说明。

10

(第 1 实施例)

图 1 为表示作为本发明的第 1 实施例的显示控制电路的构成的框图、图 2 为表示同实施例的显示控制电路中的运算放大器的第 1 构成例的电路图、图 3 为表示同实施例的显示控制电路中的运算放大器的第 2 构成例的电路图、图 4 为表示同实施例的显示控制电路中的运算放大器的第 3 构成例的电路图、图 5 为表示同实施例的显示控制电路中的运算放大器的第 4 构成例的电路图。

15

此例的显示控制电路，如图 1 所示，大致由选择器电路 1、运算放大器控制电路 3 和运算放大器 4 构成。

20

选择器电路 1 与数字图像数据信号线 100 连接，并根据输入数字图像数据而输出模拟电压。

25

运算放大器控制电路 3 与数字图像数据信号线 100 连接，并根据由此输入的、由具有多位宽度的灰度等级数据构成的数字图像数据，例如输出数字图像数据的最高有效位为 1 时成为“H”，而最高有效位为 0 时成为“L”的控制信号 17、18。

30

运算放大器 4 除了具有与图 11 或图 12 所示的现有的运算放大器

大致相同的构成和功能以外，构成上的不同点在于，根据来自运算放大器控制电路 3 的控制信号 17、18，可分别对 Pch 侧输入级恒流源电路 I1 与 Nch 侧输入级恒流源电路 I2 进行导通·截止控制。

5 图 2 中表示此例的显示控制电路的运算放大器的第 1 构成例的输入级。

此例的运算放大器由下列部分构成，即：构成差动对的 Nch 晶体管 M1、M2，其源极被共同连接，而栅极分别连接在输入端子 11、12；
10 构成差动对的 Pch 晶体管 M3、M4，其源极被共同连接，而栅极分别连接在输入端子 12、11； Nch 晶体管 M13，该晶体管将漏极连接在 Nch 晶体管 M1、M2 的被共同连接的源极上，且将栅极连接在控制信号输入端子 17；第 1 恒流源 I1，该恒流源连接在 Nch 晶体管 M13 的源极与低电位侧电源端子 14 之间；Pch 晶体管 M14，该晶体管将漏极
15 连接在 Pch 晶体管 M3、M4 的被共同连接的源极上，且将栅极连接在控制信号输入端子 18；第 2 恒流源 I2，该恒流源被连接在 Pch 晶体管 M14 的源极与高电位侧电源端子 13 之间；第 1 负载电路 L1，该电路被连接在 Nch 晶体管 M1、M2 的各漏极与高电位侧电源端子 13 之间；
20 以及第 2 负载电路 L2，该电路被连接在 Pch 晶体管 M3、M4 的各漏极与低电位侧电源端子 14 之间。

以下，对图 2 所示的运算放大器的动作进行说明。

25 在图 2 所示的运算放大器中，对于与图 11 所示的现有的运算放大器具有相同功能的部分标以相同标号，且这些动作与图 11 所示的现有的运算放大器相同。

30 运算放大器控制电路 3，例如，当与数字图像数据信号线 100 的数字数据对应的模拟信号的电位高于中间电压时，生成使运算放大器的输入端子 11、12 成为高电平的信号，同时控制信号输入端子 17、18

为高电平，且借助于 Nch 晶体管 M13 和 Pch 晶体管 M14，使 Nch 输入级的恒流源 I1 变为有效，并切断 Pch 输入级的恒流源 I2。

5 此外，当与数字图像数据信号线 100 的数字数据对应的模拟信号的电位低于中间电压时，生成使运算放大器的输入端子 11、12 成为低电平的信号，同时控制信号输入端子 17、18 为低电平，且借助于 Nch 晶体管 M13 和 Pch 晶体管 M14，切断 Nch 输入级的恒流源 I1，并使 Pch 输入级的恒流源 I2 变为有效。

10 于是，在图 2 所示的运算放大器中对由导电类型相反的差动晶体管构成的 Nch 输入级与 Pch 输入级进行了搭配，因此可互补地进行全范围输入，且由于具备了 Nch 晶体管 M13 与 Pch 晶体管 M14，因而通常被控制成只有定流源 I1 或 I2 中的某一侧进行动作，所以通过在全范围内抑制电流量的变化，可以抑制漂移电压值。

15

此例的显示控制电路中的第 2 构成例的运算放大器，如图 3 所示，由下列部分构成。即：构成差动对的 Nch 晶体管 M1、M2，其源极被共同连接，而栅极分别连接在输入端子 11、12；构成差动对的 Pch 晶体管 M3、M4，其源极被共同连接，而栅极分别连接在输入端子 12、
20 11；Nch 晶体管 M13，该晶体管将漏极连接在 Nch 晶体管 M1 和 M2 的被共同连接的源极，再将栅极连接在控制信号输入端子 17；第 1 恒流源 I1，该恒流源被连接在 Nch 晶体管 M13 的源极与低电位侧电源端子 14 之间；Pch 晶体管 M14，该晶体管将漏极连接在 Pch 晶体管 M3 和 M4 的被共同连接的源极，再将栅极连接在控制信号输入端子
25 18；第 2 恒流源 I2，该恒流源连接在 Pch 晶体管 M14 的源极与高电位侧电源端子 13 之间；第 1 负载电路 L1，该电路连接在 Nch 晶体管 M1、M2 的各漏极与高电位侧电源端子 13 之间；第 2 负载电路 L2，该电路连接在 Pch 晶体管 M3、M4 的各漏极与低电位侧电源端子 14 之间；Nch 晶体管 M15，该晶体管将漏极连接在 Nch 晶体管 M1 和 M2 的被共同连接的源极，再将源极连接在低电位侧电源端子 14；Pch 晶
30

5 体管 M16，该晶体管将漏极连接在 Pch 晶体管 M3 和 M4 的被共同连接的源极，再将源极连接在高电位侧电源端子 13；构成输出级电路的 Pch 晶体管 M11 和 Nch 晶体管 M12，其源极被分别连接在高电位侧电源端子 13 与低电位侧电源端子 14，再将漏极共同连接到输出端子 50，将栅极分别连接在 Pch 晶体管 M16 的栅极与 Nch 晶体管 M15 的栅极；以及驱动级电路 D1，该电路将负载电路 L1、L2 的输出并联的信号 15 进行电平移动，然后再分别连接到输出级的 Pch 晶体管 M11 与 Nch 晶体管 M12 的栅极。

10 图 3 所示的运算放大器，如图 1 所示，被连接成电压跟随器，因此使输出端子 50 与一侧的输入端子 12 相连接。

以下，对图 3 所示的运算放大器的动作进行说明。

15 图 3 所示的运算放大器对于与图 11 所示的现有例的运算放大器具有相同功能的部分标以相同标号，且这些动作与图 11 所示的运算放大器相同。

20 此外，根据与数字图像数据信号线 100 的数字数据对应的模拟信号高于或低于中间电压，控制 Nch 晶体管 M13 和 Pch 晶体管 M14 的导通和截止，通常通过控制仅使 Nch 侧输入级的恒流源 I1 与 Pch 侧输入级的恒流源 I2 的某一侧进行动作，抑制全范围内的电流量的变化，而能够抑制漂移电压值，与图 2 所示的运算放大器相同。

25 进而，在图 3 所示的运算放大器中，在外加于输入端子 11 的电压相对输入端子 12 上升时，构成差动晶体管对的 Nch 晶体管 M2 的漏极的输出电压下降，由此，输出级的 Pch 晶体管 M11 和输入级的 Pch 晶体管 M16 的栅极电压通过驱动级电路 D1 下降，因此 Pch 晶体管 M16 的电流增加，所以流过输入级的电流只在输出端子 50 的电压上升期间变大。

30

此外，当外加于输入端子 11 的电压相对输入端子 12 下降时，构成差动晶体管对的 Nch 晶体管 M2 的漏极的输出电压上升，由此，输出级的 Nch 晶体管 M12 和输入级的 Nch 晶体管 M15 的栅极电压通过驱动级电路 D1 上升，因此 Nch 晶体管 M15 的电流增加，所以流过输入级的电流只在输出端子 50 的电压下降期间变大。

因此，在图 3 所示的运算放大器中，通过配备 Nch 晶体管 M15 和 Pch 晶体管 M16，在信号输入发生变化时，供给到输入级的差动晶体管对的偏置电流增加，而促进输出端子 50 的电压变化，因此瞬时能得到很大的转换速度，从而能够提高运算放大器的动作的速度。而且，对于运算放大器的这种功能，例如在专利文献 3 中有详细记载。

于是在图 3 所示的运算放大器中将由导电类型相反的差动对晶体管构成的 Nch 输入级与 Pch 输入级进行搭配，因此能够互补地进行全范围输入，且输入级的 Pch 晶体管 M11 与 Nch 晶体管 M12 进行推挽动作，因此可得出宽输出范围的输出，同时通过 Nch 晶体管 M13 和 Pch 晶体管 M14，通常可控制成仅使恒流源 I1 或 I2 中的某一侧进行动作，所以通过抑制全范围内的电流量的变化，可抑制漂移电压值。

进而，在此例的运算放大器中，在输入信号发生变化时，供给到输入级的差动晶体管对的偏置电流增加，而促进输出端子 50 的电压变化，因此瞬时能得到很大的转换速度，从而能够提高运算放大器的动作的速度。

图 4 中只表示此例的显示控制电路的运算放大器的第 2 构成例的输入级。

此例的运算放大器由下列部分构成。即：构成差动对的 Nch 晶体管 M1、M2，其源极被共同连接，而栅极分别连接在输入端子 11、12；

构成差动对的 Pch 晶体管 M3、M4，其源极共同连接，而栅极分别连接在输入端子 12、11；Nch 晶体管 M13，该晶体管将漏极连接在 Nch 晶体管 M1 和 M2 的被共同连接的源极，再将栅极连接在控制信号输入端子 17；第 1 恒流源 I1，该恒流源连接在 Nch 晶体管 M13 的源极与低电位侧电源端子 14 之间；Pch 晶体管 M14，该晶体管将漏极连接在 Pch 晶体管 M3 和 M4 的被共同连接的源极，再将栅极连接在控制信号输入端子 18；第 2 恒流源 I2，该恒流源连接在 Pch 晶体管 M14 的源极与高电位侧电源端子 13 之间；由 Pch 晶体管 M5 与 Pch 晶体管 M6 构成的第 1 电流镜电路，其中，M5 将栅极与漏极连接在 Nch 晶体管 M1 的漏极，再将源极连接在高电位侧电源端子 13，而 M6 将栅极连接在 Pch 晶体管 M5 的栅极，将漏极连接在 Pch 晶体管 M3 的漏极，且源极连接在高电位侧端子 13；以及由 Pch 晶体管 M7 与 Pch 晶体管 M8 构成的第 2 电流镜电路，其中，M7 将栅极与漏极连接在 Nch 晶体管 M2 的漏极，再将源极连接在高电位侧电源端子 13，而 M8 将栅极连接在 Pch 晶体管 M7 的栅极，将漏极连接在 Pch 晶体管 M4 的漏极，且源极连接在高电位侧端子 13。

以下，对图 4 所示的运算放大器的动作进行说明。

图 4 所示的运算放大器对于与图 12 所示的现有例的运算放大器具有相同功能的部分标以相同标号，且这些动作与图 12 所示的运算放大器相同。

此外，根据与数字图像数据信号线 100 的数字数据对应的模拟信号高于或低于中间电压，控制 Nch 晶体管 M13 和 Pch 晶体管 M14 的导通和截止状态，通常通过控制，仅使 Nch 侧输入级的恒流源 I1 与 Pch 侧输入级的恒流源 I2 的某一侧进行动作，抑制全范围内的电流量的变化，而能够抑制漂移电压值与图 2 所示的运算放大器的情况相同。

于是，在图 4 所示的运算放大器中，将由导电类型相反的差动对

晶体管构成的 Nch 输入级与 Pch 输入级进行搭配，因此能够互补地进行全范围输入，且通过 Nch 晶体管 M13 和 Pch 晶体管 M14，通常控制成，仅使恒流源 I1 或 I2 中的某一侧进行动作，所以通过抑制全范围内的电流量的变化，可抑制漂移电压值。

5

进而，构成差动对的 Nch 晶体管 M1 的漏极与构成差动对的 Pch 晶体管 M3 的漏极通过由 Pch 晶体管 M5 和 M6 构成的电流镜电路而作电流镜连接，且构成差动对的 Nch 晶体管 M2 的漏极与构成差动对的 Pch 晶体管 M4 的漏极通过由 Pch 晶体管 M7 和 M8 构成的电流镜电路而作电流镜连接，因此只在需要转换速度时，通过瞬时增加输入级的偏置电流，不增加稳定的电流，可以提高充电或放电的速度。

10

此外，在专利文献 2 和专利文献 3 中记载的运算放大器中，不具有相当于此例情况的 Nch 晶体管 M13 和 Pch 晶体管 M14 的功能，而构成为在输入级时常流过一定的电流，因此在 Nch 输入级与 Pch 输入级共同成为导通状态的中间输入范围内，由于输入级的直流增益增加，因而为了稳定而需要使大电流流过驱动级，但在此例的运算放大器中，时常有一侧的输入级置为截止状态，因此输入级的直流增益不会增加，所以可减少流过输入级的电流。因此，在此例的运算放大器中，例如与专利文献 3 中记载的运算放大器相比，可使损耗电流减少 25%左右。

15

20

此例的显示控制电路中的第 4 构成例的运算放大器，如图 5 所示，由下列部分构成。即：构成差动对的 Nch 晶体管 M1、M2，其源极共同连接，而栅极分别连接在输入端子 11、12；构成差动对的 Pch 晶体管 M3、M4，其源极共同连接，而栅极分别连接在输入端子 12、11；Nch 晶体管 M13，其漏极被连接在 Nch 晶体管 M1 和 M2 的被共同连接的源极，其栅极被连接在控制信号输入端子 17；第 1 恒流源 I1，该恒流源连接在 Nch 晶体管 M13 的源极与低电位侧电源端子 14 之间；Pch 晶体管 M14，其漏极被连接在 Pch 晶体管 M3 和 M4 的被共同连

25

30

接的源极，其栅极被连接在控制信号输入端子 18；第 2 恒流源 I2，该恒流源连接在 Pch 晶体管 M14 的源极与高电位侧电源端子 13 之间；由 Pch 晶体管 M5 与 Pch 晶体管 M6 构成的第 1 电流镜电路，其中，M5 将栅极与漏极连接在 Nch 晶体管 M1 的漏极，再将源极连接在高电位侧电源端子 13，而 M6 将栅极连接在 Pch 晶体管 M5 的栅极，将漏极连接在 Pch 晶体管 M3 的漏极，且源极被连接在高电位侧端子 13；由 Pch 晶体管 M7 与 Pch 晶体管 M8 构成的第 2 电流镜电路，其中，M7 将栅极与漏极连接在 Nch 晶体管 M2 的漏极，再将源极连接在高电位侧电源端子 13，而 M8 将栅极连接在 Pch 晶体管 M7 的栅极，将漏极连接在 Pch 晶体管 M4 的漏极，且源极被连接在高电位侧端子 13；由 Nch 晶体管 M9 和 M10 构成的负载电路，被连接在 Pch 晶体管 M3，M4 的漏极与低电位侧电源端子 14 之间；构成输出级电路的 Pch 晶体管 M11 和 Nch 晶体管 M12，其源极分别连接在高电位侧电源端子 13 与低电位侧电源端子 14，其漏极共同连接到输出端子 50；以及驱动级电路 D1，该电路对来自负载电路中 Nch 晶体管 M10 的漏极的信号 16 进行电平移动，然后再分别连接到输出级的 Pch 晶体管 M11 与 Nch 晶体管 M12 的栅极。

图 5 所示的运算放大器如图 1 所示被连接成电压跟随器，因此与将输出端子 50 与一个输入端子 12 相连接。

以下，对图 5 所示的运算放大器的动作进行说明。

在图 5 所示的运算放大器中，对于与图 4 所示的运算放大器具有相同功能的部分标以相同标号，且这些动作与图 4 所示的运算放大器相同。

进而，在图 5 所示的运算放大器中，在构成差动对的 Nch 晶体管 M1 和 M2 的被共同连接的源极与低电位侧电源端子 14 之间具有将栅极连接在输出级的 Nch 晶体管 M12 的栅极上的 Nch 晶体管 M15，且

在构成差动对的 Pch 晶体管 M3 和 M4 的被共同连接的源极与高电位侧电源端子 13 之间具有将栅极连接在输出级的 Pch 晶体管 M11 的栅极上的 Pch 晶体管 M16, 从而根据输入端子 11 的外加电压相对输入端子 12 的上升或下降, 使 Pch 晶体管 M16 或 Nch 晶体管 M15 的电流增加, 因此流过输入级的电流只在输出端子 50 的电压上升或下降期间变大, 所以在信号输入发生变化时, 供给到输入级的差动晶体管对的偏置电流增加, 而促进输出端子 50 的电压变化, 因此能够瞬时得到很大的转换速度, 而能够提高运算放大器动作的速度, 则与图 3 所示的运算放大器的情况相同。

5

于是, 在图 5 所示的运算放大器中, 将由导电类型相反的差动对晶体管构成的 Nch 输入级与 Pch 输入级进行搭配, 因此能够互补地进行全范围输入, 且输出级的 Pch 晶体管 M11 和 Nch 晶体管 M12 进行推挽动作, 因此可获得宽范围的输出, 同时通过 Nch 晶体管 M13 与 Pch 晶体管 M14, 通常控制成, 仅使恒流源 I1 或 I2 中的某一侧进行动作, 所以通过抑制全范围内的电流量的变化, 可抑制漂移电压值。

10

此外, 在此例的运算放大器中, 通过配备 Nch 晶体管 M15 和 Pch 晶体管 M16, 在信号输入发生变化时, 供给到输入级的差动晶体管对的偏置电流增加, 而促进输出端子 50 的电压变化, 因此瞬时能得到很大的转换速度, 从而能够提高运算放大器的动作的速度。

15

进而, 构成差动对的 Nch 晶体管 M1 的漏极与构成差动对的 Pch 晶体管 M3 的漏极通过由 Pch 晶体管 M5 和 M6 构成的电流镜电路而作电流镜连接, 且构成差动对的 Nch 晶体管 M2 的漏极与构成差动对的 Pch 晶体管 M4 的漏极通过由 Pch 晶体管 M7 和 M8 构成的电流镜电路而作电流镜连接, 因此只在需要转换速度时, 通过瞬时增加输入级的偏置电流, 不增加稳定的电流, 可以提高充电或放电的速度。

20

再者, 此时通常一侧的输入级置为截止状态, 因此不会增加输入

25

级的直流增益，所以能够减小流过输入级的电流，因此与例如专利文献 3 中记载的运算放大器相比，可使损耗电流减小 25%左右的点也与图 4 所示的运算放大器相同。

5 (第 2 实施例)

图 6 为表示作为本发明的第 2 实施例的显示控制电路的构成的框图、图 7 为表示本实施例的显示控制电路中的运算放大器的第 1 构成例的电路图、图 8 为用于说明根据切换信号来更换 Nch 输入级与 Pch 输入级的效果的图、图 9 为表示本实施例的显示控制电路中的运算放大器
10 第 2 构成例的电路图。

此例的显示控制电路，如图 6 所示，大致由选择器电路 1、运算放大器控制电路 3 和运算放大器 5 构成。

15 其中，选择器电路 1 和运算放大器控制电路 3 与图 1 所示的第 1 实施例的情况相同。

运算放大器 5 除了具有与图 1 所示的第 1 实施例的运算放大器 4 大致相同的构成和功能以外，其不同点在于，在其信号输入侧与信号
20 输出侧之间具有通过切换信号 19 而控制导通·截止状态的开关 (21, 22) 和 (23, 24)。

其中，切换信号 19 从外部的未图示的控制电路输入，且向如液晶或有机 EL 等的面板模块写入图像时，可在像面的每 1 帧或每 1 行
25 上切换为“H”和“L”。

此例的显示控制电路中的第 1 构成例的运算放大器，如图 7 所示，除了具有与图 4 所示的运算放大器相同的构成以外，其不同点在于，在构成差动对的 Pch 晶体管 M3 和 M4 的两个漏极之间，具有通过切
30 换信号 19 而被切换的开关 (31, 32) 和 (33, 34)。

在图 7 所示的运算放大器中，例如切换信号 19 为“H”时，运算放大器外部的开关 21，23 被置成截止，且开关 22，24 导通，而运算放大器内部的开关 31，33 被置成导通，且开关 32，34 截止，但在此情况下的连接状态与图 4 所示的运算放大器相同，且其动作也没有不同之处。

另一方面，切换信号 19 为“L”时，运算放大器外部的开关 21，23 被置成导通，且开关 22，24 截止，而运算放大器内部的开关 31，33 被置成截止，且开关 32，34 导通，但在此情况下的连接状态变成相对图 4 所示的运算放大器中的输入端子 11 和 12，替换成由 Nch 晶体管构成的差动对和由 Pch 晶体管构成的差动对而进行连接的状态。

于是，通过根据切换信号 19 更换 Nch 输入级与 Pch 输入级而连接到信号输入端子，具有表观上减小 Nch 输入级与 Pch 输入级的输出特性相对输入电平的变化误差（线性误差）的效果。

图 8 为以图表说明根据切换信号更换 Nch 输入级与 Pch 输入级的效果。

图 8 中 (a) 表示切换信号 19 为“H”时的图像数据与输出电压间的关系，并表示以输入电平为中间电压时为转换点，输出电压特性发生变化的状况。

此外，图 8 中 (b) 表示切换信号 19 为“L”时的图像数据与输出电压间的关系，并表示以输入电平为中间电压时为转换点，输出电压特性发生与 (a) 时相反倾向变化的状况。

这种线性误差是由于在运算放大器的制造工序中基于各晶体管的尺寸精度的误差等而产生的性能上的误差（不均衡）而导致的，这种

误差的大部分由于输入差动对的制造参数离散而产生。

5 因此，通过相对输入端子 11 和 12 以适当的时间间隔更换输入差动对，可平均这种误差，从而可在表观上减少 Nch 输入级与 Pch 输入级的输出特性相对输入电平的变化误差。

10 图 8 中 (c) 例示了进行这种输入差动对的更换时的图像数据与输出电压的特性，并表示由于输入差动对的性能误差导致的输出电压特性的变化被平均而提高了表观上的线性。

于是，根据此例的运算放大器，可得到与图 4 所示的运算放大器相同的效果，同时改善由于输入差动对的制造参数离散等导致的线性的劣化，可提高图像质量。

15 此例的显示控制电路中的第 2 构成例的运算放大器如图 9 所示，除了具有与图 5 所示的运算放大器相同的构成以外，其不同点在于，在构成差动对的 Pch 晶体管 M3 和 M4 的两个漏极之间具有通过切换信号 19 而被切换的开关 (31, 32) 和 (33, 34)。

20 在图 9 所示的运算放大器中，通过切换信号 19 而被切换的开关 (31, 32) 和 (33, 34) 的动作及其效果与图 7 所示的运算放大器相同。

25 即，通过根据切换信号 19 更换 Nch 输入级与 Pch 输入级，而连接到信号输入端子 11 和 12 上，具有可在表观上减小 Nch 输入级与 Pch 输入级的输出特性相对输入电平的变化误差（线性误差）的效果。

30 于是，根据此例的运算放大器，可得到与图 5 所示的运算放大器相同的效果，同时改善了由于输入差动对的制造参数离散等导致的线性的劣化，可提高图像质量。

以上，利用附图对此发明的实施例进行了详细说明，但具体构成不限于此实施例，在不脱离此发明的中心思想的范围的设计变更等也包含于此发明。例如，可知上述各构成例的运算放大器中，通过将各晶体管的导电类型与各恒流源的极性等进行互换颠例，而互补构成的电路，当然能够实现可得到相同效果的运算放大器与利用该放大器的显示控制电路。且，在上述的各构成例的运算放大器中，取代由场效应晶体管构成差动对，而由双极性晶体管构成差动对，当然也能得到相同效果。且在各实施例的运算放大器控制电路中，也可以取代由极性数据决定控制信号的输出极性，而根据判断出灰度等级数据大于或小于规定的中间值而决定控制信号的极性。

如上所述，根据本发明的第 1 实施例的显示控制电路，在运算放大器中，将导电类型相反的两个输入级进行搭配，因此可以互补地进行全范围输入，且输入级进行推挽动作，因此可得出宽范围的输出。

此外，时常控制成仅使两个输入级的恒流源中的某一侧进行动作，因此通过抑制全范围内的电流量的变化，可抑制漂移电压值，同时不会增加输入级的直流增益，而减小流过输入级的电流，因此可实现低损耗电流化。

进而，在输入信号发生变化时，供给到输入级的差动对的偏置电流增加，而促进输出级的电压变化，因此可瞬时得到很大的转换速度，因此能够提高动作的速度，且仅在需要转换速度时，通过瞬时地增加输入级的偏置电流，在不增加正常电流的基础上，可以提高充电或放电的速度。

此外，根据本发明的第 2 实施例的显示控制电路，可得到与第 1 实施例相同的效果，同时在运算放大器中对由于制造参数离散导致的输入差动对的性能上的不平衡进行平均化，从而在表观上改善输出特

性的线性相对输入电平的变化劣化，因此可提高图像质量。

图1

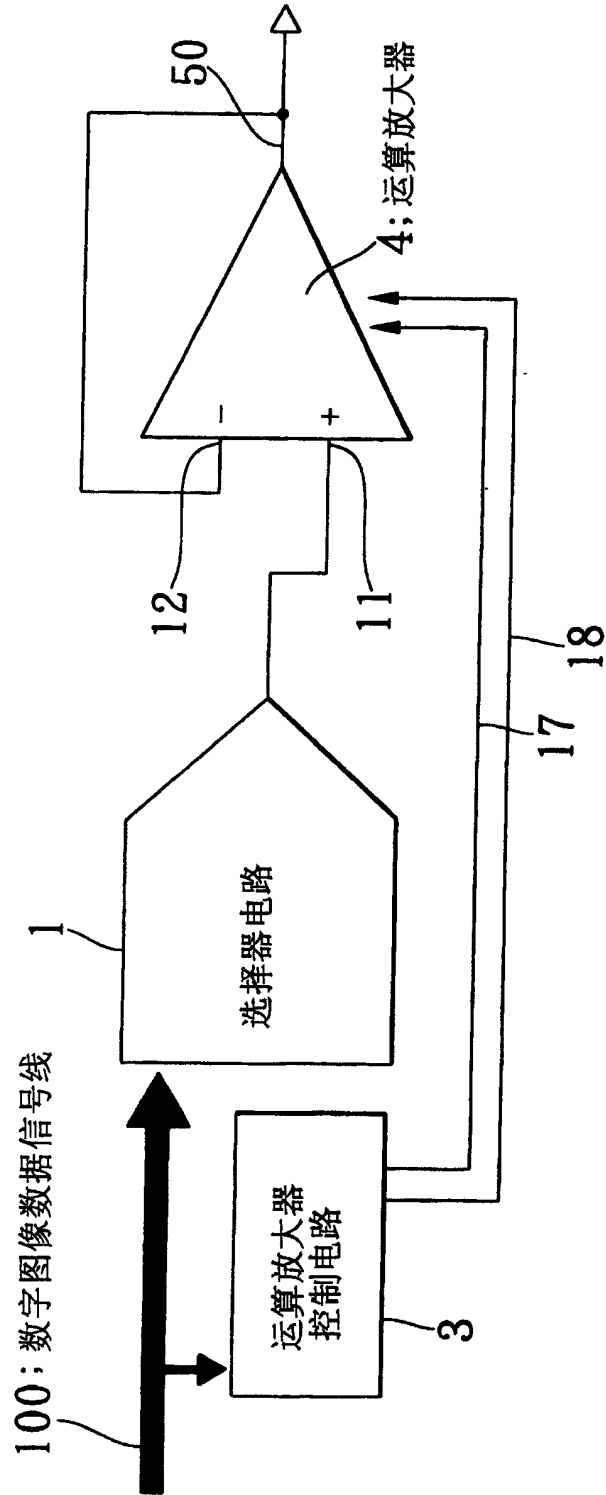
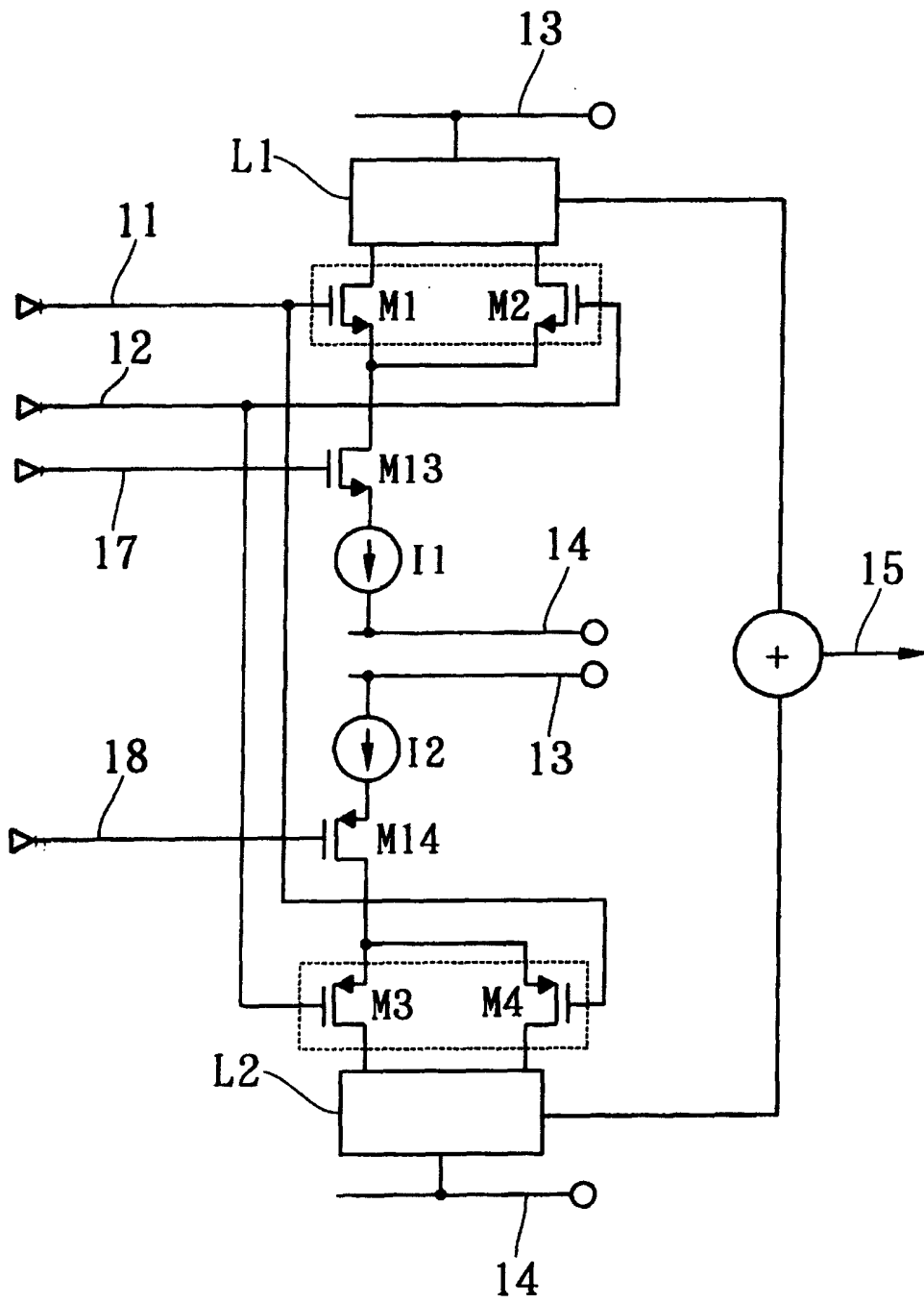
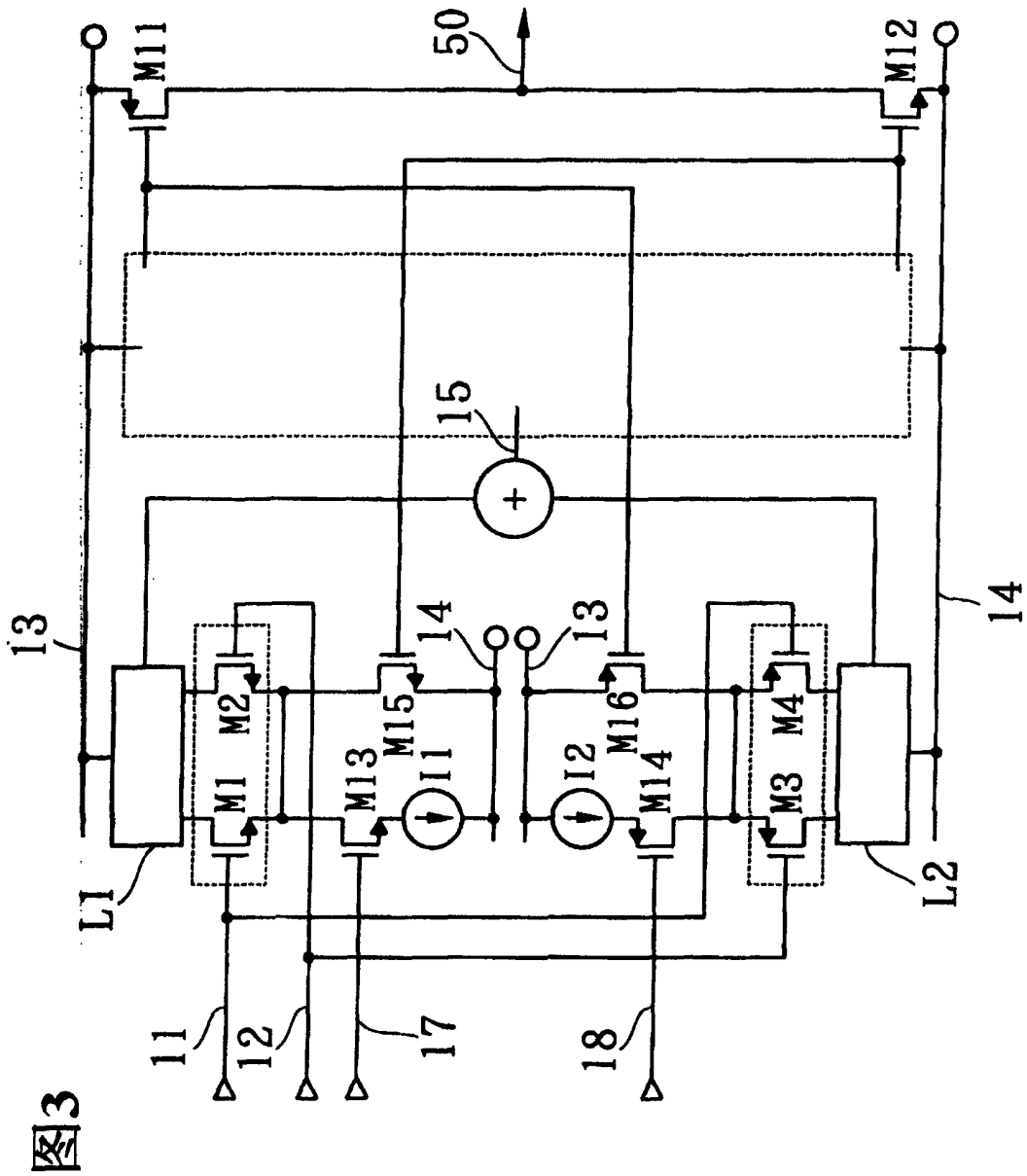
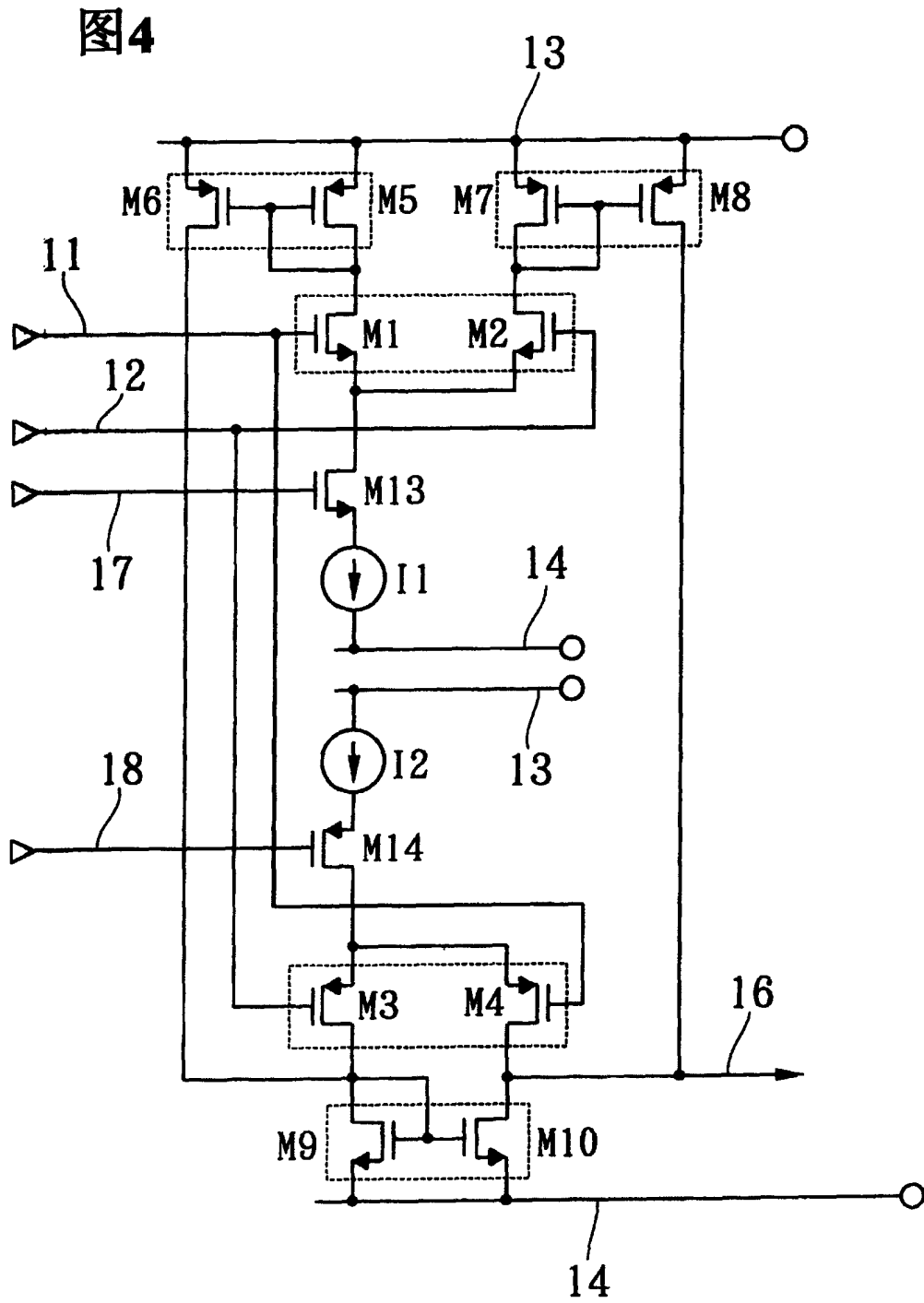


图2







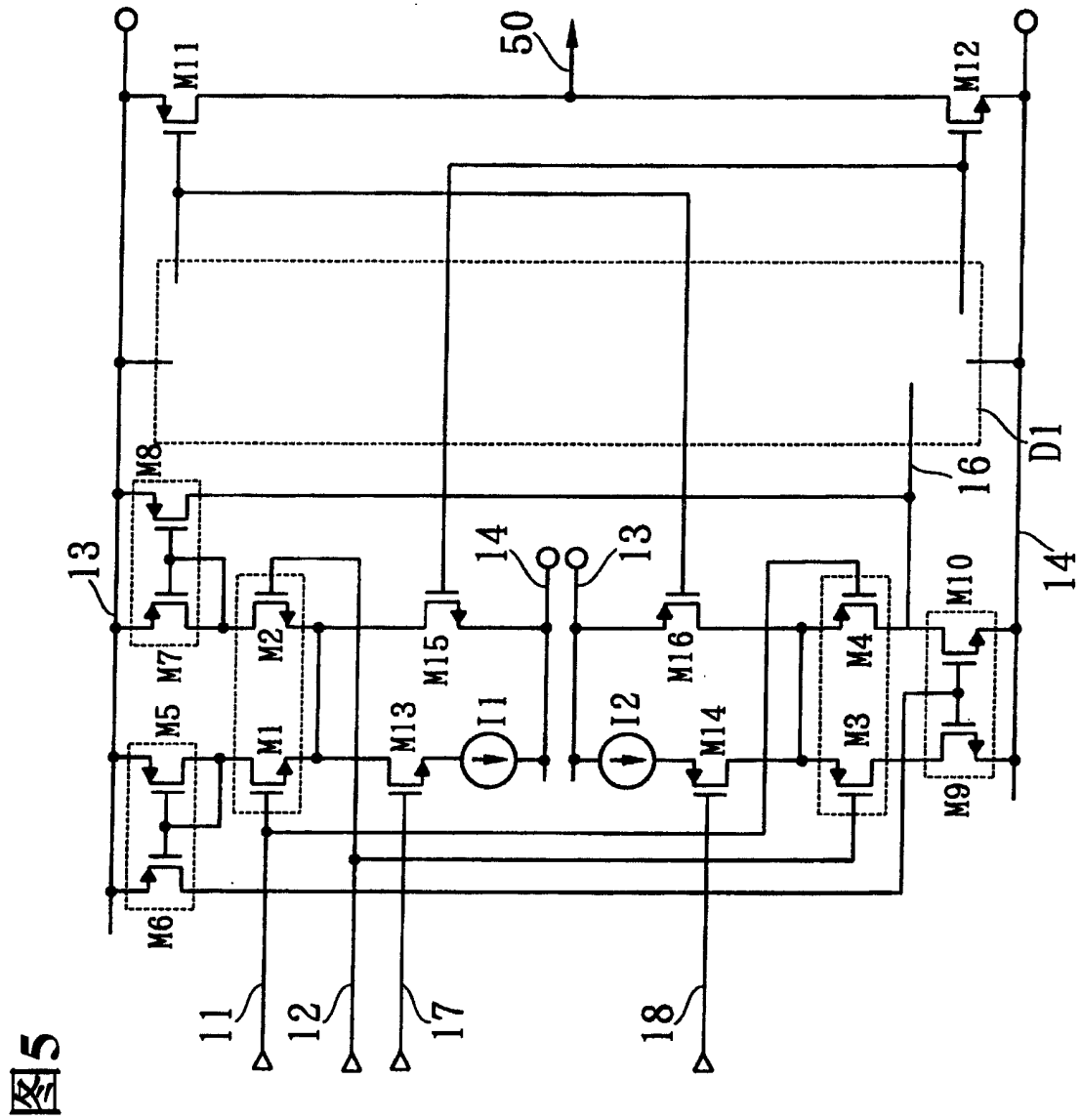


图5

图6

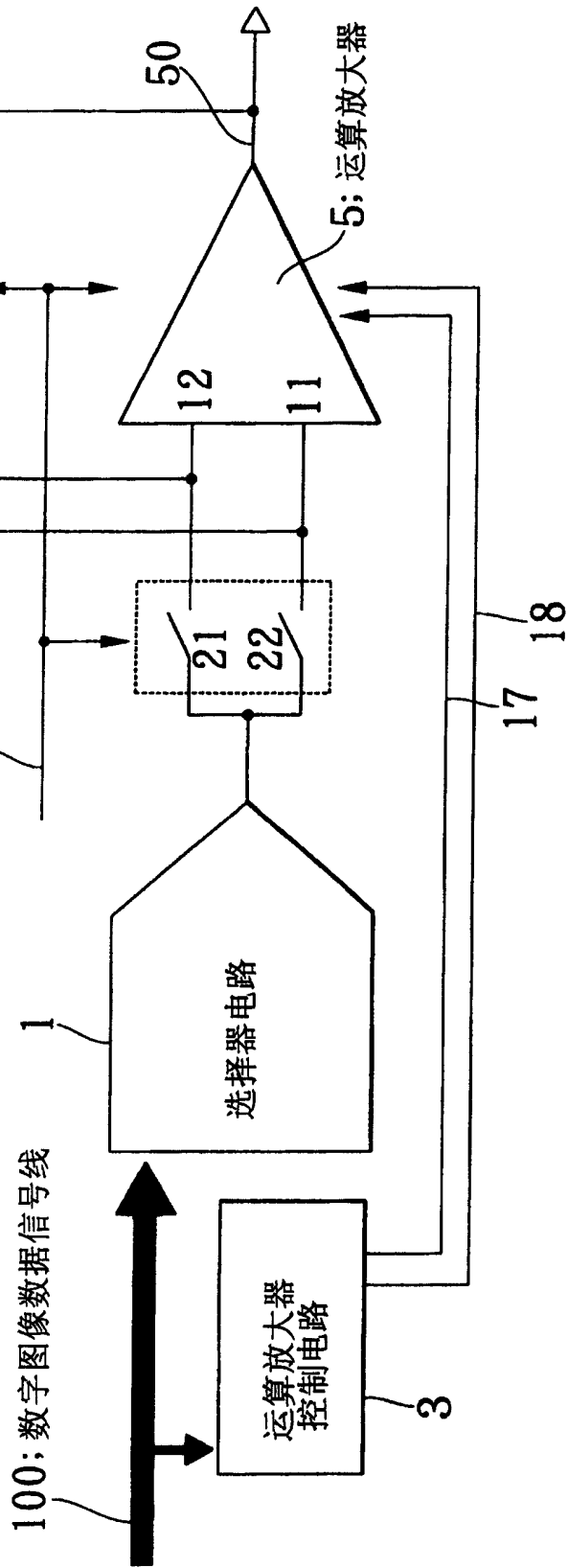
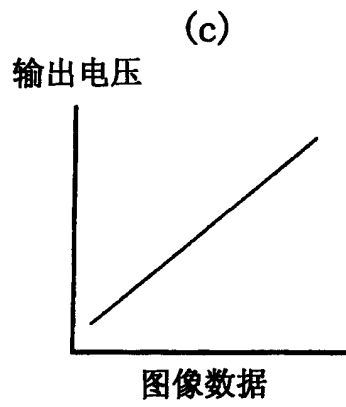
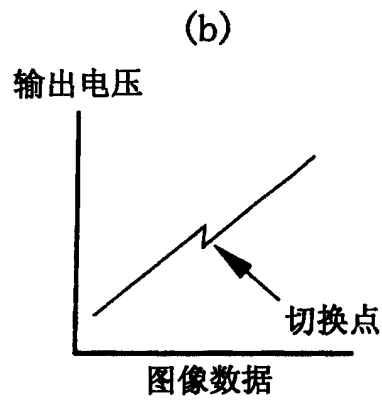
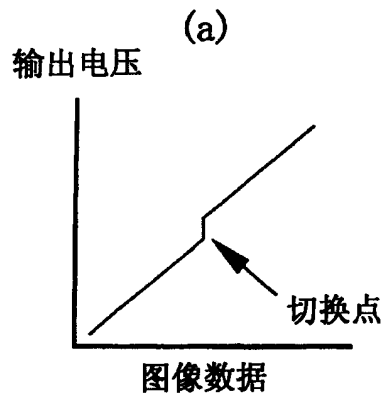


图8



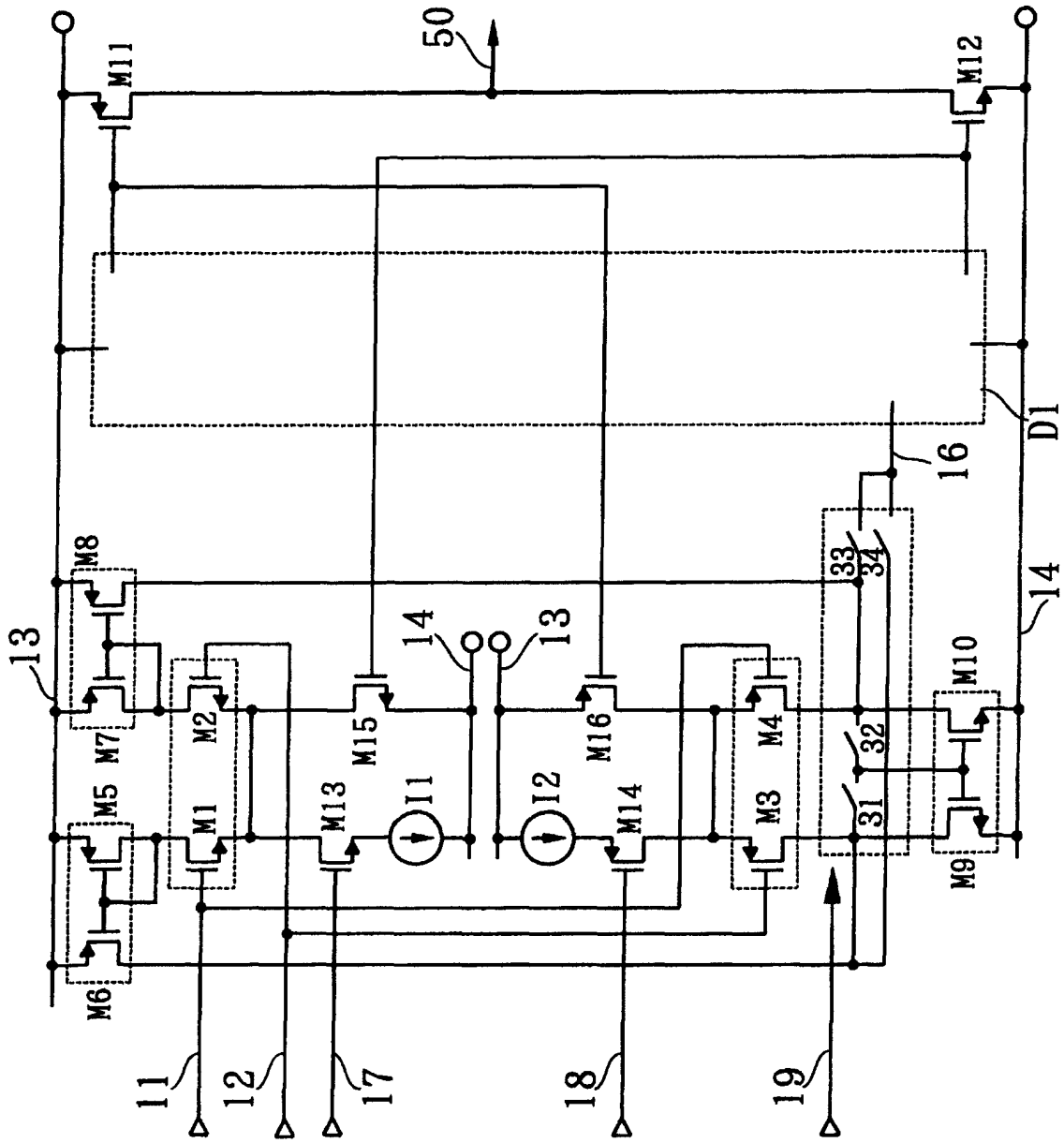
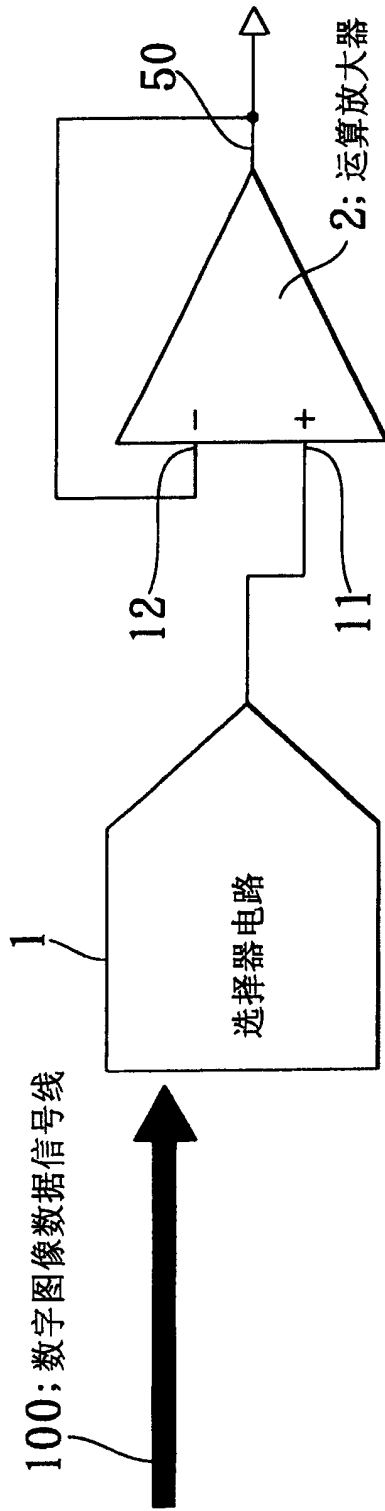
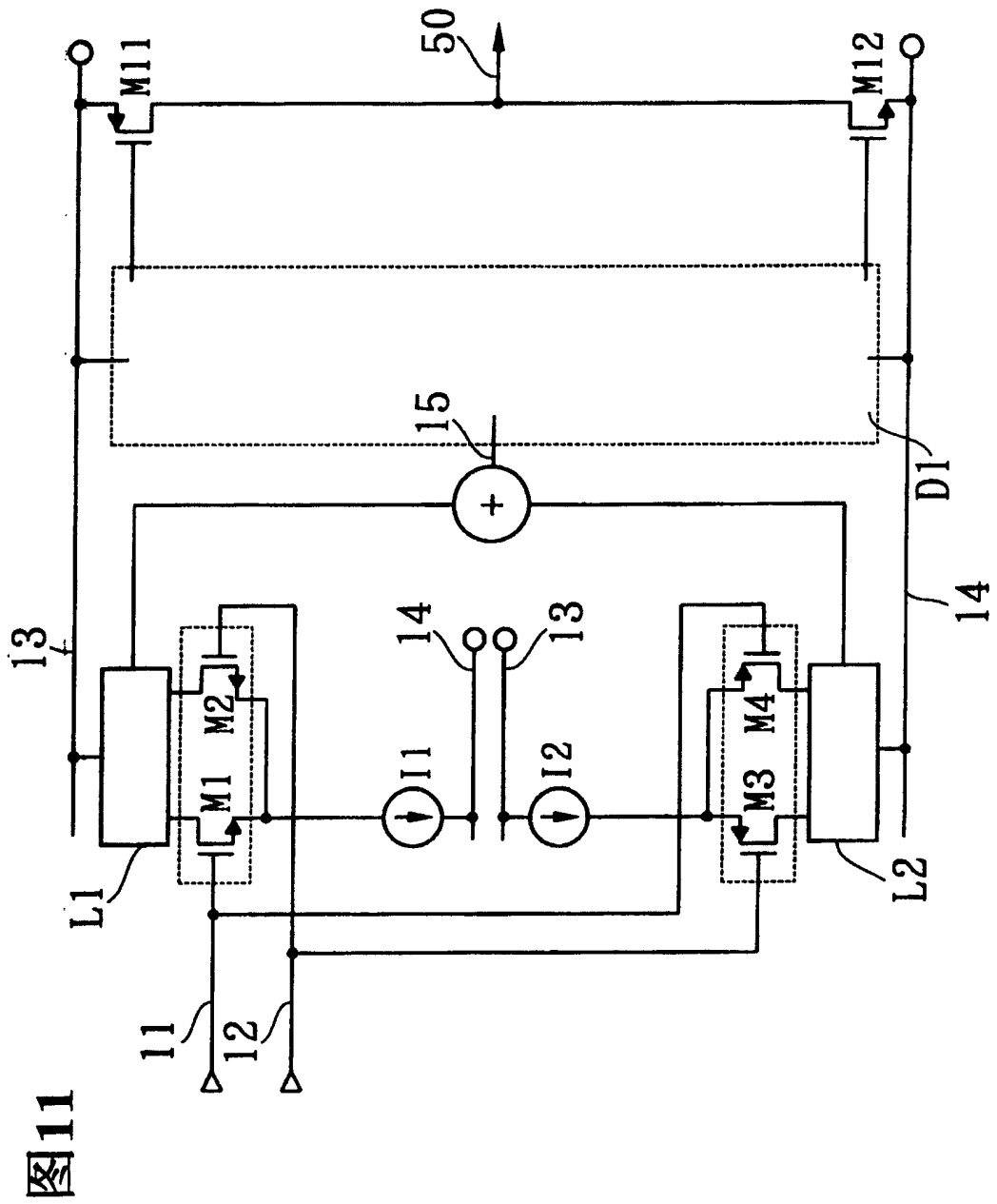


图9

图10





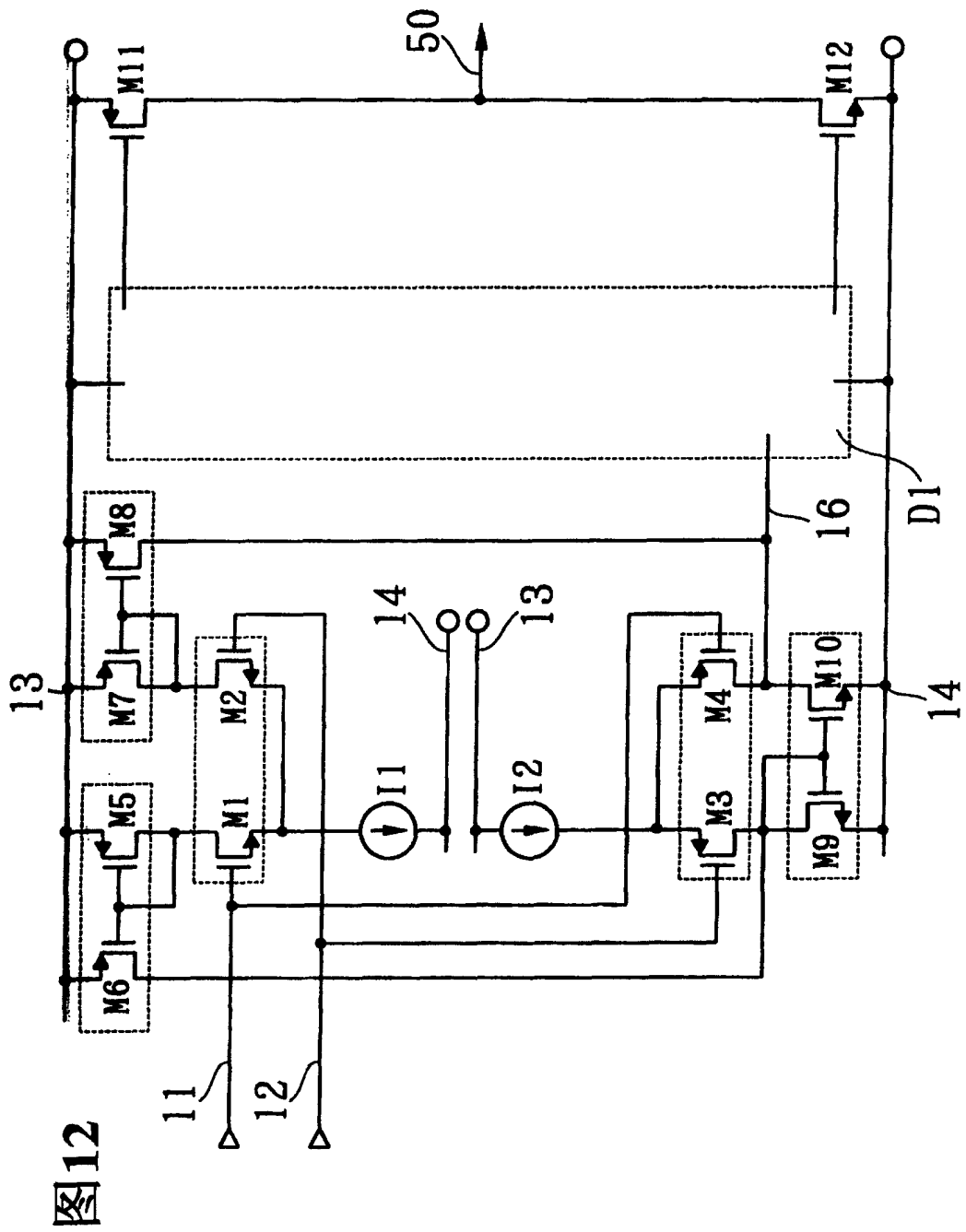


图12