(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) EP 0 459 313 B1

(12) # EUROPÄISCHE PATENTSCHRIFT

(45) Veröffentlichungstag und Bekanntmachung des Hinweises auf die Patenterteilung:
18.09.1996 Patentblatt 1996/38

(51) Int Cl.[6]: **H03K 5/24**

(21) Anmeldenummer: **91108419.2**

(22) Anmeldetag: **24.05.1991**

(54) **Komparatorschaltung für einen Integrator**

Comparator circuit for an integrator

Circuit comparateur pour intégrateur

(84) Benannte Vertragsstaaten:
AT BE CH DE DK ES FR GB GR IT LI LU NL SE

(30) Priorität: **01.06.1990 DE 4017738**

(43) Veröffentlichungstag der Anmeldung:
04.12.1991 Patentblatt 1991/49

(73) Patentinhaber: **DEUTSCHE THOMSON-BRANDT GMBH**
78048 Villingen-Schwenningen (DE)

(72) Erfinder:
- **Koblitz, Rudolf, Dr.-Ing.**
  W-7730 Villingen (DE)
- **Lenz, Kuno, Dipl.-Ing.**
  W-7730 Villingen (DE)

(74) Vertreter: **Hartnack, Wolfgang, Dipl.-Ing.**
Deutsche Thomson-Brandt GmbH
Patentabteilung
Göttinger Chaussee 76
30453 Hannover (DE)

(56) Entgegenhaltungen:
DE-A- 1 921 213
GB-A- 1 152 488
US-A- 3 098 939

- **FUNKSCHAU, Heft 8, 1972, Seiten 764-766, L. WALZ: "Geregelte Impulsgeneratoren für Halbleiter-Zellen-Endstufen"**
- **VALVO Schaltungssammlung 16.Feb.1970, Nr. 23**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist. (Art. 99(1) Europäisches Patentübereinkommen).

Printed by Jouve, 75001 PARIS (FR)

EP 0 459 313 B1

Beschreibung

Die Erfindung betrifft eine Komparatorschaltung für einen Integrator.

Stand der Technik

In vielen elektrischen Schaltungen ist es erforderlich, den Pegel von Signalen zu detektieren und in Abhängigkeit von der momentanen Höhe dieses Pegels Ausgangssignale in ihrem Logik-Pegel zu verändern, z. B. für Rampenfunktions-Generatoren unter Verwendung eines Integrators.
Die Komparator-Funktion kann mit integrierten Komparatoren gebildet werden, z.B. mit dem Typ LM 111 des Herstellers National Semiconductor und die Integratorfunktion z.B. mit einem Operationsverstärker vom Typ 741 oder mit einem rückgekoppelten Transistor. Eine Kombination aus beiden kann auf einem Chip integriert sein.
Normalerweise muß aber für eine definierte Betriebsweise des Komparators dessen Eingangsspannung in einem Bereich von ca. 1-2 V über dem Massepotential und ca. 1-2 V unter der Betriebsspannung liegen. Der ausnutzbare Eingangsspannungsbereich ist also bezogen auf die Betriebsspannung deutlich begrenzt.

Es gibt zwar Komparatoren, z.B. Typ LM 193 des Herstellers National Semiconductor, bei denen die Eingangsspannung bis zum Massepotential nutzbar ist. Doch die obere Grenze des Eingangsspannungsbereiches liegt auch bei diesem Typ ca. 1-2 V unter der Betriebsspannung.
Außerdem sind die Schaltungen für solche bekannten Komparatoren relativ aufwendig und es würde für eine integrierte Komparatorschaltung für einen Integrator eine relativ große Chipfläche benötigt.

Erfindung

Der Erfindung liegt die Aufgabe zugrunde, für einen Integrator eine Komparatorschaltung mit erweitertem Eingangsspannungsbereich und reduziertem Schaltungsaufwand anzugeben.

Diese Aufgabe wird durch die im Patentanspruch 1 angegebenen Merkmale gelöst. Vorteilhafte Weiterbildungen der Erfindung sind in den abhängigen Ansprüchen beschrieben.

In der erfindungsgemäßen Komparatorschaltung wird die Sättigung von durch den Integrator angesteuerten komplementären Transistoren so ausgenutzt, daß die Komparatorausgänge erst bei Erreichen der Sättigungsspannungen schalten. Die entsprechende Sättigungsspannung VCEsat der komplementären Transistoren beträgt jeweils ca. 50 mV. Es können z.B. zwei Komparatorausgänge vorgesehen sein. Der eine Ausgang ändert seinen Logikpegel, wenn die Eingangsspannung der Komparatorschaltung einen ersten Schwellwert (Massepotential + VCEsat) erreicht und der andere Ausgang, wenn die Eingangsspannung der Komparatorschaltung einen zweiten Schwellwert (Betriebsspannung - VCEsat) erreicht.
Der Ausgangstransistor für den ersten Schwellwert wird z.B. durch einen NPN-Transistor angesteuert und der Ausgangstransistor für den zweiten Schwellwert durch einen PNP-Transistor.

Zeichnungen

Nachstehend wird ein Ausführungsbeispiel der Erfindung anhand von Zeichnungen erläutert. Diese zeigen in

- Fig. 1 eine bekannte Komparatorschaltung für einen Integrator,
- Fig. 2 eine erfindungsgemäße Komparatorschaltung für einen Integrator.
- Fig. 3 Strom- und Spannungsdiagramm der Komparatorschaltung, wenn Strom in den Eingang 24 fließt
- Fig. 4 Strom- und Spannungsdiagramm der Komparatorschaltung, wenn Strom aus dem Eingang 24 fließt

In Fig. 1 ist ein Integrator, bestehend aus einem Verstärker 10 und einem Integrations-Kondensator 11, dargestellt. An den Ausgang dieses Integrators sind zwei Differenzverstärker 12 und 13 angeschlossen. Diese sind an eine Betriebsspannung 26 (Vcc) und an Massepotential 27 angeschlossen. An einem Eingang 131 des ersten Differenzverstärkers 13 liegt die Referenzspannung Vlow an und an einem Eingang 121 des zweiten Differenzverstärkers 12 die Referenzspannung Vhigh. Vhigh am Eingang 121 des zweiten Differenzverstärkers 12 kann dann z.B. einen maximalen Wert (Vcc-2V) annehmen und Vlow am Eingang 131 des ersten Differenzverstärkers 13 kann z.B. einen minimalen Wert (Massepotential+1V) annehmen.
Der maximale Komparator-Eingangsspannungshub ist also 2 bis 3V niedriger als die Betriebsspannung 26 und eine entsprechende integrierte Kombination von Integrator und Komparatoren benötigt eine relativ große Chipfläche.

Ausführungsbeispiele

Fig. 2 zeigt einen Integrator, der aus den Transistoren 241 und 242 und aus dem Integrations-Kondensator 21 besteht. Der Integrator wird mit einem Strom am Eingang 24 angesteuert und erhält seinen Versorgungsstrom aus einem als Stromspiegel geschalteten Transistor 251. Dieser liefert ein Abbild des Stromes der Stromquelle mit Transistor 252.
Der Integrations-Kondensator 21 ist ebenfalls an die ge-

spiegelte Stromquelle mit Transistor 251 angeschlossen.
Wenn ein Strom in den Eingang 24 fließt, dann sinkt die Spannung am Knoten mit den Transistoren 251 und 242 und Integrations-Kondensator 21, weil dieser Kondensator entladen wird. Die Spannung an diesem Knoten nähert sich zunehmend dem Wert null. Dieser Vorgang ist beendet, wenn Transistor T 242 gesättigt ist und eine Sättigungsspannung zwischen Kollektor und Emitter von ca. 50 mV hat. Es fließt dadurch ein Basisstrom in Transistor 242. Dieser Basisstrom fließt auch durch den Kollektor von Transistor 241 und wird aus Widerstand 255 entnommen und fließt daher nicht in Transistor 256. Dadurch fällt die Spannung an Widerstand 257 und Transistor 23 sperrt. Wenn weiter Strom in den Eingang 24 fließt, sättigt auch Transistor 241, sodaß dieser Strom vorteilhaft nicht in den Integrations-Kondensator 21 fließt, sondern in die Basis von Transistor 241. Der untere Pegel der Spannung am obengenannten Knoten 251, 242 und 21 wird somit durch den sperrenden Transistor 23 detektiert. Der Strom durch Transistor 252 wird vorteilhaft nur geringfügig durch die Spannungsschwankung am Kollektor von Transistor 241 beeinflußt, wenn Transistor 241 sättigt.
Fließt ein Strom aus dem Eingang 24 heraus, dann steigt die Spannung am Knoten mit den Transistoren 251 und 242 und Integrations-Kondensator 21, weil dieser Kondensator geladen wird. Die Spannung an diesem Knoten nähert sich zunehmend der Betriebsspannung 26 (Vcc). Dieser Vorgang ist beendet, wenn Transistor T 251 gesättigt ist und eine Sättigungsspannung zwischen Kollektor und Emitter von ca. 50 mV hat. Es fließt dadurch ein Basisstrom in Transistor 251. Dieser Basisstrom wird durch den Kollektor von Transistor 253 und weiter durch den Widerstand 254 geliefert. Dadurch steigt die Spannung an Widerstand 254 und Transistor 22 wird leitend. Der obere Pegel der Spannung am obengenannten Knoten 251, 242 und 21 wird somit durch den leitenden Transistor 22 detektiert.
Auf diese Weise kann für den Komparator vorteilhaft ein Spannungsbereich von (Vcc-2*VCEsat) genutzt worden.

Durch den geringen Schaltungsaufwand des mit dem Integrator verknüpften Komparators ist die dafür benötigte Chipfläche beim Integrieren vorteilhaft klein und der Versorgungsstrom für diese Schaltung vorteilhaft niedrig.

Werden die Komparatorausgänge 222 und 232 z. B. benutzt, um jeweils eine Stromquelle umzupolen und wird diese Stromquelle nur dem Eingang 24 angeschlossen, entsteht ein Rampenfunktions-Generator. Dessen Ausgangsspannung ist am Verbindungspunkt von Integrations-Kondensator 21 und den Transistoren 242 und 251 abgreifbar.

In Fig. 3 sind einige zeitliche Strom- und Spannungsverläufe in der Komparatorschaltung nach Fig. 2 für den Fall eines in den Eingang 24 fließenden Stromes dargestellt. Dabei bedeuten:

- ib(q2) Basisstrom von Transistor 242
- ic(q1) Kollektorstrom von Transistor 241
- ie(q5) Emitterstrom von Transistor 256
- ib(q1) Basisstrom von Transistor 241
- v(k1) Spannung an Kollektor von Transistor 242
- v(k2) Spannung an Kollektor von Transistor 256
- v(k6) Spannung an Basis von Transistor 242
- v(k5) Spannung an Basis von Transistor 23
- v(k232) Spannung an Kollektor von Transistor 23, wenn dieser über einen Widerstand mit der Betriebsspannung 26 verbunden ist

In Fig. 4 sind einige zeitliche Strom- und Spannungsverläufe in der Komparatorschaltung nach Fig. 2 für den Fall eines aus dem Eingang 24 fließenden Stromes dargestellt. Dabei bedeuten:

- ic(q3) Kollektorstrom von Transistor 251
- ic(q4) Kollektorstrom von Transistor 253
- ib(q3) Basisstrom von Transistor 251
- v(k1) Spannung an Kollektor von Transistor 242
- v(k6) Spannung an Basis von Transistor 242
- v(k4) Spannung an Basis von Transistor 22
- v(k222) Spannung an Kollektor von Transistor 22, wenn dieser über einen Widerstand mit der Betriebsspannung 26 verbunden ist

Hat Vcc beispielsweise einen Wert von 5V, so ist der nutzbare Spannungshub (5V-2*0,05V) = 4,9V. Damit läßt sich bei entsprechender Größe des Integrations-Kondensators 21 eine Rampenfunktion mit einer Periodendauer von beispielsweise 10 µs realisieren.

In einer entsprechenden bekannten Schaltung kann z.B. nur ein Spannungshub von (Vcc-2,5V) = 2,5V ausgenutzt werden. Um eine Rampenfunktion mit gleicher Periodendauer zu realisieren, müßte der Integrations-Kondensator 21 annähernd den doppelten Wert haben und würde entsprechend eine annähernd doppelte Chipfläche benötigen.

Patentansprüche

1. Komparatorschaltung (22, 23, 254, 256, 257) mit einem Integrator (21, 242) und :

   - einem aus einer Stromquelle (252) gespeisten, an einen Pol (26) der Versorgungsspannung angeschlossenen und in die Sättigungsspannung steuerbaren ersten Transistor (251), dessen Ausgang einem Anschluß eines Kondensators (21) und einem Ausgang eines zweiten, an den anderen Pol (27) der Versorgungsspannung angeschlossenen und in die Sättigungsspannung steuerbaren Transistors (242) zugeordnet ist,
   - einem Integrator-Eingang (24), der dem anderen Anschluß des Kondensators (21) und dem

Eingang eines dritten Transistors (241) zugeordnet ist, dessen einer Ausgang dem Eingang des zweiten Transistors (242) zugeordnet ist und dessen anderer Ausgang dem Eingang der Komparatorschaltung und dem Eingang der mit der Komparatorschaltung verbundenen Stromquelle (252) zugeordnet ist.

2. Komparatorschaltung nach Anspruch 1, **dadurch gekennzeichnet,** daß der erste Transistor (251) und der zweite Transistor (242) während des Ladens und Entladens des Kondensators (21) ungesättigt sind.

3. Komparatorschaltung nach Anspruch 1 oder 2, **dadurch gekennzeichnet,** daß der erste Transistor (251) und der zweite Transistor (242) komplementäre Transistoren sind.

4. Komparatorschaltung nach Anspruch 1, 2 oder 3, **dadurch gekennzeichnet,** daß der erste Transistor (251) die Funktion eines Stromspiegels hat.

5. Komparatorschaltung nach einem oder mehreren der Ansprüche 1 bis 4, **dadurch gekennzeichnet,** daß der erste Transistor (251) vom Typ PNP und der zweite (242) und dritte (241) Transistor vom Typ NPN sind, wobei der Kollektor des ersten Transistors dem Kollektor des zweiten Transistors und der Kollektor des dritten Transistors der Komparatorschaltung zugeordnet ist.

6. Komparatorschaltung nach einem oder mehreren der Ansprüche 1 bis 5, **dadurch gekennzeichnet,** daß der Integrator einen stromgesteuerten Eingang (24) hat.

7. Komparatorschaltung nach Anspruch 6, **dadurch gekennzeichnet,** daß die Komparatorschaltung das Umpolen einer Stromquelle steuert, die an den Eingang (24) des Integrators angeschlossen ist.

Claims

1. Comparator circuit (22, 23, 254, 256, 257) including an integrator (21, 242) and:

   - a first transistor (251) which is fed from a current source (252), is connected to one pole (26) of the supply voltage and can be controlled in respect of its saturation voltage, its output being associated with a terminal of a capacitor (21) and an output of a second transistor (242) which is connected to the other pole (27) of the supply voltage and can be controlled in respect of its saturation voltage,
   - an integrator input (24) which is associated with the other terminal of the capacitor (21) and the input of a third transistor (241) whose one output is associated with the input of the second transistor (242) and whose other output is associated with the input of the comparator circuit and the input of the current source (252) connected to the comparator circuit.

2. Comparator circuit in accordance with Claim 1, characterised in that, the first transistor (251) and the second transistor (242) are not saturated during the charging and discharging of the capacitor (21).

3. Comparator circuit in accordance with Claim 1 or 2, characterised in that, the first transistor (251) and the second transistor (242) are complementary transistors.

4. Comparator circuit in accordance with Claim 1, 2 or 3, characterised in that, the first transistor (251) has the function of a current mirror.

5. Comparator circuit in accordance with any one or more of the Claims 1 to 4, characterised in that, the first transistor (251) is of the PNP type and the second transistor (242) and the third transistor (241) are of the NPN type, wherein the collector of the first transistor is associated with the collector of the second transistor and the collector of the third transistor with the comparator circuit.

6. Comparator circuit in accordance with any one or more of the Claims 1 to 5, characterised in that, the integrator has a current controlled input (24).

7. Comparator circuit in accordance with Claim 6, characterised in that, the comparator circuit controls the reversal of the poles of a current source which is connected to the input (24) of the integrator.

Revendications

1. Circuit comparateur (22, 23, 254, 256, 257) avec un intégrateur (21, 242) et

   - un premier transistor (251) alimenté par une source de courant (252), connecté sur un pôle (26) de la tension de service et réglable jusqu'à la tension de saturation, dont la sortie est associée à une borne d'un condensateur (21) et à une sortie d'un second transistor (242) connecté à l'autre pôle (27) de la tension d'alimentation et réglable jusqu'à la tension de saturation,
   - une entrée d'intégrateur (24) qui est associé à l'autre borne du condensateur (21) et à l'entrée

d'un troisième transistor (241) dont l'une des sorties est associée à l'entrée dudit second transistor (242) et dont l'autre sortie est associée à l'entrée du circuit comparateur ainsi qu'à l'entrée de la source de courant (252) connectée audit circuit comparateur.

2. Circuit comparateur selon la revendication 1 **caractérisé en ce** que le premier transistor (251) et le second transistor (242) ne sont pas saturés lors de la charge et la décharge du condensateur (21).

3. Circuit comparateur selon l'une quelconque des revendications 1 ou 2 **caractérisé en ce** que le premier transistor (251) et le second transistor (242) sont des transistors complémentaires.

4. Circuit comparateur selon l'une quelconque des revendications 1, 2 ou 3 **caractérisé en ce** que ledit premier transistor (251) assure la fonction d'un miroir de courant.

5. Circuit comparateur selon l'une quelconque ou plusieurs des revendications 1 à 4 **caractérisé en ce** que le premier transistor est du type PNP et que les second (242) et troisième (241) transistors sont du type NPN, sachant que le collecteur du premier transistor est associé au collecteur du second transistor et que le collecteur du troisième transistor est associé au circuit comparateur.

6. Circuit comparateur selon l'une quelconque ou plusieurs des revendications 1 à 5 **caractérisé en ce** que l'intégrateur possède une entrée (24) commandée par le courant.

7. Circuit comparateur selon la revendication 6 **caractérisé en ce** que ledit circuit comparateur permet de commander l'inversion de la polarisation d'une source de courant qui est connectée à l'entrée (24) de l'intégrateur.

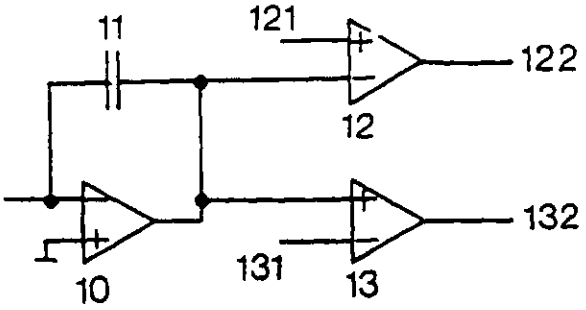

11
121
122
12
132
131
13
10

Fig. 1

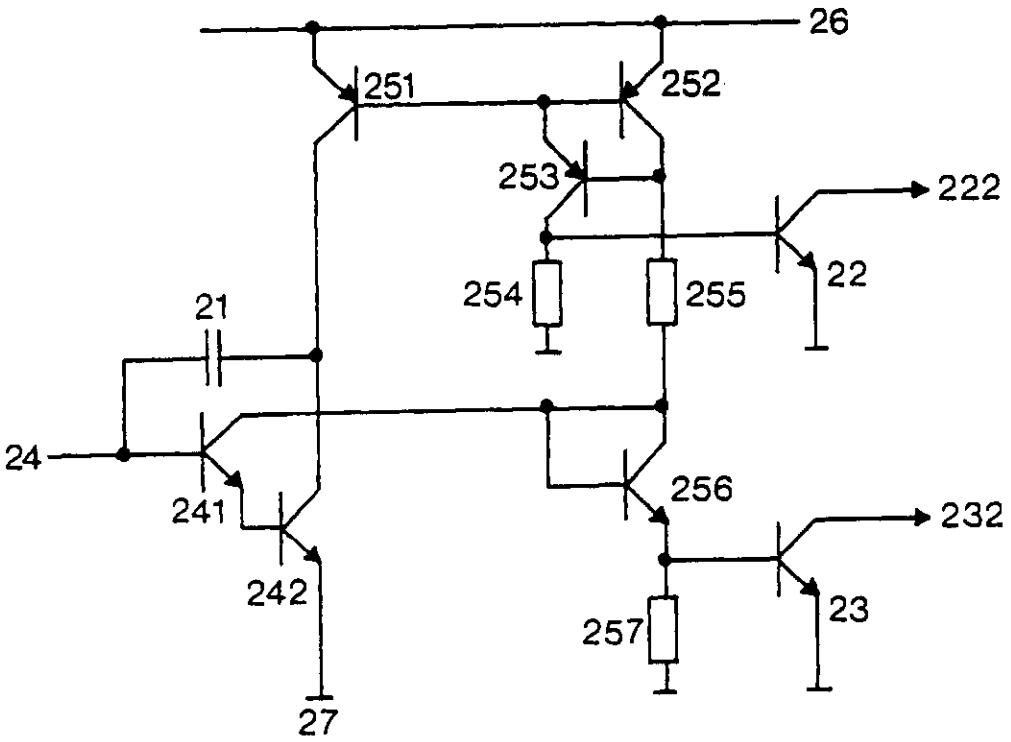

26
251
252
253
222
254
255
22
21
24
241
256
232
242
257
23
27

Fig. 2

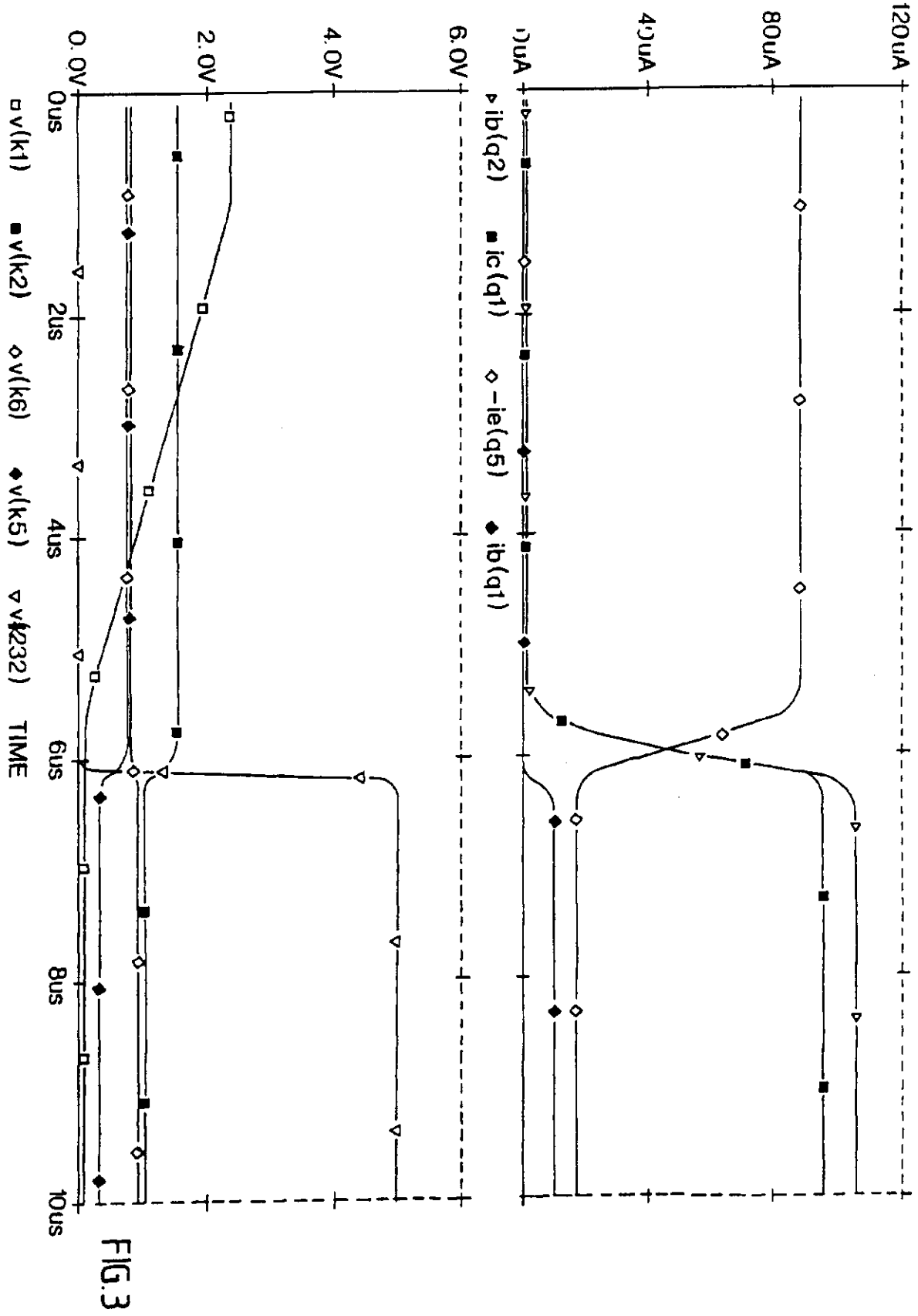

120uA
80uA
40uA
0uA
ib(q2)
ic(q1)
-ie(q5)
ib(q1)
6.0V
4.0V
2.0V
0.0V
v(k1)
v(k2)
v(k6)
v(k5)
v(232)
0us
2us
4us
6us
8us
10us
TIME

FIG.3

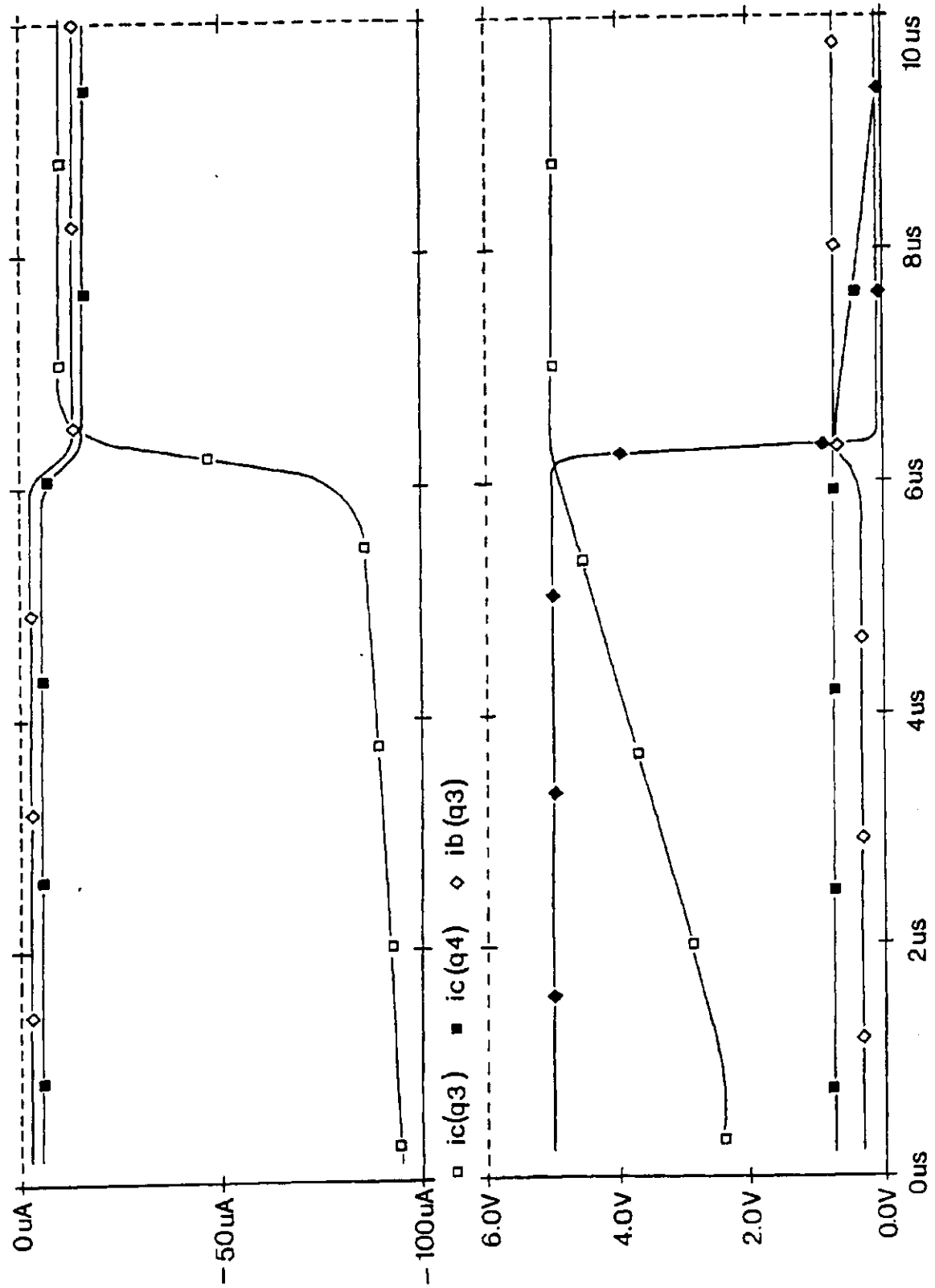

0uA
-50uA
-100uA
ic(q3)
ic(q4)
ib(q3)
6.0V
4.0V
2.0V
0.0V
0us
2us
4us
6us
8us
10us
v(k1)
v(k6)
v(k4)
v(k222)
Time

FIG.4

Patents Form 54/77

THE PATENT OFFICE
-3 SEP 1996
RECEIVED BY HAND

The Patent Office

54/77

049EP96 E217932-3 D02136
P54/7700 35.00

Patents Act 1977
(Rule 80 and Schedule 4)

Filing a translation in connection with a European patent or a European patent application

(See the notes on the back of this form)

RECEIVED IN
06 SEP 1996
EUROPEAN

The Patent Office
Cardiff Road
Newport
Gwent NP9 1RH

1.	Your reference	SP/N4186
2.	European patent number or publication number of application *(or International publication number (see note (e))*	EP 0459313
3.	Full name and address of the or of each applicant for or proprietor of the European patent (UK)	Deutsche Thomson-Brandt GmbH Hermann-Schwer-Strasse 3 78048 Villingen-Schwenningen Germany
	Patents ADP number *(if you know it)*	
4.	What kind of translated document listed at note (c) are you sending with this form? *(Answer by writing 1(i), 1(ii), 1(iii) or 2)*	1(i)
5.	Date when the European patent (UK) was granted or amended *See note (f)*	18 September 1996
6.	Full name, address a nd postcode in the United Kindom to which all correspondence relating to this form should be sent	Williams, Powell & Associates 34 Tavistock Street London WC2E 7PB
	Patents ADP number *(if you know it)*	5830310001
7.	Do you want the address in part 6 above to be the address for service recorded on the Register or to replace the address for service currently on the Register? *(If so the write 'YES')*	YES
8.	Signature	Date: 02 September 1996
9.	Name and daytime telephone number of person to contact in the United Kingdom	Mr R. Diederich 0171 836 3336

Patents Form 54/77

032 586

GREAT BRITAIN)
ENGLAND)
LONDON)

IN THE MATTER OF an Application for a Hong Kong Registration Patent

I, Derek Ernest LIGHT BA BDÜ,
do hereby certify:
THAT I am a Technical Translator to RWS Translations Ltd., of Europa House, Marsham Way, Gerrards Cross, Buckinghamshire, England and known as such to the undersigned Notary Public;
THAT I have a competent knowledge of the German and English languages;
AND THAT, to the best of my knowledge and belief, the attached document is a true and correct translation of the cover page of the European Patent in the name of
DEUTSCHE THOMSON-BRANDT GMBH
granted under No. 0,459,313

Signed by DEREK ERNEST LIGHT)
For and on behalf of RWS Translations Ltd.)
This 4th day of April)
1997)

D. Light

DEREK ERNEST LIGHT

I hereby certify the authenticity of the above signature of DEREK ERNEST LIGHT whose identity I attest.

London, the 4th day of April 1997

Michael R.K. Dann

NOTARY PUBLIC OF LONDON ENGLAND

(19) European Patent Office

(11) EP 0 459 313 B1

(12) EUROPEAN PATENT SPECIFICATION

(45) Date of publication and publication of the notice of the patent grant:
18.09.1996 Bulletin 1996/38

(51) Int Cl.[6]: H03K 5/24

(21) Application No.: 91108419.2

(22) Filing date: 24.05.1991

(54) Comparator circuit for an integrator

(Title as printed)

(84) Designated contracting States:
AT BE CH DE DK ES FR GB GR IT LI LU NL SE

(30) Priority: 01.06.1990 DE 4017738

(43) Date of publication of the application:
04.12.1991 Bulletin 1991/49

(73) Patent proprietor: DEUTSCHE THOMSON-BRANDT GMBH
78048 Villingen-Schwenningen (DE)

(72) Inventors:
- Rudolf Koblitz Dr.-Ing.
  W-7730 Villingen (DE)
- Kuno Lenz Dipl.-Ing.
  W-7730 Villingen (DE)

(74) Representative: Wolfgang Hartnack Dipl.-Ing.
Deutsche Thomson-Brandt GmbH
Patentabteilung
Göttinger Chaussee 76
30453 Hannover (DE)

(56) Cited documents:
DE-A- 1 921 213
GB-A- 1 152 488
US-A- 3 098 939

- FUNKSCHAU, book 8, 1972, pages 764-766, L. WALZ: "Geregelte Impulsgeneratoren für Halbleiter-Zeilen-Endstufen"
- VALVO Schaltungssammlung 16 Feb.1970, No. 23

Note: Within nine months from the publication of the notice of the grant of the European patent, any person may lodge opposition to the granted European patent at the European Patent Office. The opposition shall be filed in writing and the grounds thereof shall be stated. It shall be deemed to have been filed only when the opposition fee has been paid. (Art. 99(1) of the European Patent Convention).

Printed by Jouve, 75001 PARIS (FR)

EP 0 459 313 B1

PATENTS ACT 1977

IN THE MATTER OF
a U.K. Patent Application

D E C L A R A T I O N

I, Anthony Francis Berry of 10 Downs View Close, Orpington, Kent , declare that I am conversant with the English and German languages and I verify that the following is to the best of my knowledge and belief a true and correct translation of European Patent No. 0 459 313

Signature of translator:.....

dated this 8 day of December 1995.

The invention relates to a comparator circuit for an integrator.

State of the Art

In many electrical circuits, it is necessary to detect the level of the signals and to alter the output signals in respect of their logic level in dependence on the instantaneous height of this level, e.g. for ramp function generators making use of an integrator.

The comparator function may be formed by means of integrated comparators, e.g. of the Type LM 111 from the manufacturer National Semiconductor, and the integrator function by using e.g. an operational amplifier of the Type 741 or a reverse-coupled transistor. A combination of the two can be integrated on a chip.

Normally however, for a defined manner of operation of the comparator, its input voltage has to lie in a range of ca. 1 - 2 V above earth potential and ca. 1 - 2 V below the operating voltage. The input voltage range thatcan be utilised is thus appreciably limited with respect to the operating voltage.

Of course, there are comparators e.g. Type LM 193 from the manufacturer National Semiconductor, in which the input voltage can be used down to earth potential. However, the upper limit of the input voltage range is ca. 1 - 2 V below the operating voltage even with this type.

Moreover, the circuits for such known comparators are relatively expensive and a relatively large chip surface for an integrated comparator circuit for an integrator would be need.

Invention

The object of the invention is to provide a comparator circuit having an extended input voltage range and reduced circuit costs for an integrator.

This object is achieved by the features specified in claim 1. Advantageous developments of the invention are specified in the dependent claims.

In the comparator circuit in accordance with the invention, the saturation of complementary transistors that are controlled by the integrator are utilised such that the comparator outputs only switch when the saturation voltages are attained. The corresponding saturation voltage VCEsat of each of the complementary transistors amounts to ca. 50 mV. Two comparator outputs may be provided for example. The one output alters its logic level when the input voltage of the comparator circuit attains a first threshold value (earth potential + VCEsat) and the other output when the input voltage of the comparator circuit attains a second threshold value (operating voltage - VCEsat).
The output transistor for the first threshold value is controlled by an NPN transistor for example and the output

transistor for the second threshold value by a PNP transistor.

Drawings

An embodiment of the invention will be explained hereinafter by means of the drawings. These depict in

Fig. 1 a known comparator circuit for an integrator,

Fig. 2 a comparator circuit for an integrator in accordance with the invention.

Fig. 3 current and voltage diagrams for the comparator circuit when current is flowing into the input 24

Fig. 4 current and voltage diagrams for the comparator circuit when current is flowing out of the input 24

An integrator consisting of an amplifier 10 and an integrating capacitor 11 is illustrated in Fig. 1. Two differential amplifiers 12 and 13 are connected to the output of this integrator. These are connected to an operating voltage 26 (Vcc) and to earth potential 27. The reference voltage Vlow is present on one input 131 of the first differential amplifier 13 and the reference voltage Vhigh is present on one input 121 of the second differential amplifier 12. The voltage Vhigh on the input 121 of the second differential amplifier 12 may then adopt a maximum value (Vcc - 2V) for example and the voltage Vlow on the input 131 of

the first differential amplifier 13 may adopt a minimum value (earth potential + 1V) for example.
The maximum input voltage sweep of the comparator is thus 2 to 3V lower than the operating voltage 26 and a correspondingly integrated combination of an integrator and a comparator needs a relatively large chip surface.

Embodiments

Fig. 2 shows an integrator which consists of the transistors 241 and 242 and the integrating capacitor 21. The integrator is controlled by a current at the input 24 and receives its feed current from a transistor 251 connected up as a current mirror. This delivers an image of the current from the current source using transistor 252.
The integrating capacitor 21 is connected likewise to the mirrored current source using transistor 251.
If a current flows into the input 24, then the voltage at the junction of the transistors 251 and 242 with the integrating capacitor 21 falls because this capacitor is discharged. The voltage at this junction progressively approaches the value zero. This process ends when transistor T 242 is saturated and has a saturation voltage between the collector and emitter of ca. 50 mV. A base current thereby flows in the transistor 242. This base current also flows through the collector of the transistor 241 and is drawn off from resistor 255 and consequently does not flow into the transistor 256. The voltage across resistor 257 thus falls and the transistor 23 blocks. If more current flows into the input 24, then the transistor 241 also saturates so that

advantageously, this current does not flow into the integrating capacitor 21, but rather, into the base of the transistor 241. The lower level of the voltage at the above-mentioned junction 251, 242 and 21 is thus detected by the blocking transistor 23. Advantageously, the current through the transistor 252 is only affected in a very small way by the voltage fluctuation at the collector of transistor 241 when the transistor 241 saturates.

If a current flows out from the input 24, then the voltage at the junction of the transistors 251 and 242 with the integrating capacitor 21 rises because this capacitor is charged. The voltage at this junction progressively approaches the operating voltage 26 (Vcc). This process ends when transistor T 251 is saturated and has a saturation voltage between the collector and emitter of ca. 50 mV. A base current thereby flows in the transistor 251. This base current is delivered through the collector of the transistor 253 and then further, through the resistor 254. The voltage across the resistor 254 thereby rises and the transistor 22 becomes conductive. The upper level of the voltage at the above-mentioned junction 251, 242 and 21 is thus detected by the conductive transistor 22.
In this way, a voltage range of (Vcc - 2*VCEsat) can advantageously be used for the comparator.

Due to the low circuit outlay needed for the comparator that is combined with the integrator, the chip surface required therefor in the integration process is advantageously small

and the feed current for this circuit is advantageously very low.

If the outputs 222 and 232 of the comparator are used in order to reverse the respective poles of a current source for example and, if this current source is connected only to the input 24, then a ramp function generator ensues. Its output voltage can be derived from the connection point of the integrating capacitor 21 and the transistors 242 and 251.

In Fig. 3, there are illustrated some current and voltage versus time waveforms in the comparator circuit in accordance with Fig. 2 for the case where a current is flowing into the input 24. The meanings therein are:

- ib(q2) the base current of transistor 242
- ic(q1) the collector current of transistor 241
- ie(q5) the emitter current of transistor 256
- ib(q1) the base current of transistor 241
- v(k1) the voltage on the collector of transistor 242
- v(k2) the voltage on the collector of transistor 256
- v(k6) the voltage on the base of transistor 242
- v(k5) the voltage on the base of transistor 23
- v(k232) the voltage on the collector of transistor 23 when this is connected via a resistor to the operating voltage 26

In Fig. 4, there are illustrated some current and voltage versus time waveforms in the comparator circuit in accordance with Fig. 2 for the case where a current is flowing out of the input 24. The meanings therein are:

- ic(q3) the collector current of transistor 251
- ic(q4) the collector current of transistor 253
- ib(q3) the base current of transistor 251
- v(k1) the voltage on the collector of transistor 242
- v(k6) the voltage on the base of transistor 242
- v(k4) the voltage on the base of transistor 22
- v(k222) the voltage on the collector of transistor 22 when this is connected via a resistor to the operating voltage 26

If Vcc has a value of 5 V for example, then the utilisable voltage sweep (5 V - 2*0.05 V) = 4.9V. A ramp function having a period of 10 μsec for example can thereby be realised in the case of an appropriate magnitude of the integrating capacitor 21.

In a corresponding, known circuit, only a voltage sweep of (Vcc - 2.5 V) = 2.5 V for example can be utilised. In order to realise a ramp function having the same period, the integrating capacitor 21 would have to have a value of virtually double and correspondingly, would need a chip surface of virtually double the area.

Claims

1. Comparator circuit (22, 23, 254, 256, 257) including an integrator (21, 242) and:

- a first transistor (251) which is fed from a current source (252), is connected to one pole (26) of the supply voltage and can be controlled in respect of its saturation voltage, its output being associated with a terminal of a capacitor (21) and an output of a second transistor (242) which is connected to the other pole (27) of the supply voltage and can be controlled in respect of its saturation voltage,

- an integrator input (24) which is associated with the other terminal of the capacitor (21) and the input of a third transistor (241) whose one output is associated with the input of the second transistor (242) and whose other output is associated with the input of the comparator circuit and the input of the current source (252) connected to the comparator circuit.

2. Comparator circuit in accordance with Claim 1, characterised in that, the first transistor (251) and the second transistor (242) are not saturated during the charging and discharging of the capacitor (21).

3. Comparator circuit in accordance with Claim 1 or 2, characterised in that, the first transistor (251) and the second transistor (242) are complementary transistors.

4. Comparator circuit in accordance with Claim 1, 2 or 3, characterised in that, the first transistor (251) has the function of a current mirror.

5. Comparator circuit in accordance with any one or more of the Claims 1 to 4, characterised in that, the first transistor (251) is of the PNP type and the second transistor (242) and the third transistor (241) are of the NPN type, wherein the collector of the first transistor is associated with the collector of the second transistor and the collector of the third transistor with the comparator circuit.

6. Comparator circuit in accordance with any one or more of the Claims 1 to 5, characterised in that, the integrator has a current controlled input (24).

7. Comparator circuit in accordance with Claim 6, characterised in that, the comparator circuit controls the reversal of the poles of a current source which is connected to the input (24) of the integrator.

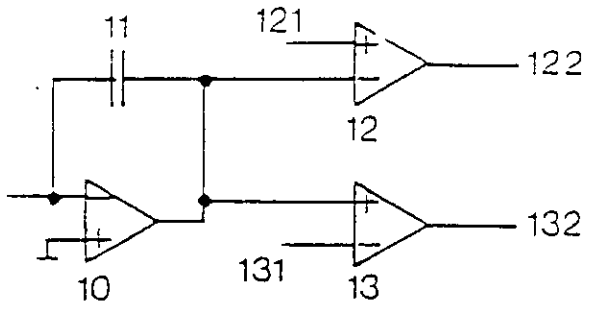

11
121
122
12
132
131
10
13

Fig. 1

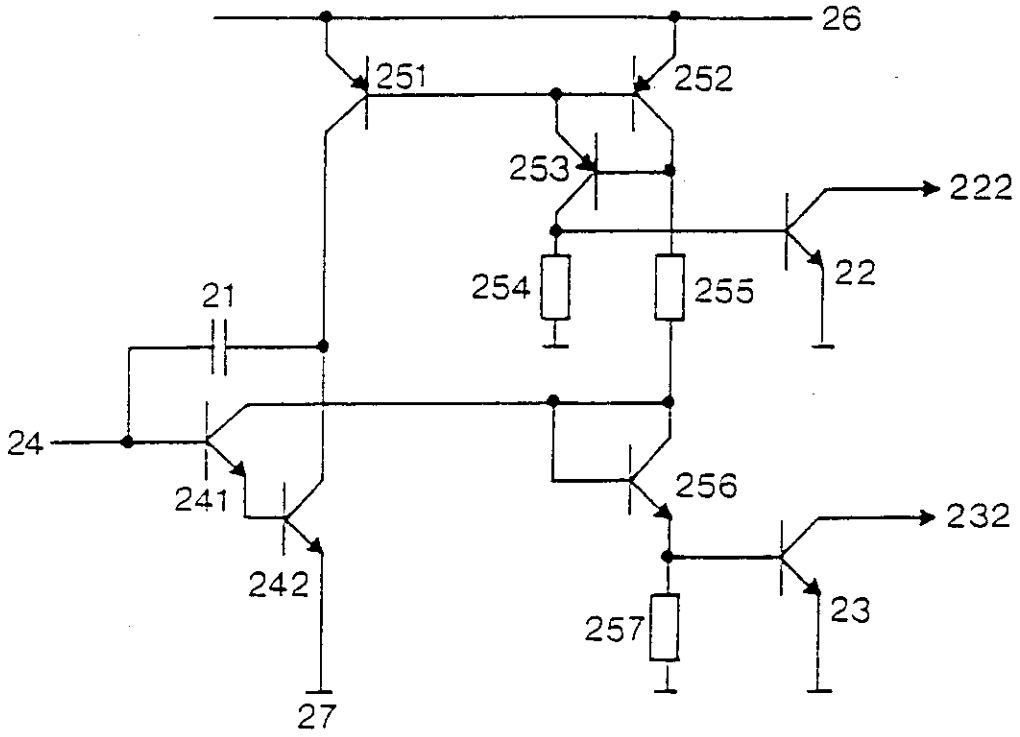

26
251
252
253
222
254
255
22
21
24
241
242
256
232
257
23
27

Fig. 2

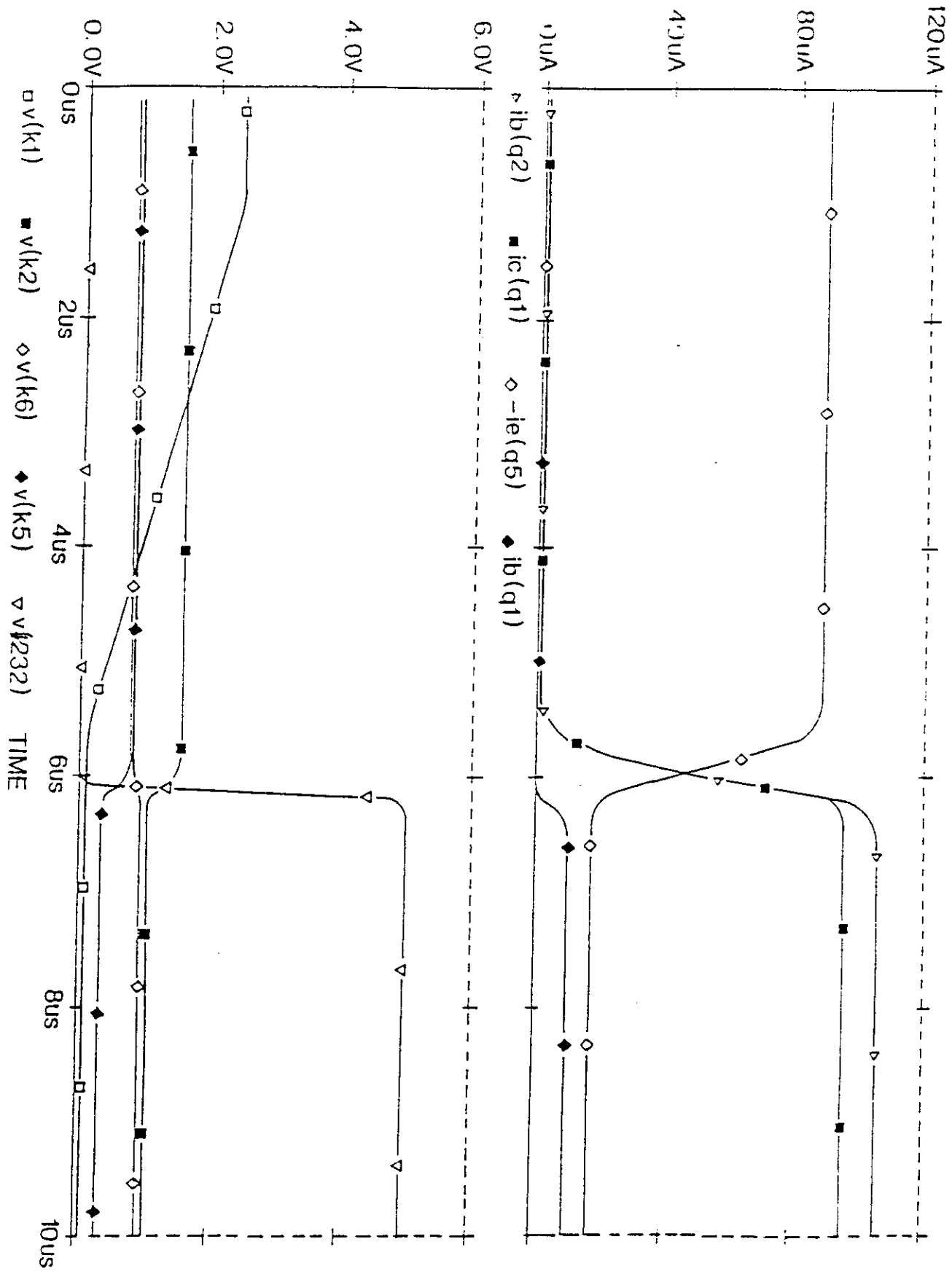

0.0V
2.0V
4.0V
6.0V
0us
2us
4us
6us
8us
10us
v(k1)
v(k2)
v(k6)
v(k5)
v(232)
TIME
120uA
80uA
40uA
0uA
ib(q2)
ic(q1)
-ie(q5)
ib(q1)

FIG.3

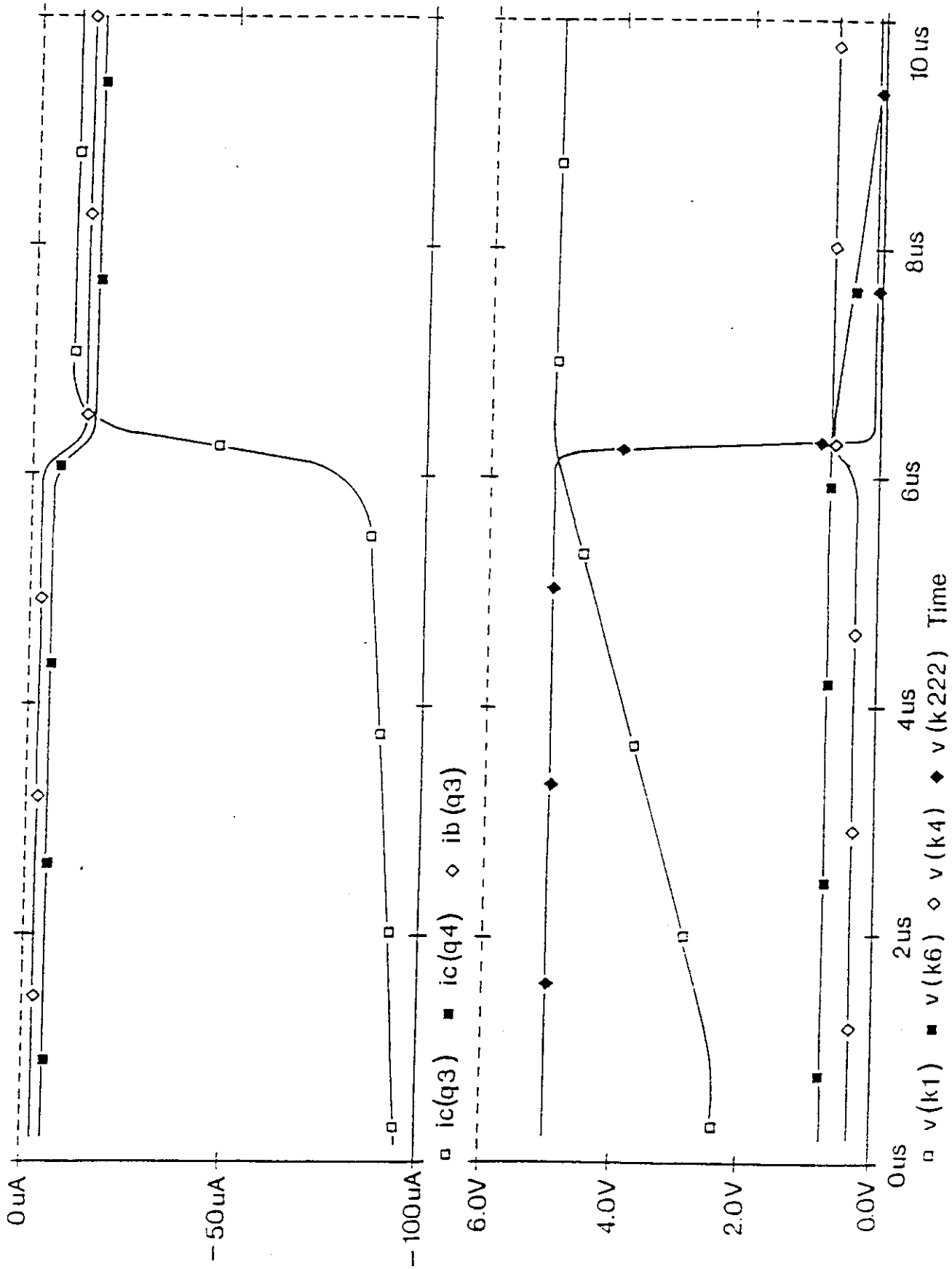

0uA
-50uA
-100uA
ic(q3)
ic(q4)
ib(q3)
6.0V
4.0V
2.0V
0.0V
0us
2us
4us
6us
8us
10us
v(k1)
v(k6)
v(k4)
v(k222)
Time

FIG.4

REGISTER ENTRY FOR EP0459313

European Application No EP91108419.2 filing date 24.05.1991

Application in German

Priority claimed:
01.06.1990 in Federal Republic of Germany - doc: 4017738

Designated States BE CH DE DK ES FR GB GR IT LI LU NL SE AT

Title COMPARATOR CIRCUIT FOR AN INTEGRATOR.

Applicant/Proprietor
DEUTSCHE THOMSON-BRANDT GMBH, W-7730 Villingen-Schwenningen, Federal Republic of Germany [ADP No. 56852627001]

Inventors
DR.-ING. RUDOLF KOBLITZ, J.J. Rieggerstrasse 12a, W-7730 Villingen, Federal Republic of Germany [ADP No. 59177741001]

DIPL.-ING. KUNO LENZ, Wilstorfstrasse 20, W-7730 Villingen, Federal Republic of Germany [ADP No. 59177758001]

Classified to
H03K

Address for Service
WILLIAMS,POWELL & ASSOCIATES, 34 Tavistock Street, LONDON, WC2E 7PB, United Kingdom [ADP No. 05830310001]

EPO Representative
WOLFGANG HARTNACK DIPL.-ING., Deutsche Thomson-Brandt GmbH Patentabteilung Göttinger Chaussee 76, D-30453 Hannover, Federal Republic of Germany [ADP No. 63468987001]

Publication No EP0459313 dated 04.12.1991 and granted by EPO 18.09.1996.
Publication in German

Examination requested 13.05.1992

Patent Granted with effect from 18.09.1996 (Section 25(1)) with title
COMPARATOR CIRCUIT FOR AN INTEGRATOR. Translation filed 03.09.1996

24.11.1995 Notification from EPO of change of EPO Representative details from

to
WOLFGANG HARTNACK DIPL.-ING., Deutsche Thomson-Brandt GmbH Patentabteilung Göttinger Chaussee 76, D-30453 Hannover, Federal Republic of Germany [ADP No. 63468987001]
Entry Type 25.14 Staff ID. RD06 Auth ID. EPT

16.08.1996 Notification from EPO of change of Applicant/Proprietor details
from
DEUTSCHE THOMSON-BRANDT GMBH, W-7730 Villingen-Schwenningen,
Federal Republic of Germany [ADP No. 56852627001]
to
DEUTSCHE THOMSON-BRANDT GMBH, Hermann-Schwer-Strasse 3, 78048
Villingen-Schwenningen, Federal Republic of Germany
[ADP No. 56852627001]
Entry Type 25.14 Staff ID. RD06 Auth ID. EPT

16.08.1996 Notification from EPO of change of EPO Representative details from
WOLFGANG HARTNACK DIPL.-ING., Deutsche Thomson-Brandt GmbH
Patentabteilung Göttinger Chaussee 76, D-30453 Hannover, Federal
Republic of Germany [ADP No. 63468987001]
to
WOLFGANG HARTNACK DIPL.-ING., Deutsche Thomson-Brandt GmbH
Patentabteilung Göttinger Chaussee 76, 30453 Hannover, Federal
Republic of Germany [ADP No. 63468987001]
Entry Type 25.14 Staff ID. RD06 Auth ID. EPT

23.09.1996 Patent Granted with effect from 18.09.1996 (Section 25(1)) with
title COMPARATOR CIRCUIT FOR AN INTEGRATOR, Translation filed
03.09.1996
Entry Type 2.2 Staff ID. SPAR Auth ID. F54

**** END OF REGISTER ENTRY ****

RENEWAL DETAILS

PUBLICATION NUMBER EP0459313

PROPRIETOR(S)

DEUTSCHE THOMSON-BRANDT GMBH, Hermann-Schwer-Strasse 3, 78048 Villingen-Schwenningen, Federal Republic of Germany

DATE FILED 24.05.1991

DATE GRANTED 18.09.1996

DATE NEXT RENEWAL DUE 24.05.1997

DATE NOT IN FORCE

DATE OF LAST RENEWAL

YEAR OF LAST RENEWAL 00

STATUS PATENT IN FORCE

**** END OF REPORT ****