

公告本

申請日期	85.10.23
案 號	85112972
類 別	1409N / 5 / 08

311318 A4
C4

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	垂直同步信號分離電路及設有該電路之顯示裝置
	英 文	VERTICAL SYNCHRONOUS SIGNAL SEPARATING CIRCUIT AND A DISPLAY DEVICE HAVING SUCH CIRCUIT
二、發明人	姓 名	二宮光司
	國 籍	日本國
	住、居所	日本國京都府京都市右京區西院溝崎町21番地 ローム(羅沐)株式會社內
三、申請人	姓 名 (名稱)	日商・羅沐股份有限公司
	國 籍	日本國
	住、居所 (事務所)	日本國京都府京都市右京區西院溝崎町21番地
	代 表 人 姓 名	佐藤研一郎

311318

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

日 本 國 (地 區) 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權

1995年 11月 24日 特 願 平 7-329543

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

發明所屬之領域

本發明係關於一種垂直同步信號分離電路及設有該電路之顯示裝置，詳言之，係關於一種從個人電腦本體送出至多路同步(multi-synchronous)型CRT監視顯示器(以下，稱CRT)的複合影像信號中以分離水平、垂直之同步信號的電路上，對遍及水平頻率由低頻至高頻之廣範圍的複合同步信號可各別進行垂直同步信號之分離之多路同步型CRT中的垂直同步分離電路。

習知之技術

最近個人電腦，以視窗(WINDOWS)為首，在各種的軟體程式中，對於作為監視器之CRT，已成為可選擇性從個人電腦側設定垂直掃描線的條數。又，在高精細度的CRT中，其水平點(dot)數亦有在1200以上者。依此水平掃描線數(垂直點數)亦有超過800條者。

該種垂直同步分離電路，係分離比習知之TV信號的水平同步信號還更窄的脈寬之脈衝作為垂直同步信號。

圖3為被內藏於習知多路同步型CRT中的垂直同步分離電路之一例。

圖中，1為同步信號分離電路，係在輸入端子1a接受來自個人電腦本體的複合影像信號。接著，從影像信號中分離包含垂直同步信號和水平同步信號的複合同步信號再供給至垂直同步分離電路2。垂直同步分離電路2即接受此信號而在輸出端子1b上產生垂直同步信號再從複合同步信號分離。另一方面，以同步信號分離電路1所分離的同步

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

信號中水平同步信號，從同步信號分離電路1施加在相位檢測電路3或同步檢測電路上。

垂直同步分離電路2係由接受複合同步信號的積分電路4，及接受該積分電路4的輸出之比較器(COM)5所構成，積分電路4具有電阻R1和電容器C1。做為比較基準的基準電壓係從基準電壓源6施加比較器5之(-)輸入端，而其(+)輸入端上則接受從積分電路4送來之積分電壓值。

發明所欲解決之問題

該種構成的垂直同步分離電路2，包含水平等價脈衝的垂直同步信號之脈寬係以比水平同步信號之脈寬還大者為條件，利用積分電路進行積分而藉以檢測垂直同步信號。但是，在多路同步之CRT中，作為可顯示高精細度，係例如，水平頻率可在15kHz~200kHz的範圍內同步者，而隨著水平頻率變高而接受的垂直同步信號之脈寬亦會變窄。

在將水平同步信號之工作(duty)設在30%程度，而將垂直同步信號之工作設在70%程度之情況時，當15kHz的水平同步信號之1脈衝(以下，稱1H)之脈寬為20 μ s時，垂直同步信號之1脈衝(以下，稱1Vsyn)的寬度雖會變成46.7 μ s，但是此為80kHz時，1H的脈寬會變成3.75 μ s程度，而1Vsyn的寬度會變成8.75 μ s程度。更且，為200kHz時，1H的脈寬會變成1.5 μ s程度，而1Vsyn的寬度會變成3.5 μ s程度。

從此情況中可知，利用多路同步使之同步時在高頻率

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

的垂直同步信號之脈寬，會變得比在低頻的水平同步信號還更窄。於是，在如前述的垂直同步分離電路2之電路構成中，會變得無法分離垂直同步信號。

為了迴避此情況，雖也有考慮按照水平頻率而切換積分電路的時間常數，但是因為不但須要水平頻率之檢出電路以及切換電路，而且時間常數的設定變成選擇性的特定值之關係所以容易發生誤檢測。

本發明係為了解決上述之習知技術的問題點者，其目的係在於提供一種對遍及水平頻率由低頻至高頻之廣範圍的複合同步信號可各別進行垂直同步信號之分離的垂直同步分離電路及設有該電路之顯示裝置。

解決問題之手段

達成此目的之本發明之垂直同步分離電路的構成，係為對由各個頻率相異的水平同步信號和依此而設定的垂直同步信號所構成的複數個複合同步信號各別進行分離垂直同步信號的垂直同步信號分離電路，具備有：接受複合同步信號而產生預定寬度的脈衝之單觸發電路；將該單觸發電路的輸出脈衝予以積分而產生預定的DC電壓之積分電路；電容器；以按照DC電壓的電流值將電容器充電之充放電電路；以及比較電容器的電壓和預定的基準電壓而產生垂直同步信號之比較器；其中充放電電路係在複合同步信號發生期間之間將電容器充電，而在複合同步信號不發生的期間將電容器的電荷放電者。

發明之實施形態

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

如此，藉由在單觸發電路接受複合同步信號，無關於複合同步信號的水平頻率，而對應同步信號使一定脈寬的脈衝產生。藉此，對應複合同步信號的水平頻率使只有該週期所對應的信號產生，並利用積分電路積分該信號的電壓，以產生對應週期的DC電壓。接著，利用對應該DC電壓的電流將電容器充電。再且，使充電期間對應於具有同步信號的期間，藉此對應水平頻率。當其為高的情況時，使充電期間縮短，而使大的充電電流流通，反之，當水平頻率為低的情況時，充電期間增長，而使小的充電電流流通。結果，在發生於電容器上的水平同步信號、垂直同步信號的發生期間之電壓，最後會抵消複合同步信號的水平頻率之差異，且在各個水平頻率中，可獲得峰值準位不大變化的充電電壓。因此，利用比較器檢測在垂直同步信號中所產生的充放電電容器之電壓，藉此在任何一個水平頻率中皆可分離垂直同步信號。

實施例

圖1為適用本發明之垂直同步分離電路的方塊圖，圖2為說明其動作的波形圖。

圖中，10為垂直同步分離電路，係由反轉放大器11、單觸發電路(cone shot circuit)12、低通濾波器(LPF)13、電壓/電流變換電路(以下，稱V/I變換電路)14、充放電電路15、充電用電容器(C)16、以及滯後(hysteresis)比較器(COM)17所構成。

反轉放大器11係從圖3之同步信號分離電路1經過輸

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (5)

入端子 10a 接受由垂直同步信號和水平同步信號所構成的複合同步信號，將該複合同步信號反轉放大成為如圖 2(a) 所示的正側上升脈衝。

單觸發電路 12，係接受被反轉放大的複合同步信號且在其上升時被觸發並在對應同步信號的週期產生預定脈寬 W 的脈衝。單觸發電路 12 的脈寬 W ，係以由最大水平頻率所決定的週期 T 為基準，相對於此可設定和垂直同步信號 V_p 的工作相等，或比其還大的工作。例如，垂直同步信號 V_p 的工作為 70% 的話，則可設定比其更大的工作 80% 的脈寬。藉此，在遍及最高水平頻率之垂直同步信號之脈寬的全部範圍內可確保充電期間，且在充電用電容器 (C) 16 上可獲得高的充電電壓。圖 2 之 (a) 顯示其水平頻率 f_H 為 200 kHz (此為最高頻率) 之情況。由於其週期 T 為 $T = 5 \mu s$ ，若單觸發電路 12 的輸出脈衝之工作設為 80%，則 $W = 0.8 \times 5 = 4 \mu s$ 。因此，單觸發電路 12 會輸出與以脈寬 $4 \mu s$ 輸入的同步信號相對應之如圖 2(b) 所示的脈衝。另外， V_p 為垂直同步信號，若工作為 70% 的話，則其脈寬為 $3.5 \mu s$ 。 H_p 為水平同步信號，若工作為 30% 的話，則其脈寬為 $1.5 \mu s$ 。

低通濾波器 13，係積分電路，用以將來自單觸發電路 12 的輸出脈衝予以積分並產生平均 DC 電壓。此於最高水平頻率為 200 kHz 時，為圖 2(b) 以點線所示的電壓值 V_{dc} 。

V/I 變換電路 14，係將該電壓值 V_{dc} 變換成電流值再當作充電電流輸出至充放電電路 15 上。在此， V/I 變換電路 14，係由以接受低通濾波器 13 的輸出之差動放大器所構成

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

的緩衝放大器 141；及在基極接受緩衝放大器 141 的輸出，且具有被插入於其射極側和接地 GND 之間的電阻 R 的 NPN 型電晶體 Q1 所構成，並使射極的電壓負回授至緩衝放大器 141 上。又，在電晶體 Q1 的集極側和電源線 Vcc 之間，插入構成電流鏡的輸入側 PNP 電晶體 Q2。從被設於充放電電路 15 上的該電流鏡之輸出側之電晶體 Q3、Q4 中各別取出相同電流值的輸出電流。

藉由充放電電路 15 之電晶體 Q3、Q4 所取出的二個電流，一方當作電容器 16 的充電電流，而另一方當作其放電電流的控制電流值。接著，充電電流，只在產生同步信號的期間被供給至電容器 16 上，而將放電電流控制成為，在未產生同步信號時係以和充電電流值相同的電流值使電容器 16 放電。結果，電容器 16，在最高水平頻率為 200kHz 時如圖 2(c) 所示，會對應水平同步信號 Hp 產生電壓波形 Hs，而對應垂直同步信號 Vp 產生電壓波形 Vs。該電壓波形之形態容後說明。

該種電壓波形，係藉由充放電電路 15 的充電電流值及放電電流值，和電容器 16 的容量而決定，充電電流值及放電電流值，係以選擇被插入 V/I 變換電路 14 之電晶體 Q1 之射極的電阻 R 之電阻值 R 而設定。當該電流值設為一定值 Idc 時，該充放電電流 Idc，會成為 $I_{dc} = V_{dc} / R$ 。此時，R 為電阻 R 的電阻值，Vdc 為低通濾波器 13 的輸出電壓。

結果，依電容器 16 的容量和電阻 R 的電阻值之選擇，由電容器 16 產生電壓；此電壓如前述圖 2(c) 所示在垂直同

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

步信號 V_p 之期間，會變成高的充電電壓，而在水平同步信號 H_p 之期間會變成低的充電電壓，而成為在水平同步信號和垂直同步信號有差的電壓分別放電。

滯後比較器 17，係如圖 2(c) 所示，具有 HIGH 準位（以下，稱 "H"）的臨界值和 LOW 準位（以下，稱 "L"）的臨界值。其為垂直同步信號 V_p 時在電壓波形 V_s 中，"H" 係位在產生於電壓波形 V_s 之中央的二個峰值之間的底部附近，而 "L" 位於水平同步信號 H_p 的峰值附近。

藉此，從比較器 17 的輸出所連接的輸出端子 10b 中，會如圖 2(d) 所示，產生垂直同步信號 V_{syn} 。

茲就充放電電路 15 的構成和其動作說明之， V/I 變換電路 14 之電流鏡負載之電晶體 Q2，係當作被二極體連接的輸入側之電晶體，而和構成被設於充放電電路 15 之輸出側的 PNP 側之電晶體 Q3、Q4 做電流鏡連接。該電流鏡之輸出側電晶體 Q3、Q4 之射極係連接至電源線 V_{cc} ，而其集極，係各別經過由被設於下方之 NPN 型電晶體 Q5、Q6 所構成的電流鏡負載 151 而各別連接至接地 GND。接著，電晶體 Q6 對電晶體 Q5 之射極面積比係成二倍（多射極），而流通對電晶體 Q5 為二倍的電流。在此，電流鏡 151 的輸入側電晶體 Q5，為對應電晶體 Q3 而設的二極體連接的電晶體，其輸出側電晶體 Q6，為對應電晶體 Q4 而設的電晶體，該等電晶體各個射極側被連接至接地 GND。又，在電晶體 Q5 的集極和接地 GND 間，設有由射極側被連接至接地 GND 之 NPN 型電晶體 Q7 所構成的開關電路 15 並在電晶體 Q7 的基極上從反轉放

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(8)

大器 11 接受同步信號。因而，電晶體 Q7，只在有同步信號的期間變成 ON 狀態。

該電晶體 Q7 在導通期間，由於電流鏡 151 的電晶體 Q5、Q6 不導通 (OFF) 所以電晶體 Q4 的電流 I_{dc} ，會流至電容器 16 上作為充電電流。該充電由於係以一定值 I_{dc} 來進行，所以其充電波形的傾斜，會如圖 2(c) 所示成為直線狀。又，該電晶體 Q7 在導通期間，係成為同步信號存在的期間，所以充電期間會對應水平同步信號 H_p 而變短，直線會很快結束。接著，在垂直同步信號 V_p 為存在之充電期間會變長，如圖 2(c) 所示直線會延伸。另一方面，電晶體 Q7 在不導通期間，由電流鏡的電晶體 Q5、Q6 變成導通，所以在電晶體 Q6 上會流通電晶體 Q5 的二倍電流 $2 \times I_{dc}$ 。

結果，使上方的電晶體 Q4 之電流 I_{dc} 和電容器 16 的電流降低，正因此時的降低電流為二倍的 $2 \times I_{dc}$ ，所以電容器 16 的放電電流，變成 I_{dc} ，並以和充電電流相同的電流值進行放電。因此，放電波形，對於充電側波形之傾斜係變成使之旋轉 90 度的逆傾斜。結果，電容器 16 的電壓可獲得如圖 2(c) 般的電壓波形 H_s 、 V_s 。

另外，以上的情況，充放電電流 I_{dc} ，由於顯示低通濾波器 13 的輸出電壓 V_{dc} 很高的值，所以變成很大的電流值，而前述之直線的傾斜很大。

在此，當輸入側的複合同步信號之水平頻率從 200 kHz 變成 100 kHz 時，會發生如圖 2(e) 所示之二倍週期為 $10 \mu s$ 的同步信號，雖然垂直同步信號 H_p 的脈寬亦會變成 $3 \mu s$ 亦

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (9)

即二倍，但是單觸發電路12的輸出，係對應(e)的同步信號之週期如(f)所示，脈寬W不會變化，只有週期會變成二倍的 $2T=10\mu s$ 。但是，T成為最高頻率200kHz時的週期。

結果，低通濾波器13的輸出電壓 V_{dc} ，會降到以點線所示的位置上。藉此充放電電流 I_{dc} ，因此 $I_{dc}=V_{dc}/R$ ，而減少且流通比前述還更小的充放電電流。如(g)所示，電容器16的電壓波形 H_s 、 V_s ，各別的直線之傾斜變得比前述還更小，垂直同步信號和水平同步信號皆朝時間軸方向擴展。因此，對應水平、垂直的同步信號的充電電壓之峰值準位，即使水平頻率變化亦不會發生多大變化。

結果，和前述之情況相同，如(h)所示，可將垂直同步信號 V_{syn} 當作比較器17的輸出。

如此，即使輸入側的複合同步信號之水平頻率變化，由於亦會隨之增減充放電電流值以進行充放電，所以可抑制充電電容器C的電壓準位之變化。結果，即使接受水平頻率不同的同步信號，亦可以相同的比較器分離垂直同步信號 V_{syn} 。

另外，實施例之充放電電路，為一例，電晶體的形態，即使由NPN型變成為PNP型，或PNP型變成為NPN型亦可實現同樣的充放電電路係屬當然。

又，實施例之比較器，雖為滯後比較器，但是此亦可臨界值為一個的比較器。

發明之效果

從以上說明中可理解，本發明利用單觸發電路接受複

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

合同步信號，藉此可幾乎不受複合同步信號的水平頻率影響，而對應同步信號使一定脈寬的脈衝產生並將之積分，由於以按照積分之電壓而所得的電流依複合同步信號的水平頻率將電容器充電，所以在水平頻率高時，充電期間會變短，同時會流通大的電流，相反地，在水平頻率低時，充電期間會變長，同時會流動小的電流。藉此，會抵消複合同步信號的水平頻率之差異，且幾乎不受複合同步信號的水平頻率影響，而即使在任一個水平頻率中亦可分離垂直同步信號。

結果，可實現對遍及水平頻率由低頻至高頻之廣範圍的複合同步信號可各別進行垂直同步信號之分離的垂直同步分離電路或具有此電路的顯示裝置。

圖式之簡單說明

圖1為適用本發明的垂直同步分離電路之方塊圖。

圖2為說明其動作的波形圖。

圖3為以習知的垂直同步分離電路為中心的同步分離電路部分之說明圖。

元件編號之說明

- 1 同步信號分離電路
- 2、10 垂直同步分離電路
- 3 相位檢測電路
- 4 積分電路
- 5 比較器
- 11 反相放大器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

- 12 單觸發電路
- 13 低通濾波器 (LPF)
- 14 V/I變換電路
- 15 充放電電路
- 16 電容器
- 17 滯後放大器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱： 垂直同步信號分離電路及設有該電路之顯示裝置)

本發明之目的係在於提供一種對遍及水平頻率由低頻至高頻之廣範圍的複合同步信號可各別進行垂直同步信號之分離的垂直同步分離電路。

本發明之電路係以單觸發(one-shot)電路接受複合同步信號，幾乎不受複合同步信號之水平頻率影響，而對應同步信號使一定脈寬之脈衝產生再將之積分，並以按照積分之電壓而所得的電流按照複合同步信號的水平頻率將電容器充電者。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種垂直同步信號分離電路，對由各個頻率相異的水平同步信號和依此而設定的垂直同步信號所構成的複數個複合同步信號各別進行分離前述垂直同步信號的垂直同步信號分離電路，具備有：

接受前述複合同步信號而產生預定寬幅的脈衝之單觸發電路，將該單觸發電路的輸出脈衝予以積分而產生預定的DC電壓之積分電路；電容器；以按照前述DC電壓的電流值將電容器充電之充放電電路；及比較前述電容器的電壓和預定的基準電壓而產生前述垂直同步信號之比較器，其中前述充放電電路係在前述複合同步信號發生期間之間將前述電容器充電，而在前述複合同步信號不發生的期間將前述電容器的電荷放電者。

2. 如申請專利範圍第1項之垂直同步信號分離電路，更具備：將前述DC電壓變換成電流值的電壓／電流變換電路，而前述單觸發電路所發生的脈衝，係具有以前述各個頻率中之最高頻率中的週期為基準的預定工作比的脈衝，其工作比和前述垂直同步信號的工作比相等，或大於此者，前述積分電路為低通濾波器，前述充放電電路，係以電流鏡接受來自前述電壓／電流變換電路的電流而產生充電電路且對前述電容器產生實質相等於前述充電電路的放電電者，前述比較器，為滯後比較器者。

3. 一種具有垂直同步信號分離電路之顯示裝置，其為對

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

由各個頻率相異的水平同步信號和依此而設定的垂直同步信號所構成的複數個複合同步信號各別進行分離前述垂直同步信號的具有垂直同步信號分離電路的顯示裝置，具備有：

接受前述複合同步信號而產生預定寬幅的脈衝之單觸發電路；將該單觸發電路的輸出脈衝予以積分而產生預定的DC電壓積分電路；電容器；以按照前述DC電壓的電流值將電容器充電之充放電電路；比較前述電容器的電壓和預定的基準電壓而產生前述垂直同步信號之比較器，其中前述充放電電路，係在前述複合同步信號發生期間之間將前述電容器充電，而在前述複合同步信號不發生的期間將前述電容器的電荷放電者。

(請先閱讀背面之注意事項再填寫本頁)

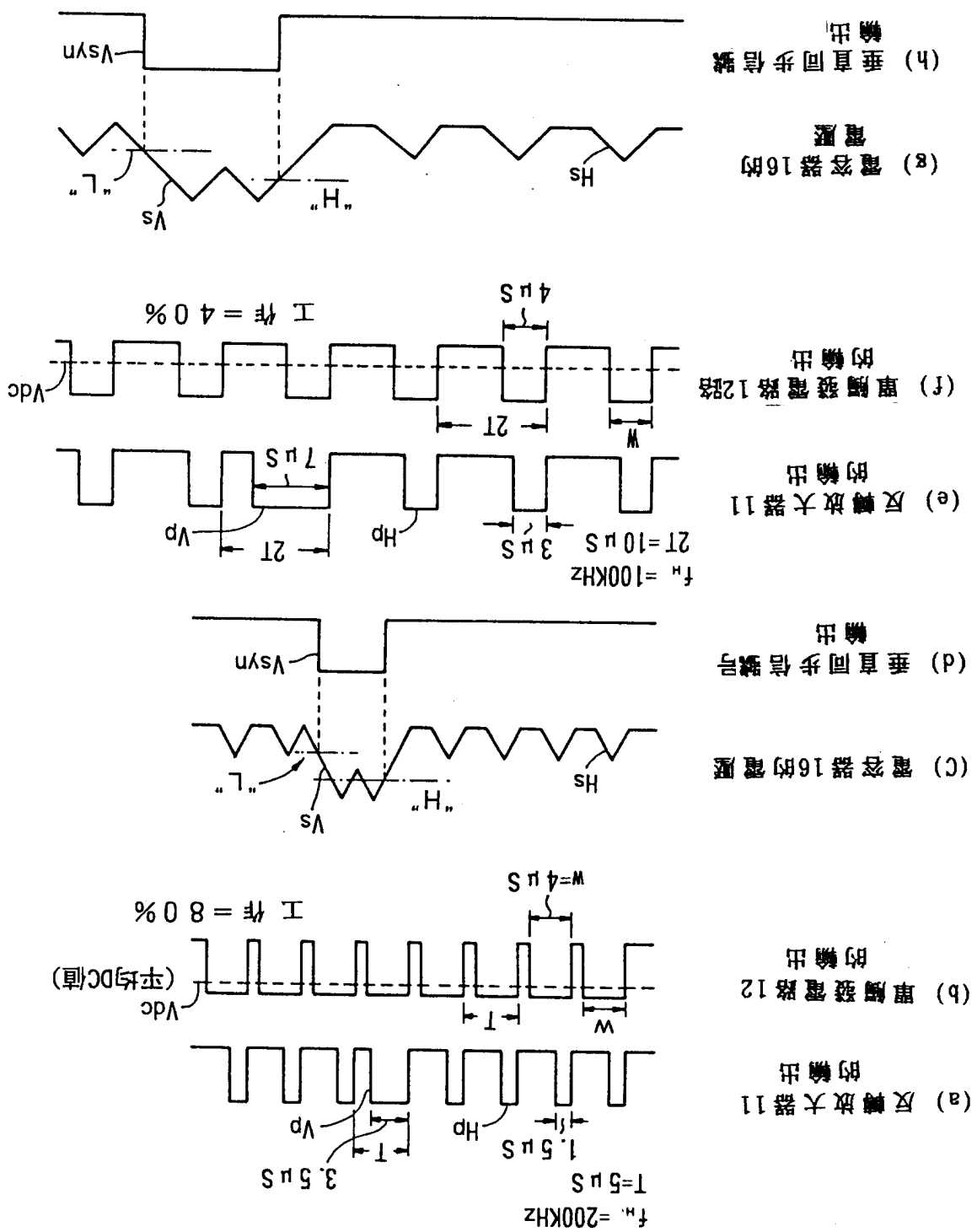
裝

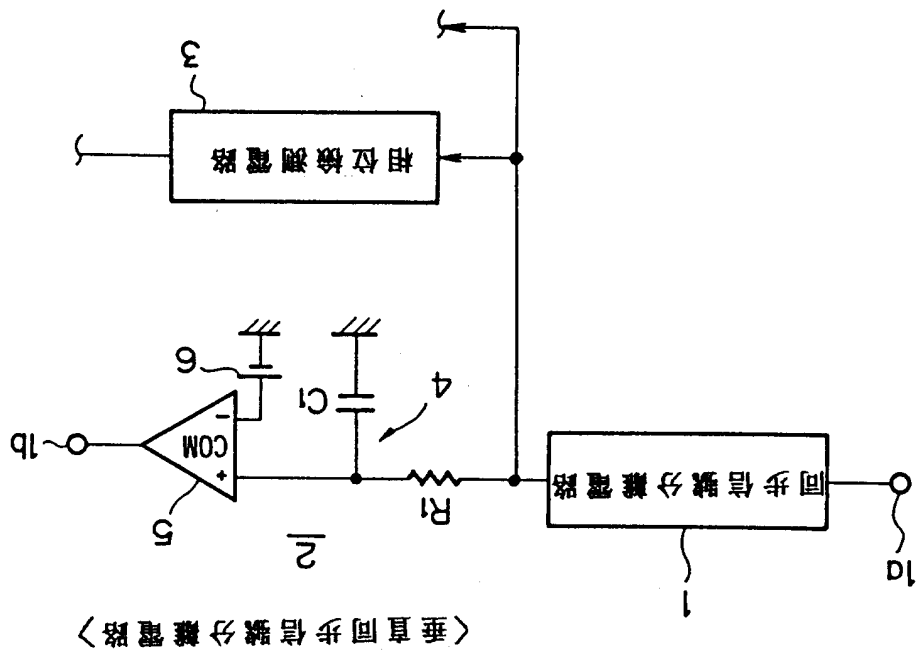
訂

線



第2圖





第 3 圖

<垂直同步信號分離電路>