(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年6月27日(27.06.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/134938 A1

(51) 国際特許分類:
H01G 4/30 (2006.01)

(21) 国際出願番号： PCT/JP2023/023793

(22) 国際出願日： 2023年6月27日(27.06.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2022-205383 2022年12月22日(22.12.2022) JP

(71) 出願人: 株式会社村田製作所 **(MURATA MANUFACTURING CO., LTD.)** [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者: 小島 慶次郎 **(KOJIMA, Keijiro)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP).

正木 拓海 **(MASAKI, Takumi)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP).

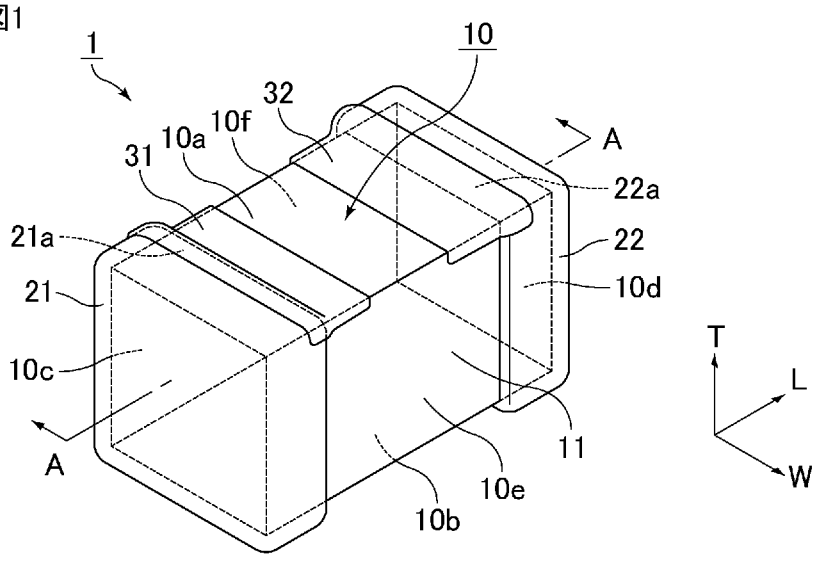
(74) 代理人: 弁理士法人ＷｉｓｅＰｌｕｓ **(WISEPLUS IP FIRM)**; 〒5320003 大阪府大阪市淀川区宮原３丁目５番３６号 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) **Title:** ELECTRONIC COMPONENT, ELECTRONIC COMPONENT MOUNTING STRUCTURE, AND METHOD FOR SEPARATING ELECTRONIC COMPONENT

(54) 発明の名称： 電子部品、電子部品の実装構造体及び電子部品の分離方法

図1



(57) **Abstract:** An electronic component 1 comprising: an element 10 that includes a dielectric layer 11 and has a top surface 10a and a bottom surface 10b opposite each other in a height direction T, a first side surface 10c and a second side surface 10d opposite each other in a length direction L orthogonal to the height direction T, and a third side surface 10e and a fourth side surface 10f opposite each other in a width direction W orthogonal to the height direction T and to the length direction L; external electrodes 21, 22 provided to the surface of the element 10; and microwave absorption layers 31, 32 positioned on at least one surface among the top surface 10a and the four side surfaces 10c, 10d, 10e, 10f and provided in contact with the external electrodes 21, 22, wherein a dielectric loss factor that is the product of the permittivity and the dissipation loss tangent of the microwave absorption layers 31, 32 is 10 or more.

WO 2024/134938 A1

［続葉有］

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

(57) 要約：誘電体層１１を含み、高さ方向Ｔに相対する天面１０ａ及び底面１０ｂと、高さ方向Ｔに直交する長さ方向Ｌに相対する第１の側面１０ｃ及び第２の側面１０ｄと、高さ方向Ｔ及び長さ方向Ｌに直交する幅方向Ｗに相対する第３の側面１０ｅ及び第４の側面１０ｆとを有する素体１０と、素体１０の表面に設けられた外部電極２１、２２と、天面１０ａ及び４つの側面１０ｃ、１０ｄ、１０ｅ、１０ｆのうちの少なくとも１つの面上に位置し、かつ、外部電極２１、２２と接するように設けられたマイクロ波吸収層３１、３２と、を備え、マイクロ波吸収層３１、３２の誘電率と誘電正接の積である誘電損率は、１０以上である、電子部品１。

明　細　書

発明の名称 ：

電子部品、電子部品の実装構造体及び電子部品の分離方法

技術分野

[0001] 本発明は、電子部品、電子部品の実装構造体及び電子部品の分離方法に関する。

背景技術

[0002] 近年、サーキュラーエコノミーが社会的に求められている。しかしながら、実装された電子部品は、粉砕されて廃棄されることが多い。これを資源循環しようとすると、部品ごとに分離選別し、所定の金属濃度を高める前処理が必要になる。分離技術としては、機械的剥離、全体加熱等が知られている。

[0003] 特許文献１には、電子部品を基材に実装する技術であるが、支持体へのマイクロ波照射により支持体上の発熱パターンを選択的に加熱することによって、支持体上に配した基材上のはんだを発熱パターンに対応して加熱し、基材上の電極パターンにはんだを介して電子部品の電極を接合する技術が記載されている。

[0004] 非特許文献１には、空洞共振器法を用いた材料定数の温度特性測定法が記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特開２０２０－１７３９５８号公報

非特許文献

[0006] 非特許文献1：土屋明久、他１名、“空洞共振器法を用いた材料定数の温度特性測定法とその測定事例”、計測と制御、公益社団法人計測自動制御学会、２０１４年３月、第５３巻、第３号、p.192-196

発明の概要

発明が解決しようとする課題

[0007] 特許文献１に記載の技術を実装された電子部品の分離に利用しようとした場合、支持体にマイクロ波を吸収して発熱する発熱パターンを設けるため、分離したい電子部品を任意に選択できない。また、該当する基材に実装された電子部品にしか適応できない。さらに、特許文献１に記載の技術では電磁波で金属部を加熱しているため、実装された電子部品の分離段階、すなわち当該製品の廃棄段階では、金属部へのフラックスや異物の付着により極端に加熱効率が落ちるおそれがある。

[0008] 本発明は、上記の問題を解決するためになされたものであり、基板から容易に分離可能な電子部品、電子部品の実装構造体及び電子部品の分離方法を提供することを目的とする。

課題を解決するための手段

[0009] 本発明は、第１の態様において、誘電体層を含み、高さ方向に相対する天面及び底面と、上記高さ方向に直交する長さ方向に相対する第１の側面及び第２の側面と、上記高さ方向及び上記長さ方向に直交する幅方向に相対する第３の側面及び第４の側面とを有する素体と、上記素体の表面に設けられた外部電極と、上記天面及び４つの上記側面のうちの少なくとも１つの面上に位置し、かつ、上記外部電極と接するように設けられたマイクロ波吸収層と、を備え、上記マイクロ波吸収層の誘電率と誘電正接の積である誘電損率は、１０以上である、電子部品である。

[0010] 本発明は、第２の態様において、誘電体層を含み、高さ方向に相対する天面及び底面と、上記高さ方向に直交する長さ方向に相対する第１の側面及び第２の側面と、上記高さ方向及び上記長さ方向に直交する幅方向に相対する第３の側面及び第４の側面と、を有する素体と、上記素体の表面に設けられた外部電極と、上記天面及び４つの上記側面のうちの少なくとも１つの面上に位置し、かつ、上記外部電極と接するように設けられたマイクロ波吸収層と、を備え、上記マイクロ波吸収層の誘電率と誘電正接の積である誘電損率は、上記誘電体層の誘電率と誘電正接の積である誘電損率の２倍以上である

、電子部品である。

[0011] 本発明は、第３の態様において、上記電子部品と、実装面を有する基板本体と、上記実装面上に形成されたランド電極とを備えた実装基板と、を備え、上記電子部品の上記外部電極は、はんだを介して上記ランド電極に電気的に接続されており、上記電子部品は、上記天面が上記基板本体の上記実装面と反対側を向くように、上記実装基板上に実装されている、電子部品の実装構造体である。

[0012] 本発明は、第４の態様において、上記電子部品の実装構造体を準備する工程と、上記電子部品の上記マイクロ波吸収層にマイクロ波を照射して加熱し、上記はんだを溶融させて上記電子部品を上記実装基板から分離する工程と、を含む電子部品の分離方法である。

発明の効果

[0013] 本発明によれば、基板から容易に分離可能な電子部品、電子部品の実装構造体及び電子部品の分離方法を提供することができる。

図面の簡単な説明

[0014] [図1]図１は、本発明の実施形態に係る電子部品の一例を模式的に示す斜視図である。

[図2]図２は、図１に示す電子部品のＡ－Ａ線断面図の一例である。

[図3]図３は、図１に示す電子部品のＡ－Ａ線断面図の他の例であり、電子部品が積層セラミックコンデンサである場合を示す。

[図4]図４は、本発明の実施形態に係る電子部品素体の変形例１を模式的に示す断面図である。

[図5]図５は、本発明の実施形態に係る電子部品素体の変形例２を模式的に示す断面図である。

[図6]図６は、本発明の実施形態に係る電子部品素体の変形例３を模式的に示す断面図である。

[図7]図７は、本発明の実施形態に係る電子部品素体の変形例４を模式的に示す斜視図である。

[図8]図８は、本発明の実施形態に係る電子部品の実装構造体の一例を模式的に示す斜視図である。

[図9]図９は、本発明の実施形態に係る電子部品の分離方法において電子部品にマイクロ波を照射する態様の一例を模式的に示す断面図である。

[図10]図１０は、本発明の実施形態に係る電子部品の分離方法において電子部品を分離する態様の一例を模式的に示す断面図である。

発明を実施するための形態

[0015] 以下、本発明の電子部品、電子部品の実装構造体及び電子部品の分離方法について説明する。

しかしながら、本発明は、以下の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。なお、以下において記載する個々の望ましい構成を２つ以上組み合わせたものもまた本発明である。

[0016] まず、本発明の実施形態に係る電子部品について説明する。図１は、本発明の実施形態に係る電子部品の一例を模式的に示す斜視図である。

[0017] 図１に示す電子部品１は、チップ型電子部品（表面実装型電子部品）であり、素体１０と、外部電極２１、２２と、マイクロ波吸収層３１、３２とを備えている。

[0018] 電子部品１の具体的な種類は、実装基板にはんだで実装可能な部品であれば特に限定されない。具体的には、例えば、積層セラミックコンデンサ、積層コイル、積層サーミスタ、積層バリスタ、積層ＬＣフィルタ、積層圧電フィルタ等の積層セラミック電子部品が挙げられる。

[0019] この場合、素体１０は、誘電体セラミック層、磁性体セラミック層、圧電体セラミック層、半導体セラミック層のうち少なくともいずれかと、内部導体としての内部電極層とが積層された積層体からなることが好ましい。

[0020] また、電子部品１は、上述のように積層部品でなくてもよく、その場合の具体例としては、例えば、シリコンキャパシタや、フェライト型コイル、金属紛と樹脂のコンポジット材料から成るインダクタ等が挙げられる。

[0021] 素体１０は、誘電体層１１及び内部導体（内部電極層、図１では図示せず）を含み、高さ方向Ｔに相対する天面１０ａ及び底面１０ｂと、高さ方向Ｔに直交する長さ方向Ｌに相対する第１の側面１０ｃ及び第２の側面１０ｄと、高さ方向Ｔ及び長さ方向Ｌに直交する幅方向Ｗに相対する第３の側面１０ｅ及び第４の側面１０ｆとを有している。

[0022] このように素体１０は、略直方体状の外形を有しているが、角部及び稜線部に丸みが付けられていてもよい。角部は、素体１０の３面が交わる部分であり、稜線部は、素体１０の２面が交わる部分である。

[0023] なお、天面１０ａ及び底面１０ｂの各面積は、第３の側面１０ｅ及び第４の側面１０ｆの各面積と実質的に同じであってもよいし、異なっていてもよい。また、第１の側面１０ｃ及び第２の側面１０ｄの各面積は、第３の側面１０ｅ及び第４の側面１０ｆの各面積と実質的に同じであってもよいし、異なっていてもよい。

[0024] 内部導体の露出部を除いて、素体１０の表面は、誘電体層１１から構成されている。

[0025] 誘電体層１１は、例えば、誘電体材料（酸化物）により形成することができる。誘電体材料は、電子部品１の種類に合わせて適宜選択することができ、例えば、誘電体セラミック材料、磁性体セラミック材料、圧電体セラミック材料、半導体セラミック材料等が挙げられる。

[0026] なかでも、誘電体材料としては、チタン酸バリウム、チタン酸カルシウム、チタン酸ストロンチウム、チタン酸バリウムカルシウム、又は、ジルコン酸カルシウム等の主成分を含む誘電体セラミック材料が好適である。このような材料は、室温からはんだの融点までの温度範囲のいずれかにおいて低誘電損率であり、マイクロ波照射による温度上昇が起こりにくいため、後述するマイクロ波吸収層３１、３２による効果が得られやすい。上記の誘電体セラミック材料を主成分として含む場合、電子部品１は、積層セラミックコンデンサとして機能し得るが、所望する積層セラミックコンデンサの特性に応じて、例えば、Ｍｇ化合物、Ｍｎ化合物、Ｓｉ化合物、ＡｌＩ化合物、Ｖ化合

物、Ｎｉ化合物、希土類化合物等の主成分よりも含有量の少ない副成分を添加したものを用いてもよい。

[0027] 誘電体材料としては、フェライトセラミック材料等の主成分を含む磁性体セラミック材料も好適である。このような材料は、マイクロ波吸収に時間がかかるため、この場合も後述するマイクロ波吸収層３１、３２による効果が得られやすい。磁性体セラミック材料を用いた場合、電子部品１は、積層コイルとして機能し得る。

[0028] 圧電体セラミック材料の具体例としては、例えば、ＰＺＴ（チタン酸ジルコン酸鉛）系セラミック材料等が挙げられる。圧電体セラミック材料を用いた場合、電子部品１は、積層圧電フィルタとして機能し得る。

[0029] 半導体セラミック材料の具体例としては、例えば、スピネル系セラミック材料等が挙げられる。半導体セラミック材料を用いた場合、電子部品１は、積層サーミスタとして機能し得る。

[0030] 外部電極２１、２２は、素体１０の表面に設けられている。

[0031] 外部電極２１は、素体１０の第１の側面１０ｃに設けられている。図１では、外部電極２１は、素体１０の第１の側面１０ｃから、天面１０ａ、底面１０ｂ、第３の側面１０ｅ及び第４の側面１０ｆの各々に亘って設けられている。外部電極２１は、第１の側面１０ｃにおいて素体１０から露出した内部導体と電気的に接続されている。

[0032] 外部電極２２は、素体１０の第２の側面１０ｄに設けられている。図１では、外部電極２２は、素体１０の第２の側面１０ｄから、天面１０ａ、底面１０ｂ、第３の側面１０ｅ及び第４の側面１０ｆの各々に亘って設けられている。外部電極２２は、第２の側面１０ｄにおいて素体１０から露出した内部導体と電気的に接続されている。

[0033] 図２は、図１に示す電子部品のＡ－Ａ線断面図の一例である。なお、図２と、後述する図４～図６、図８及び図９においても、素体１０の内部導体の図示は省略している。

[0034] 図２に示すように、外部電極２１、２２は、導電成分と樹脂成分とを含む

樹脂電極層２３を有している。導電成分は、銀、銅、ニッケル、錫等の金属単体、又は、これらの金属の少なくとも１種を含有する合金等を主成分として含む。樹脂成分は、エポキシ樹脂、フェノール樹脂等を主成分として含む。樹脂電極層は、例えば、銀ペースト等の導電性ペーストを用いて形成可能である。

[0035] なお、外部電極２１、２２は、樹脂電極層２３の代わりに、銅又は銀の焼き付け電極層を有していてもよい。銅又は銀の焼き付け電極層とは、具体的には、ガラス成分を含む銅又は銀のペースト材料を焼き付けて形成された電極である。

[0036] また、外部電極２１、２２は、樹脂電極層２３（又は銅若しくは銀の焼き付け電極層でもよい。以下同じ。）上に、めっき法により形成される、いわゆるめっき層を有している。具体的には、樹脂電極層２３を覆うように設けられたＮｉめっき層２４と、Ｎｉめっき層２４を覆うように設けられた最外層２５としてのＳｎめっき層２６とを有している。

[0037] なお、外部電極２１、２２の最外層２５として、Ｓｎめっき層２６の代わりに、Ａｕめっき層を設けてもよい。

[0038] また、本発明において、外部電極は、素体の表面の一部に設けられればよく、その配置場所は特に限定されない。例えば、素体の底面のみに配置されてもよいし、素体のいずれかの側面の一部を覆い、かつ、当該側面から延伸して底面の一部を覆うように配置されてもよいし（断面視Ｌ字状）、素体のいずれかの側面の一部又は全部を覆い、かつ、当該側面から延伸して天面の一部及び底面の一部を覆うように配置されてもよい（断面視コ字状（Ｃ字状））。

[0039] また、本発明において、外部電極の数は特に限定されず、外部電極は、素体に対して少なくとも１つ設けられればよい。例えば、素体に対して４つ設けられてもよいし（４端子）、素体に対して６つ設けられてもよい（６端子）。複数の外部電極を設ける場合は、各外部電極に対して当該外部電極に接するように、少なくとも１つのマイクロ波吸収層を設けることが好ましい。

[0040] 図３は、図１に示す電子部品のＡ－Ａ線断面図の他の例であり、電子部品が積層セラミックコンデンサである場合を示す。

[0041] この場合、素体１０は、誘電体層１１としての誘電体セラミック層１２と、内部導体としての内部電極層１３、１４とが積層された積層体である。

[0042] 内部電極層１３は、素体１０の第１の側面１０ｃに引き出されて外部電極２１に接続され、内部電極層１４は、素体１０の第２の側面１０ｄに引き出されて外部電極２２に接続される。

[0043] 誘電体セラミック層１２は、誘電体セラミック材料と有機溶媒を含む誘電体スラリーをシート成形することによって得ることができる。

[0044] 内部電極層１３、１４は、導電成分を含む電極ペーストを印刷することにより得ることができる。内部電極層１３、１４は、導電成分としてＮｉを用いたＮｉ電極層であることが好ましい。

[0045] また、Ｎｉ電極層に代えてＡｇ電極層、Ｐｄ電極層、Ｃｕ電極層としてもよい。

[0046] 図１及び図２に示したように、マイクロ波吸収層３１は、素体１０の天面１０ａ上に位置し、かつ、外部電極２１と接するように設けられている。より詳細には、マイクロ波吸収層３１は、素体１０の天面１０ａ上において素体１０及び外部電極２１にまたがる位置に設けられており、外部電極２１の天面１０ａ上に位置する端部２１ａを覆うように、素体１０の天面１０ａ及び外部電極２１上に選択的に平面視帯状に設けられている。

[0047] 同様に、マイクロ波吸収層３２は、素体１０の天面１０ａ上に位置し、かつ、外部電極２２と接するように設けられている。また、マイクロ波吸収層３２は、素体１０の天面１０ａ上において素体１０及び外部電極２２にまたがる位置に設けられており、外部電極２２の天面１０ａ上に位置する端部２２ａを覆うように、素体１０の天面１０ａ及び外部電極２２上に選択的に平面視帯状に設けられている。

[0048] そして、マイクロ波吸収層３１は、下記（１）及び（２）の少なくとも一方の特徴を備えている。

（１）マイクロ波吸収層３１の誘電率と誘電正接の積である誘電損率Ｐ１は、１０以上である。

（２）マイクロ波吸収層３１の誘電率と誘電正接の積である誘電損率Ｐ１は、素体１０の誘電体層１１の誘電率と誘電正接の積である誘電損率Ｐの２倍以上である。

[0049] 同様に、マイクロ波吸収層３２は、下記（３）及び（４）の少なくとも一方の特徴を備えている。

（３）マイクロ波吸収層３２の誘電率と誘電正接の積である誘電損率Ｐ２は、１０以上である。

（４）マイクロ波吸収層３２の誘電率と誘電正接の積である誘電損率Ｐ２は、素体１０の誘電体層１１の誘電率と誘電正接の積である誘電損率Ｐの２倍以上である。

[0050] このようなマイクロ波吸収層３１、３２が外部電極２１、２２と接するように設けられているため、電子部品１にマイクロ波（特に電場）を照射してマイクロ波吸収層３１、３２を選択的に加熱することができる。そして、外部電極２１、２２を介して熱伝導したはんだを溶融し、電子部品１を実装基板から容易に分離することができる。したがって、電子部品１を容易にリビルド又はリサイクルすることが可能である。

[0051] また、マイクロ波吸収層３１、３２は電子部品１に設けられているため、特定の電子部品を狙って実装基板から分離することができる（資源価値の高い電子部品を選択分離できる）。

[0052] また、素体１０と外部電極２１、２２にまたがる位置にマイクロ波吸収層３１、３２が設けられているため、マイクロ波照射時にフラックスの飛散がなく、電子部品１がデバイスとして使用された後も汚染（異物の付着）が少なく、マイクロ波照射による加熱効率の低下を防止することができる。

[0053] 上記（１）、（３）に関して、マイクロ波吸収層３１、３２の誘電率と誘電正接の積である誘電損率Ｐ１、Ｐ２は、それぞれ、１０以上であることが好ましく、２５以上であることがより好ましい。これらの誘電損率Ｐ１、Ｐ

２が１０未満であると、マイクロ波吸収層３１、３２のマイクロ波吸収による発熱速度が遅く、はんだの溶解に時間を要するおそれがある。これらの誘電損率Ｐ１、Ｐ２の上限は特に限定されないが、２００以下であることが好ましく、１００以下であることがより好ましい。これらの誘電損率Ｐ１、Ｐ２が２００を超えると、電子部品１の高周波特性に影響するおそれがある。

[0054] 上記（２）、（４）に関して、マイクロ波吸収層３１、３２の誘電率と誘電正接の積である誘電損率Ｐ１、Ｐ２は、それぞれ、素体１０の誘電体層１１の誘電率と誘電正接の積である誘電損率Ｐの２倍以上であることが好ましく、５倍以上であることがより好ましい。この誘電損率Ｐに対するこれらの誘電損率Ｐ１、Ｐ２の比が２倍未満であると、マイクロ波吸収層３１、３２のマイクロ波吸収による発熱速度が遅く、はんだの溶解に時間を要するおそれがある。この誘電損率Ｐに対するこれらの誘電損率Ｐ１、Ｐ２の比の上限は特に限定されないが、誘電損率Ｐ１、Ｐ２は、それぞれ、誘電損率Ｐの４０倍以下であることが好ましく、２０倍以下であることがより好ましい。この誘電損率Ｐに対するこれらの誘電損率Ｐ１、Ｐ２の比が４０を超えると、電子部品１の高周波特性に影響するおそれがある。

[0055] なお、素体１０の誘電体層１１の誘電率と誘電正接の積である誘電損率Ｐは、例えば、０．１以上、５以下であることが好ましい。

[0056] 本発明において、はんだを融点まで昇温するためには、マイクロ波吸収層は、はんだの融点までの温度帯で高い誘電損率を維持する必要があるが、ここで、マイクロ波吸収層及び素体の誘電体層の「誘電率」と「誘電正接」は、いずれも、非特許文献１に記載の測定法に準拠して、１４０℃かつ２．４５ＧＨｚ帯における空洞共振器を用いて測定された値とする。

なお、測定温度を１４０℃としているのは、チタン酸バリウムの場合、そのキュリー点を超え、誘電率が下がるため、はんだの融点を超えられなくなるためである。また、高温になると測定が難しくなるが、１５０℃以下では報告例があるためである。

[0057] マイクロ波吸収層３１、３２は、例えば、窒化アルミニウム、炭化ケイ素

、窒化ケイ素、窒化ホウ素等の非酸化物系のセラミック材料により形成することができる。このような材料は、誘電損率が大きいため、マイクロ波照射により瞬間的に温度上昇することが可能である。

また、マイクロ波吸収層３１、３２は、酸化物系のセラミック材料でも形成することができる。具体的には、例えば、二チタン酸バリウム、他元素置換チタン酸バリウム、アルミナ、ジルコニア、酸化チタン、ワラストナイト等の材料は誘電損率が大きいため、マイクロ波照射により瞬間的に温度上昇することが可能である。これらの材料は、１３０℃～２４０℃（チタン酸バリウムのキュリー点以上、はんだの融点未満）において、誘電率が高いため、誘電損率も高いと考えられる。

加えて、これらのコンポジット材料もマイクロ波吸収層３１、３２の候補になりえる。

[0058] マイクロ波吸収層３１、３２の形成方法としては、例えば、蒸着、スパッタ、スクリーン印刷、スプレー塗布、ディスペンサ塗布、インクジェット印刷等が挙げられる。

[0059] マイクロ波吸収層３１、３２の厚みは、０．１μｍ以上、１０μｍ以下であることが好ましく、０．５μｍ以上、５μｍ以下であることがより好ましく、１μｍ以上、３μｍ以下であることがさらに好ましい。これにより、マイクロ波の吸収と熱伝導に充分な厚みとしつつ、電子部品１の寸法形状と高周波特性に影響を与えるのを防止できる。

[0060] 図１及び図２に示したように、マイクロ波吸収層３１は、素体１０及び外部電極２１に接するように設けられていることが好ましい。これにより、より短い時間でのマイクロ波照射による瞬間加熱が可能である（使用するエネルギーがより小さい）。

[0061] 同様に、マイクロ波吸収層３２は、素体１０及び外部電極２２に接するように設けられていることが好ましい。

[0062] また、マイクロ波吸収層３１は、素体１０と、外部電極２１の最外層２５とに接するように設けられていることがより好ましい。これにより、さらに

短い時間でのマイクロ波照射による瞬間加熱が可能である（使用するエネルギーがさらに小さい）。

[0063] 同様に、マイクロ波吸収層３２は、素体１０と、外部電極２２の最外層２５とに接するように設けられていることがより好ましい。

[0064] 図４は、本発明の実施形態に係る電子部品素体の変形例１を模式的に示す断面図である。図４は、図２の断面図に対応する。

[0065] 図４に示すように、マイクロ波吸収層３１は、素体１０及び外部電極２１に接するように、素体１０及び外部電極２１の間に設けられていてもよい。この場合、マイクロ波吸収層３１の一部は、外部電極２１から露出していることが好ましい。

[0066] 同様に、マイクロ波吸収層３２は、素体１０及び外部電極２２に接するように、素体１０及び外部電極２２の間に設けられていてもよく、この場合、マイクロ波吸収層３２の一部は、外部電極２２から露出していることが好ましい。

[0067] また、図２に示したように、マイクロ波吸収層３１は、素体１０と、外部電極２２の最外層２５とに接するように設けられ、端部３１ａ及び段差部３１ｂの少なくとも一方を有していることがさらに好ましい。端部３１ａや段差部３１ｂが存在すると、マイクロ波の電界が集中しやすいため、特に短い時間でのマイクロ波照射による瞬間加熱が可能である（使用するエネルギーが特に小さい）。

[0068] 同様に、マイクロ波吸収層３２は、素体１０と、外部電極２２の最外層２５とに接するように設けられ、端部３２ａ及び段差部３２ｂの少なくとも一方を有していることがさらに好ましい。

[0069] 図５は、本発明の実施形態に係る電子部品素体の変形例２を模式的に示す断面図である。図５は、図２の断面図に対応する。

[0070] 図５に示すように、マイクロ波吸収層３１は、素体１０と、外部電極２２の最外層２５とに接するように設けられ、尖頭部３１ｃを有していてもよい。尖頭部３１ｃが存在する場合も同様に、マイクロ波の電界が集中しやすい

ため、特に短い時間でのマイクロ波照射による瞬間加熱が可能である（使用するエネルギーが特に小さい）。

[0071] 同様に、図５に示すように、マイクロ波吸収層３２は、素体１０と、外部電極２２の最外層２５とに接するように設けられ、尖頭部３２ｃを有していてもよい。

[0072] なお、尖頭部３１ｃ、３２ｃは、例えば、マイクロ波吸収層３１、３２の表面を粗面（凹凸面）とすることによって形成することができる。

[0073] 図６は、本発明の実施形態に係る電子部品素体の変形例３を模式的に示す断面図である。図６は、図２の断面図に対応する。

[0074] 図６に示すように、外部電極２１、２２の両方と接するように１つのマイクロ波吸収層３０Ａを設けてもよい。マイクロ波吸収層３０Ａは、素体１０の天面１０ａから外部電極２１の端部２１ａ及び外部電極２２の端部２２ａを覆うように、素体１０の天面１０ａ及び外部電極２１、２２上に選択的に平面視矩形状に設けられている。

[0075] 図７は、本発明の実施形態に係る電子部品素体の変形例４を模式的に示す斜視図である。図７は、図１の斜視図に対応する。

[0076] 図７に示すように、外部電極２１、２２の両方と接するように１つのマイクロ波吸収層３０Ｂを設けてもよい。マイクロ波吸収層３０Ｂは、外部電極２１、２２の間にて素体１０をぐるり一周囲んでいる。より詳細には、マイクロ波吸収層３０Ｂは、外部電極２１の端部２１ａ及び外部電極２２の端部２２ａと重なりつつ、外部電極２１、２２で覆われていない素体１０の天面１０ａ、底面１０ｂ、第３の側面１０ｅ及び第４の側面１０ｆ上に環状（腹巻状）に設けられている。

[0077] なお、本発明において、マイクロ波吸収層は、素体の天面及び４つの側面のうちの少なくとも１つの面上に位置していればよく、その配置場所は特に限定されない。例えば、マイクロ波吸収層は、素体の天面上と、素体のいずれかの相対する２つの側面（好ましくは第３の側面１０ｅ及び第４の側面１０ｆ）上とにおいて、外部電極と接するように設けられていてもよい。また

、マイクロ波吸収層は、素体のいずれかの相対する２つの側面（好ましくは第３の側面１０ｅ及び第４の側面１０ｆ）上のみにおいて、外部電極と接するように設けられていてもよい。さらに、図７に例示したように、マイクロ波吸収層は、素体の天面及び４つの側面のうちの少なくとも１つの面上に加えて、素体の底面上に位置していてもよい。

[0078] 次に、本発明の実施形態に係る電子部品の実装構造体について説明する。図８は、本発明の実施形態に係る電子部品の実装構造体の一例を模式的に示す斜視図である。

[0079] 図８に示す電子部品の実装構造体１００は、上述の電子部品１と、実装基板１１０とを備えている。

[0080] 実装基板１１０は、実装面１１１ａを有する基板本体１１１と、実装面１１１ａ上に形成されたランド電極１１２、１１３とを備えている。基板本体１１１は、例えば、ガラスエポキシ等の樹脂、あるいはガラスセラミック等のセラミックで形成されている。基板本体１１１は、積層された複数の絶縁体層で形成されてもよい。実装面１１１ａは、基板本体１１１の一方の主面に設けられている。ランド電極１１２、１１３は、例えば平面視矩形状の電極であり、実装面１１１ａに配設されている。

[0081] 電子部品１の外部電極２１、２２は、それぞれ、はんだ１２０を介してランド電極１１２、１１３に電気的に接続されている。このように各外部電極２１、２２に対応してランド電極１１２、１１３が設けられ、対応する外部電極２１又は２２とランド電極１１２又は１１３同士がはんだ１２０を介して接続固定されている。

[0082] はんだ１２０は、Ｓｎを主成分とする合金から構成されており、フラックスを含有している。はんだ１２０は、外部電極２１、２２の最外層２５と接合されている。

[0083] そして、電子部品１は、素体１０の天面１０ａが基板本体１１１の実装面１１１ａと反対側を向くように、実装基板１１０上に実装されている。すなわち、素体１０の底面１０ｂと基板本体１１１の実装面１１１ａとが対向し

ている。このため、電子部品１のマイクロ波吸収層３１、３２は、実装構造体１００の外部に露出した状態で存在している。したがって、マイクロ波をマイクロ波吸収層３１、３２に直接照射することが可能である。すなわち、加熱効率を低下させることなくマイクロ波をマイクロ波吸収層３１、３２に照射することができる。

[0084] 次に、本発明の実施形態に係る電子部品の分離方法について説明する。

[0085] まず、上述の電子部品の実装構造体１００を準備する。

[0086] 図９は、本発明の実施形態に係る電子部品の分離方法において電子部品にマイクロ波を照射する態様の一例を模式的に示す断面図である。図１０は、本発明の実施形態に係る電子部品の分離方法において電子部品を分離する態様の一例を模式的に示す断面図である。

[0087] 次に、図９に示すように、実装構造体１００を基板本体１１１の実装面１１１ａが下方を向くようにマイクロ波照射空間内に配置する。

[0088] そして、電子部品１のマイクロ波吸収層３１、３２にマイクロ波を照射して加熱し、図１０に示すように、はんだ１２０を溶融させて電子部品１を実装基板１１０から分離する。より詳細には、電子部品１にマイクロ波（電場がほぼ１００％）が実質的に一様かつ最大になるように照射し、マイクロ波吸収層３１、３２を選択的かつ瞬間的に加熱する。そして、このマイクロ波吸収層３１、３２の加熱に伴い、マイクロ波吸収層３１、３２から熱がはんだ１２０に伝導し、熱伝導したはんだ１２０が溶融する。その結果、電子部品１は、自由落下により実装構造体１００から分離される。このようにして、電子部品１を実装基板１１０から容易に分離することができる。

[0089] 外部電極２１、２２の最外層２５としてＳｎめっき層２６を用いた場合は、マイクロ波吸収層３１、３２からの熱伝導によりＳｎめっき層２６も溶融し、電子部品１は、図１０に示したように、Ｓｎめっき層２６が除去された状態で実装基板１１０から分離される。そのため、この分離された電子部品１は、例えば、外部電極２１、２２の最外層２５を再形成して再利用することができる。

[0090] また、外部電極２１、２２の最外層２５としてＡｕめっき層を用いた場合は、マイクロ波吸収層３１、３２からの熱伝導によってもＡｕめっき層は溶融せず、電子部品１は、Ａｕめっき層を有する状態で実装基板１１０から分離される。そのため、この分離された電子部品１は、例えば、そのまま再利用することができる。

[0091] なお、マイクロ波とは、一般的に、周波数域が３００ＭＨｚから３ＴＨｚまでの電磁波であり、電場成分と磁場成分を有し、電場成分により誘電体が加熱され、磁場成分により導体や磁性体が加熱される。

[0092] 本実施形態では、照射されるマイクロ波の出力は、０．１ｋＷ以上、１００ｋＷ以下であることが好ましい。

[0093] また、照射されるマイクロ波の周波数は、０．１ＧＨｚ以上、１００ＧＨｚ以下であることが好ましい。

[0094] また、マイクロ波の照射時間は、０．１秒以上、１００秒以下であることが好ましい。

[0095] また、マイクロ波発生器としては、半導体発振器を利用することができる。半導体発振器は、周波数制御性に優れ、半導体発振器から発生したマイクロ波の電磁界分布は固定されるため、電子部品１の位置制御により、電場が実質的に一様かつ最大になる空間内に電子部品１が位置するように、マイクロ波を照射することができる。

[0096] なお、マイクロ波の照射方法は、特に限定されず、例えば、マイクロ波を照射するプローブの先端を電子部品１付近に移動させることによってマイクロ波吸収層３１、３２を加熱してもよい。

[0097] 本明細書には、以下の内容が開示されている。

[0098] ＜１＞

誘電体層を含み、高さ方向に相対する天面及び底面と、前記高さ方向に直交する長さ方向に相対する第１の側面及び第２の側面と、前記高さ方向及び前記長さ方向に直交する幅方向に相対する第３の側面及び第４の側面とを有する素体と、

前記素体の表面に設けられた外部電極と、

前記天面及び４つの前記側面のうちの少なくとも１つの面上に位置し、かつ、前記外部電極と接するように設けられたマイクロ波吸収層と、を備え、

前記マイクロ波吸収層の誘電率と誘電正接の積である誘電損率は、１０以上である、電子部品。

[0099] ＜２＞

誘電体層を含み、高さ方向に相対する天面及び底面と、前記高さ方向に直交する長さ方向に相対する第１の側面及び第２の側面と、前記高さ方向及び前記長さ方向に直交する幅方向に相対する第３の側面及び第４の側面と、を有する素体と、

前記素体の表面に設けられた外部電極と、

前記天面及び４つの前記側面のうちの少なくとも１つの面上に位置し、かつ、前記外部電極と接するように設けられたマイクロ波吸収層と、を備え、

前記マイクロ波吸収層の誘電率と誘電正接の積である誘電損率は、前記誘電体層の誘電率と誘電正接の積である誘電損率の２倍以上である、電子部品。

[0100] ＜３＞

前記マイクロ波吸収層は、前記素体及び前記外部電極に接するように設けられている、＜１＞又は＜２＞に記載の電子部品。

[0101] ＜４＞

前記マイクロ波吸収層は、前記外部電極の最外層に接するように設けられている、＜３＞に記載の電子部品。

[0102] ＜５＞

前記マイクロ波吸収層は、端部、段差部及び尖頭部の少なくとも１つを有している、＜４＞に記載の電子部品。

[0103] ＜６＞

リビルド又はリサイクル用電子部品である、＜１＞から＜５＞のいずれか１つに記載の電子部品。

[0104] ＜７＞

＜１＞から＜６＞のいずれか１つに記載の電子部品と、

実装面を有する基板本体と、前記実装面上に形成されたランド電極とを備えた実装基板と、を備え、

前記電子部品の前記外部電極は、はんだを介して前記ランド電極に電気的に接続されており、

前記電子部品は、前記天面が前記基板本体の前記実装面と反対側を向くように、前記実装基板上に実装されている、電子部品の実装構造体。

[0105] ＜８＞

＜７＞に記載の電子部品の実装構造体を準備する工程と、

前記電子部品の前記マイクロ波吸収層にマイクロ波を照射して加熱し、前記はんだを溶融させて前記電子部品を前記実装基板から分離する工程と、を含む電子部品の分離方法。

符号の説明

[0106] １　電子部品

１０　素体

１０ａ　天面

１０ｂ　底面

１０ｃ　第１の側面

１０ｄ　第２の側面

１０ｅ　第３の側面

１０ｆ　第４の側面

１１　誘電体層

１２　誘電体セラミック層

１３、１４　内部電極層

２１、２２　外部電極

２１ａ、２２ａ　外部電極の端部

２３　樹脂電極層

２４　Ｎｉめっき層

２５　最外層

２６　Ｓｎめっき層

３０Ａ、３０Ｂ、３１、３２　マイクロ波吸収層

３１ａ、３２ａ　マイクロ波吸収層の端部

３１ｂ、３２ｂ　マイクロ波吸収層の段差部

３１ｃ、３２ｃ　マイクロ波吸収層の尖頭部

１００　電子部品の実装構造体

１１０　実装基板

１１１　基板本体

１１１ａ　実装面

１１２、１１３　ランド電極

１２０　はんだ

請求の範囲

[請求項1] 誘電体層を含み、高さ方向に相対する天面及び底面と、前記高さ方向に直交する長さ方向に相対する第１の側面及び第２の側面と、前記高さ方向及び前記長さ方向に直交する幅方向に相対する第３の側面及び第４の側面とを有する素体と、

前記素体の表面に設けられた外部電極と、

前記天面及び４つの前記側面のうちの少なくとも１つの面上に位置し、かつ、前記外部電極と接するように設けられたマイクロ波吸収層と、を備え、

前記マイクロ波吸収層の誘電率と誘電正接の積である誘電損率は、１０以上である、電子部品。

[請求項2] 誘電体層を含み、高さ方向に相対する天面及び底面と、前記高さ方向に直交する長さ方向に相対する第１の側面及び第２の側面と、前記高さ方向及び前記長さ方向に直交する幅方向に相対する第３の側面及び第４の側面と、を有する素体と、

前記素体の表面に設けられた外部電極と、

前記天面及び４つの前記側面のうちの少なくとも１つの面上に位置し、かつ、前記外部電極と接するように設けられたマイクロ波吸収層と、を備え、

前記マイクロ波吸収層の誘電率と誘電正接の積である誘電損率は、前記誘電体層の誘電率と誘電正接の積である誘電損率の２倍以上である、電子部品。

[請求項3] 前記マイクロ波吸収層は、前記素体及び前記外部電極に接するように設けられている、請求項１又は２に記載の電子部品。

[請求項4] 前記マイクロ波吸収層は、前記外部電極の最外層に接するように設けられている、請求項３に記載の電子部品。

[請求項5] 前記マイクロ波吸収層は、端部、段差部及び尖頭部の少なくとも１つを有している、請求項４に記載の電子部品。

[請求項6] リビルド又はリサイクル用電子部品である、請求項１～５のいずれか１項に記載の電子部品。

[請求項7] 請求項１～６のいずれか１項に記載の電子部品と、

実装面を有する基板本体と、前記実装面上に形成されたランド電極とを備えた実装基板と、を備え、

前記電子部品の前記外部電極は、はんだを介して前記ランド電極に電気的に接続されており、

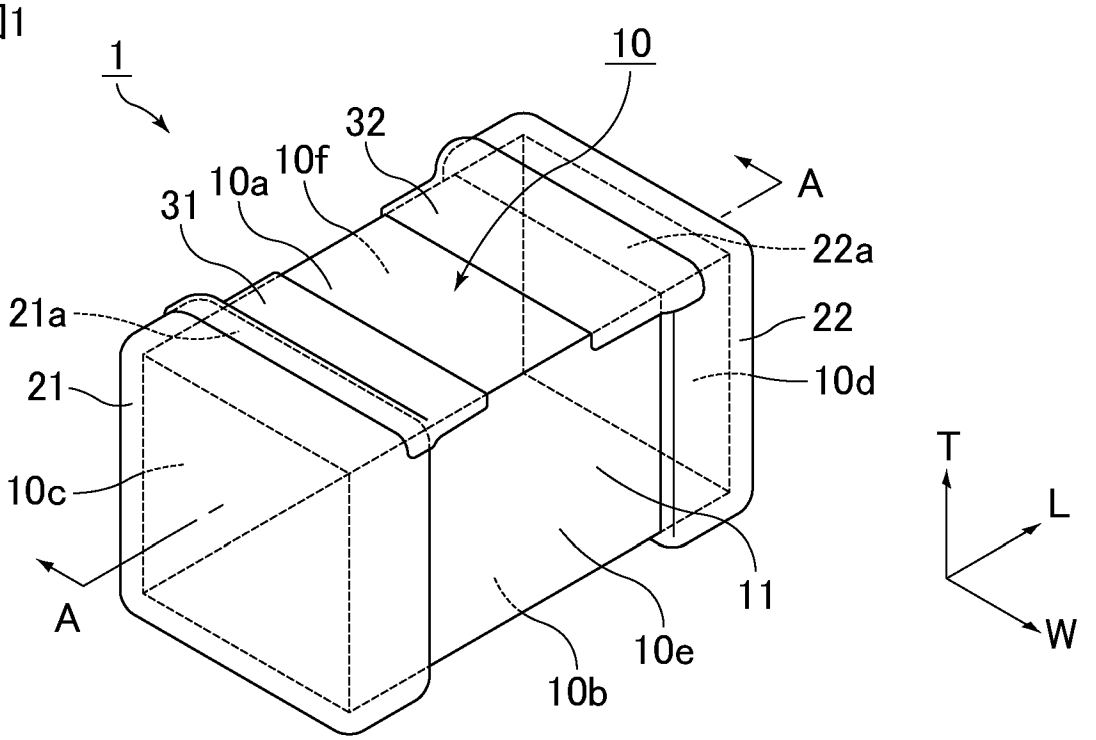
前記電子部品は、前記天面が前記基板本体の前記実装面と反対側を向くように、前記実装基板上に実装されている、電子部品の実装構造体。

[請求項8] 請求項７に記載の電子部品の実装構造体を準備する工程と、

前記電子部品の前記マイクロ波吸収層にマイクロ波を照射して加熱し、前記はんだを溶融させて前記電子部品を前記実装基板から分離する工程と、を含む電子部品の分離方法。

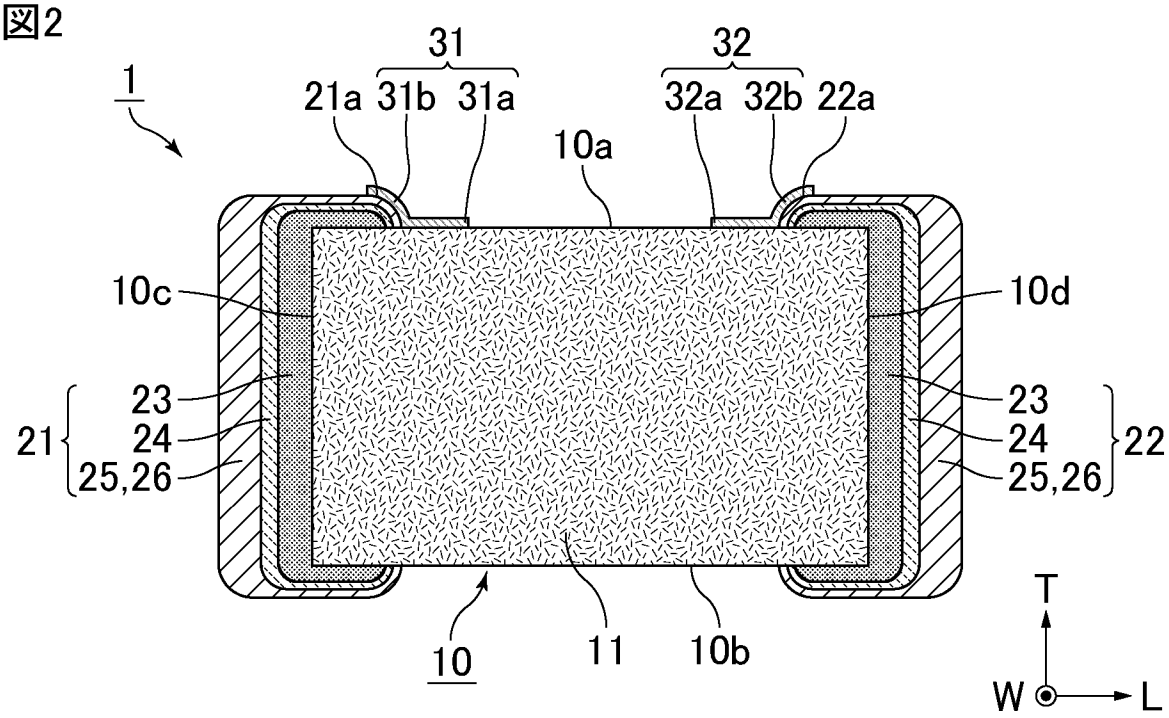
[図1]

図1

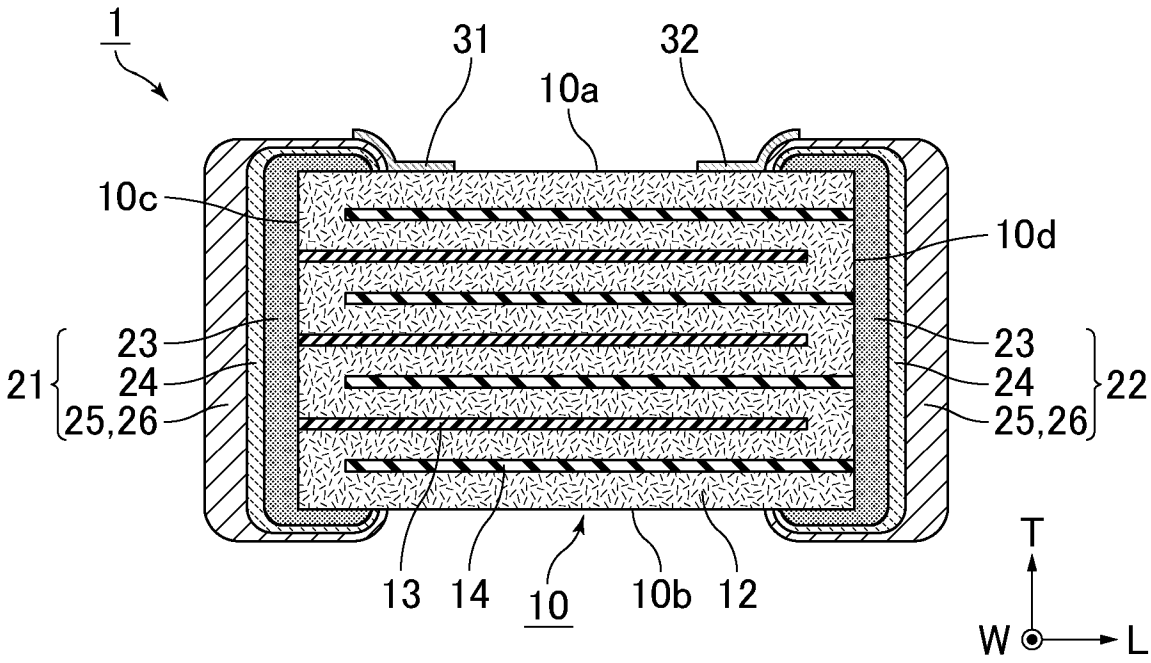

1
10
32
10f
10a
31
A
22a
21a
22
21
10d
10c
A
11
10e
10b
T
L
W

[図2]

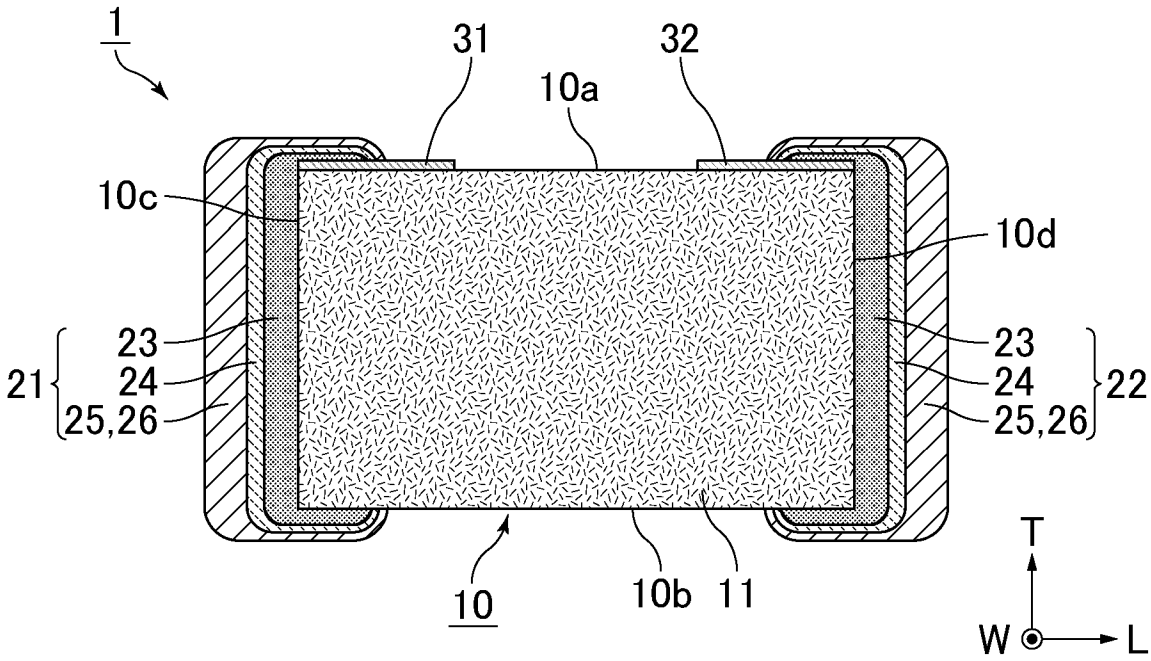
図2


31
32
1
21a
31b
31a
32a
32b
22a
10a
10c
10d
23
23
21
24
24
22
25,26
25,26
10
11
10b
T
W
L

[図3]
図3

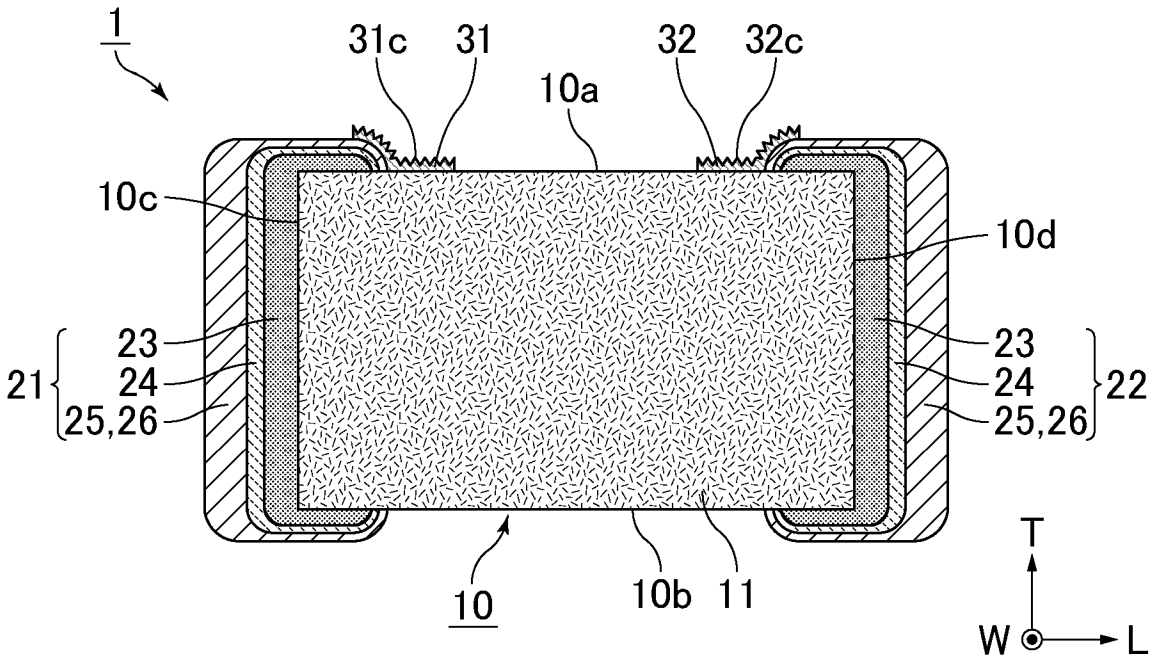

1
31
32
10a
10c
10d
23
24
25,26
21
22
13
14
10
10b
12
T
W
L

[図4]
図4


1
31
32
10a
10c
10d
23
24
25,26
21
22
10
10b
11
T
W
L

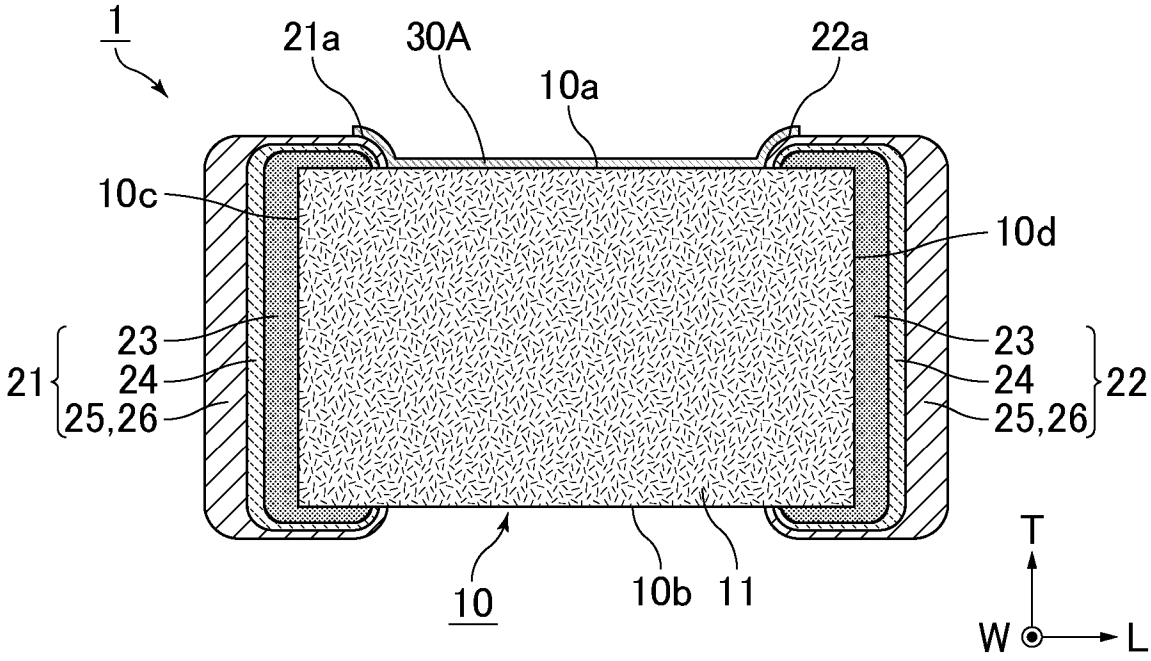
[図5]

図5


1
31c
31
32
32c
10a
10c
10d
23
24
25,26
21
23
24
25,26
22
10
10b
11
T
W
L

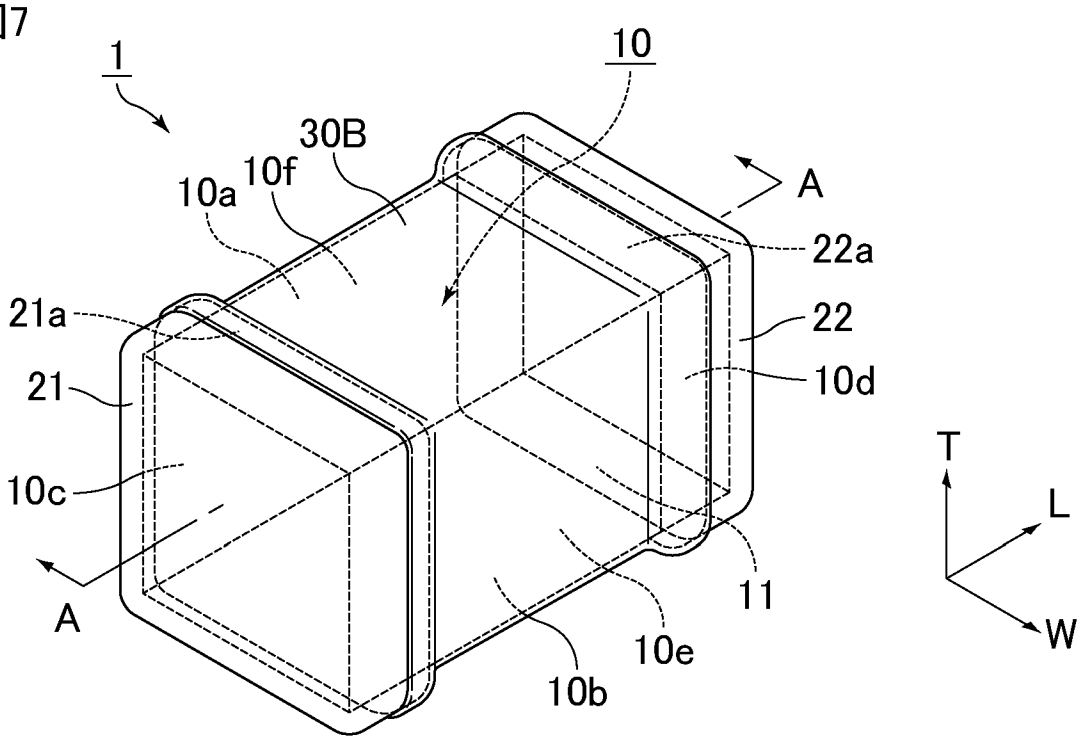
[図6]

図6


1
21a
30A
22a
10a
10c
10d
23
24
25,26
21
23
24
25,26
22
10
10b
11
T
W
L

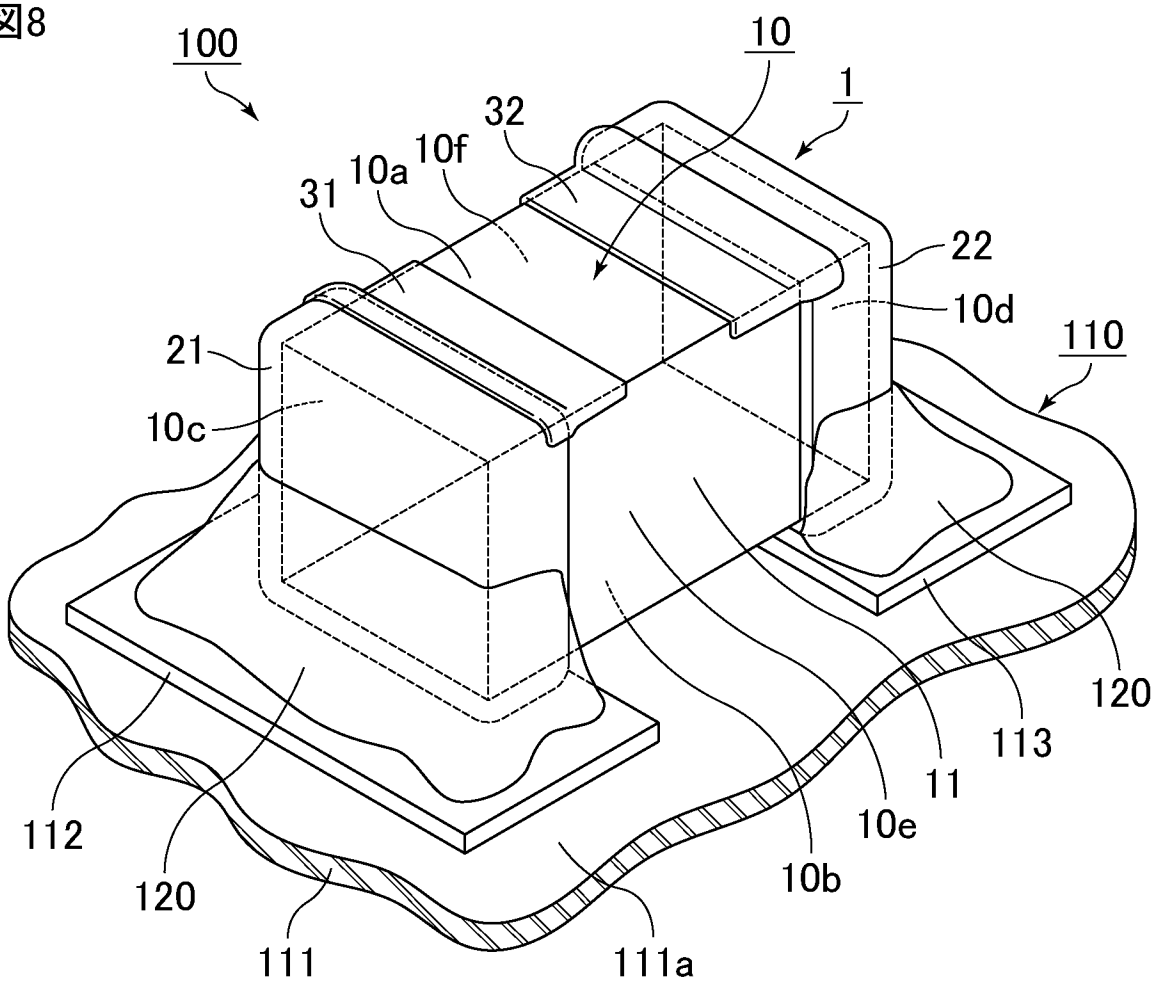
[図7]

図7


1
10
30B
10f
10a
A
22a
21a
22
21
10d
10c
A
11
10e
10b
T
L
W

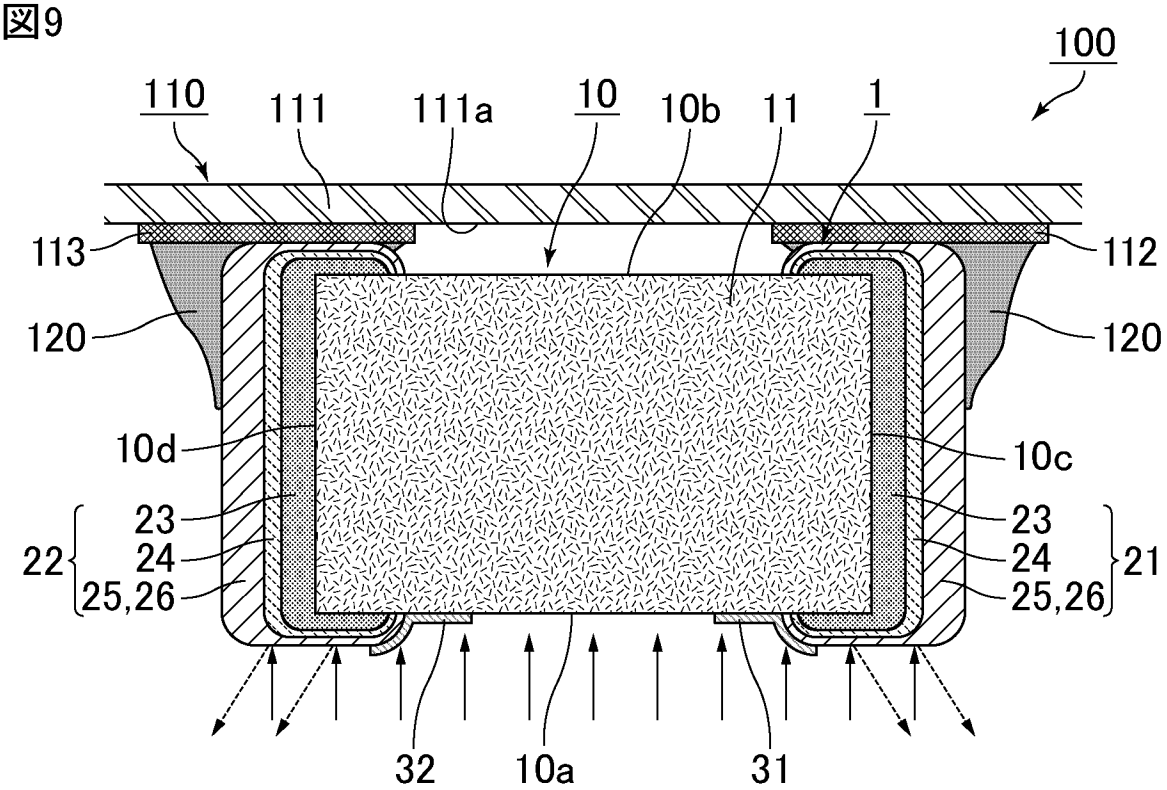
[図8]

図8


100
10
1
32
31
10a
10f
22
10d
110
21
10c
120
113
11
10e
10b
112
120
111
111a

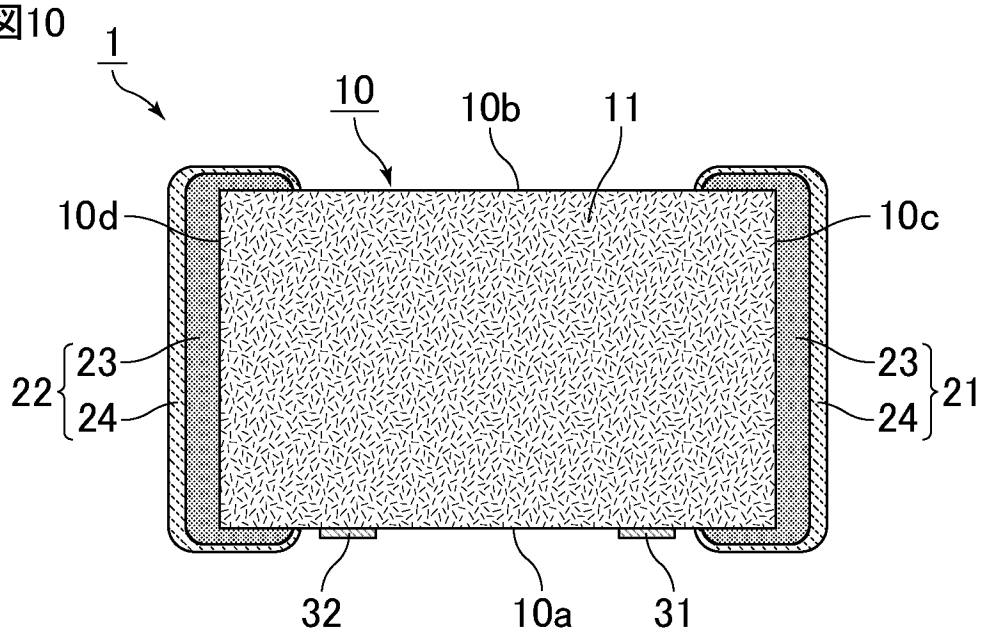
[図9]

図9


100
110
111
111a
10
10b
11
1
113
112
120
120
10d
10c
23
23
22
24
24
21
25,26
25,26
32
10a
31

[図10]

図10


1
10
10b
11
10d
10c
23
23
22
24
24
21
32
10a
31

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/023793

A. CLASSIFICATION OF SUBJECT MATTER

H01G 4/30(2006.01)i
FI: H01G4/30 201G; H01G4/30 201F; H01G4/30 201K; H01G4/30 201L; H01G4/30 201M; H01G4/30 513; H01G4/30 515; H01G4/30 516

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 08-139446 A (NEC CORPORATION) 31 May 1996 (1996-05-31) paragraphs [0010]-[0012], [0014]	1-8
A	JP 2002-233856 A (UEMURA, Narifumi and 2 others) 20 August 2002 (2002-08-20) paragraphs [0003]-[0004], [0029]-[0030], fig. 1, 2	1-8
A	JP 10-017948 A (SENJU METAL INDUSTRY CO., LTD.) 20 January 1998 (1998-01-20) paragraphs [0016], [0030]	1-8

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 July 2023	**01 August 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/023793

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 08-139446 A	31 May 1996	US 5715592 A column 4, line 62 to column 5, line 45, column 6, lines 15-50 DE 19541678 A1	
JP 2002-233856 A	20 August 2002	(Family: none)	
JP 10-017948 A	20 January 1998	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2023/023793

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01G 4/30(2006.01)i
FI: H01G4/30 201G; H01G4/30 201F; H01G4/30 201K; H01G4/30 201L; H01G4/30 201M; H01G4/30 513; H01G4/30 515; H01G4/30 516

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 08-139446 A (日本電気株式会社) 31.05.1996 (1996-05-31) [0010]-[0012], [0014]	1-8
A	JP 2002-233856 A (植村成文、他２名) 20.08.2002 (2002-08-20) [0003]-[0004], [0029]-[0030], 図1, 図2	1-8
A	JP 10-017948 A (千住金属工業株式会社) 20.01.1998 (1998-01-20) [0016], [0030]	1-8

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
18.07.2023	01.08.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
清水　稔 5D 8525

電話番号 03-3581-1101 内線 3551

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/023793

引用文献	公表日	パテントファミリー文献	公表日
JP 08-139446 A	31.05.1996	US 5715592 A 第4欄第62行-第5欄第45行、 第6欄第15-50行 DE 19541678 A1	
JP 2002-233856 A	20.08.2002	（ファミリーなし）	
JP 10-017948 A	20.01.1998	（ファミリーなし）	