公告本

修正補充 本85年1月 日

申請日期	83. 05. 10
案號	83104211
類別	Int.Cl[6] H04J 3/00

（以上各欄由本局填註）

A4 C4 **312066**

（85年1月修正本）

發明 新型 專利說明書

一、發明 新型 名稱	中文	分時信號處理系統
	英文	"DISCRETE-TIME SIGNAL PROCESSING SYSTEM"
二、發明 創作 人	姓名	1.戴特・恩奈斯・麥可・德塞 2.約翰・卡米兒・約瑟夫・凡・吉德戴倫
	國籍	均比利時
	住、居所	均比利時萊文市英特萊文拉76號
三、申請人	姓名（名稱）	荷蘭商飛利浦電子股份有限公司
	國籍	荷蘭
	住、居所（事務所）	荷蘭恩特荷芬市格諾內梧茲路1號
	代表人姓名	傑・伊・姆・葛拉瑪

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

312666

（由本局填寫）

承辦人代碼：	
大　　類：	
ＩＰＣ分類：	

A6
B6

本案已向：

國（地區）　申請專利，申請日期：　　案號：　　，□有　□無主張優先權

歐盟	1992.11.13	92203487.1

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 1 ）

本發明係與一種分時信號系統有關，包括一信號抽樣電路和一抽樣頻率可調整之抽樣信號產生器，該抽樣信號產生器包括一振盪器用以產生一固定頻率信號，以及一分頻器。

在各種分時信號處理電路中，用以從一需處理之類比式或數位式輸入信號中抽取信號樣品之抽樣頻率，通常均係利用一分頻器將一振盪器之高頻輸出信號轉換為一頻率較低之抽樣信號（時序信號）。當然，該振盪器之振盪頻率必須精確穩定，因此，通常係利用一晶體振盪器達成此一目的。亦即，抽樣信號之數目受限於fosc/n，其中之fosc代表振盪頻率，n 代表分頻器之等分數。如果振盪頻率fosc低於時序信號頻率，此即意謂該時序信號頻率僅可進行粗調。反之，如果需要一個特定的時序頻率時，則振盪頻率乃由所選定之分頻器來決定，而由此種方法決定之振盪頻率通常與一般價廉之商用振盪器晶體之頻率並不相合。再者，有時可能需要一個以上之抽樣頻率，例如在抽樣頻率變換器中。此時必須有兩個（精密）振盪器，如與僅有一個振盪器之電路相較，不僅成本較高，電路亦較笨重。

本發明目的之一係提供一種分時信號處理系統，此一系統可由一單一之穩定振盪頻率開始，提供一個具有所需頻率之時序信號，且該振盪頻率和該時序信號頻率二者之比率並不受必須是一正整數之限制。

本發明之另一目的乃係提供一種分時信號處理系統，其被抽樣信號之頻譜不會被抽樣信號（時序信號）之頻譜破壞。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210 X 297公釐)
83.3.10,000

五、發明說明（ 2）

本發明另一目的乃係提供一種分時信號處理系統，可由一固定振盪頻率導出一個以上所需要的時序頻率，且該振盪率和該時序頻率間之比率不受必須是一正整數之限制。

根據本發明設計之分時信號處理系統，其特點乃係其分頻器至少可在兩個狀態間來回轉換，在第一種狀態時，分頻器之等分數為n（n=整數），在第二種狀態時，分頻器之等分數為k，k≧n+x，x為一整數≧1，該分頻器用以將分頻器自一種狀態轉換至另一狀態之控制輸入端係連接至一sigma-delta（Σ-△）調變器之輸出端，該調變器接收一控制信號，用以產生一有效等分數m，使n ≦m≦k。

根據本發明揭示之分時信號處理系統，可以自由選擇一個從一較高時序頻率所導出之抽樣頻率，而該抽樣頻率並不受必須是一整數數目之限制。

如果一已知振盪器頻率之等分數n和k已適當選定（通常為n和n+1），則可產生一所需要頻率之抽樣信號，且其頻譜之特性乃是被抽樣信號之頻譜不會被抽樣信號之頻譜破壞。

以下將利用各附圖所示之具體實施例對本發明作進一步說明，各附圖分別為：

圖1係依根據本發明所設計之一種分時信號處理系統之方塊圖；

圖2係根據本發明所設計之一種分時信號處理系統之理想具體實例之方塊圖；

圖3係根據本發明所設計之分時信號處理系統之另一種具體實例之方塊圖；及

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)
83.3.10,000

五、發明說明（3）

圖4係一種可用於抽樣頻率變換器中之分時信號處理系統之部分方塊圖。

圖1所示係根據本發明設計之一種分時信號處理系統10，包括一抽樣及保持電路1，一個小數濾除器3連接至電路1，一個振盪器5，一個可調整分頻器7以及一個sigma-delta調變器9（以下簡稱Σ-△調變器）。其中之抽樣及保持電路1，在其輸入端11上接收一被抽樣信號，並在其控制輸入端13上接收一抽樣信號，此一抽樣信號，亦即一時序信號，係利用振盪器5，分頻率7和Σ-△調變器9所產生。抽樣及保持電路1所抽取之樣品信號，送往小數濾除器3進行進一步處理。

施加於抽樣及保持電路1之抽樣信號，其頻率係將分頻器內以交替方式將振盪器5之振盪信號分別除以第一種等分數n或第二種等分數k=n+x。如此，可使振盪頻率和抽樣頻率二者之比率m介於n和n+x之間（或當分頻器未被轉換時等於n或n+x）。上述轉換操作係受Σ-△調變器9輸出端15之輸出信號所控制，該調變器9之輸入端17係接收一控制信號ϕ。如果Σ-△調變器9為一種一半是類比式而一半是數位式電路時，該控制信號ϕ可能是一直流信號，或係一種寬度為一個位元或多個位元之數位信號。

圖2所示係根據本發明設計之一種理想的分時信號處理系統20。系統20除與以上參閱圖1時所說明功能相同之各組件1，3，5，7及9外，另亦包括一輸入信號處理器21及一相位比較器23。輸入信號處理器21從其輸入端27上所接收之一個射頻立體信號中摘取其音頻成份，施加至抽樣及

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)
83.3.10,000

五、發明說明（ 2）

保持電路1 ，以及19仟赫茲之引示音，施加至相位比較器23之輸入端29。該相位比較器23另亦經由一除2 式分頻器25接收分頻器7 之輸出信號，並由上述兩種輸入信號合成可供Σ-△ 調變器9 使用之控制信號φ。

圖3 所示係根據本發明設計之另一種分時信號處理系統30，其中與圖2 中相對應之各組件，均以相同參考圖號表示並具有相同功能。但，在分頻器7 和抽樣及保持電路1 輸入端13之間則加裝一通頻帶濾波器31，使所需要之抽樣頻率之頻帶得以通過該濾波器。如此即可將抽樣及保持電路1 控制輸入端13上之被抽樣信號中所含高頻相位雜訊再一次消除。該通頻帶濾波器31可以設計成一類比式通頻帶濾波器，例如一陶瓷濾波器，或設計成一種類比式相位鎖定環路，利用該環路可以一種既簡單又節省費用的原則擴大控制範圍。通過該通頻帶濾波器31之信號，施加至一相位比較器35。系統中另有一輸入信號處理器33，其功能係從所接收到之立體信號中摘取音頻成份後將其施加至抽樣及保持電路1 ；同時並從19仟赫之引示音導出一雙倍頻率信號（38仟赫），並將其施加至相位比較器35。相位比較器35再將一控制信號φ供應至Σ-△ 調變器9 。

圖4 所示係本發明另一具體實例，主要係適用於抽樣頻率變換器中。在抽樣頻率變換器中，供輸入信號用之抽樣頻率f_i與輸出信號之抽樣頻率f_o不同。視抽樣頻率變換器之不同實際設計方式，需要有一輸入時序頻率f_i，該時序頻率之倍頻，亦即$N.f_i$以及一輸出時序頻率f_o，或需要一輸入時序頻率f_i ，一輸出時序頻率f_o 以及其倍頻，亦即

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4 規格(210 X 297 公釐)
83.3.10,000

五、發明說明（5）

M.f。。圖4所示實例中有一個晶體振盪器41，其輸出信號（頻率為fosc）施加至兩個分頻器43和45。而分頻器43和45之等分數i和ii可分別加以調整，其調整原則為n ≦ i ≦ n+x以及m≦ ii ≦ m+y，其中n，m，x和y均為正整數。在本實例中不論是按分頻器43和45之n或n+x等分數或m或m+y等分數進行調整，應分別由Σ-△ 變換器47和51之輸出信號來決定；分頻器47和51分別接收一輸入信號φ1及φ2。分頻器43和45之輸出信號頻率分別為N.f₁和M.f。，因此可使振盪頻率 f。sc=i.N.f₁=ii.M.f。。輸出信號N.f₁和M.f。分別被分頻器43和45等分為N個等分及M個等分，俾使所取得之輸出信號分別為所需要之頻率f₁及f。。應提請注意者乃係上述之等分數N和M在本實例中雖然均係整數，但由上述說明可知各該等分數不須要一定設定為整數。另請注意者，在以前公佈之歐洲專利申請書（編號：EP-A-0512619）中已對一種抽樣頻率變換器提供說明。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210 X 297公釐)

83.3.10,000

四、中文發明摘要（發明之名稱：　分時信號處理系統　）

本發明係關於一種分時信號處理系統，該系統中有一個由一高頻振盪信號所導出之時序信號。然後使用一個受一Σ-Δ（sigma-delta）調變器驅動之可轉換式分頻器。藉著在一等分數n和另一等分數n+1之間交替轉換之作用，可產生一有效等分數m，其中之n≦m≦n+1，乃可進行非常細微之頻率調諧。

使用Σ-Δ 調變器之優點乃係被抽樣信號之頻譜不會被上述轉換分頻器作用所產生之抽樣信號之頻譜破壞。

英文發明摘要（發明之名稱：　"DISCRETE-TIME SIGNAL PROCESSING SYSTEM"　）

The invention relates to a discrete-time signal processing system in which a clock signal is derived from an oscillation signal having a higher frequency. A switchable frequency divider is then used which is driven by a sigma-delta modulator. By alternately switching from one dividend n to the other dividend n+1 and *vice versa*, an effective dividend m, where $n \leq m \leq n+1$ is realised, so that a very fine frequency tuning can take place.

The use of the Σ-Δ modulator is advantageous in that the frequency spectrum of the sampled signal is not corrupted by the frequency spectrum of the sampling signal (clock signal) generated by way of the switching frequency divider.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

1. 一種分時信號處理系統，包括一信號抽樣電路和一個抽樣頻率可調整之抽樣信號產生器，該抽樣信號產生器包括一個用以產生一固定頻率信號之振盪器，和一個分頻器，其特點為該分頻器至少可在兩種狀態之間交替轉換，在第一種狀態時，分頻器之等分數目為n(n=整數)，在第二種狀態時，等分數目為k，而k≧n+x，其中之x為一整數且≧1，另一特點乃是該分頻器用以將分頻器操作由一種狀態轉換至另一狀態所需要之控制信號輸入端係連接至一 sigma-delta調變器(Σ-△ 調變器)之輸出端，而該調變器則接收一控制信號用以產生一有效等分數值m，上述各數值之關係為：n≦m≦k。

2. 根據申請專利範圍第1項之分時信號處理系統，其中有一個相位檢波器，用以產生控制信號，該檢波器有兩個輸入端，第一和第二輸入端分別接收一個與分頻器所產生信號有關之信號，和一個受上述抽樣電路抽樣之信號有關之信號。

3. 根據申請專利範圍第1或2項之分時信號處理系統，其中在分頻器輸出端和抽樣電路一個控制信號輸入端之間加裝一個類比式濾波器。

4. 根據申請專利範圍第1項之分時信號處理系統，其中有一小數清除濾波器連接至抽樣電路之輸出端。

5. 根據申請專利範圍第3項之分時信號處理系統，其中之sigma-delta 調變器之一時序信號輸入端連接類比式濾波器之輸出端。

經濟部中央標準局員工消費合作社印製
(請先閱讀背面之注意事項再填寫本頁)
裝
訂
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

六、申請專利範圍

6. 根據申請專利範圍第1項之分時信號處理系統，其中該sigma-delta調變器之一時序信號輸入端連接該分頻器的輸出端。

7. 根據申請專利範圍第1項之分時信號處理系統，其中該分頻器之等分數目大於3但小於129。

8. 根據申請專利範圍第7項之分時信號處理系統，其中之等分數值n大於31但小於65。

9. 根據申請專利範圍第3項之分時信號處理系統，其中之類比式濾波器係一通頻帶濾波器。

10. 根據申請專利範圍第3項之分時信號處理系統，其中之類比式濾波器包括一個相位鎖定環路。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

86.6.26 修正補充

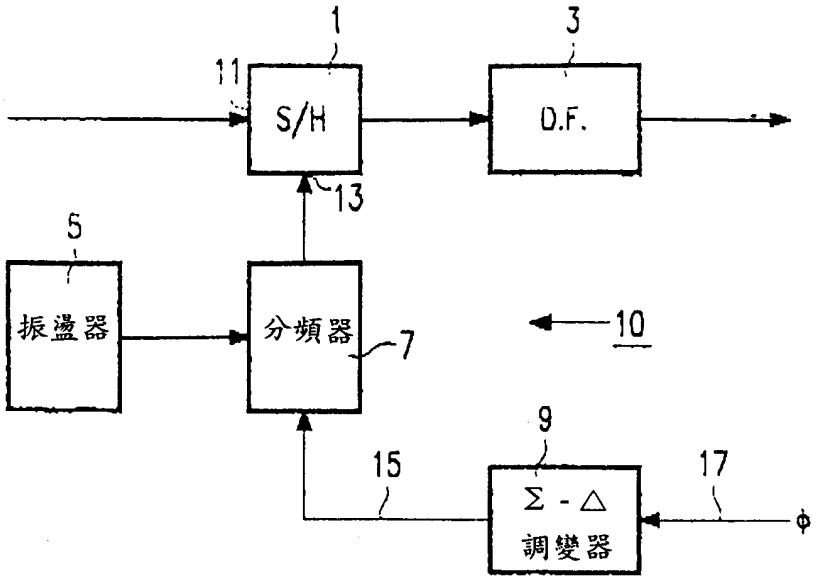

圖 1

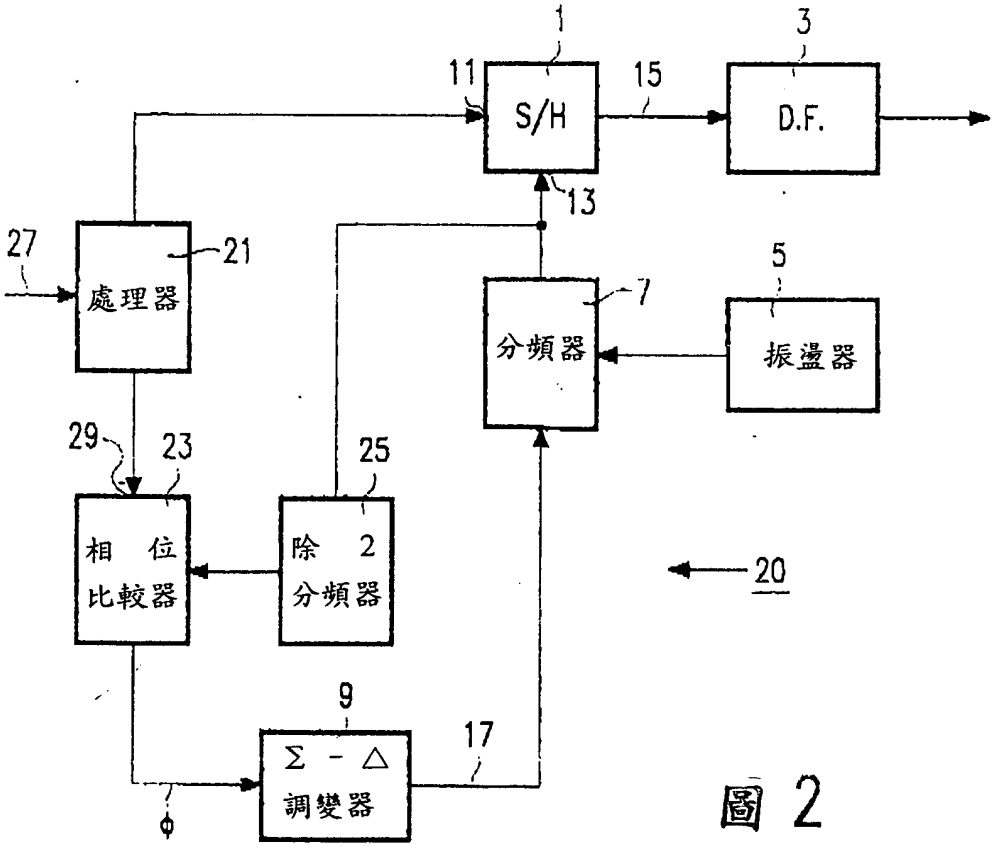

圖 2

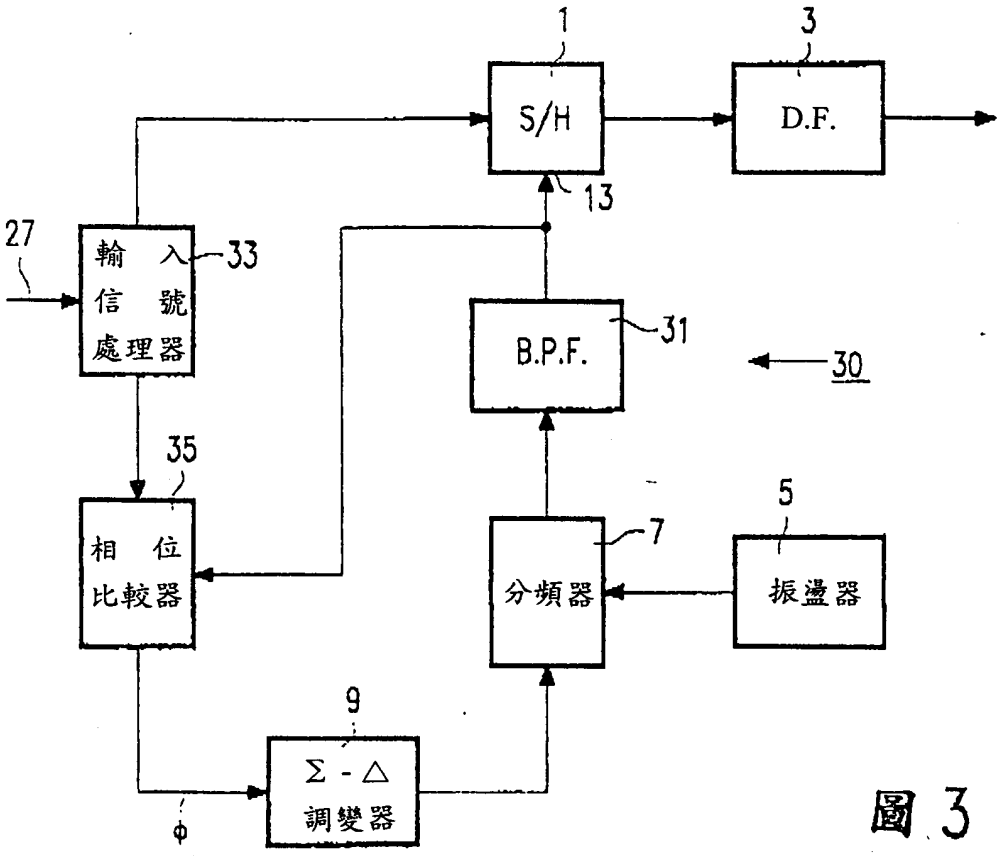
1
S/H
3
D.F.
13
27
輸入信號處理器
33
B.P.F.
31
30
35
相位比較器
5
7
分頻器
振盪器
9
Σ - △ 調變器
φ

圖 3

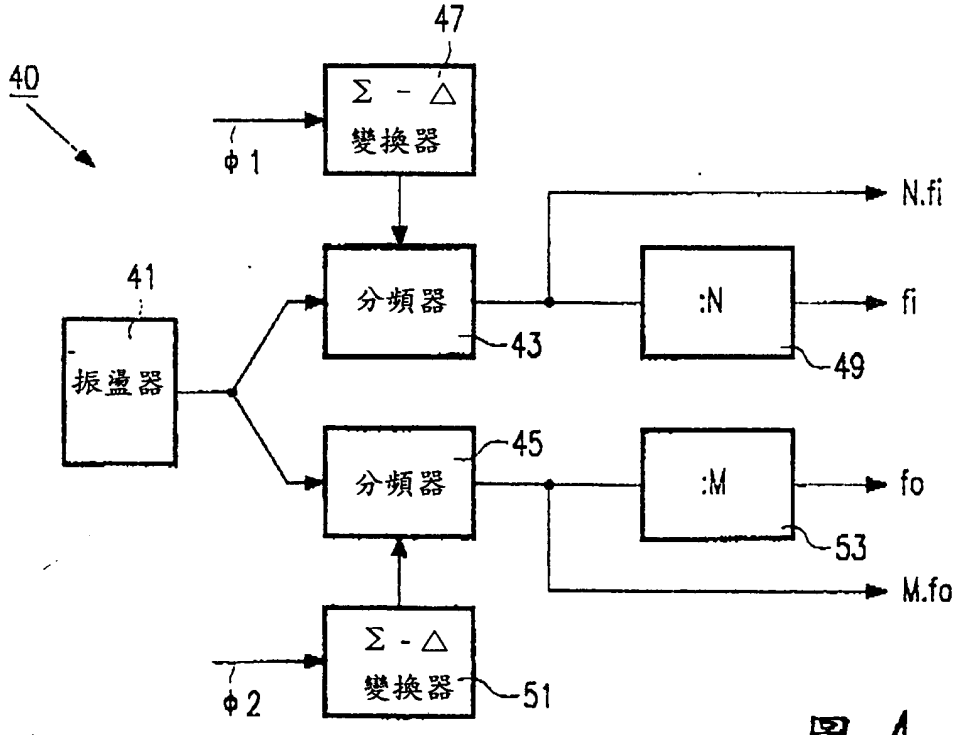
47
40
Σ - △ 變換器
φ1
N.fi
41
分頻器
:N
fi
振盪器
43
49
45
分頻器
:M
fo
53
M.fo
Σ - △ 變換器
φ2
51

圖 4