

(19) 日本国特許庁(JP)

**再公表特許(A1)**

(11) 国際公開番号

**W02007/032214**

発行日 平成21年3月19日(2009.3.19)

(43) 国際公開日 **平成19年3月22日(2007.3.22)**

(51) Int.Cl. F I テーマコード (参考)  
**HO 1 L 29/861 (2006.01)** HO 1 L 29/91 F

審査請求 有 予備審査請求 未請求 (全 19 頁)

出願番号	特願2007-535421 (P2007-535421)	(71) 出願人	000156938 関西電力株式会社
(21) 国際出願番号	PCT/JP2006/317339		大阪府大阪市北区中之島三丁目6番16号
(22) 国際出願日	平成18年9月1日(2006.9.1)	(71) 出願人	000173809 財団法人電力中央研究所
(31) 優先権主張番号	特願2005-266884 (P2005-266884)		東京都千代田区大手町1丁目6番1号
(32) 優先日	平成17年9月14日(2005.9.14)	(74) 代理人	100081994 弁理士 鈴木 俊一郎
(33) 優先権主張国	日本国(JP)	(74) 代理人	100103218 弁理士 牧村 浩次
		(74) 代理人	100115392 弁理士 八本 佳子
		(72) 発明者	三柳 俊之 神奈川県横須賀市長坂2-6-1 財団法人電力中央研究所 材料科学研究所内 最終頁に続く

(54) 【発明の名称】 炭化珪素半導体素子の製造方法

## (57) 【要約】

炭化珪素単結晶基板の表面から成長させた炭化珪素エピタキシャル膜の内部で通電時に電子と正孔が再結合するバイポーラ型炭化珪素半導体素子において、電流通電により拡大する積層欠陥の核となる欠陥を低減させ、これにより、バイポーラ型炭化珪素半導体素子の順方向電圧の増加を抑制させること。本発明のバイポーラ型炭化珪素半導体素子の製造方法では、製造工程の最後に当該素子を300以上の温度で加熱処理する。好ましくは、電極形成後に上記の加熱処理を行い、その後、得られたバイポーラ型炭化珪素半導体素子をパッケージへ実装する。

## 【特許請求の範囲】

## 【請求項 1】

炭化珪素単結晶基板の表面から成長させた炭化珪素エピタキシャル膜の内部で電流通電時に電子と正孔が再結合するバイポーラ型炭化珪素半導体素子の製造方法であって、

前記バイポーラ型炭化珪素半導体素子の製造工程の最後に、該バイポーラ型炭化珪素半導体素子を 300 以上の温度で加熱することを特徴とするバイポーラ型炭化珪素半導体素子の製造方法。

## 【請求項 2】

前記バイポーラ型炭化珪素半導体素子を 300 以上の温度で加熱する工程を、電極を形成する工程の後に行うことを特徴とする請求項 1 に記載のバイポーラ型炭化珪素半導体素子の製造方法。

10

## 【請求項 3】

前記バイポーラ型炭化珪素半導体素子を 300 以上の温度で加熱する工程を、少なくとも全てのイオン注入工程よりも後に行うことを特徴とする請求項 1 に記載のバイポーラ型炭化珪素半導体素子の製造方法。

## 【請求項 4】

前記バイポーラ型炭化珪素半導体素子を 300 以上の温度で加熱する工程を、少なくとも素子表面を保護するための酸化膜を形成した当該素子表面における電極を形成する部位を含む各部位の酸化膜を除去し、当該部位においてエピタキシャル膜を露出させる工程よりも後に行うことを特徴とする請求項 1 に記載のバイポーラ型炭化珪素半導体素子の製造方法。

20

## 【請求項 5】

前記バイポーラ型炭化珪素半導体素子は、パッケージに実装されるバイポーラ型半導体素子であり、

前記バイポーラ型炭化珪素半導体素子を 300 以上の温度で加熱する工程によって該バイポーラ型炭化珪素半導体素子の製造を完了し、その後、得られたバイポーラ型炭化珪素半導体素子はパッケージに実装されることを特徴とする請求項 1 ~ 4 のいずれかに記載のバイポーラ型炭化珪素半導体素子の製造方法。

## 【請求項 6】

六方晶の炭化珪素単結晶基板の表面から六方晶の炭化珪素エピタキシャル膜を成長させることを特徴とする請求項 1 ~ 5 のいずれかに記載のバイポーラ型炭化珪素半導体素子の製造方法。

30

## 【請求項 7】

六方晶四回周期型の炭化珪素単結晶基板の表面から六方晶四回周期型の炭化珪素エピタキシャル膜を成長させるか、六方晶六回周期型の炭化珪素単結晶基板の表面から六方晶六回周期型の炭化珪素エピタキシャル膜を成長させるか、または六方晶二回周期型の炭化珪素単結晶基板の表面から六方晶二回周期型の炭化珪素エピタキシャル膜を成長させることを特徴とする請求項 6 に記載のバイポーラ型炭化珪素半導体素子の製造方法。

## 【請求項 8】

菱面十五回周期型の炭化珪素単結晶基板の表面から菱面十五回周期型の炭化珪素エピタキシャル膜を成長させることを特徴とする請求項 1 ~ 5 のいずれかに記載のバイポーラ型炭化珪素半導体素子の製造方法。

40

## 【請求項 9】

前記バイポーラ型炭化珪素半導体素子を 300 以上の温度で加熱する前に、該バイポーラ型炭化珪素半導体素子の動作領域に対して、電子 - 正孔対の生成が可能な波長における光照射を行うことを特徴とする請求項 1 ~ 8 のいずれかに記載のバイポーラ型炭化珪素半導体素子の製造方法。

## 【請求項 10】

素子形成過程にある炭化珪素半導体における素子の動作領域となる位置、または、素子形成が完了した炭化珪素半導体素子における当該素子の動作領域へ、電子 - 正孔対生成が

50

可能な波長における光照射を行う工程と、

前記炭化珪素半導体または炭化珪素半導体素子を300 以上の温度で加熱する工程と

を含むことを特徴とする炭化珪素半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、炭化珪素半導体素子、特に、炭化珪素単結晶基板の表面から成長させた炭化珪素エピタキシャル膜の内部で電流通電時に電子と正孔が再結合するバイポーラ型炭化珪素半導体素子の製造方法に関する。特に本発明は、電流通電に伴い経時で順方向電圧が増加する要因である積層欠陥の核となる欠陥を低減させる技術の改良に関する。

10

【背景技術】

【0002】

炭化珪素(SiC)は、シリコン(Si)に比べて絶縁破壊電界強度が約10倍であり、この他に熱伝導率、電子移動度、バンドギャップなどにおいても優れた物性値を有する半導体であることから、従来Si系パワー半導体素子に比べて飛躍的な性能向上を実現する半導体材料として期待されている。

【0003】

最近では、直径3インチまでの4H-炭化珪素単結晶基板、6H-炭化珪素単結晶基板が市販されるようになり、Siの性能限界を大幅に超える各種の半導体スイッチング素子の報告が相次いでなされるなど、高性能炭化珪素半導体素子の開発が進められている。

20

【0004】

半導体素子は、電流通電時に電子あるいは正孔のみが電気伝導に作用するユニポーラ型半導体素子と、電子と正孔の両者が電気伝導に作用するバイポーラ型半導体素子に大別される。ユニポーラ型半導体素子にはショットキーバリアダイオード(SBD)、接合電界効果トランジスタ(J-FET)、金属/酸化膜/半導体電界効果トランジスタ(MOS-FET)などが属する。バイポーラ型半導体素子にはpnダイオード、バイポーラ型接合トランジスタ(BJT)、サイリスタ、ゲートターンオフサイリスタ(GTOサイリスタ)、絶縁ゲート型バイポーラトランジスタ(IGBT)などが属する。

【0005】

炭化珪素単結晶を用いてパワー半導体素子を作製する場合、炭化珪素単結晶の拡散係数が極めて小さいために不純物を深く拡散させることが困難であることから、炭化珪素バルク単結晶基板上に、基板と同一の結晶型で、所定の膜厚およびドーピング濃度を有する単結晶膜をエピタキシャル成長させることが多い(特許文献1)。具体的には、昇華法あるいは化学気相成長法(Chemical Vapor Deposition: CVD)によって得られたバルク単結晶をスライスした基板の表面に、CVD法によりエピタキシャル単結晶膜を成長させた炭化珪素単結晶基板が使用されている。

30

【0006】

炭化珪素単結晶には各種の結晶多形(ポリタイプ)が存在するが、パワー半導体素子の開発では、絶縁破壊電界強度および移動度が高く、異方性が比較的小さい4H-炭化珪素が主に使用されている。エピタキシャル成長を行う結晶面としては、(0001)Si面、(000-1)C面、(11-20)面、(01-10)面、(03-38)面などがあるが、(0001)Si面および(000-1)C面からエピタキシャル成長させる場合には、ステップフロー成長技術によりホモエピタキシャル成長させるために、これらの面を[11-20]方向あるいは[01-10]方向に数度傾けた結晶面が使用されることが多い。

40

【特許文献1】国際公開W003/038876号パンフレット

【非特許文献1】ジャーナル オブ アプライド フィジックス(Journal of Applied Physics) ポリウム95 No. 3 2004年 1485頁~1488頁

【非特許文献2】ジャーナル オブ アプライド フィジックス(Journal of Applied Physics)

50

ysics) ボリューム 92 No. 8 2002年 4699頁 ~ 4704頁

【非特許文献3】ジャーナル オブ クリスタル グロウス (Journal of Crystal Growth) ボリューム 262 2004年 130頁 ~ 138頁

【発明の開示】

【発明が解決しようとする課題】

【0007】

上記したように、炭化珪素を用いたパワー半導体素子は各種の優れた点を有しているが、以下の問題点があった。パイポーラ型炭化珪素半導体素子における炭化珪素単結晶の内部には、その製造工程において各種の結晶欠陥が発生する。具体的には、第1に、改良レーリー法またはCVD法により炭化珪素バルク単結晶を成長させる工程において、各種の結晶欠陥が発生する。このような各種の結晶欠陥が含まれた炭化珪素バルク単結晶から切り出したウエハを用いて作製したパイポーラ型炭化珪素半導体素子では、ウエハの内部に存在する結晶欠陥が素子の特性を低下させる要因となる。

10

【0008】

第2に、炭化珪素エピタキシャル膜には、CVD法により炭化珪素バルク単結晶基板の表面から成長させる工程において、各種の結晶欠陥が発生する。ここで発生する結晶欠陥には、線状欠陥、点欠陥、環状欠陥など各種のものがある。

【0009】

図1(a)、(b)は、炭化珪素単結晶基板と、ステップフロー成長技術によりその表面から形成した炭化珪素エピタキシャル膜との界面近傍を示した断面図である。図1(a)において5は結晶面( $(0001)$  Si面)、6はオフ角である。図1(a)に示したように、炭化珪素単結晶基板1の上に形成されたエピタキシャル膜(n型エピタキシャル膜2aおよびp型エピタキシャル膜(またはp型注入層)2b)には、線状欠陥6、点欠陥7、環状欠陥8などの各種の結晶欠陥が存在している。線状欠陥6には、例えば $(0001)$  Si面と平行に延びるベーサルプレーン転位(basal plane dislocation)などがある。また、図1(b)のように、炭化珪素エピタキシャル膜2の表面近傍には環状欠陥8が多く存在する。

20

【0010】

p nダイオードなどのパイポーラ素子では、n型エピタキシャル膜と、n型エピタキシャル膜とp型エピタキシャル膜との界面付近またはn型エピタキシャル膜とp型注入層との界面付近が通電時に電子と正孔が再結合する領域となるが、バーガースベクトルが $[01-10]$ のショックレー型部分転位(Shockley partial dislocation、ショックレー不完全部分転位とも呼ばれている)を持つ欠陥は、通電時に発生する電子と正孔の再結合エネルギーによって積層欠陥(stacking fault)へと変換される(上記の非特許文献1~4)。この積層欠陥は図4に示したように、三角形や菱形等の形状を有する面状の欠陥として発生する。

30

【0011】

積層欠陥の領域は、電流通電時に高抵抗領域として作用すると考えられ、その結果として、積層欠陥の面積拡大に伴ってパイポーラ型半導体素子の順方向電圧が増加することになる。

40

【0012】

第3に、炭化珪素バルク単結晶基板の表面に炭化珪素エピタキシャル膜を形成した後、例えばメサ構造の形成、イオン注入、酸化膜の形成、電極の形成などの各種の工程を経てパイポーラ型炭化珪素半導体素子が作製されるが、炭化珪素単結晶基板への加工を行う工程においても上記の結晶欠陥、すなわち線状欠陥、点欠陥、環状欠陥などが発生する。例えば、炭化珪素バルク単結晶は不純物原子の拡散定数が小さく熱拡散法による不純物のドーピングを適用することが困難であるため、イオン注入によって窒素イオンやアルミニウムイオンを炭化珪素エピタキシャル膜へ導入する場合がある。また、p nダイオードにおけるJTEの形成時にも炭化珪素エピタキシャル膜へのイオン注入が行われる。これらのイオン注入時には、結晶内部に打ち込まれた不純物イオンが衝突することによって炭化珪

50

素単結晶の結晶構造が破壊されて炭化珪素単結晶が損傷し、上記の結晶欠陥が発生すると考えられる。

【 0 0 1 3 】

以上のように、炭化珪素単結晶基板の形成工程、炭化珪素エピタキシャル膜の形成工程、およびその後の炭化珪素基板への加工工程において、炭化珪素単結晶の内部には各種の結晶欠陥が発生する。この結晶欠陥は、製造したバイポーラ型炭化珪素半導体素子の特性を低下させる要因となり、特に、電流通電によって炭化珪素エピタキシャル膜に存在する結晶欠陥が面状の積層欠陥となり、その面積が拡大すると、順方向電圧が増加することになる。順方向電圧の増加は炭化珪素バイポーラ型半導体素子の信頼性を低下させ、バイポーラ型炭化珪素半導体素子を組み込んだ電力制御装置の電力損失の増大を引き起こす。そのため、電流通電により拡大する積層欠陥の核となる欠陥を低減させるという課題があった。

10

【 0 0 1 4 】

本発明は、上記した従来技術における課題を解決するためになされたものであり、電流通電により拡大する積層欠陥の核となる欠陥を低減させ、これにより、バイポーラ型炭化珪素半導体素子の順方向電圧の増加を抑制させることを目的としている。

【課題を解決するための手段】

【 0 0 1 5 】

バイポーラ型炭化珪素半導体素子を 3 0 0 以上の温度で予め加熱処理したところ、その後の電流通電による積層欠陥の形成が顕著に抑制された。この知見に基づいて、バイポーラ型炭化珪素半導体素子の製造工程の最後に 3 0 0 以上の温度で加熱を行うことにより、電流通電後に順方向電圧の増加が抑制されることを見出し本発明を完成するに至った。

20

【 0 0 1 6 】

本発明のバイポーラ型炭化珪素半導体素子の製造方法は、炭化珪素単結晶基板の表面から成長させた炭化珪素エピタキシャル膜の内部で電流通電時に電子と正孔が再結合するバイポーラ型炭化珪素半導体素子の製造方法であって、

前記バイポーラ型炭化珪素半導体素子の製造工程の最後に、該バイポーラ型炭化珪素半導体素子を 3 0 0 以上の温度で加熱することを特徴とする。

【 0 0 1 7 】

前記バイポーラ型炭化珪素半導体素子を 3 0 0 以上の温度で加熱する工程は、通常は、電極を形成する工程の後に行われる。また、当該工程は、少なくとも全てのイオン注入工程よりも後に行われ、且つ、少なくとも素子表面を保護するための酸化膜を形成した当該素子表面における電極を形成する部位を含む各部位の酸化膜を除去し、当該部位においてエピタキシャル膜を露出させる工程よりも後に行われる。

30

【 0 0 1 8 】

上記の発明は特に、耐熱温度に制限があるパッケージに実装されるバイポーラ型炭化珪素半導体素子の製造に好ましく適用される。この場合、前記バイポーラ型炭化珪素半導体素子を 3 0 0 以上の温度で加熱する工程によって該バイポーラ型炭化珪素半導体素子の製造を完了し、その後、得られたバイポーラ型炭化珪素半導体素子はパッケージに実装される。

40

【 0 0 1 9 】

上記の発明は、六方晶の炭化珪素単結晶基板の表面から六方晶の炭化珪素エピタキシャル膜を成長させる場合、より具体的には、六方晶四回周期型の炭化珪素単結晶基板の表面から六方晶四回周期型の炭化珪素エピタキシャル膜を成長させるか、六方晶六回周期型の炭化珪素単結晶基板の表面から六方晶六回周期型の炭化珪素エピタキシャル膜を成長させるか、または六方晶二回周期型の炭化珪素単結晶基板の表面から六方晶二回周期型の炭化珪素エピタキシャル膜を成長させる場合に好ましく適用される。あるいは、菱面十五回周期型の炭化珪素単結晶基板の表面から菱面十五回周期型の炭化珪素エピタキシャル膜を成長させる場合に好ましく適用される。

50

## 【 0 0 2 0 】

また、本発明のバイポーラ型炭化珪素半導体素子の製造方法は、前記バイポーラ型炭化珪素半導体素子を 300 以上の温度で加熱する前に、該バイポーラ型炭化珪素半導体素子の動作領域に対して、電子 - 正孔対の生成が可能な波長における光照射を行うことを特徴とする。

## 【 0 0 2 1 】

このように、熱処理の前に光照射を行うことで、積層欠陥をより効果的に低減することができる。

## 【 0 0 2 2 】

また、本発明の炭化珪素半導体素子の製造方法は、素子形成過程にある炭化珪素半導体における素子の動作領域となる位置、または、素子形成が完了した炭化珪素半導体素子における当該素子の動作領域へ、電子 - 正孔対生成が可能な波長における光照射を行う工程と、

前記炭化珪素半導体または炭化珪素半導体素子を 300 以上の温度で加熱する工程と、を含むことを特徴とする。

10

## 【 0 0 2 3 】

ここで、「素子形成が完了した」とは、上記の光照射および熱処理以外の全ての素子形成工程が完了したことを意味する。

## 【 0 0 2 4 】

上記の発明によれば、積層欠陥を効果的に低減することができる。これにより、炭化珪素半導体素子の信頼性が向上する。

20

## 【 発明の効果 】

## 【 0 0 2 5 】

本発明によれば、電流通電により拡大する積層欠陥の核となる欠陥が低減され、これにより、バイポーラ型炭化珪素半導体素子の順方向電圧の増加を抑制できる。

## 【 図面の簡単な説明 】

## 【 0 0 2 6 】

【 図 1 】 図 1 は、炭化珪素単結晶基板と、ステップフロー成長技術によりその表面から形成した炭化珪素エピタキシャル膜との界面近傍を示した断面図である。

30

【 図 2 】 図 2 は、表面にエピタキシャル膜を形成した炭化珪素単結晶基板を用いて作製した p n ダイオードの断面図である。

【 図 3 】 図 3 は、素子の動作領域に対して熱処理前に光照射を行う態様を説明する図である。

【 図 4 】 図 4 は、600 までの各温度において加熱処理を行ったそれぞれの p n ダイオードに対して電流通電試験を行い、試験後の p n ダイオードにおける炭化珪素エピタキシャル膜のフォトルミネッセンス像を観察した結果を示した概念図である。

## 【 符号の説明 】

## 【 0 0 2 7 】

- 1 炭化珪素単結晶基板
- 2 炭化珪素エピタキシャル膜
- 2 a n 型エピタキシャル膜
- 2 b p 型エピタキシャル膜 ( または p 型注入層 )
- 3 ベーサルプレーン転位
- 4 スレディングエッジ転位
- 5 結晶面
- 6 線状欠陥
- 7 点欠陥
- 8 環状欠陥
- 1 1 a 積層欠陥 ( 不完全転位ループ )

40

50

- 1 1 b 積層欠陥（完全転位ループ）
  - 1 2 SiCエピタキシャル膜の表面
  - 1 3 (0001)Si面
  - 2 1 炭化珪素単結晶基板
  - 2 3 ドリフト層
  - 2 4 p型接合層
  - 2 5 p+型コンタクト層
  - 2 6 JTE
  - 2 7 酸化膜
  - 2 8 カソード電極
  - 2 9 アノード電極
- オフ角

10

【発明を実施するための最良の形態】

【0028】

以下、図面を参照しながら本発明について説明する。なお、格子方位および格子面について、個別方位は[ ]、個別面は( )で示し、負の指数については結晶学上、“-”(バー)を数字の上に付けることになっているが、明細書作成の都合上、数字の前に負号を付けることにする。

【0029】

本発明では、最終工程の前までは従来と同様の方法にてパイポラ型炭化珪素半導体素子が製造される。電極などを形成する半導体基板として、炭化珪素エピタキシャル単結晶膜を表面から成長させた炭化珪素単結晶基板が使用される。

20

【0030】

炭化珪素単結晶基板としては、昇華法あるいはCVD法によって得られたバルク結晶をスライスしたものを使用する。昇華法（改良レーリー法）による場合、例えば、坩堝に炭化珪素粉末を入れて、2200～2400で加熱して気化し、種結晶の表面に典型的には0.8～1mm/hの速度で堆積させてバルク成長させる。得られたインゴットを所定の厚さに、所望の結晶面が表出するようにスライスする。エピタキシャル膜へのベールプレーン転位の伝搬を抑制するために、切り出したウエハの表面を、研磨砥粒を用いた研磨処理、水素エッチング、化学機械研磨（CMP：Chemical Mechanical Polishing）などにより処理して鏡面状に平滑化することが好ましい。

30

【0031】

この炭化珪素単結晶基板の表面から、炭化珪素単結晶エピタキシャル膜を成長させる。炭化珪素単結晶には結晶多形（ポリタイプ）が存在するが、例えば、4H-SiC、6H-SiC、2H-SiC、15R-SiCなどが炭化珪素単結晶基板として用いられる。これらの中でも、4H-SiCは、絶縁破壊電界強度および移動度が高く、異方性が比較的小さい。エピタキシャル成長を行う結晶面としては、例えば(0001)Si面、(000-1)C面、(11-20)面、(01-10)面、(03-38)面などが挙げられる。

【0032】

(0001)Si面、(000-1)C面でエピタキシャル成長させる場合、[01-10]方向、[11-20]方向、あるいは[01-10]方向と[11-20]方向との中間方向のオフ方位に、例えば1～12°のオフ角で傾斜させて切り出した基板を使用し、この結晶面からステップフロー成長技術により炭化珪素をエピタキシャル成長させる。

40

【0033】

炭化珪素単結晶膜のエピタキシャル成長はCVD法を用いて行われる。Cの原料ガスとしてはプロパン等が用いられ、Siの原料ガスとしてはシラン等が用いられる。これらの原料ガスと、水素等のキャリアガスと、ドーパントガスとの混合ガスを炭化珪素単結晶基板の表面に供給する。ドーパントガスとしては、n型エピタキシャル膜を成長させる場合

50

には窒素等が用いられ、p型エピタキシャル膜を成長させる場合にはトリメチルアルミニウム等が用いられる。

【0034】

これらのガス雰囲気下、例えば1500~1600、40~80 Torrの条件で、2~20  $\mu\text{m}/\text{h}$ の成長速度で炭化珪素をエピタキシャル成長させる。これにより、炭化珪素単結晶基板と同一の結晶型の炭化珪素がステップフロー成長する。

【0035】

エピタキシャル成長を行うための具体的な装置としては、縦型ホットウォール炉を用いることができる。縦型ホットウォール炉には、石英で形成された水冷2重円筒管が設置され、水冷2重円筒管の内部には、円筒状断熱材、グラファイトで形成されたホットウォール、および炭化珪素単結晶基板を縦方向に保持するための楔形サセプタが設置されている。水冷2重円筒管の外側周囲には、高周波加熱コイルが設置され、高周波加熱コイルによりホットウォールを高周波誘導加熱し、ホットウォールからの輻射熱により、楔形サセプタに保持された炭化珪素単結晶基板を加熱する。炭化珪素単結晶基板を加熱しながら水冷2重円筒管の下方より反応ガスを供給することによって、炭化珪素単結晶基板の表面に炭化珪素がエピタキシャル成長する。

【0036】

このようにしてエピタキシャル膜を形成した炭化珪素単結晶基板を用いて、バイポーラ素子を作製する。以下、図2を参照しながら、バイポーラ素子の一つであるpn(pin)ダイオードの製造方法の一例を説明する。改良レーリ法により成長させたインゴットを所定のオフ角でスライスし、表面を鏡面処理したn型の4H-炭化珪素単結晶(キャリア密度 $8 \times 10^{18} \text{cm}^{-3}$ 、厚さ400  $\mu\text{m}$ )からなる炭化珪素単結晶基板21の上に、CVD法によって窒素ドープn型炭化珪素層(ドリフト層23:ドナー密度 $5 \times 10^{14} \text{cm}^{-3}$ 、膜厚40  $\mu\text{m}$ )とアルミニウムドープp型炭化珪素層(p型接合層24:アクセプタ密度 $5 \times 10^{17} \text{cm}^{-3}$ 、膜厚1.5  $\mu\text{m}$ 、およびp+型コンタクト層25:アクセプタ密度 $1 \times 10^{18} \text{cm}^{-3}$ 、膜厚0.5  $\mu\text{m}$ )を順次エピタキシャル成長させる。

【0037】

次に、反応性イオンエッチング(RIE)によりエピタキシャル膜の外周部を除去してメサ構造を形成する。メサ構造を形成するために、エピタキシャル膜の上にNi金属膜を蒸着する。蒸着には電子線加熱蒸着装置を使用する。電子線加熱蒸着装置は、電子線発生器と、Ni金属片を入れる坩堝と、エピタキシャル膜の表面を外側として炭化珪素単結晶基板を保持する基板ホルダとを備えている。坩堝の中に入れたNi金属片に対して10kV程度に加速された電子線を照射してNi金属片を溶融し、エピタキシャル膜の上に蒸着させる。

【0038】

エピタキシャル膜の上に蒸着したNi金属膜の表面に、メサ構造をパターンニングするためのフォトレジストをスピンコーターを用いて1  $\mu\text{m}$ の厚さとなるように塗布し、オープン内でレジスト膜を加熱処理する。このレジスト膜に対してメサ構造のパターンに対応したマスクを介して紫外線を露光し、レジスト現像液を用いて現像する。現像によって基板表面に露出したNi金属膜を酸により除去し、次いで四フッ化炭素と酸素との混合ガスを用いたRIEにより、Ni金属膜が除去されて基板表面に露出したエピタキシャル膜をエッチングし、高さ幅が4  $\mu\text{m}$ のメサを形成する。

【0039】

次に、メサ底部での電界集中を緩和するために、アルミイオンを注入してJTE(ジャンクションターミネーションエクステンション)26を形成する。JTE26は、トータルドーズ量 $1.2 \times 10^{13} \text{cm}^{-2}$ 、幅250  $\mu\text{m}$ 、深さ0.7  $\mu\text{m}$ である。30~450 keVの間で順次エネルギーを変更しながらイオン注入することによって、注入されたアルミイオンは深さ方向の濃度が一定になるような濃度分布を有している。イオン注入した後、アルゴンガス雰囲気下で熱処理を行うことによりアルミイオンを活性化する。

【0040】



次に、素子表面を保護するための酸化膜 27 を形成する。熱酸化を行うために基板を熱酸化炉に入れ、乾燥した酸素ガスを流しながら基板を加熱して基板表面全体に厚さ 40 nm の熱酸化膜を形成する。その後、基板表面における電極を形成する部位などの所定部位を、フォトリソグラフィ技術によってパターンングし、フッ酸によりこれらの部位の熱酸化膜を除去してエピタキシャル膜を露出させる。

【0041】

次に、電子線加熱蒸着装置を用いてカソード電極 28 とアノード電極 29 を蒸着する。カソード電極 28 は、基板 21 の下面に Ni (厚さ 350 nm) を蒸着して形成される。アノード電極 29 は、p+型コンタクト層 25 の上面に、Ti (厚さ 100 nm) の膜と Al (厚さ 350 nm) の膜とを順に蒸着して形成される。これらの電極は、蒸着後に熱処理を行い炭化珪素との合金を形成することによってオーミック電極とされる。

10

【0042】

本発明では、パイポラ型炭化珪素半導体素子を 300 以上、好ましくは 300 ~ 600、より好ましくは 400 ~ 500 で加熱を行う。600 を超えると、電極を構成する金属材料によっては溶融するなど、得られたパイポラ型炭化珪素半導体素子が正常な作動を行うことができなくなる場合がある。

【0043】

前述した方法で製造したパイポラ型炭化珪素半導体素子を上記の温度範囲で加熱することによって、積層欠陥の核となる欠陥が低減し、電流通電による順方向電圧の増加を抑制させることができる。すなわち、後述する実施例にも示したように、300 近傍を境として積層欠陥の核となる欠陥が低減し、順方向電圧の増加が抑制できるようになる。

20

【0044】

この現象は、次の理由により生じるものと考えられる。前述したように、pn ダイオードなどのパイポラ型半導体素子では、n型エピタキシャル膜と、p型エピタキシャル膜とp型エピタキシャル膜との界面付近またはn型エピタキシャル膜とp型注入層との界面付近が電流通電時に電子と正孔が再結合領域となり、炭化珪素エピタキシャル膜に存在する欠陥がこの再結合エネルギーによって積層欠陥へと変換される。この積層欠陥が形成された領域は、電流通電時に高抵抗領域として作用すると考えられており、その結果として、積層欠陥の面積拡大に伴ってパイポラ型炭化珪素半導体素子の順方向電圧が増加することになる。

30

【0045】

しかし、300 以上の温度で加熱処理を行うと、積層欠陥の核となる欠陥を形成する Si 原子および C 原子は、欠陥として存在するよりも正常な格子位置で存在する方が安定な状態になるため欠陥は低減し、この結果として電流通電による順方向電圧の増加が抑制されると考えられる。なお、電流通電後のパイポラ型炭化珪素半導体素子を X 線トポグラフィ像、フォトルミネッセンス像、エレクトロルミネッセンス像、カソードルミネッセンス像、溶融塩エッチングによるエッチピットなどにより観察することによって、核欠陥から拡大した積層欠陥を確認できる。また、上記の手段によって、積層欠陥の核欠陥も確認できる。

【0046】

上記の加熱処理は、アルゴンガスなどの不活性ガス雰囲気下で、積層欠陥の核欠陥が十分に低減されるまで行う。加熱処理は、素子製造工程における最後の工程として行われ、通常は、電極を形成する工程の次の工程として行われる。少なくとも、この加熱処理は、全てのイオン注入工程の後に行われ、且つ、素子表面を保護するための酸化膜を形成した当該素子表面における電極を形成する部位を含む各部位の酸化膜を除去し、当該部位においてエピタキシャル膜を露出させる工程の後に行われる。

40

【0047】

なお、電極形成工程の一部として、電極を構成する金属と SiC との界面におけるシンタリングを目的として電極蒸着後に所定の温度で熱処理する場合があるが、上記のように積層欠陥の核欠陥を十分に低減するには、これとは別途の工程として十分な加熱処理を行

50

う必要がある。本発明における300以上での加熱処理の時間は、加熱温度や欠陥密度によって変化し、前述の加熱温度範囲における加熱温度が低い場合や、欠陥密度が高い場合は、加熱時間を長くすることが望ましい。加熱処理の時間は、通常は10分以上、好ましくは10～120分、より好ましくは30～60分である。

#### 【0048】

上記の加熱処理を行うことによって得られたバイポーラ型炭化珪素半導体素子は、パッケージへ実装されることが多く、こうした素子は、パッケージに実装された形態で電力制御用の機器、装置などに組み込まれる。このようなパッケージの耐熱最低温度は、素子の絶縁基材への接着や封止のために使用される樹脂材料の耐熱性等の点から、通常は200程度である。したがって、上記の加熱処理はパッケージへ実装する前に行う必要がある。

10

#### 【0049】

後述する実施例に示したように、結晶型が4Hである炭化珪素を用いて複数のpnダイオードを作製し、各温度で加熱処理を行ったpnダイオードおよび加熱処理を行わなかったpnダイオードのそれぞれに対して、電流密度100A/cm<sup>2</sup>で60分間の通電を行ったところ、図4に示したように、加熱処理を行わなかったpnダイオードでは多くの積層欠陥が確認された。300未満の温度で加熱を行ったものでも、加熱処理を行わなかったものと同程度の積層欠陥が確認されたが、300で加熱処理を行うと、積層欠陥の低減が見られ始めた。そして、さらに加熱温度を上げると共に、積層欠陥は顕著に低減し、500の加熱では積層欠陥がほとんど観察されなかった。さらに600の加熱を行ったがさらなる低減は見られなかった。

20

#### 【0050】

このように、300以上の温度で加熱することによって、電流通電後におけるバイポーラ型炭化珪素半導体素子の順方向電圧の増加を抑制させることができるが、この現象はエピタキシャル成長を行う結晶面には依存しないと考えられ、例えば(0001)Si面、(000-1)C面、(11-20)面、(01-10)面、(03-38)面などをエピタキシャル成長を行う結晶面としても同様の現象が起きる。特に、積層欠陥の面と、電流通電経路の方向とが成す角度が大きい場合、例えば積層欠陥の面が電流通電経路を垂直に遮断するような場合に、積層欠陥が通電劣化に大きく影響するが、このような場合でも順方向電圧の増加を抑制できる。

30

#### 【0051】

一方、炭化珪素単結晶には複数の結晶型が存在するが、上記の現象は、300以上の温度では炭化珪素バルク単結晶が安定化することに起因していると考えられ、この点から4H-SiC(六方晶四回周期型)の他に、6H-SiC(六方晶六回周期型)、2H-SiC(六方晶二回周期型)、15R-SiC(菱面十五回周期型)を用いた場合にも、上記の加熱処理によって同様に積層欠陥の核となる欠陥が低減し、その結果として電流通電による順方向電圧の増加が抑制される。

#### 【0052】

また、炭化珪素単結晶基板の表面から成長させた炭化珪素エピタキシャル膜の内部で電流通電時に電子と正孔が再結合するバイポーラ型炭化珪素半導体素子であれば、pnダイオード以外の他のバイポーラ型炭化珪素半導体素子であっても、上記の温度で加熱処理することにより炭化珪素エピタキシャル膜が安定化し、積層欠陥の核となる欠陥が低減し、その結果として電流通電による順方向電圧の増加が抑制される。このようなバイポーラ型炭化珪素半導体素子としては、例えば、サイリスタ、ゲートターンオフサイリスタ(GTOサイリスタ)、絶縁ゲートバイポーラトランジスタ(IGBT)、バイポーラ接合トランジスタ(BJT)などが挙げられる。

40

#### 【0053】

なお、本発明は、炭化珪素の昇華温度(2000～2200)に比較して極めて低い温度で欠陥を除去できることを見出したものである。シリコン半導体素子では、欠陥除去を目的として熱処理が行われることがあるが、この熱処理はシリコンの融点温度(140

50

0 )に近い1200で行われ、本発明とは全く異なるものである。

【0054】

以下、本発明における別の態様について説明する。この実施態様では、300以上の温度での熱処理の前に、半導体素子の動作領域となるSiC単結晶部分に対して、電子-正孔対生成が可能な波長における光照射を実施する。

【0055】

このように光照射を実施することで、積層欠陥の低減効果をさらに増すことができる。これは、SiC単結晶内で電子-正孔対が生成されることにより、完全転位ループ型の積層欠陥が、加熱による低減効果がより高い不完全転位ループ型の積層欠陥に変化することによる。

10

【0056】

以下、図3を参照しながら説明する。同図において、符号12はSiCエピタキシャル膜の表面、符号13は(0001)Si面である。図3(a)に示すように、SiC単結晶中には、不完全転位ループで構成される積層欠陥11aと、完全転位ループで構成される積層欠陥11bの2種類が存在する。

【0057】

このSiC単結晶に対して上述した熱処理を行うと、図3(b)に示すように、不完全転位ループで構成される積層欠陥11aは消滅するが、完全転位ループで構成される積層欠陥11bは消滅しない。これは、完全転位ループでは、完全転位が分解してできる2本の不完全転位同士が反発するため、2本の不完全転位の間にある積層欠陥を消滅できないためである。これに対して、不完全転位ループは1本の不完全転位のみで構成されるため、反発力が生じず積層欠陥の消滅が起きる。

20

【0058】

一方、図3(c)に示すように、熱処理前に、電子-正孔対生成が可能な波長における光を照射すると、光照射による積層欠陥の拡大効果によって、完全転位ループで構成される積層欠陥11bが、不完全転位ループで構成される積層欠陥11aに変化する。その後、上述した熱処理を行うことによって、図3(d)に示すように、図3(a)における積層欠陥11aと積層欠陥11bの両方が消滅する。

【0059】

光照射は、素子の動作領域において電子-正孔対生成が可能な波長および強度で行われ、例えば、波長350nm~365nmのレーザー光またはLED光を用いることができる。

30

【0060】

この実施態様における光照射工程および熱処理工程は、上述したように、バイポーラ型炭化珪素半導体素子の製造工程の最後において行うことができる。すなわち、該バイポーラ型炭化珪素半導体素子の動作領域に対して、電子-正孔対の生成が可能な波長における光照射を行い、次いで、このバイポーラ型炭化珪素半導体素子を300以上の温度で加熱する。

【0061】

さらに、この実施態様における光照射工程および熱処理工程は、炭化珪素半導体素子の製造工程において広く適用することができる。すなわち、素子形成過程にある炭化珪素半導体における素子の動作領域となる位置、または、素子形成が完了した炭化珪素半導体素子における当該素子の動作領域へ、電子-正孔対生成が可能な波長における光照射を行い、前記炭化珪素半導体または炭化珪素半導体素子を300以上の温度で加熱することで、積層欠陥を効果的に低減することができる。

40

【0062】

以上、本発明の実施形態について説明したが、本発明は上述した実施形態に限定されることはなく、その要旨を逸脱しない範囲内において各種の変形、変更が可能である。

実施例

以下、実施例により本発明を説明するが、本発明はこれらの実施例に限定されるもので

50

はない。

[ 実施例 1 ]

図 2 に示した p n ダイオードを試験用に作製した。改良レーリー法により成長させたインゴットをオフ方向 [ 1 1 - 2 0 ]、オフ角度 8 ° でスライスし、表面を鏡面処理した n 型の 4 H - 炭化珪素 ( 0 0 0 1 ) 基板 ( キャリア密度  $8 \times 10^{18} \text{ cm}^{-3}$ 、厚さ  $400 \mu\text{m}$  ) の上に C V D 法によって窒素ドープ n 型炭化珪素層 ( ドナー密度  $5 \times 10^{14} \text{ cm}^{-3}$ 、膜厚  $40 \mu\text{m}$  ) とアルミニウムドープ p 型炭化珪素層 ( p 型接合層 : アクセプタ密度  $5 \times 10^{17} \text{ cm}^{-3}$ 、厚さ  $1.5 \mu\text{m}$ 、および p + コンタクト層 : アクセプタ密度  $1 \times 10^{18} \text{ cm}^{-3}$ 、厚さ  $0.5 \mu\text{m}$  ) を順次エピタキシャル成長させた。

【 0 0 6 3 】

次に、反応性イオンエッチング ( R I E ) によりエピタキシャル膜の外周部を除去して高さ幅  $4 \mu\text{m}$  のメサ構造を形成した。メサ底部での電界集中を緩和するために、メサ底部にアルミニウムイオンを注入してトータルドーズ量  $1.2 \times 10^{13} \text{ cm}^{-3}$ 、幅  $250 \mu\text{m}$ 、深さ  $0.7 \mu\text{m}$  の J T E を形成した。イオン注入後、アルゴンガス雰囲気下で熱処理を行いアルミニウムイオンを活性化した。その後、素子表面に保護用の熱酸化膜を形成した。

【 0 0 6 4 】

得られた基板の表裏面に、電子線加熱蒸着装置を用いてカソード電極とアノード電極を蒸着した。カソード電極は、基板の下面に N i ( 厚さ  $350 \mu\text{m}$  ) を蒸着して形成し、アノード電極は、 p + 型コンタクト層の上面に T i ( 厚さ  $100 \mu\text{m}$  ) と A l ( 厚さ  $350 \mu\text{m}$  ) の膜を順に蒸着して形成した。これらの電極を蒸着した後、炭化珪素との合金を形成することによってオーミック電極とした。

【 0 0 6 5 】

このようにして得られた p n ダイオードに対して、不活性ガス雰囲気下、 $300^\circ\text{C}$  で 60 分の加熱処理を行った後に、以下の電流通電試験を行った。高融点半田を用いて p n ダイオードのカソード電極を銅板上に貼り付け、超音波ボンディング装置を用いてアノード電極にアルミニウムワイヤをボンディングした。銅板とアルミニウムワイヤに電流源と電圧計を接続し、 p n ダイオードを室温においた状態で、順方向に  $100 \text{ A/cm}^2$  の直流電流を 60 分間流した。続いて、この p n ダイオードのフォトルミネッセンス像を観察したところ、図 4 に示したように、加熱処理を行わなかった下記比較例 1 の場合に比べて、積層欠陥の低減が見られた。

[ 実施例 2 ~ 4 ]

実施例 1 で作製したものと同様の p n ダイオードに対して、加熱温度を変えた以外は実施例 1 と同様の条件にて、 $400^\circ\text{C}$  ( 実施例 2 )、 $500^\circ\text{C}$  ( 実施例 3 )、 $600^\circ\text{C}$  ( 実施例 4 ) の加熱処理を行った。その後、実施例 1 と同様の電流通電試験を行った。続いて、これらの p n ダイオードのフォトルミネッセンス像を観察したところ、図 4 に示したように、 $400^\circ\text{C}$  の加熱では積層欠陥の明らかな低減が見られ、加熱温度を高めると共に積層欠陥はさらに低減した。

[ 比較例 1 ]

実施例 1 で作製したものと同様の p n ダイオードに対して、加熱処理を行わないで、実施例 1 と同様の電流通電試験を行った。続いて、これらの p n ダイオードのフォトルミネッセンス像を観察したところ、図 4 に示したように、面積が大きい多数の積層欠陥が観察された。

[ 比較例 2、3 ]

実施例 1 で作製したものと同様の p n ダイオードに対して、加熱温度を  $200^\circ\text{C}$  ( 比較例 2 )、 $250^\circ\text{C}$  ( 比較例 3 ) とした以外は実施例 1 と同様の条件にて加熱処理を行った。その後、実施例 1 と同様の電流通電試験を行った。続いて、これらの p n ダイオードのフォトルミネッセンス像を観察したところ、加熱処理を行わなかった比較例 1 の場合と同程度の面積が大きい多数の積層欠陥が観察された。

[ 実施例 5 ]

10

20

30

40

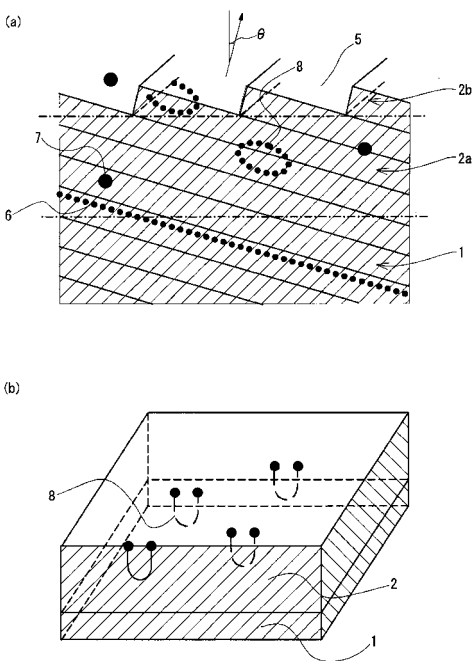
50

実施例 1 で作成したものと同様の p n ダイオードに対して、加熱処理を行う前に、1mW 以上の光強度を有する波長 350nm ~ 365nm のレーザー光または LED 光を、これらの p n ダイオードの動作領域となる SiC 単結晶領域に対して照射した。その後、実施例 1 と同様の条件にて加熱処理を行った。

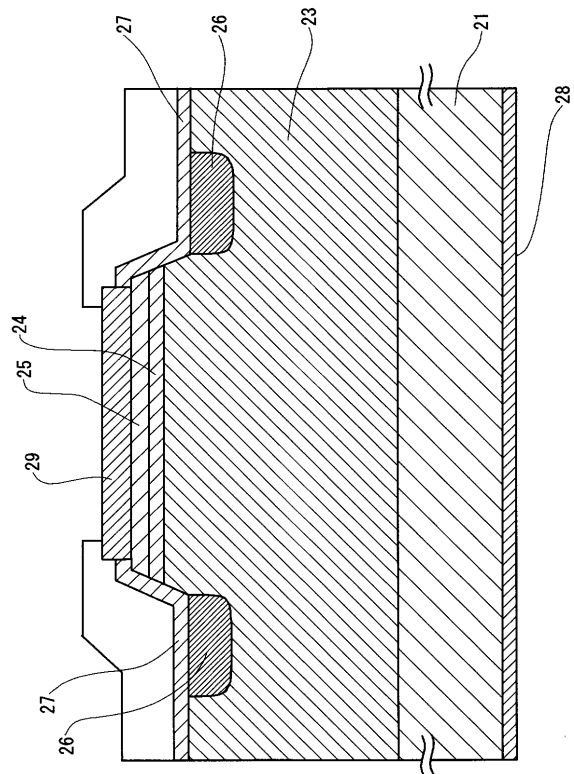
【 0066 】

熱処理後の p n ダイオードについて、実施例 1 と同様の電流通電試験を行った。続いて、これらの p n ダイオードのフォトルミネッセンス像を観察したところ、レーザー光または LED 光を照射しなかった実施例 1 の場合に比べて、積層欠陥の密度がさらに低減した。

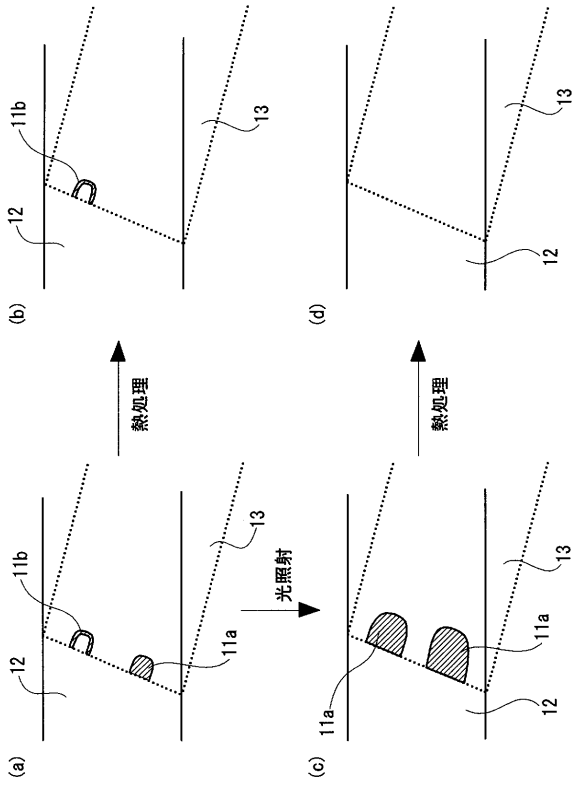
【 図 1 】



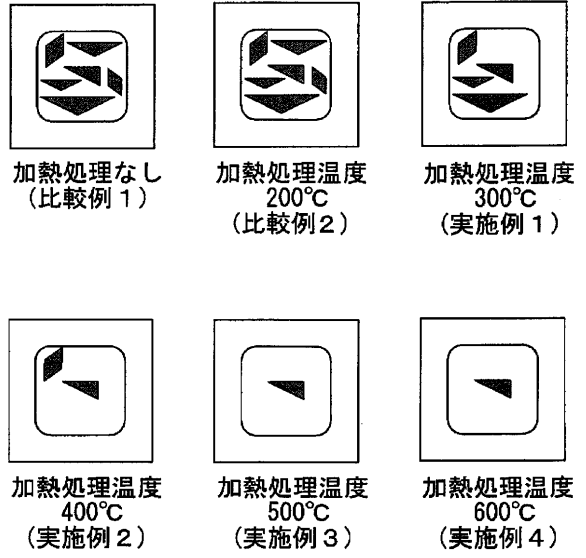
【 図 2 】



【 図 3 】



【 図 4 】



## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2006/317339
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> H01L29/861(2006.01)i, H01L21/324(2006.01)i, H01L21/329(2006.01)i  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H01L29/861, H01L21/324, H01L21/329  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2004-247545 A (Nissan Motor Co., Ltd.), 02 September, 2004 (02.09.04), Par. Nos. [0015] to [0019] & US 2004/0183079 A1	1-4, 6-8 5 9, 10
X Y A	JP 2004-22878 A (Matsushita Electric Industrial Co., Ltd.), 22 January, 2004 (22.01.04), Par. Nos. [0097] to [0104] (Family: none)	1-4, 6-8 5 9, 10
X Y A	JP 2002-175997 A (Nissan Motor Co., Ltd.), 21 June, 2002 (21.06.02), Par. Nos. [0021] to [0026] (Family: none)	1-4, 6-8 5 9, 10
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 22 November, 2006 (22.11.06)		Date of mailing of the international search report 05 December, 2006 (05.12.06)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/317339

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-63860 A (Matsushita Electric Industrial Co., Ltd.), 26 February, 2004 (26.02.04), Par. Nos. [0077] to [0099] (Family: none)	5
A	JP 2004-289023 A (Fuji Electric Advanced Technology Co., Ltd.), 14 October, 2004 (14.10.04), Full text (Family: none)	9, 10



国際調査報告		国際出願番号 PCT/JP2006/317339									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L29/861(2006.01)i, H01L21/324(2006.01)i, H01L21/329(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L29/861, H01L21/324, H01L21/329											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2006年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2006年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2006年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2006年	日本国実用新案登録公報	1996-2006年	日本国登録実用新案公報	1994-2006年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2006年										
日本国実用新案登録公報	1996-2006年										
日本国登録実用新案公報	1994-2006年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号									
X Y A	JP 2004-247545 A (日産自動車株式会社) 2004.09.02, 【0015】 - 【0019】 &US 2004/0183079 A1	1-4, 6-8 5 9, 10									
X Y A	JP 2004-22878 A (松下電器産業株式会社) 2004.01.22, 【0097】 - 【0104】 (ファミリーなし)	1-4, 6-8 5 9, 10									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 22.11.2006		国際調査報告の発送日 05.12.2006									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 萩原 周治	4L 3448								
		電話番号 03-3581-1101 内線	3498								

国際調査報告

国際出願番号 PCT/J P 2006/317339

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	J P 2002-175997 A (日産自動車株式会社) 2002. 06. 21, 【0021】 - 【0026】 (ファミリーなし)	1-4, 6-8 5 9, 10
Y	J P 2004-63860 A (松下電器産業株式会社) 2004. 02. 26, 【0077】 - 【0099】 (ファミリーなし)	5
A	J P 2004-289023 A (富士電機アドバンステクノロジー株式会社) 2004. 10. 14, 全文 (ファミリーなし)	9, 10

様式 PCT/ISA/210 (第2ページの続き) (2005年4月)

## フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

- (72) 発明者 土田 秀一  
神奈川県横須賀市長坂 2 - 6 - 1 財団法人電力中央研究所 材料科学研究所内
- (72) 発明者 鎌田 功穂  
神奈川県横須賀市長坂 2 - 6 - 1 財団法人電力中央研究所 材料科学研究所内
- (72) 発明者 長野 正裕  
神奈川県横須賀市長坂 2 - 6 - 1 財団法人電力中央研究所 材料科学研究所内
- (72) 発明者 菅原 良孝  
大阪府大阪市北区中之島 3 丁目 6 番 1 6 号 関西電力株式会社内
- (72) 発明者 中山 浩二  
大阪府大阪市北区中之島 3 丁目 6 番 1 6 号 関西電力株式会社内
- (72) 発明者 石井 竜介  
大阪府大阪市北区中之島 3 丁目 6 番 1 6 号 関西電力株式会社内

(注) この公表は、国際事務局 (WIPO) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 184 条の 10 第 1 項 (実用新案法第 48 条の 13 第 2 項) により生ずるものであり、本掲載とは関係ありません。